

出荷時設定のシングルPLL クロック発生器

概要

汎用クロック発生器のMAX9491は、通信アプリケーションに最適です。このデバイスは出荷時設定のPLL出力を備え、この出力を4MHz~200MHzの範囲のほぼすべての周波数に設定することができます。MAX9491ではワнтаムプログラマブル(OTP) ROMを使って、PLL出力を設定します。またMAX9491は、DC電圧で調整する電圧制御型水晶発振器(VCXO)を内蔵しています。VCXOの出力はPLL入力として使用されます。VCXOは、 ± 200 ppm (typ)の広い調整範囲を備えています。MAX9491のOTPは、顧客の要望に応じて出荷時にプリセットされます。所望の周波数のサンプルについては、お問い合わせください。

このデバイスは3.3V電源で動作し、 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ の拡張温度範囲での動作が保証されています。MAX9491は、14ピンTSSOPパッケージおよび20ピンTQFN (5mm x 5mm)パッケージで提供されます。

アプリケーション

テレコム
データネットワークシステム
ホームエンタテインメントセンター
SOHO

特長

- ◆ 水晶クロックリファレンスの場合は5MHz~35MHz
- ◆ ドライバクロックリファレンスの場合は5MHz~50MHz
- ◆ バッファ出力付きフラクショナルPLLを1つ装備
- ◆ 出力周波数範囲：4MHz~200MHz
- ◆ 低RMSジッタPLL (13ps未満) (197MHzにおいて)
- ◆ 調整範囲が ± 200 ppmのVCXOを内蔵
- ◆ 14ピンTSSOPおよび20ピンTQFNパッケージで提供
- ◆ 電源：+3.3V
- ◆ 温度範囲： $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$

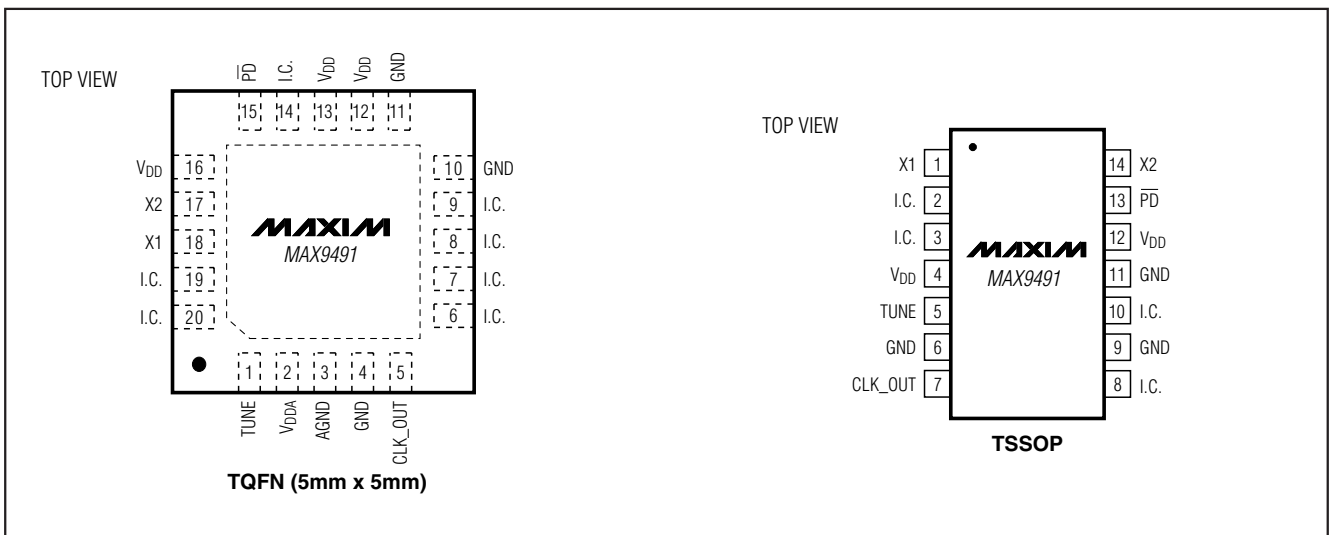
型番

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX9491ETP	-40°C to $+85^{\circ}\text{C}$	20 TQFN-EP**	T2055-5
MAX9491EUD*	-40°C to $+85^{\circ}\text{C}$	14 TSSOP	U14-2

*開発中の製品。入手性についてはお問い合わせください。

**EP = エクスポーズドパッド

ピン配置



出荷時設定のシングルPLL クロック発生器

MAX9491

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND	-0.3V to +4.0V
V _{DDA} to AGND	-0.3V to +4.0V
All Other Pins to GND	-0.3V to V _{DD} + 0.3V
Short-Circuit Duration (all LVC MOS outputs)	Continuous
ESD Protection (Human Body Model)	±2kV

Continuous Power Dissipation (T _A = +70°C)	
20-Lead TQFN (derate 21.3mW/°C above +70°C)	2758mW
14-Pin TSSOP (derate 9.1mW/°C above +70°C)	796.8mW
Storage Temperature Range	-65°C to +150°C
Maximum Junction Temperature	+150°C
Operating Temperature Range	-40°C to +85°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(V_{DD} = V_{DDA} = +3.0V to +3.6V and T_A = -40°C to +85°C. Typical values at V_{DD} = V_{DDA} = 3.3V, T_A = +25°C, unless otherwise noted.)
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LVC MOS INPUTS ($\overline{\text{PD}}$, X1 as a reference INPUT CLK)						
Input High Level	V _{IH}		2.0		V _{DD}	V
Input Low Level	V _{IL}		0		0.8	V
High-Level Input Current	I _{IH}	V _{IN} = V _{DD}			20	μA
Low-Level Input Current	I _{IL}	V _{IN} = 0	-20			μA
CLOCK OUTPUT (CLK_OUT)						
Output High Level	V _{OH}	I _{OH} = -4mA	V _{DD} - 0.6			V
Output Low Level	V _{OL}	I _{OL} = 4mA			0.4	V
POWER SUPPLIES						
Digital Power-Supply Voltage	V _{DD}		3.0		3.6	V
Analog Power-Supply Voltage	V _{DDA}		3.0		3.6	V
Total Current for Digital and Analog Supplies	I _{DC}	f _{OUT} = 45MHz, no load f _{IN} = 13MHz		10		mA
Power-Down Current	I _{DC2}	$\overline{\text{PD}}$ = low		60		μA

出荷時設定のシングルPLL クロック発生器

MAX9491

AC ELECTRICAL CHARACTERISTICS

($V_{DD} = V_{DDA} = +3.0V$ to $+3.6V$, $C_L = 10pF$ and $T_A = -40^{\circ}C$ to $+85^{\circ}C$. Typical values are at $V_{DD} = V_{DDA} = 3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
OUTPUT CLOCK (CLK_OUT)						
Minimum Frequency Range	f_{OUT}	$f_{IN} = 5MHz$ to $50MHz$	4			MHz
Maximum Frequency Range		$C_L < 5pF$	133	200		
Clock Rise Time	t_R	20% to 80% of V_{DD} , $f_{OUT} = 80MHz$, $f_{IN} = 13MHz$		1.5		ns
Clock Fall Time	t_F	80% to 20% of V_{DD} , $f_{OUT} = 80MHz$, $f_{IN} = 13MHz$		1.3		ns
Duty Cycle		$f_{OUT} = 45MHz$, $f_{IN} = 13MHz$	44	50	56	%
Output Period Jitter	JP	$f_{OUT} = 45MHz$, $f_{IN} = 13MHz$		14		ps RMS
		$f_{OUT} = 80MHz$, $f_{IN} = 13MHz$		22		
		$f_{OUT} = 197MHz$, $f_{IN} = 13MHz$		13		
Soft Power-On Time	t_{PO2}	\overline{PD} from low to high, $f_{OUT} = 45MHz$, $f_{IN} = 13MHz$, see Figure 2		1		ms
Hard Power-On Time	t_{PO1}	See Figure 2		15		ms
VCXO CLOCK						
Crystal Frequency	f_{XTL}			27		MHz
Crystal Accuracy				± 30		ppm
Tuning Voltage Range	V_{TUNE}		0		3	V
VCXO Tuning Range		$V_{TUNE} = 0$ to $3V$, $C_1 = C_2 = 4pF$	± 150	± 200		ppm
TUNE Input Impedance	Z_{TUNE}			95		k Ω
Output CLK Accuracy		$V_{TUNE} = 1.5V$, $C_1 = C_2 = 4pF$		± 50		ppm

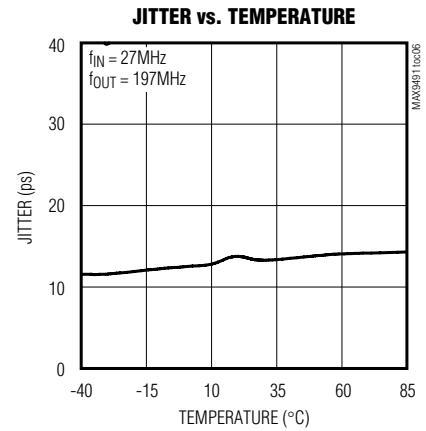
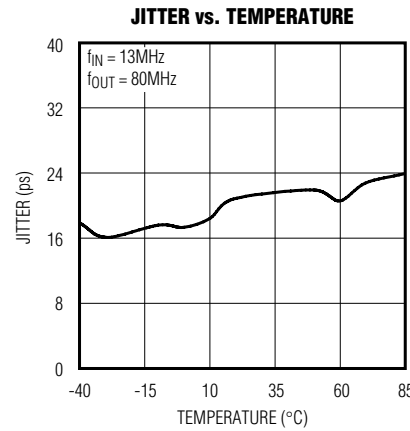
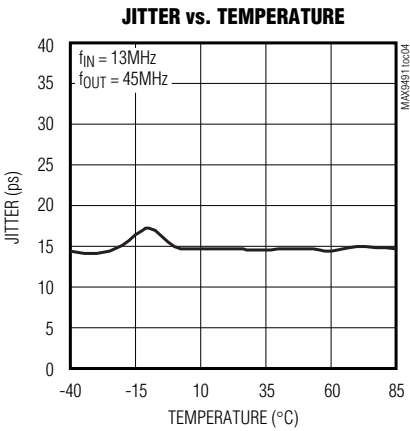
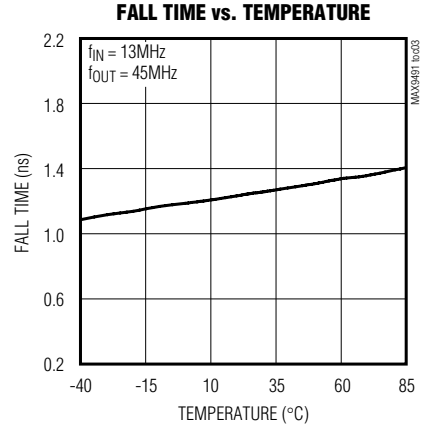
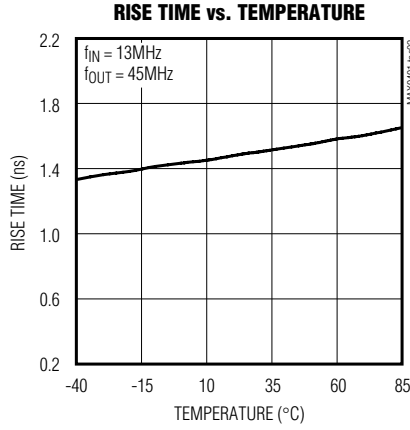
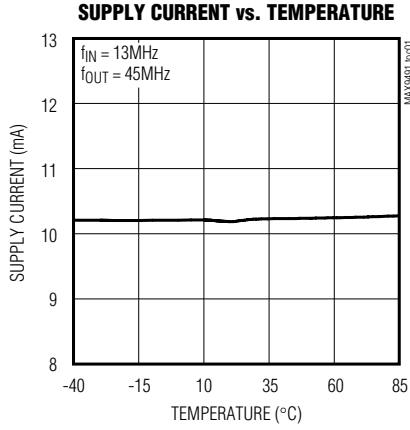
Note 1: All parameters are tested at $T_A = +25^{\circ}C$. Specifications over temperature are guaranteed by design and characterization.

Note 2: Guaranteed by design and characterization; limits are set at ± 6 sigma.

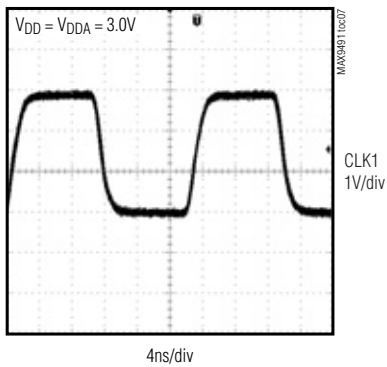
出荷時設定のシングルPLL クロック発生器

標準動作特性

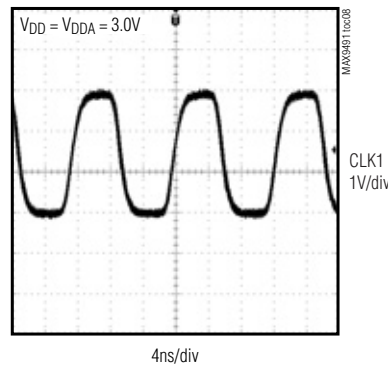
($V_{DD} = V_{DDA} = +3.3V$, $T_A = +25^\circ C$, $f_{IN} = 13MHz$ clock, $C_L = 10pF$, 27MHz, unless otherwise noted.)



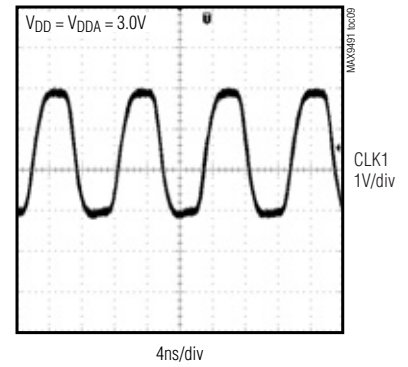
TYPICAL CLK_OUT WAVEFORM AT 45MHz



TYPICAL CLK_OUT WAVEFORM AT 80MHz



TYPICAL CLK_OUT WAVEFORM AT 197MHz

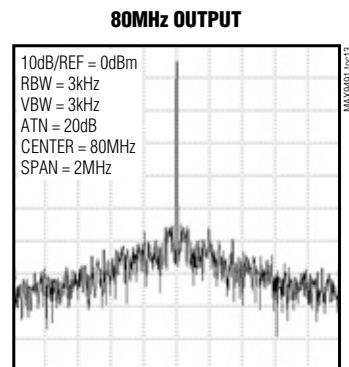
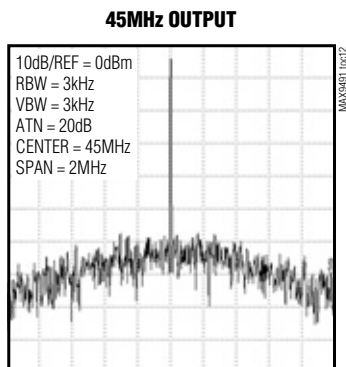
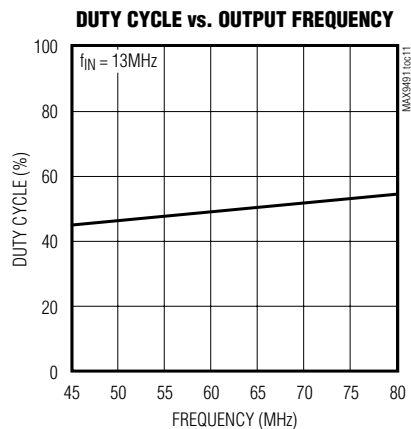
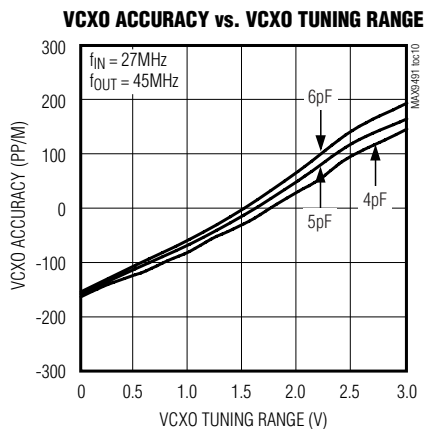


出荷時設定のシングルPLL クロック発生器

MAX9491

標準動作特性(続き)

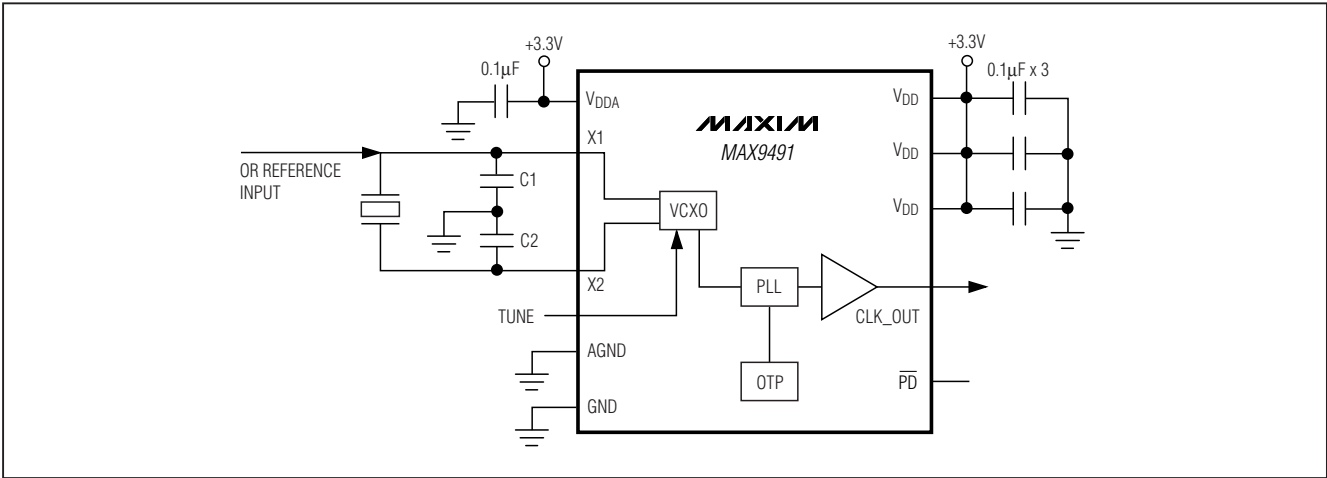
($V_{DD} = V_{DPA} = +3.3V$, $T_A = +25^\circ C$, $f_{IN} = 13MHz$ clock, $C_L = 10pF$, 27MHz, unless otherwise noted.)



出荷時設定のシングルPLL クロック発生器

MAX9491

標準動作回路/ブロックダイアグラム



端子説明

端子		名称	機能
TQFN	TSSOP		
1	5	TUNE	VCXO調整電圧入力。リファレンスクロック入力を使用する場合、またはVCXOを使用しない場合は、TUNEをV _{DD} に接続してください。
2	—	V _{DDA}	アナログ電源。0.1µFのコンデンサでGNDにバイパスしてください。
3	—	AGND	アナロググランド
4, 10, 11	6, 9, 11	GND	グランド
5	7	CLK_OUT	出力クロック。内部でプルダウンされています。
6-9, 14, 19, 20	2, 3, 8, 10	I.C.	内部接続。通常動作にするには、未接続としてください。
12, 13, 16	4, 12	V _{DD}	電源。0.1µFのコンデンサでGNDにバイパスしてください。
15	13	$\overline{\text{PD}}$	アクティブローパワーダウン入力。通常動作にするにはハイに強制してください。MAX9491をパワーダウンモードにするには、 $\overline{\text{PD}}$ をローに駆動してください。内部でプルダウンされています。
17	14	X2	水晶接続2。リファレンスクロック使用時には、未接続としてください。
18	1	X1	水晶接続1またはリファレンスクロック入力
EP	—	EP	エクスポーズパッド(TQFNパッケージのみ)。EPをGNDに接続するか、または未接続としてください。

詳細

MAX9491はプログラマブルなフラクショナルN PLLを備えているため、4MHz~200MHzの周波数を生成することができます。このデバイスは、バッファ付きPLLクロック出力を備えています。水晶入力周波数は5MHz~35MHzに、クロック入力は5MHz~50MHzにすることができます。内蔵VCXOの微調整範囲は±200ppmです。

パワーダウン

$\overline{\text{PD}}$ をローにすると、MAX9491はパワーダウンモードになります。その場合、 $\overline{\text{PD}}$ によってCLK_OUTはハイインピーダンスに設定され、PLLはシャットダウンされ

ます。CLK_OUTは、80kΩ(typ)のプルダウン抵抗を内蔵しています。

電圧制御水晶発振器 (VCXO)

MAX9491の内蔵VCXOは、CLK_OUTの生成に使用されるPLL用のリファレンスクロックを生成します。この発振器は水晶をベース周波数リファレンスとして使用し、±200ppmの範囲での微調整用に電圧制御調整入力を備えています。調整電圧V_{TUNE}は、図1に示すように、0~3Vの範囲で変更することができます。水晶はATカット水晶であり、±30ppmの基本モードで発振する必要があります。基板の寄生容量を含み10pF未満の水晶

出荷時設定のシングルPLL クロック発生器

MAX9491

シャントコンデンサを使用する必要があります。最大 $\pm 200\text{ppm}$ の変幅を実現するために、水晶の負荷容量は 14pF 未満になるようにしてください。VCXOは自走発振器です。このVCXOはPOR内部信号で発振を開始し、

$\overline{\text{PD}}$ によってディセーブルとすることができます。VCXOを使用しない場合は、TUNEを V_{DD} に接続してください。

アプリケーション情報

入力クロックをリファレンスとして使用

入力クロックをリファレンスとして使用する場合は、入力クロックをX1に接続し、X2を未接続状態にして、TUNEを V_{DD} に接続してください。

水晶の選択

水晶をMAX9491の内蔵発振器とともに使用する場合には、水晶をX1とX2に接続してください。 $\pm 30\text{ppm}$ の基本モードで発振するATカット水晶と 14pF 未満の負荷容量を選択してください。広いVCXOの調整範囲を実現するために、等価容量が 7fF を超える水晶を選択し、X1と

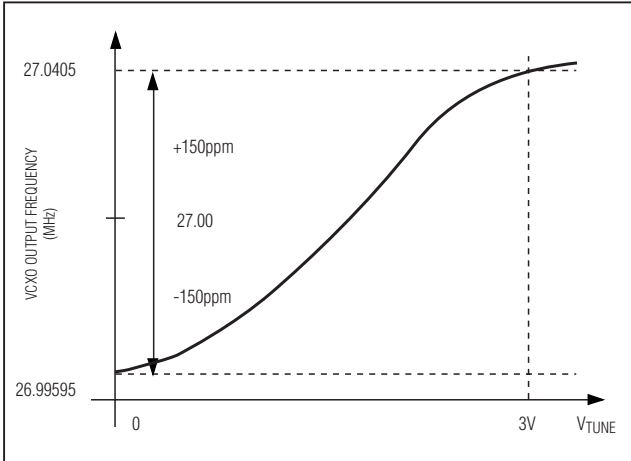


図1. 27MHzの水晶の場合のVCXO調整範囲

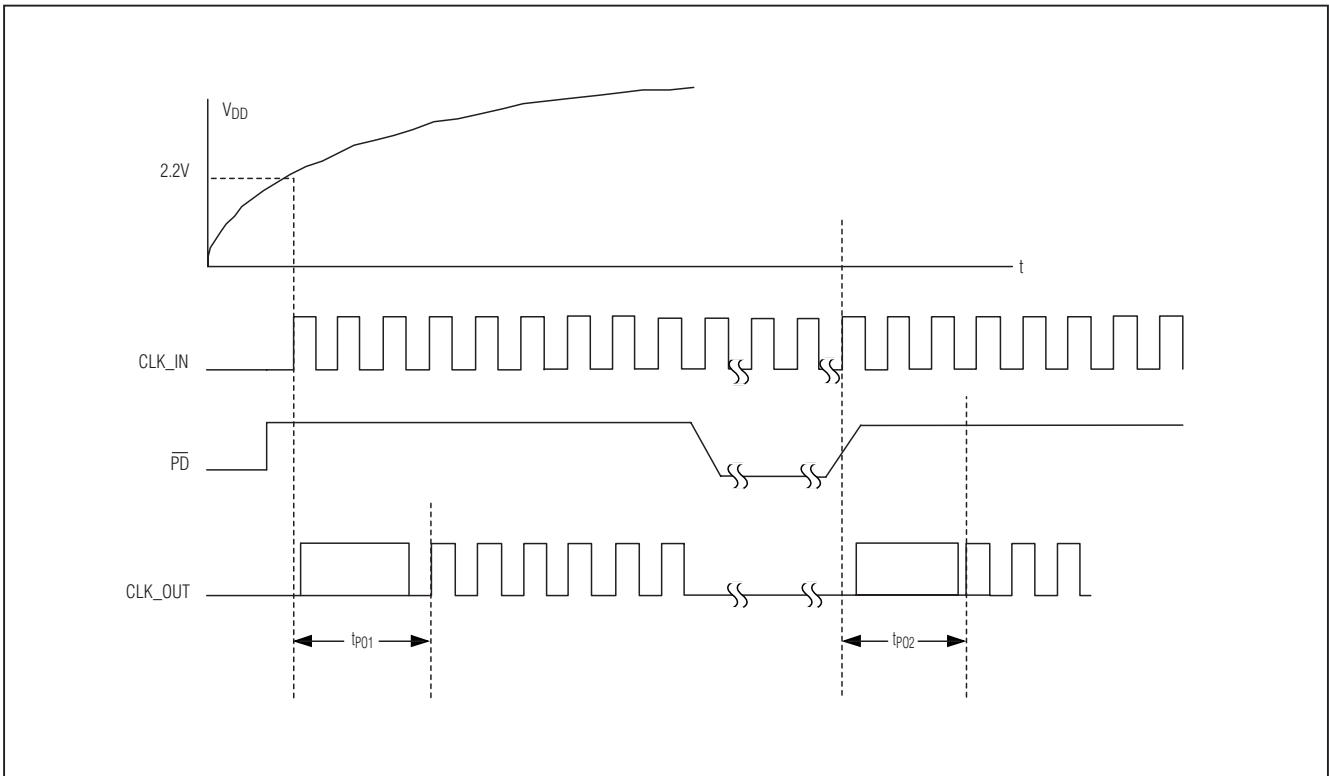


図2. PLLセトリングタイム

出荷時設定のシングルPLL クロック発生器

MAX9491

X2のおのおのとグランド間に6pF以下のシャントコンデンサを接続してください。VCXOを発振器として使用する場合は、両方とも約13pFまでのシャントコンデンサを選択してください。周波数オフセットを最小限に抑える最適なシャントコンデンサは実験によって決定することができます。

基板レイアウトおよび バイパスに関して

MAX9491の高周波発振器では、安定性を確保するために適切なレイアウトが必要です。最高のパフォーマンスを実現するには、デバイスにできる限り近接して各部品を配置してください。

デジタルまたはAC過渡信号がGNDに結合されると、クロック出力にノイズが発生する可能性があります。GNDをできる限り良質なグランドにリターンしてください。デバイスにできる限り近接した0.1μFコンデンサでV_{DD}およびV_{DDA}をそれぞれバイパスしてください。綿密なプリント基板のグランドレイアウトによって、出力とデジタル入力間のクロストークが最低限に抑えられます。

チップ情報

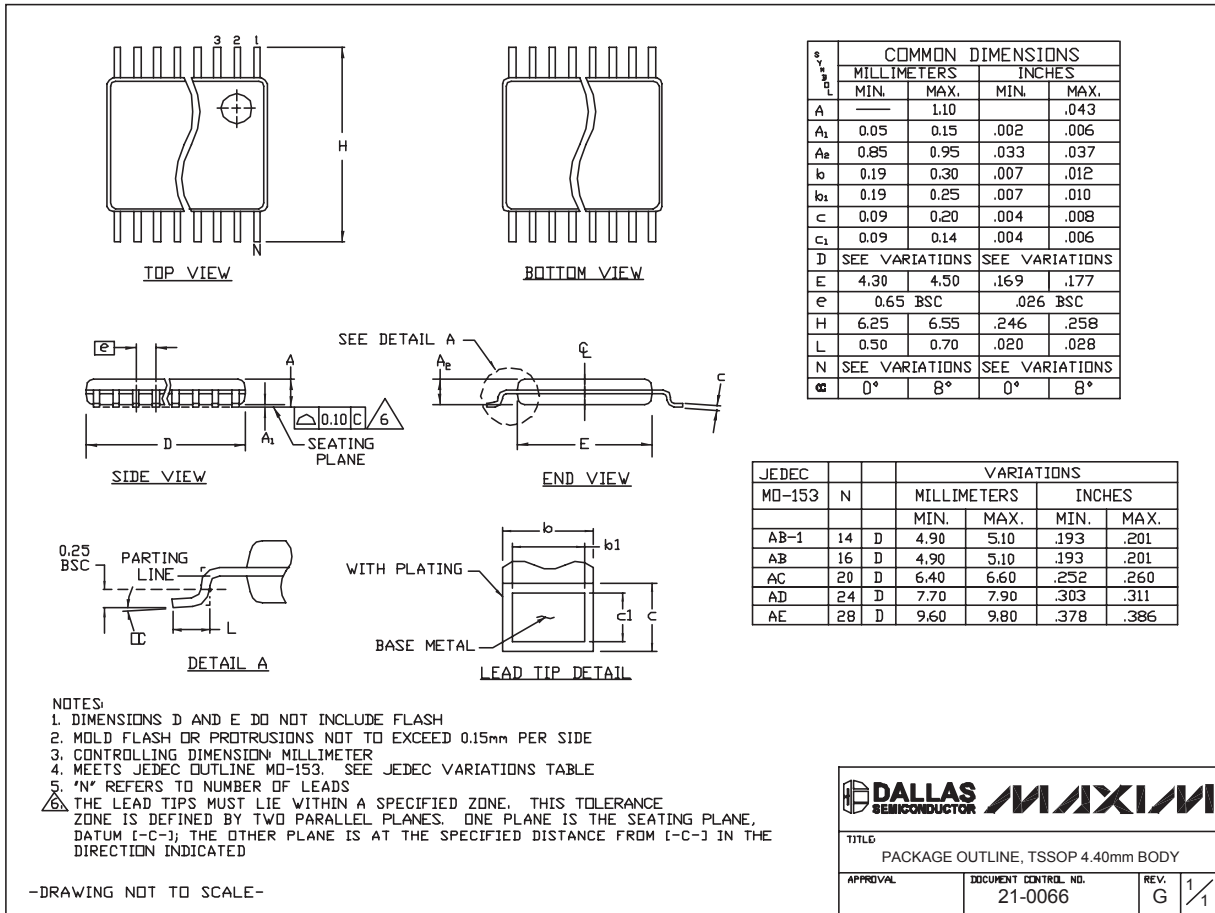
PROCESS: CMOS

出荷時設定のシングルPLL クロック発生器

MAX9491

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



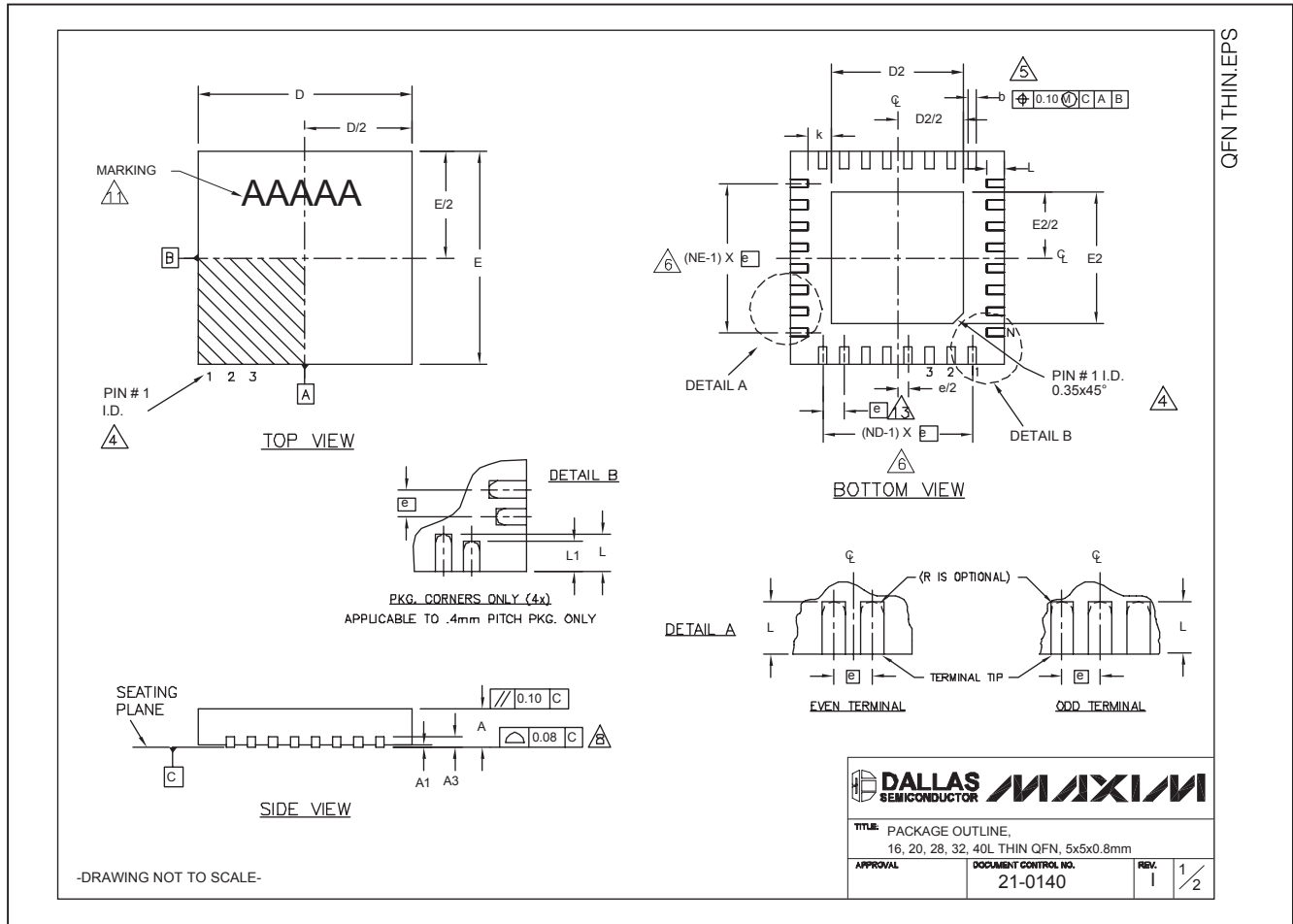
TSSOP4.40mm.EPS

出荷時設定のシングルPLL クロック発生器

MAX9491

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



出荷時設定のシングルPLL クロック発生器

MAX9491

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS									
PKG. CODES	D2			E2			L ±0.15	DOWN BONDS ALLOWED	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES	
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES	

**SEE COMMON DIMENSIONS TABLE

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP.012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3 AND T2855-6.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

TITLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0140
REV. 1	2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 11

© 2006 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.