

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

概要

MAX8798は、高性能ステップアップレギュレータ、高速オペアンプ、不揮発性メモリによるI²Cインタフェース付きデジタル調整可能なVCOM較正デバイス、および高電圧レベルシフトスキヤンドライバを内蔵しています。このデバイスは、薄膜トランジスタ(TFT)液晶ディスプレイ(LCD)アプリケーションに最適です。

このステップアップDC-DCコンバータは、パネルソースドライバICにレギュレートされた電源電圧を供給します。高スイッチング周波数であるため、超小型インダクタとセラミックコンデンサを使用することができます。電流モード制御アーキテクチャによって、ソースドライバ負荷の標準的なパルス負荷に対して高速過渡応答します。このステップアップレギュレータは、ソフトスタートおよび電流制限を備えています。

大電流オペアンプは、LCDバックプレーン(VCOM)を駆動するように設計されています。このアンプは、大出力電流(±150mA)、高速スルーレート(45V/μs)、広帯域幅(20MHz)、およびレイルトゥレイル入力/出力を備えています。

プログラマブルなVCOMキャリブレータは、VCOMアンプの抵抗分圧器に外部接続され、プログラマブル電流をシンクしてVCOM出力電圧レベルを調整します。内部7ビットデジタル-アナログコンバータ(DAC)によって、シンク電流を制御します。このDACは、BOOSTに対してレシオメトリックで、あらゆる動作状態での単調性が保証されています。このキャリブレータICは、EEPROMを内蔵し、希望するVCOM電圧レベルを記憶することができます。LCDパネルとプログラミング回路の2線式I²Cインタフェースによって、パネルコネクタの端子数が最小限に抑えられ、製造装置が簡素化されます。

高電圧レベルシフトスキヤンドライバは、TFTパネルゲートドライバの駆動用に設計されています。その3個の出力は+35V(max)から-25V(min)であり、容量性負荷を高速で駆動することができます。節電するために、2個の相補出力が状態変化時にチャージシェアリングが可能になるように設計されています。

MAX8798は、超薄型LCDパネル用に高さ0.8mm(max)の36ピンTQFNパッケージで提供されます。

アプリケーション

ノートブックコンピュータディスプレイ
LCDモニタパネル

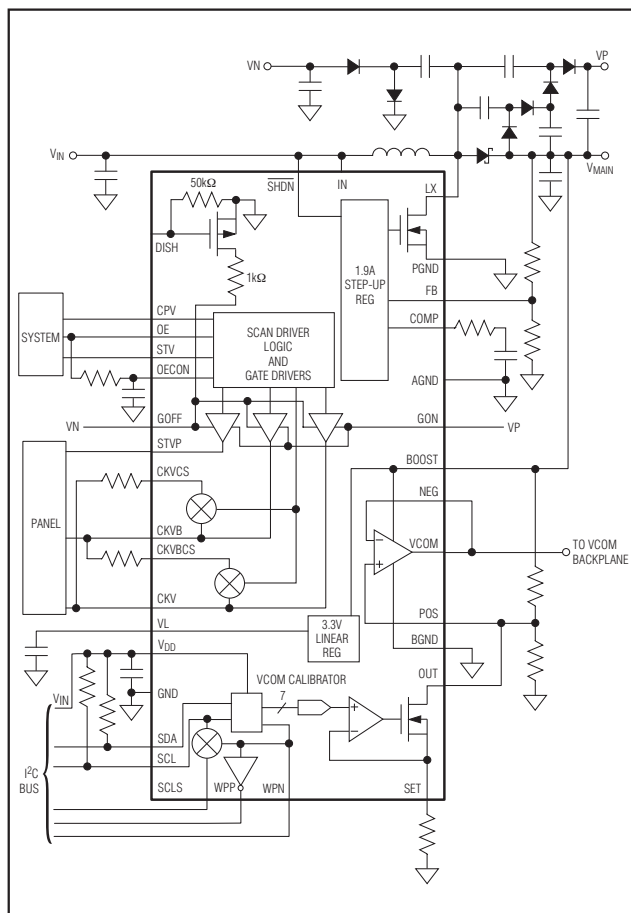
型番

| PART | TEMP RANGE | PIN-PACKAGE | PKG CODE |
|-------------|----------------|--------------------------|-----------|
| MAX8798ETX+ | -40°C to +85°C | 36 Thin QFN 6mm x 6mm | T-3666M-1 |

特長

- ◆ 入力電源電圧範囲: 1.8V~5.5V
- ◆ V_{DD}入力電圧範囲: 1.8V~4.0V
- ◆ 1.2MHzの電流モードのステップアップレギュレータ
高速過渡応答
20V、1.9A、150mΩのMOSFET内蔵
- ◆ 高速(20MHz)オペアンプ
出力電流: ±150mA
- ◆ スキャンロジック付き、高電圧ドライバ
+35V~-25V出力
シェアリング出力チャージ
- ◆ プログラマブルVCOMキャリブレータ
7ビットの可変電流シンク出力
I²C対応インタフェース
EEPROM設定メモリ
- ◆ 過熱/過負荷保護

簡略化した動作回路図



TFT LCD用、3チャンネルスキュンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ABSOLUTE MAXIMUM RATINGS

| | |
|--|----------------------------------|
| IN, VL, $\overline{\text{SHDN}}$ to AGND | -0.3V to +7.5V |
| V _{DD} , SDA, SCL, SCLS, WPN, WPP, SET to GND | -0.3V to +4.0V |
| OECON, CPV, OE, STV to AGND | -0.3V to +4.0V |
| COMP, FB to AGND | -0.3V to (V _L + 0.3V) |
| DISH to GND | -6V to +0.3V |
| LX to PGND | -0.3V to +20V |
| OUT, VCOM, NEG, POS to BGND | -0.3V to (BOOST + 0.3V) |
| PGND, BGND, AGND to GND | -0.3V to +0.3V |
| GON to AGND | -0.3V to +40V |
| GOFF to AGND | -30V to (V _{IN} + 0.3V) |
| BOOST to BGND | -0.3V to +20V |

| | |
|---|-------------------------------|
| CKV, CKVB, STVP, CKVCS, CKVBCS to AGND | (GOFF - 0.3V) to (GON + 0.3V) |
| LX, PGND RMS Current Rating | 2.4A |
| Continuous Power Dissipation (T _A = +70°C) | |
| NiPd Lead Frame with Nonconductive Epoxy | |
| 36-Pin, 6mm x 6mm Thin QFN | |
| (derate 27.2mW/°C above +70°C) | 2179.8mW |
| Operating Temperature Range | -40°C to +85°C |
| Junction Temperature | +150°C |
| Storage Temperature Range | -65°C to +150°C |
| Lead Temperature (soldering, 10s) | +300°C |

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{DD} = V_{SHDN} = +3V, circuit of Figure 2, BOOST = 8V, GON = 23V, GOFF = -12V, V_{POS} = 0V, V_{NEG} = 1.5V, OE = CPV = STV = OECON = 0V, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|---|-------|-------|-------|-------|
| V _{DD} Input Voltage Range | | 1.8 | | 4.0 | V |
| V _{DD} Quiescent Current | V _{DD} = 3V | | 4 | 10 | μA |
| V _{DD} Undervoltage Lockout | V _{DD} rising; typical hysteresis 100mV | | 1.3 | 1.75 | V |
| IN Input Voltage Range | (Note 1) | 1.8 | | 6.0 | V |
| IN Quiescent Current | V _{IN} = 3V, V _{FB} = 1.5V, not switching | | 0.04 | 0.1 | mA |
| IN Undervoltage Lockout | IN rising; typical hysteresis 100mV | | 1.4 | 1.75 | V |
| Thermal Shutdown | Rising edge, hysteresis = 15°C | | 160 | | °C |
| BOOTSTRAP LINEAR REGULATOR (VL) | | | | | |
| VL Output Voltage | I _{VL} = 100μA | 3.15 | 3.3 | 3.45 | V |
| VL Undervoltage Lockout | VL rising, typical hysteresis 200mV | 2.4 | 2.7 | 3.0 | V |
| VL Maximum Output Current | V _{FB} = 1.1V | 10 | | | mA |
| MAIN DC-DC CONVERTER | | | | | |
| BOOST Supply Current | LX not switching, no load on VL | | 1.5 | 2 | mA |
| | LX switching, no load on VL | | 3 | 4 | |
| Operating Frequency | | 990 | 1170 | 1350 | kHz |
| Oscillator Maximum Duty Cycle | | 88 | 92 | 96 | % |
| FB Regulation Voltage | | 1.216 | 1.235 | 1.254 | V |
| FB Load Regulation | 0 < I _{LOAD} < 200mA, transient only | | -1 | | % |
| FB Line Regulation | V _{IN} = 1.8V to 5.5V, FB to COMP | -0.15 | -0.08 | +0.15 | %/V |
| FB Input Bias Current | V _{FB} = 1.25V | 50 | 125 | 200 | nA |
| FB Transconductance | ΔI = 5μA at COMP | 70 | 160 | 280 | μS |
| FB Voltage Gain | FB to COMP | | 2400 | | V/V |
| FB Fault Timer Trip Threshold | Falling edge | 0.96 | 1 | 1.04 | V |
| LX On-Resistance | I _{LX} = 1.2A | | 150 | 300 | mΩ |
| LX Leakage Current | V _{LX} = 18V | | 0.01 | 20 | μA |
| LX Current Limit | Duty cycle = 65% | 1.6 | 1.9 | 2.2 | A |
| Current-Sense Transresistance | | 0.25 | 0.42 | 0.55 | V/A |
| Soft-Start Period | | | 3 | | ms |

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = V_{SHDN} = +3V$, circuit of Figure 2, $BOOST = 8V$, $GON = 23V$, $G_{OFF} = -12V$, $V_{POS} = 0V$, $V_{NEG} = 1.5V$, $OE = CPV = STV = OECON = 0V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|-------------------------------------|--|-------------------|------------------|-------------|------------|
| OPERATIONAL AMPLIFIER | | | | | |
| BOOST Supply Range | | 5 | | 18 | V |
| BOOST Overvoltage Fault Threshold | (Note 2) | 18.1 | 19 | 19.9 | V |
| BOOST Undervoltage Fault Threshold | (Note 3) | | 1.0 | 1.4 | V |
| Large-Signal Voltage Gain | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | | 120 | | dB |
| Common-Mode Rejection Ratio | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | | 75 | | dB |
| Input Offset Voltage | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | -25 | -5 | +25 | mV |
| | $V_{BOOST}/2$ | +15 | -2.5 | +12 | |
| Input Bias Current | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | -50 | | +50 | nA |
| Input Common-Mode Voltage Range | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | 0 | | V_{BOOST} | V |
| VCOM Output Voltage Swing High | $I_{VCOM} = 5mA$ | $V_{BOOST} - 100$ | $V_{BOOST} - 50$ | | mV |
| VCOM Output Voltage Swing Low | $I_{VCOM} = -5mA$ | | 50 | 100 | mV |
| VCOM Output-Current High | $V_{VCOM} = V_{BOOST} - 1V$ | | -75 | | mA |
| VCOM Output-Current Low | $V_{VCOM} = 1V$ | | +75 | | mA |
| Slew Rate | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | | 40 | | V/ μs |
| -3dB Bandwidth | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | | 20 | | MHz |
| VCOM Short-Circuit Current | Short to $V_{BOOST}/2$, sourcing | 50 | 150 | | mA |
| | Short to $V_{BOOST}/2$, sinking | 50 | 150 | | |
| PROGRAMMABLE VCOM CALIBRATOR | | | | | |
| GON Input Range | | 16.1 | | 35.0 | V |
| GON Threshold to Enable Program | Rising edge, 60mV hysteresis | | 15.6 | 16.0 | V |
| SET Voltage Resolution | | 7 | | | Bits |
| SET Differential Nonlinearity | Monotonic overtemperature | -2 | | +2 | LSB |
| SET Zero-Scale Error | | -1 | +1 | +2 | LSB |
| SET Full-Scale Error | | -3 | | +3 | LSB |
| SET Current | | | | 120 | μA |
| SET External Resistance (Note 4) | To GND, $V_{BOOST} = 18V$ | 8.5 | | 170.0 | $k\Omega$ |
| | To GND, $V_{BOOST} = 6V$ | 2.5 | | 50.0 | |
| V_{SET}/V_{BOOST} Voltage Ratio | DAC full scale | | 0.05 | | V/V |
| OUT Leakage Current | When OUT is off | | 1 | | nA |
| OUT Settling Time | To ± 0.5 LSB error band | | 20 | | μs |
| OUT Voltage Range | | $V_{SET} + 0.5V$ | | 18 | V |
| EEPROM Write Cycles | (Note 5) | 1000 | | | Times |

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = V_{SHDN} = +3V$, circuit of Figure 2, $BOOST = 8V$, $GON = 23V$, $GOFF = -12V$, $V_{POS} = 0V$, $V_{NEG} = 1.5V$, $OE = CPV = STV = OECON = 0V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|---|--------------------------|-------------------|---------------------|-----------|
| 2-WIRE INTERFACE | | | | | |
| Logic-Input Low Voltage (V_{IL}) | SDA, SCL, WPN, $V_{DD} = 3V$ | | | $0.3 \times V_{DD}$ | V |
| Logic-Input High Voltage (V_{IH}) | SDA, SCL, WPN, $V_{DD} = 3V$ | $0.7 \times V_{DD}$ | | | V |
| WPP Logic-Output Low Voltage | $I_{WPP} = 1mA$ | | | +0.1 | V |
| WPP Logic-Output High Voltage | $I_{WPP} = 1mA$ | $V_{DD} - 0.1$ | | | V |
| SDA Logic-Output Low Sink Current | SDA forced to 3.3V | 6 | | | mA |
| Logic Input Current | SDA, SCL, SCL_S, WPN to VDD or GND | -1 | | +1 | μA |
| Input Capacitance | SDA, SCL, SCL_S | | 5 | | pF |
| SCL Frequency (f_{CLK}) | | DC | | 500 | kHz |
| SCL High Time (t_{CLH}) | | 600 | | | ns |
| SCL Low Time (t_{CLL}) | | 1300 | | | ns |
| SDA, SCL, SCLS Rise Time (t_R) | C_{BUS} = total capacitance of bus line in pF | $20 + 10 \times C_{BUS}$ | | 300 | ns |
| SDA, SCL, SCLS Fall Time (t_F) | C_{BUS} = total capacitance of bus line in pF | $20 + 10 \times C_{BUS}$ | | 300 | ns |
| START Condition Hold Time (t_{HDSTT}) | 10% of SDA to 90% of SCL | 600 | | | ns |
| START Condition Setup Time (t_{SVSTT}) | | 600 | | | ns |
| Data Input Hold Time (t_{HDDAT}) | | 0 | | | ns |
| Data Input Setup Time (t_{SDAT}) | | 150 | | | ns |
| STOP Condition Setup Time (t_{SVSTP}) | | 600 | | | ns |
| Bus Free Time (t_{JF}) | | 1300 | | | ns |
| Input Filter Spike Suppression (t_{SP}) | SDA, SCL (Note 5) | | | 250 | ns |
| SCL-SCLS Switch Resistance | WPN = GND | 1 | | | $M\Omega$ |
| | WPN = VDD | | 20 | 50 | Ω |
| HIGH-VOLTAGE SCAN DRIVER | | | | | |
| GON Input Voltage Range | | 12 | | 35 | V |
| GOFF Input Voltage Range | | -25 | | -2 | V |
| GON Supply Current | STV, CPV, OE, OECON = AGND | | 250 | 350 | μA |
| GOFF Supply Current | STV, CPV, OE, OECON = AGND | | 100 | 200 | μA |
| Output-Voltage Low | CKV, CKVB, STVP, -5mA output current | $V_{GOFF} + 0.2$ | $V_{GOFF} + 0.05$ | | V |
| Output-Voltage High | CKV, CKVB, STVP, 5mA output current | | $V_{GON} - 0.05$ | $V_{GON} - 0.2$ | V |
| Propagation Delay Between OE Rising Edge and CKV/CKVB Edge | CPV = 0, STV = 0, $C_{LOAD} = 4.7nF, 50\Omega$ | | 250 | 450 | ns |

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = \overline{V_{SHDN}} = +3V$, circuit of Figure 2, BOOST = 8V, GON = 23V, GOFF = -12V, $V_{POS} = 0V$, $V_{NEG} = 1.5V$, OE = CPV = STV = OECON = 0V, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|---|-----|-----|------|------------|
| Output Slew Rate CKV, CKVB | Without charge sharing, STV = V_{DD} , $C_{LOAD} = 4.7nF, 50\Omega$ | 20 | 40 | | V/ μs |
| Propagation Delay Between STV and STVP | $C_{LOAD} = 4.7nF$ | | 250 | 450 | ns |
| STVP Output Slew Rate | $C_{LOAD} = 4.7nF, 50\Omega$ | 20 | 40 | | V/ μs |
| Charge-Sharing Discharge Path Resistance | CKV to CKVCS and CKVB to CKVBCS | | 250 | 400 | Ω |
| DISH Discharge Path Resistance | GOFF to -3V, DISH = -3V | | 250 | 500 | Ω |
| DISH Turn-On Threshold | Dish falling | | | -1.8 | V |
| STV, CPV, OE Input Low Voltage | | | | 0.8 | V |
| STV, CPV, OE Input High Voltage | | 1.6 | | | V |
| OECON Input Low Voltage | | | | 1.5 | V |
| OECON Input High Voltage | | 2.0 | | | V |
| OECON Sink Current | OECON = 5W = V_{DD} | 0.4 | 0.8 | | mA |
| STV, CPV, OE Input Current | $V_{STV} = V_{DD}$ or GND, $V_{CPV} = V_{DD}$ or GND, $V_{OE} = V_{DD}$ or GND, $V_{OECON} = V_{DD}$ or GND | -1 | | +1 | μA |
| CKV, CKVB, STVP Output Three-State Current | $V_{CKV} = GON$ or GOFF, three-state $V_{CKVB} = GON$ or GOFF, three-state $V_{CKVCS} = GON$ or GOFF, three-state $V_{CKVBCS} = GON$ or GOFF, three-state $V_{STVP} = GON$ or GOFF, three-state | -1 | | +1 | μA |
| CONTROL INPUTS | | | | | |
| Input Low Voltage | \overline{SHDN} | | | 0.6 | V |
| Input High Voltage | $\overline{SHDN}, 1.8V < V_{IN} < 3.0V$ | 1.8 | | | V |
| | $\overline{SHDN}, 3.0V < V_{IN} < 5.5V$ | 2.0 | | | |
| \overline{SHDN} Input Current | $\overline{SHDN} = 0V$ or 3V | -1 | | +1 | μA |

ELECTRICAL CHARACTERISTICS

($V_{IN} = V_{DD} = \overline{V_{SHDN}} = +3V$, circuit of Figure 2, BOOST = 8V, GON = 23V, GOFF = -12V, $V_{POS} = 0V$, $V_{NEG} = 1.5V$, OE = CPV = STV = OECON = 0V, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 6)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|-------------------------------|--|-----|-----|------|---------|
| V_{DD} Input Voltage Range | | 1.8 | | 4.0 | V |
| V_{DD} Quiescent Current | $V_{DD} = 3V$ | | | 10 | μA |
| V_{DD} Undervoltage Lockout | V_{DD} rising; typical hysteresis 100mV | | | 1.75 | V |
| IN Input Voltage Range | (Note 1) | 1.8 | | 6.0 | V |
| IN Quiescent Current | $V_{IN} = 3V, V_{FB} = 1.5V$, not switching | | | 0.1 | mA |
| IN Undervoltage Lockout | IN rising; typical hysteresis 100mV | | | 1.75 | V |

TFT LCD用、3チャンネルスキャンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = \overline{V_{SHDN}} = +3V$, circuit of Figure 2, $BOOST = 8V$, $GON = 23V$, $G_{OFF} = -12V$, $V_{POS} = 0V$, $V_{NEG} = 1.5V$, $OE = CPV = STV = OECON = 0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 6)

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|--|-------------------|-----|-------------|-----------|
| BOOTSTRAP LINEAR REGULATOR (VL) | | | | | |
| VL Output Voltage | $I_{VL} = 100\mu A$ | 3.15 | | 3.45 | V |
| VL Undervoltage Lockout | VL rising, typical hysteresis 100mV | 2.4 | | 3.0 | V |
| MAIN DC-DC CONVERTER | | | | | |
| BOOST Supply Current | LX not switching, no load on VL | | | 2 | mA |
| | LX switching, no load on VL | | | 4 | |
| Operating Frequency | | 990 | | 1350 | kHz |
| Oscillator Maximum Duty Cycle | | 88 | | 96 | % |
| FB Regulation Voltage | | 1.216 | | 1.254 | V |
| FB Line Regulation | $V_{IN} = 1.8V$ to $5.5V$, FB to COMP | -0.15 | | +0.15 | %/V |
| FB Transconductance | $\Delta I = 5\mu A$ at COMP | 70 | | 280 | μS |
| FB Fault-Timer Trip Threshold | Falling edge | 0.96 | | 1.04 | V |
| LX On-Resistance | $I_{LX} = 1.2A$ | | | 300 | $m\Omega$ |
| LX Current Limit | Duty cycle = 65% | 1.6 | | 2.2 | A |
| OPERATIONAL AMPLIFIER | | | | | |
| BOOST Supply Range | | 5 | | 18 | V |
| BOOST Overvoltage Fault Threshold | (Note 2) | 18.1 | | 19.9 | V |
| BOOST Undervoltage Fault Threshold | (Note 3) | | | 1.4 | V |
| Input Offset Voltage | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | -25 | | +25 | mV |
| Input Common-Mode Voltage Range | $1V < (V_{NEG}, V_{POS}) < (V_{BOOST} - 1V)$ | 0 | | V_{BOOST} | V |
| VCOM Output-Voltage Swing High | $I_{VCOM} = 5mA$ | $V_{BOOST} - 100$ | | | mV |
| VCOM Output-Voltage Swing Low | $I_{VCOM} = -5mA$ | | | 100 | mV |
| VCOM Short-Circuit Current | Short to $V_{BOOST}/2$, sourcing | 50 | | | mA |
| | Short to $V_{BOOST}/2$, sinking | 50 | | | |
| PROGRAMMABLE VCOM CALIBRATOR | | | | | |
| GON Input Range | | 16.1 | | 35.0 | V |
| GON Threshold to Enable Program | Rising edge, 60mV hysteresis | | | 16.0 | V |
| SET Voltage Resolution | | 7 | | | Bits |
| SET Differential Nonlinearity | Monotonic overtemperature | -2 | | +2 | LSB |
| SET Zero-Scale Error | | -1 | | +2 | LSB |
| SET Full-Scale Error | | -3 | | +3 | LSB |
| SET Current | | | | 120 | μA |
| SET External Resistance (Note 4) | To GND, $V_{BOOST} = 18V$ | 8.5 | | 170.0 | $k\Omega$ |
| | To GND, $V_{BOOST} = 6V$ | 2.5 | | 50.0 | |
| OUT Voltage Range | | $V_{SET} + 0.5V$ | | 18 | V |
| EEPROM Write Cycles | (Note 5) | 1000 | | | Times |

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = \overline{V_{SHDN}} = +3V$, circuit of Figure 2, $BOOST = 8V$, $GON = 23V$, $GOFF = -12V$, $V_{POS} = 0V$, $V_{NEG} = 1.5V$, $OE = CPV = STV = OECON = 0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 6)

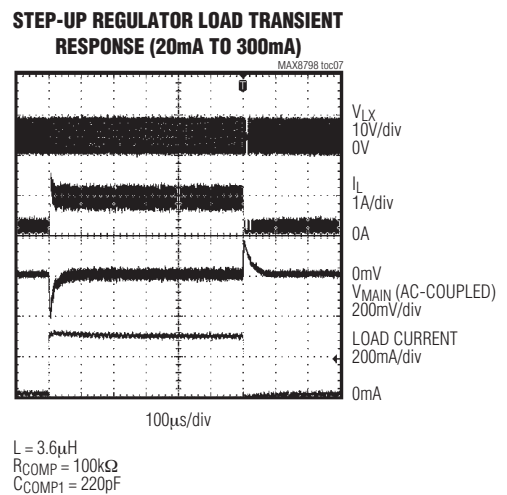
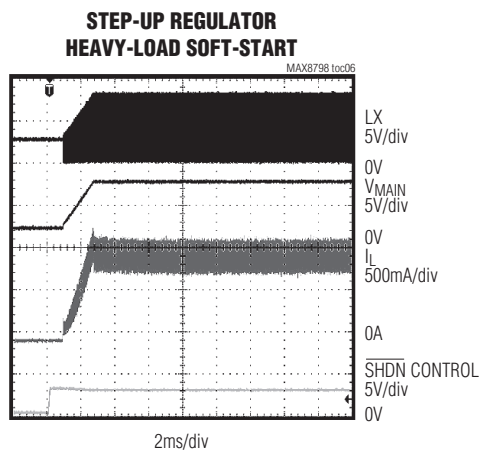
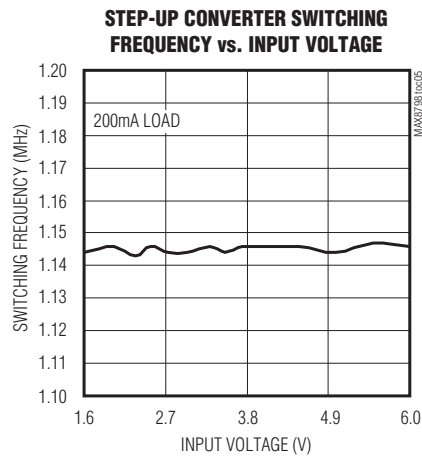
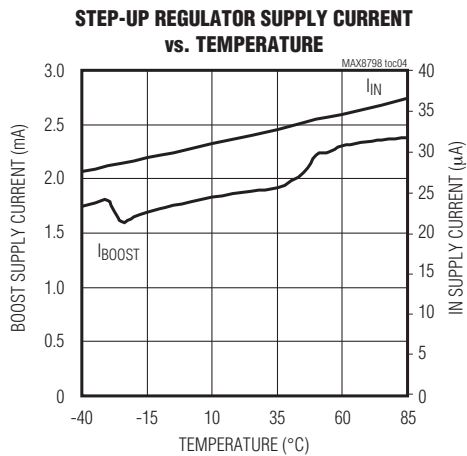
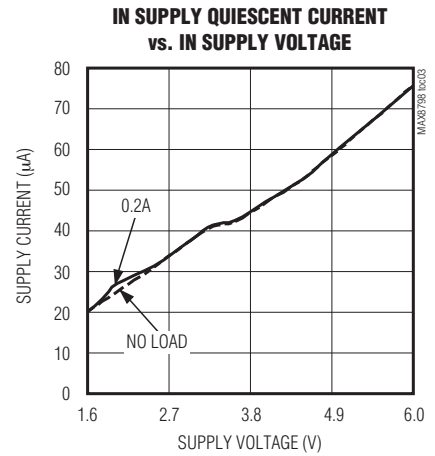
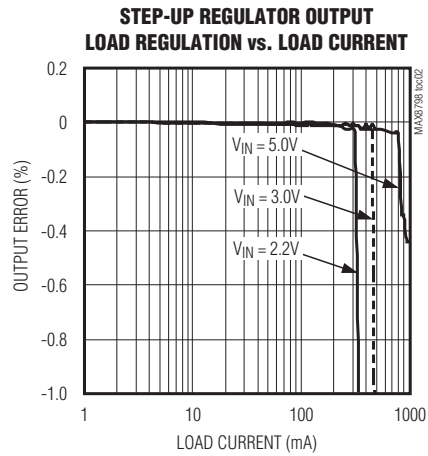
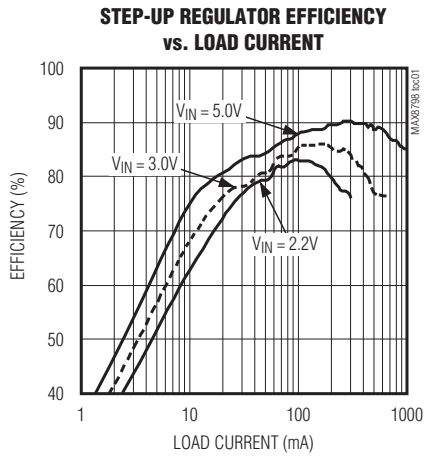
| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|---|---|--------------------------|-----|---------------------|------------|
| 2-WIRE INTERFACE | | | | | |
| Logic-Input Low Voltage (V_{IL}) | SDA, SCL, WPN, $V_{DD} = 3V$ | | | $0.3 \times V_{DD}$ | V |
| Logic-Input High Voltage (V_{IH}) | SDA, SCL, WPN, $V_{DD} = 3V$ | $0.7 \times V_{DD}$ | | | V |
| WPP Logic-Output Low Voltage | $I_{WPP} = 1mA$ | | | +0.1 | V |
| WPP Logic-Output High Voltage | $I_{WPP} = -1mA$ | $V_{DD} - 0.1$ | | | V |
| SDA Logic-Output Low Sink Current | SDA forced to 3.3V | 6 | | | mA |
| SCL Frequency (f_{CLK}) | | DC | | 500 | kHz |
| SCL High Time (t_{CLH}) | | 600 | | | ns |
| SCL Low Time (t_{CLL}) | | 1300 | | | ns |
| SDA, SCLS, and SCL Rise Time (t_R) | C_{BUS} = total capacitance of bus line in pF | $20 + 10 \times C_{BUS}$ | | 300 | ns |
| SDA, SCLS, and SCL Fall Time (t_F) | C_{BUS} = total capacitance of bus line in pF | $20 + 10 \times C_{BUS}$ | | 300 | ns |
| START Condition Hold Time (t_{HDSTT}) | 10% of SDA to 90% of SCL | 600 | | | ns |
| START Condition Setup Time (t_{SVSTT}) | | 600 | | | ns |
| Data Input Hold Time (t_{HDDAT}) | | 0 | | | ns |
| Data Input Setup Time (t_{SUDAT}) | | 150 | | | ns |
| STOP Condition Setup Time (t_{SVSTP}) | | 600 | | | ns |
| Bus Free Time (t_{UF}) | | 1300 | | | ns |
| Input Filter Spike Suppression (t_{SP}) | SDA, SCL (Note 5) | | | 250 | ns |
| SCL-SCLS Switch Resistance | WPN = GND | 1 | | | M Ω |
| | WPN = V_{DD} | | | 50 | Ω |
| HIGH-VOLTAGE SCAN DRIVER | | | | | |
| GON Input Voltage Range | | 12 | | 35 | V |
| GOFF Input Voltage Range | | -25 | | -2 | V |
| GON Supply Current | STV, CPV, OE, OECON = AGND | | | 350 | μA |
| GOFF Supply Current | STV, CPV, OE, OECON = AGND | | | 200 | μA |
| Output-Voltage Low | CKV, CKVB, STVP, -5mA output current | $V_{GOFF} + 0.2$ | | | V |
| Output-Voltage High | CKV, CKVB, STVP, 5mA output current | | | $V_{GON} - 0.2$ | V |

TFT LCD用、3チャンネルスキャンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

標準動作特性

(Circuit of Figure 2, $V_{IN} = 3V$, $T_A = +25^\circ C$, unless otherwise noted.)



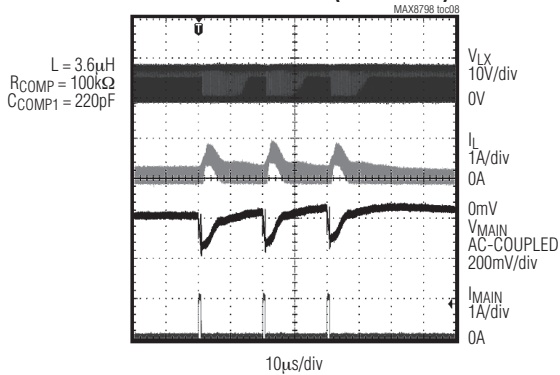
TFT LCD用、3チャンネルスキュンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

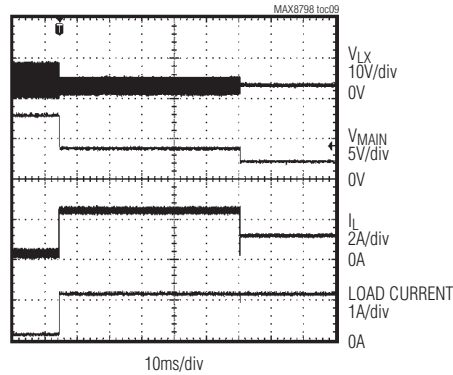
標準動作特性(続き)

(Circuit of Figure 2, $V_{IN} = 3V$, $T_A = +25^\circ C$, unless otherwise noted.)

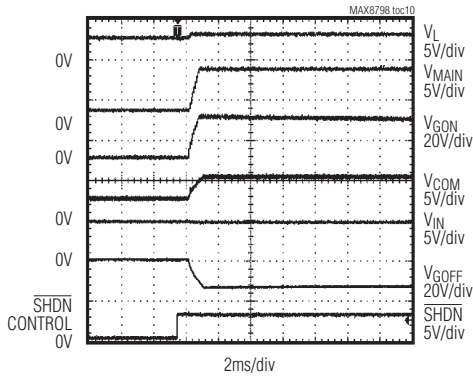
**STEP-UP REGULATOR PULSED LOAD
TRANSIENT RESPONSE (20mA TO 1A)**



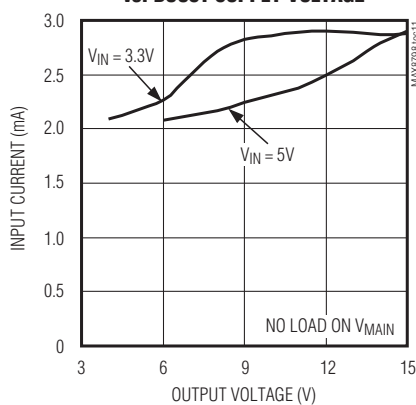
**TIMER-DELAY LATCH
RESPONSE TO OVERLOAD**



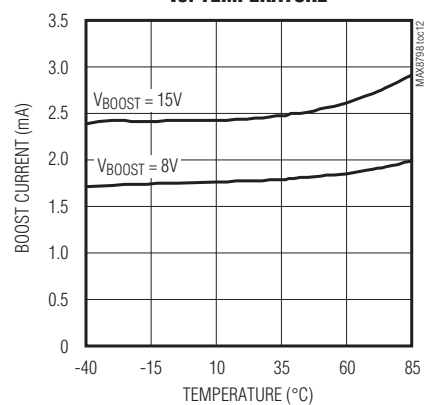
**POWER-UP SEQUENCE
OF ALL SUPPLY OUTPUTS**



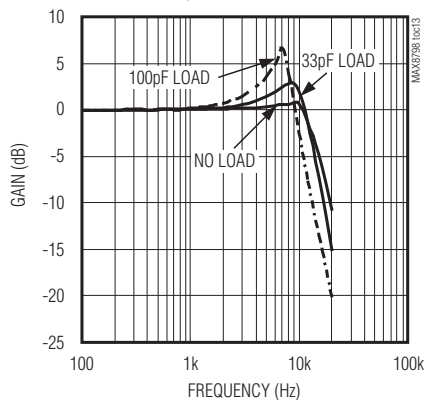
**BOOST SUPPLY CURRENT
vs. BOOST SUPPLY VOLTAGE**



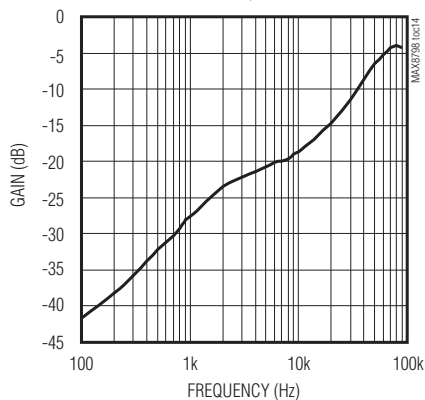
**BOOST SUPPLY CURRENT
vs. TEMPERATURE**



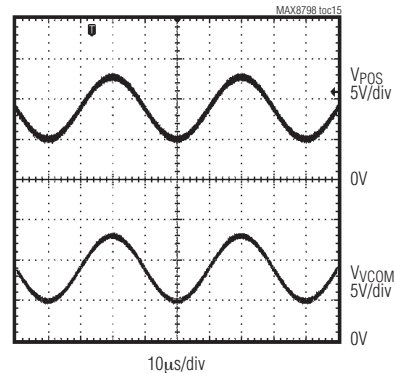
**OPERATIONAL AMPLIFIER
FREQUENCY RESPONSE**



**OPERATIONAL AMPLIFIER PSRR
vs. FREQUENCY**



**OPERATIONAL AMPLIFIER RAIL-TO-RAIL
INPUT/OUTPUT WAVEFORMS**



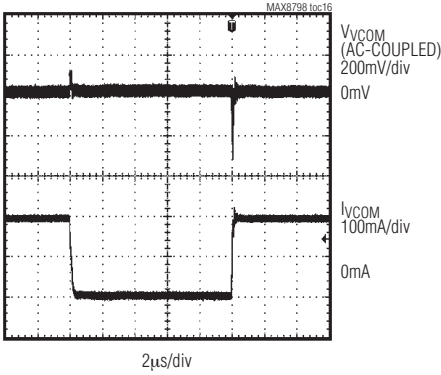
TFT LCD用、3チャンネルスキュアドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

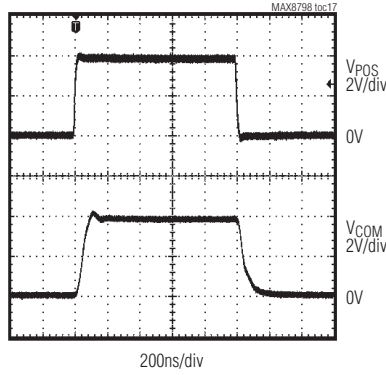
標準動作特性(続き)

(Circuit of Figure 2, $V_{IN} = 3V$, $T_A = +25^\circ C$, unless otherwise noted.)

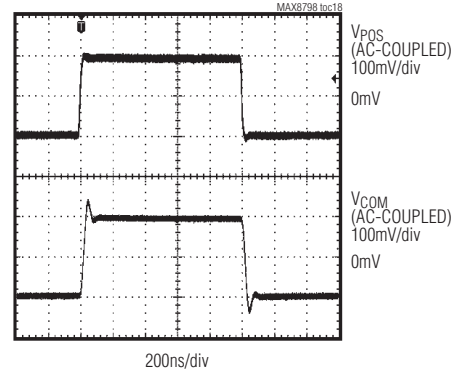
**OPERATIONAL AMPLIFIER
LOAD TRANSIENT RESPONSE**



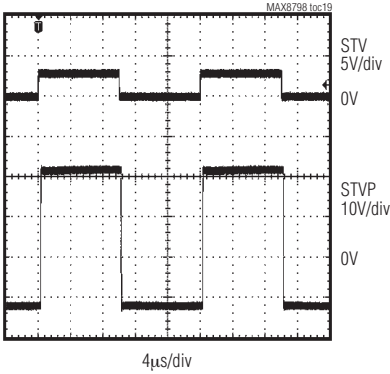
**OPERATIONAL AMPLIFIER
LARGE-SIGNAL STEP RESPONSE**



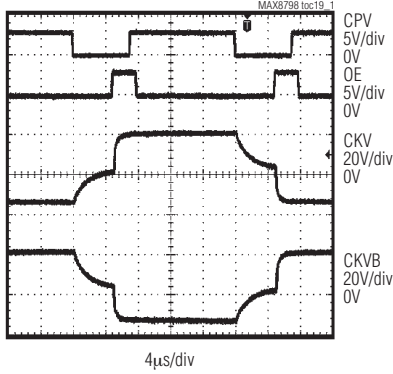
**OPERATIONAL AMPLIFIER
SMALL-SIGNAL STEP RESPONSE**



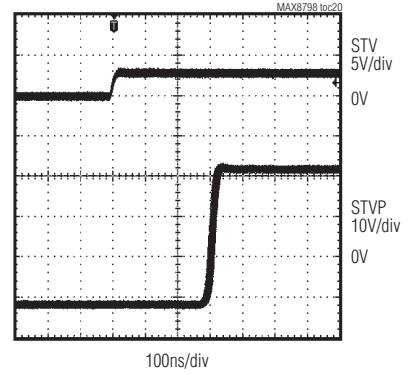
**STV/STVP INPUT/OUTPUT
WAVEFORMS WITH LOGIC INPUT**



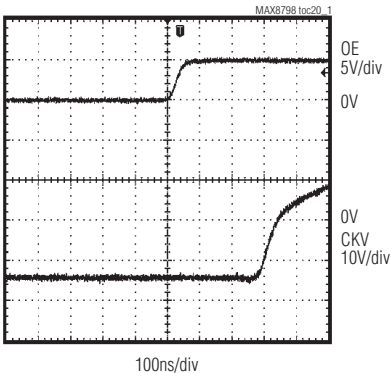
**CPV AND OE/CKV AND CKVB INPUT/OUTPUT
WAVEFORMS WITH LOGIC INPUT
(STV = 0V, $C_{LOAD} = 5.0nF$ AND 50Ω , $R_1, R_2 = 200\Omega$)**



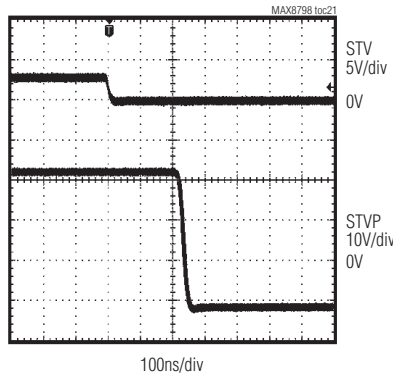
**STV RISING EDGE
PROPAGATION DELAY**



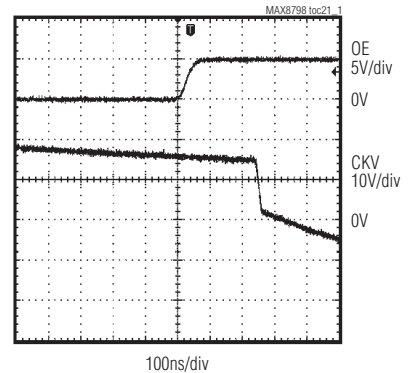
**OE/CKV RISING EDGE
PROPAGATION DELAY**



**STV FALLING EDGE
PROPAGATION DELAY**



**OE/CKV FALLING EDGE
PROPAGATION DELAY**

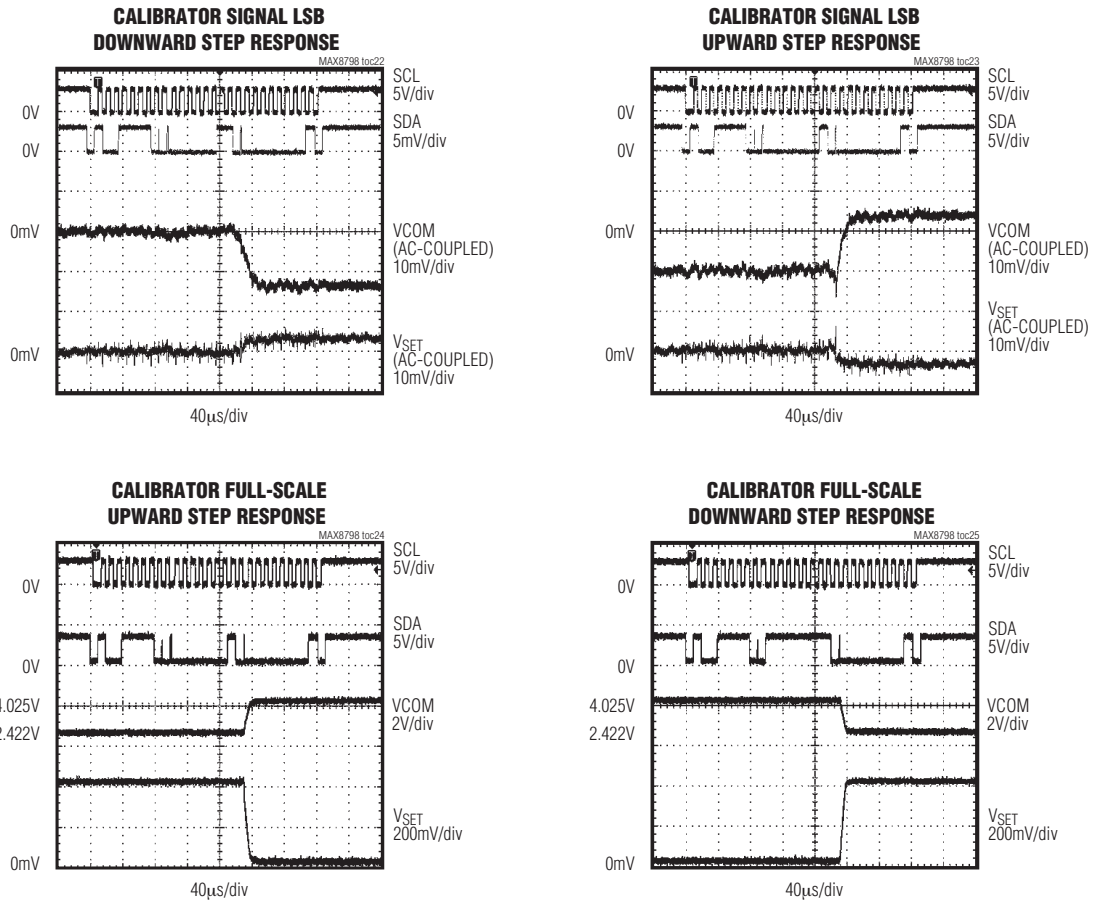


TFT LCD用、3チャンネルスキャンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

標準動作特性(続き)

(Circuit of Figure 2, $V_{IN} = 3V$, $T_A = +25^\circ C$, unless otherwise noted.)



TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

端子説明

| 端子 | 名称 | 機能 |
|----|-----------------|---|
| 1 | CKV | 高電圧、ゲートパルス出力。イネーブルの場合、CKVIは、CPV入力各立下りエッジでハイ状態(GONに接続)とロー状態(GOFFに接続)をトグルします。さらに、CPVとOEの両方がローの場合か、またはCPVがローかつOECONがハイの場合、CKVIはフローティング状態になります。 |
| 2 | CKVCS | CKVチャージシェアリング接続。CKVCSは、CKVがフローティングの時にはCKVBに接続されて、CKVに接続可能になり、これらの2つの出力の容量性負荷の間の充電をシェアリングします。 |
| 3 | CKVBCS | CKVBチャージシェアリング接続。CKVBCSは、CKVBがフローティングの時にはCKVに接続され、CKVBに接続され、これらの2つの出力の容量性負荷の間に充電がシェアリングされます。 |
| 4 | CKVB | 高電圧、ゲートパルス出力。CKVBは、アクティブ状態時のCKVの反転値で、CKVがフローティング時にはフローティング状態です。 |
| 5 | STVP | 高電圧、スタートパルス出力。STVPは、STVがローの場合ロー(GOFFに接続)になり、STVがハイでかつCPVおよびOEの両方がローの場合のみハイ(GON)になります。STVがハイでかつCPVとOEのいずれかがハイの場合、STVPはフローティングです。 |
| 6 | STV | 垂直同期入力。STVの立上りエッジで、フレームデータが開始します。STV入力は、高電圧STVP出力を生成するために使用されます。 |
| 7 | OECON | アクティブロー、出力イネーブルタイミング入力。OECONは、OE入力信号のRCフィルタバージョンによって駆動されます。抵抗に対してOECONスレッショルドまでコンデンサを充電するために十分長い間OEがハイの状態にあると、OE信号は、OEがローに移行しコンデンサが抵抗を通じてスレッショルド以下に放電されるまでマスクされます。 |
| 8 | OE | アクティブハイ、ゲートパルス出力イネーブル。CKVとCKVBは、OEの立上りエッジで浮遊チャージシェアリング状態を離れます。 |
| 9 | CPV | 垂直クロックパルス入力。CPVは、立下りエッジで(まず充電をシャリングすることによって)状態を変化させるCKVおよびCKVB出力のタイミングを制御します。 |
| 10 | GND | ロジックグランド |
| 11 | DISH | GOFF放電入力。DISHをグランド以下に強制すると、GOFFとGND間の内部接続がアクティブになり、GOFF電源を高速放電します。通常、 V_{IN} が下がるとGOFFが放電されるように、DISHは容量的にINに接続されています。 |
| 12 | V _{DD} | 電源入力。VCOMキャリブレーション用のロジック電源入力。最小0.1 μ FのコンデンサでGNDにバイパスします。 |
| 13 | WPN | アクティブロー、書き込み保護入力。WPNがローの場合、I ² Cのコマンドは無視され、VCOMキャリブレーションの設定値は変更することができません。 |
| 14 | SCLS | 代替のI ² C対応のクロック入力。WPNがハイの場合、SCLSはSCLに接続し、代替のクロックソースからSCLを駆動します。 |
| 15 | SCL | I ² C対応のクロック入力および出力 |
| 16 | SDA | I ² C対応のシリアル双方向データライン |
| 17 | WPP | 書き込み保護出力。WPPはWPNの反転です。WPPは、他のデバイス上のアクティブハイ書き込み保護入力を制御するために使用することができます。 |
| 18 | SET | フルスケールのシンク電流調整入力。抵抗R _{SET} をSETからGNDに接続し、 $V_{BOOST} / (20 \times R_{SET})$ に従って、フルスケールの調整可能なシンク電流を設定します。I _{OUT} はR _{SET} からの電流に等しくなります。 |
| 19 | VL | 3.3Vの内部レギュレータ出力。このレギュレータは、ステップアップレギュレータ、オペアンプ、およびVCOMキャリブレーション用の内部アナログ回路に給電します。最大10mAまでの外部負荷に給電することができます。0.22 μ F以上のセラミックコンデンサでVLをGNDにバイパスします。 |

TFT LCD用、3チャンネルスキャンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

端子説明(続き)

| 端子 | 名称 | 機能 |
|--------|--------------------------|---|
| 20 | BGND | アンプグランド |
| 21 | BOOST | オペアンプ電源入力。V _{MAIN} に接続し、1μF以上のセラミックコンデンサでBGNDにバイパスします。 |
| 22 | OUT | 調整可能なシンク電流出力。OUTは、VCOM出力電圧を決定するオペアンプ入力POS (BOOSTとGND間)の抵抗分圧器に接続します。I _{OUT} は、分圧器の電圧をプログラマブル量に従って下げます。 |
| 23 | POS | オペアンプ非反転入力 |
| 24 | NEG | オペアンプ反転入力 |
| 25 | VCOM | オペアンプ出力 |
| 26 | $\overline{\text{SHDN}}$ | シャットダウン制御入力。ステップアップレギュレータをディセーブルにするには、 $\overline{\text{SHDN}}$ をローに強制します。VCOMキャリブレーション、オペアンプ、およびスキャンドライバ機能はイネーブルのままです。 |
| 27 | IN | ステップアップレギュレータ電源端子。1μF以上のセラミックコンデンサでINをAGND (端子34)にバイパスします。 |
| 28, 29 | LX | スイッチングノード。インダクタ/キャッチダイオードをここに接続し、EMIを最小限に抑制するためにトレース面積を最小化します。 |
| 30, 31 | PGND | 電源グランド。内部ステップアップレギュレータ電源スイッチのソース接続 |
| 32 | FB | フィードバック端子。リファレンス電圧は公称1.24Vです。外部抵抗分圧器の中間点をここに接続し、トレース面積を最小化します。V _{OUT} = 1.24V (1 + R1/R2)に従って、V _{OUT} を設定します。 |
| 33 | COMP | 誤差アンプ用の補償端子。直列RCをこの端子からAGNDに接続します。標準値は、180kΩと470pFです。 |
| 34 | AGND | グランド |
| 35 | GOFF | ゲートオフ電源。GOFFは、CKV、CKVB、およびSTVP高電圧ドライバ出力用の負電源電圧です。最小0.1μFのセラミックコンデンサでPGNDにバイパスします。 |
| 36 | GON | ゲートオン電源。GONは、CKV、CKVB、およびSTVP高電圧ドライバ出力用の正電源電圧です。最小0.1μFのセラミックコンデンサでV _{MAIN} またはPGNDにバイパスします。 |
| — | EP | 下面エクスポーズドパッド |

TFT LCD用、3チャネルスキュンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

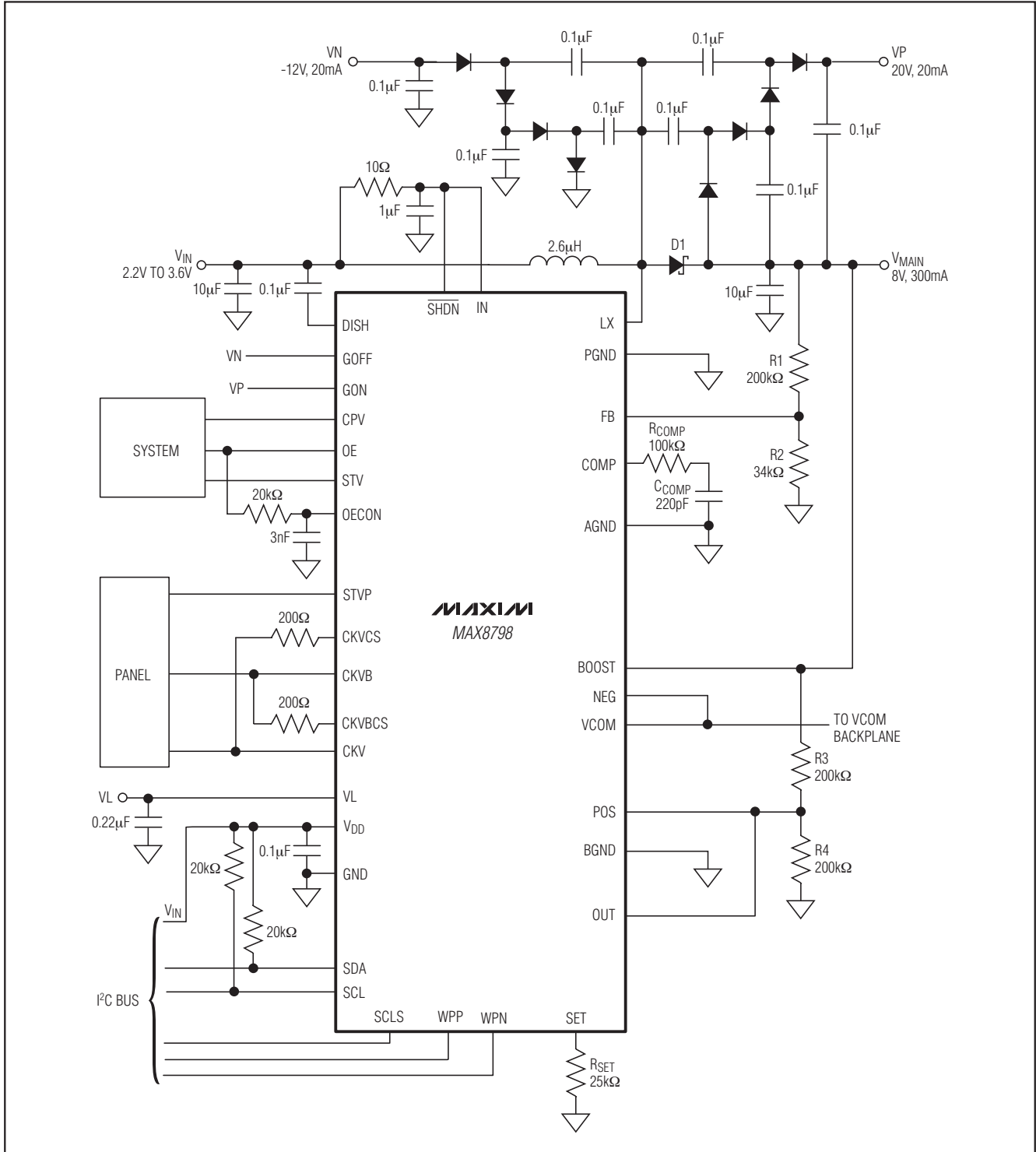


図2. MAX8798の標準動作回路

TFT LCD用、3チャンネルスキュンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

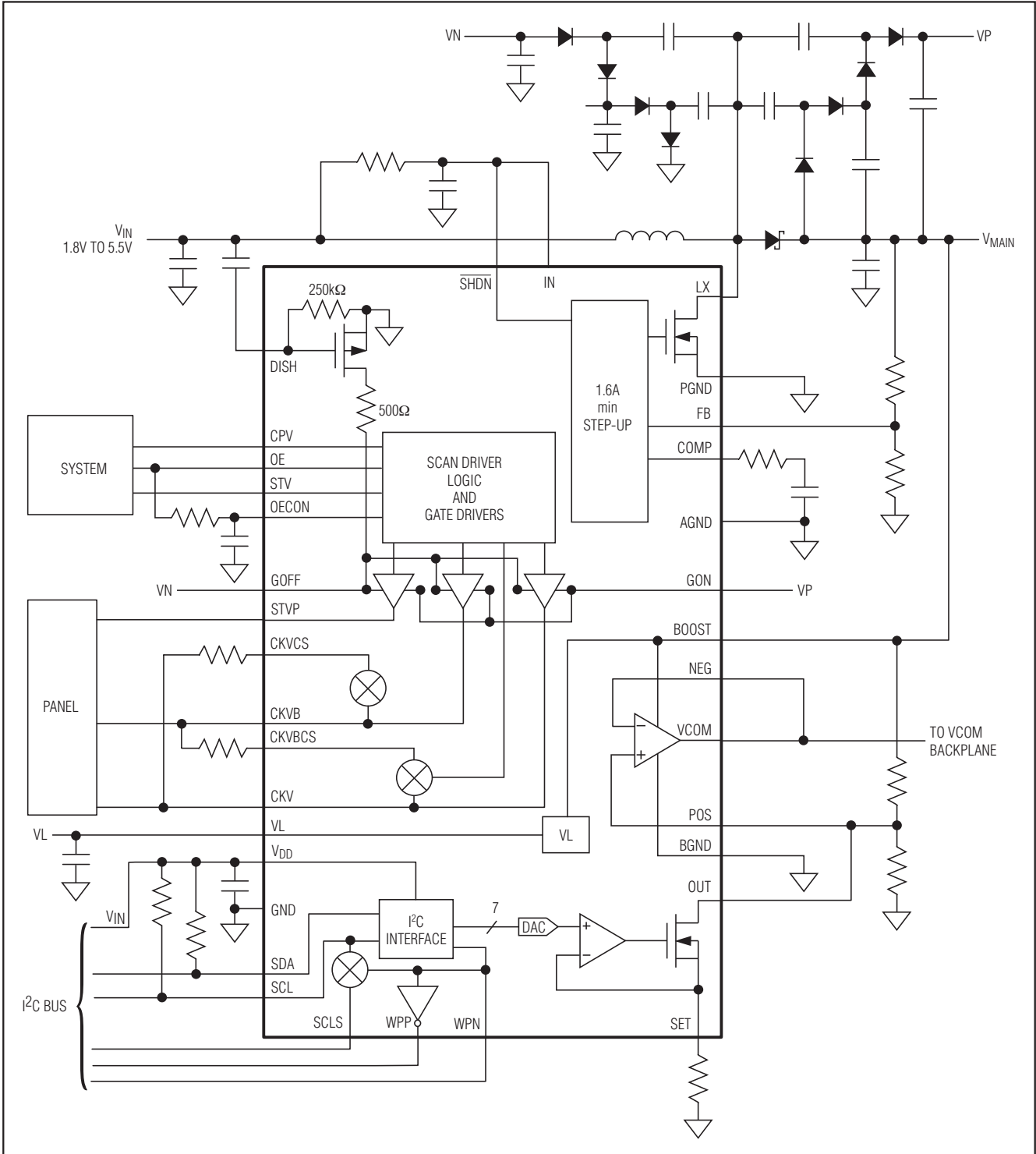


図3. MAX8798のファンクションダイアグラム

TFT LCD用、3チャンネルスキヤンドライバ内蔵、内部スイッチブーストレギュレータ

標準動作回路

MAX8798の標準動作回路(図2)は、TFTディスプレイ用の+8Vソースドライバ電源、および約+20Vと-12Vゲートドライバ電源を生成します。このICの入力電圧範囲は、+1.8V~+5.5Vですが、図2の回路は、2.2V~3.6Vで動作するように設計されています。表1は、推奨部品を示し、表2は、部品メーカーの連絡先を示しています。

表1. 部品リスト

| DESIGNATION | DESCRIPTION |
|-------------|--|
| C1 | 10μF, 6.3V X5R ceramic capacitor (1206) TDK C3216X5R0J106M |
| C21, C22 | 4.7μF, 10V X5R ceramic capacitors (1206) TDK C3216X5R1A475M |
| D1 | 3A, 30V Schottky diode (M-flat) Toshiba CMS02 |
| D2-D5 | 200mA, 100V, dual, ultra-fast diodes (SOT23) Fairchild MMBD4148SE |
| L1 | 3.6μH, 1.8A inductor Sumida CM0611BHPNP-3R6MC |

詳細

MAX8798は、高性能ステップアップスイッチングレギュレータ、高速オペアンプ、アクティブマトリックスTFT LCD用3チャンネル高電圧レベルシフトスキヤンドライバ、およびI²C制御VCOMキャリプレート内蔵しています。図3は、MAX8798のファンクションダイアグラムを示しています。

ステップアップレギュレータ

このステップアップレギュレータは、電流モード、固定周波数PWMアーキテクチャを採用しており、ループ帯域幅を最大化し、TFT LCDパネルのソースドライバに見られるパルス負荷に対する高速過渡応答を備えています。高スイッチング周波数(1.2MHz)によって、薄型インダクタとセラミックコンデンサの使用が可能になり、LCDパネル設計の厚さを最小に抑えることができます。内蔵の高効率MOSFETとこのICの組込みデジタルソフトスタート機能は、突入電流を制御しながら、必要な外付け部品数を最小限に抑えます。出力電圧は、外付けの抵抗分圧器によってV_{IN}~18Vに設定することができます。

このレギュレータは、各スイッチングサイクルで内蔵パワーMOSFETのデューティサイクル(D)を変調することによって、出力電圧および出力に供給される電力を制御します。

MOSFETのデューティサイクルは、次の式で概算されます。

$$D \approx \frac{V_{MAIN} - V_{IN}}{V_{MAIN}}$$

表2. 部品メーカー

| SUPPLIER | PHONE | FAX | WEBSITE |
|-----------|--------------|--------------|-----------------------|
| Fairchild | 408-822-2000 | 408-822-2102 | www.fairchildsemi.com |
| Sumida | 847-545-6700 | 847-545-6720 | www.sumida.com |
| TDK | 847-803-6100 | 847-390-4405 | www.component.tdk.com |
| Toshiba | 949-455-2000 | 949-859-3963 | www.toshiba.com/taec |

TFT LCD用、3チャンネルスキャンドライバ内蔵、 内部スイッチブーストレギュレータ

図4は、ステップアップレギュレータのブロック図を示しています。誤差アンプは、FBの信号を1.24Vと比較し、COMP出力を変更します。COMPの電圧は、内蔵MOSFETがオン毎に電流トリップポイントを決定します。負荷が変化すると、誤差アンプは、必要に応じて電流をCOMP出力にソースまたはシンクし、負荷に供給するために必要なインダクタのピーク電流を生成します。高デューティサイクルの安定性を維持するには、スロープ補償信号が電流検出信号と合計されます。

内部クロックの立上りエッジで、コントローラは、フリップフロップをセットし、nチャンネルMOSFETをオンにし、入力電圧をインダクタの両端間に印加します。インダクタを流れる電流は、リニアに立ち上がり、磁界にエネルギーを蓄積します。電流フィードバック信号とスロープ補償の合計がCOMP電圧を上回ると、コントローラはフィリップフロップをリセットし、MOSFETをオフにします。インダクタ電流は連続的であるため、インダクタに逆電圧が発生して、ダイオード(D1)をオン

にします。インダクタの電圧は、出力電圧と入力電圧の差になります。この放電状態によって、インダクタからの電流が強制的にランプダウンして、磁界に蓄積されたエネルギーが出力コンデンサと負荷に移動します。MOSFETは、クロックサイクルの残りの時間、オフのまま保持します。

低電圧ロックアウト(UVLO)

低電圧ロックアウト(UVLO)回路は、INの入力電圧をUVLOスレッシュホールド(立上り1.3Vと立下り1.2V)と比較し、入力電圧が高信頼の動作のために十分高いことを保証します。100mV (typ)ヒステリシスは、電源過渡の再起動を防止します。入力電圧がUVLOの立上りスレッシュホールドを上回ると、スタートアップが開始します。入力電圧がUVLOの立下りスレッシュホールドを下回ると、コントローラは、メインステップアップレギュレータとリニアレギュレータをオフにし、スイッチ制御ブロックをディセーブルにし、オペアンプ出力がハイインピーダンスになります。

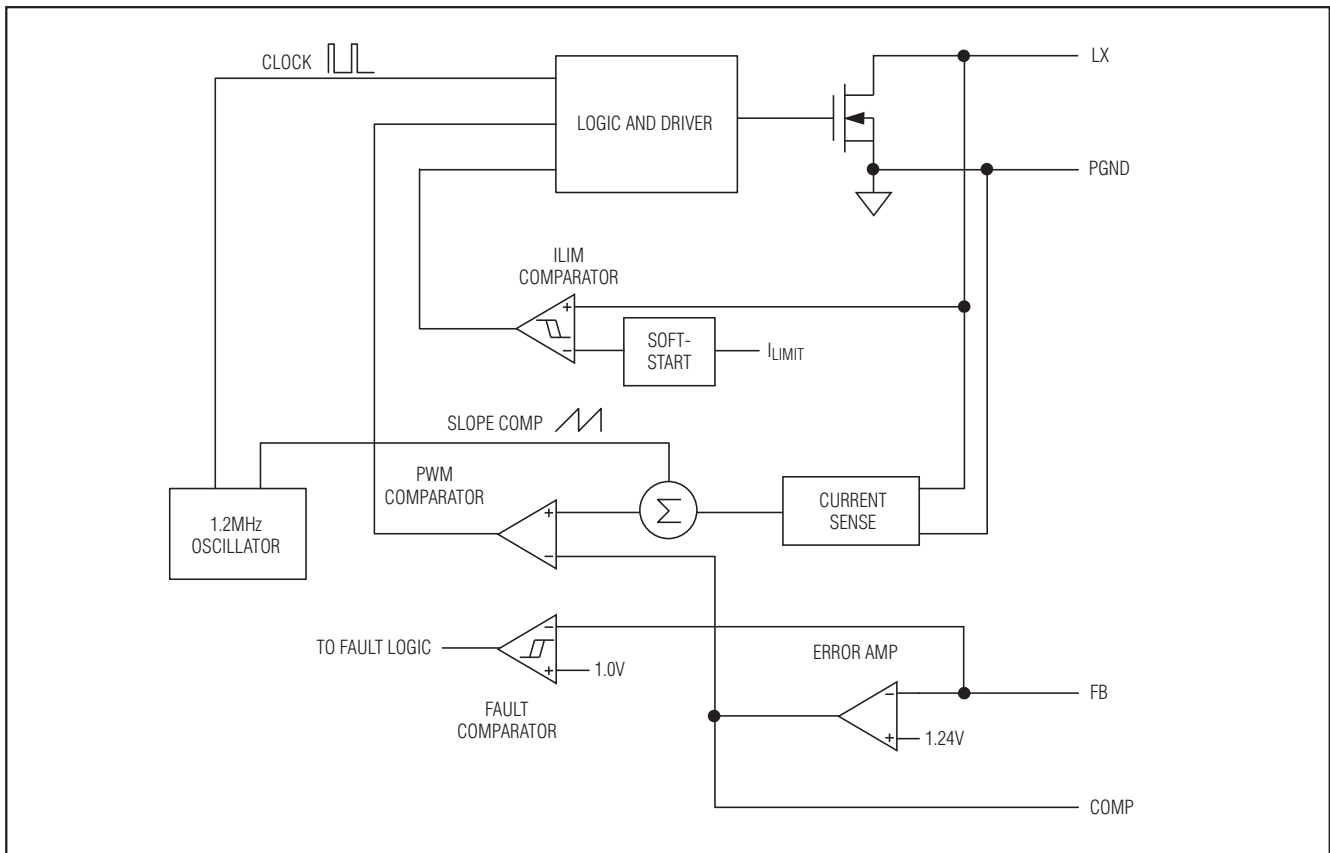


図4. ステップアップレギュレータのブロック図

TFT LCD用、3チャンネルスキュンドライバ内蔵、 内部スイッチブーストレギュレータ

リニアレギュレータ(VL)

MAX8798は、内蔵3.3Vリニアレギュレータを備えています。BOOSTは、リニアレギュレータの入力です。入力電圧範囲は、5V~18Vです。このレギュレータは、MOSFETゲートドライバを含むすべての内部回路に給電します。0.22 μ F以上のセラミックコンデンサでVL端子をAGNDにバイパスします。BOOSTは、ステップアップレギュレータの出力にじかに接続する必要があります。この機能によって、低い入力電圧における効率が大幅に向上します。

ブートストラップとソフトスタート

MAX8798は、ブートストラップ動作を備えています。通常の動作では、内蔵リニアレギュレータは電力を内部回路に供給します。リニアレギュレータ(BOOST)の入力は、ステップアップレギュレータの出力にじかに接続する必要があります。MAX8798は、INとBOOSTの電圧がUVLOスレッショルドを超え、フォルトラッチがセットされていない場合、イネーブルになります。イネーブルになると、このレギュレータは、オープンループスイッチングを開始し、リニアレギュレータ用の電源電圧を生成します。内部リファレンスブロックは、VL電圧が2.7V (typ)を超えるとオンになります。リファレンス電圧がレギュレーションに達すると、PWMコントローラと電流制限回路がイネーブルになり、ステップレギュレータはソフトスタートに移行します。ソフトスタート時、メインステップアップレギュレータは、ピークインダクタ電流をじかに制限し、128の等間隔の電流ステップで、ゼロからフル電流制限値まで使用することができます。最大負荷電流は、出力電圧がレギュレーションに達した(ソフトスタートを終了)後か、またはソフトスタートタイマが約3ms後に切れた後、利用可能になります。ソフトスタートルーチンは、突入電流と電圧のオーバシュートを最小限に抑え、明確に定義されたスタートアップ動作を保証します。

フォルト保護

定常状態の動作では、MAX8798はFB電圧を監視します。FB電圧が1V (typ)を上回っていない場合、MAX8798は内部フォルトタイマをアクティブにします。フォルトタイマの持続期間中、連続的なフォルトが発生すると、MAX8798は、フォルトラッチをセットし、メインステップアップレギュレータとリニアレギュレータをオフにし、スイッチ制御ブロックとオペアンプをディセーブルにします。フォルト状態が除去されると、入力電圧をサイクルし、フォルトラッチをクリアし、デバイスを再度アクティブにします。ソフトスタート時間の間、フォルト検出回路はディセーブルにされます。

MAX8798は、BOOSTの低電圧および過電圧状態を監視します。BOOST電圧が1.4V (typ)を下回るか、または19V (typ)を上回ると、MAX8798は、ステップアップレギュレータのゲートドライバをディセーブルにし、内蔵MOSFETのスイッチングを停止します。BOOSTの低電圧および過電圧状態は、フォルトラッチをセットしません。

オペアンプ

MAX8798は、LCDバックプレーン(VCOM)またはガンマ補正分割ストリングを駆動するために通常使用されるオペアンプを備えています。オペアンプは、 ± 150 mAの出力短絡電流、40V/ μ sのスルーレート、および20MHzの帯域幅を備えています。このオペアンプは、レイルトゥレイルの入出力設計ですが、精度は、入力電圧の場合、電源レイル(BOOSTおよびBGND)の1V以内に大幅に低下します。

短絡回路電流制限

このオペアンプは、出力がBOOSTまたはAGNDにじかに短絡される場合、短絡電流を約 ± 150 mAに制限します。短絡状態が続く場合、ICのジャンクション温度は、その熱シャットダウンスレッショルド(+160 $^{\circ}$ C typ)に達するまで上昇します。ジャンクション温度が熱シャットダウンスレッショルドに達すると、内部熱センサが即座に熱フォルトラッチをセットし、メインステップアップレギュレータ、リニアレギュレータ、スイッチ制御ブロック、およびオペアンプをシャットオフします。このデバイスのこれらの部分は、入力電圧がサイクルされるまで、非アクティブのままです。

純粋な容量性負荷の駆動

オペアンプは通常、LCDのバックプレーン(VCOM)またはガンマ補正分割ストリングを駆動するために使用されます。LCDのバックプレーンは、分散型直列容量と抵抗で構成され、これは、オペアンプによって容易に駆動可能な負荷です。ただし、オペアンプが純粋な容量性負荷を持つアプリケーションで使用される場合、安定した動作を保証するための措置を取る必要があります。

オペアンプの容量性負荷が増加するにつれて、アンプの帯域幅が減少し、利得ピーキングが大きくなります。5 Ω ~50 Ω の小さい抵抗をVCOMと容量性負荷の間に配置すると、ピーキングが減少しますが、利得も減少します。ピーキングを小さくする別の方法は、容量性負荷と並列に、直列RCネットワーク(スナバ回路)を配置することです。RCネットワークは、出力に連続して負荷供給しないか、または利得を減少させます。抵抗の標準値は、100 Ω ~200 Ω で、コンデンサの標準値は10pFです。

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

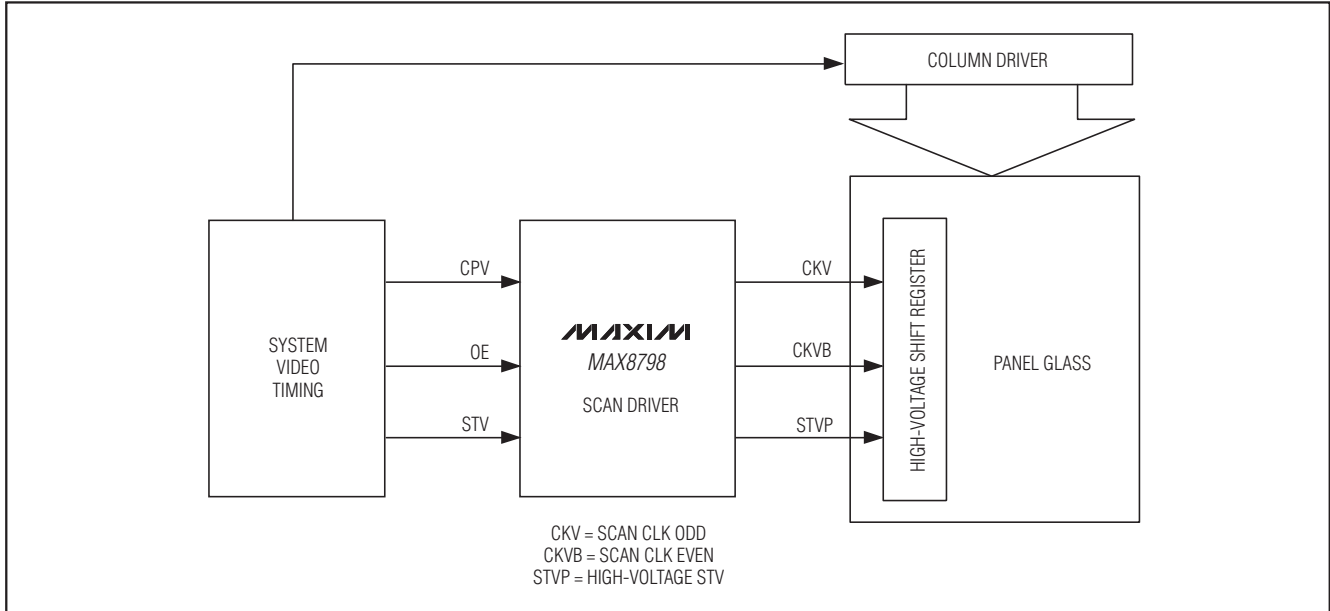


図5. スキヤンドライバシステムダイアグラム

高電圧レベルシフトスキヤンドライバ

MAX8798は、パネルガラス上の行ドライバの各機能を駆動するために必要なロジック機能を備えた3チャンネル高電圧(60V)レベルシフトスキヤンドライバを内蔵しています(図5)。このドライバの出力(CKV、CKVB、STVP)は、ブロックの入力(STV、CPV、OE、およびOECON)の入力ロジックレベルと、ブロックの内部ロジックに

応じて、電源レイル(GONとGOFF)間で変動します(表3、4)。STVは垂直同期信号です。CPVは水平同期信号です。OEは、出力イネーブル信号です。OECONは、OEから派生されたタイミング信号で、OEのハイ状態が長すぎるとOEをブランクにします。これらの信号は、IN電源電圧によって設定されるCMOS入力ロジックレベルを持ちます。CKVおよびCKVBは、相補的なスキヤンクロック出力です。STVPは、出力スキヤンスタート信号です。これらの出力信号は、GONからGOFFの間で変動し、最大範囲は+35V~-25Vです。これらは、10Ω (typ)出力インピーダンスによって、容量性負荷をすばやく駆動することができます。相補的なCKVおよびCKVB出力は、省電力のチャージシェアリング入力(CKVCS、CKVBCS)を備え、これらを使って、遷移時にその相補への各出力を短絡して、遷移の部分を「無損失」にすることによって節電することができます。

表3. STVPロジック

| SIGNAL | LOGIC STATE | | | |
|--------|-------------|------|------|---|
| STV | H | H | H | L |
| OECON | X | X | X | X |
| CPV | L | H | X | X |
| OE | L | X | H | X |
| STVP | H | Hi-Z | Hi-Z | L |

X = 任意。

表4. CKV、CKVBロジック

| SIGNAL | LOGIC STATE | | | | | | | |
|--------|-------------|---|---|----|--------|--------|----|--------|
| STV | H | H | H | L | L | L | L | L |
| OECON | X | X | X | L | L | L | H | H |
| CPV | L | H | X | L | — | X | L | — |
| OE | L | X | H | L | X | — | X | X |
| CKV | L | H | H | CS | Toggle | Toggle | CS | Toggle |
| CKVB | H | L | L | CS | Toggle | Toggle | CS | Toggle |

X = 任意。CS = チャージシェアリング状態。

TFT LCD用、3チャンネルスキュンドライバ内蔵、内部スイッチブーストレギュレータ

GOFF高速放電機能(DISH入力)

DISH入力は、GOFFとGND間のスイッチを制御します。DISHが最低1Vまでのグラウンド以下に強制されると、GOFFはGNDに高速放電されます。通常、DISHは、INに容量性結合され、INが急激に下がったときにGOFFが放電されてディスプレイをブランクにするようにします(図3)。

VCOMキャリブレーション

VCOMキャリブレーションは、TFT LCDディスプレイのLCDバックプレーン電圧(VCOM)の調整用の機械式ポテンショメータに代わるソリッドステート代替品です。OUTは、POSの外付け抵抗分圧器に接続し、プログラマブルな電流(I_{OUT})をシンクし、VCOMレベルを設定します(図6)。内蔵7ビットDACがシンク電流を制御するため、ユーザはVCOMレベルを増減することができます。このDACは、 V_{BOOST} に対してレシオメトリックで、あらゆる動作状態で単調性となります。ユーザは、内蔵EEPROMにDAC設定を保存することができます。パワーアップ時、EEPROMは、DACを最後に保存された設定にプリセットします。システムコントローラとプログラミング回路の2線式I²Cインタフェースは、DACを調整し、WPNがハイのときにEEPROMをプログラムします。

抵抗分圧器とBOOST電源は、VCOMの最大値を設定します。OUTは、電流を分圧器からシンクし、POS電圧

レベルとVCOM出力を低減します。SET (R_{SET})の外付け抵抗は、フルスケールシンク電流とVCOMの最小値を設定します。

GON入力は、EEPROMのプログラムに必要な高電圧を提供します。プログラミングを可能にするために、GONはTFT LCDのVGON電源に接続されています。VGONは、16.1V~35Vの間にある必要があります。EEPROMのプログラミングは、GONが15.5V (typ)を下回ると、ティセーブルになります。GONは、0.1 μ F以上のコンデンサで、PGNDまたはBOOST (PGNDにバイパス)にバイパスされます。

熱的過負荷保護

熱的過負荷保護は、過度の電力消費によるデバイスの過熱を防止します。ジャンクション温度が $T_J = +160^{\circ}\text{C}$ を超えると、熱センサは即座にフォルト保護をアクティブにし、ステップアップレギュレータ、スイッチ制御ブロック、オペアンプ、および内部リニアレギュレータをシャットダウンし、デバイスの冷却を可能にします。デバイスが約15 $^{\circ}\text{C}$ だけ温度低下しますと、入力電圧(UVLO立下りスレッショルド以下)をサイクル変化させて、フォルトラッチをクリアし、デバイスを再度アクティブにします。

熱的過負荷保護は、フォルト状態の発生時にコントローラを保護します。連続動作の場合、絶対最大ジャンクション温度定格 $T_J = +150^{\circ}\text{C}$ を超えないようにしてください。

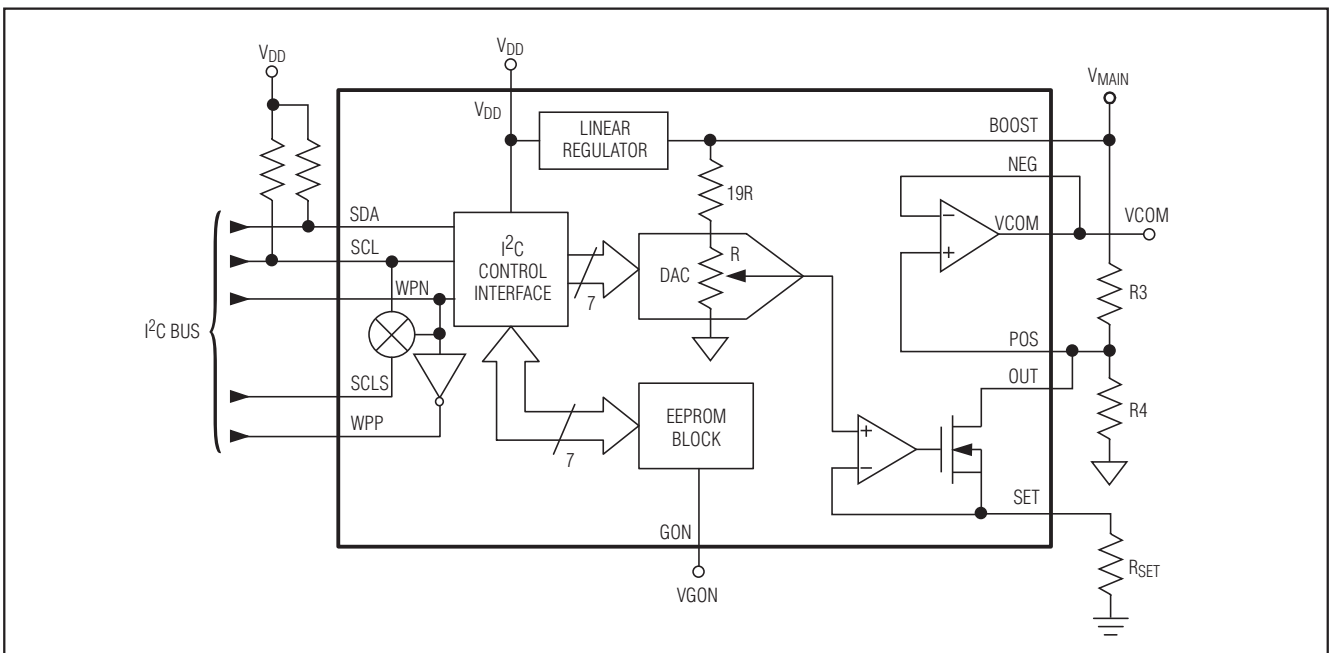


図6. VCOMキャリブレーションのファンクションダイアグラム

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

設計手順

メインステップアップレギュレータ

インダクタの選択

最小インダクタンス値、ピーク電流定格、および直列抵抗は、インダクタを選択する場合に考慮すべき要素です。これらの要素は、コンバータの効率、最大出力負荷性能、過渡応答時間、および出力電圧リップルに影響します。物理サイズとコストも、考慮すべき重要な要素となります。

最大出力電流、入力電圧、出力電圧、およびスイッチング周波数によって、インダクタ値が決定されます。インダクタ値を非常に大きくすると、電流リップルが小さくなるため、ピーク電流が小さくなり、その結果、インダクタのコア損失とパワー経路全体の I^2R 損失が減少します。しかし、インダクタ値を大きくすると、より大きいエネルギー蓄積とより多い巻数が必要となるため、物理サイズが大きくなり、インダクタの I^2R 損失が増加します。インダクタンス値を小さくすると、物理サイズは小さくなりますが、電流リップルとピーク電流が増加します。最適なインダクタを見つけるには、回路効率、インダクタサイズ、およびコストの最良の妥協点を選択する必要があります。

ここで使用された式には、LIRという定数が含まれます。この定数は、フル負荷電流におけるインダクタのp-pリップル電流と平均DCインダクタ電流の比です。ステップアップレギュレータの場合、インダクタサイズと回路効率の最良なトレードオフのLIRは通常、0.3~0.5です。ただし、インダクタコア材料のAC特性、およびインダクタ抵抗とその他のパワー経路抵抗の比に応じて、最良のLIRは変動します。インダクタ抵抗が比較的大きい場合、より大きいリップルを許容することができ、必要な巻数を減少させ、線径を太くできます。インダクタ抵抗が比較的小さい場合、インダクタンスを増加させピーク電流を減少させて、パワー経路全体の損失を減少させることができます。LCDパネルに標準的な極端に薄く大きい抵抗のインダクタが使用されると、最適のLIRは0.5~1.0に増加します。

インダクタの物理サイズが選択されたら、標準動作範囲での効率の向上のために、インダクタのより高い値や低い値を評価する必要があります。

図2では、LCDのゲートオンおよびゲートオフ電源電圧は、ステップアップレギュレータのLXノードによって駆動される2つのレギュレートされていないチャージポンプから生成されます。そのため、インダクタンスと

電流計算では、LXの追加の負荷を考慮する必要があります。実効最大出力電流、 $I_{MAIN(EFF)}$ は、ステップアップレギュレータの出力の最大負荷電流からと、正/負チャージポンプからの寄与の合計です。

$$I_{MAIN(EFF)} = I_{MAIN(MAX)} + n_{NEG} \times I_{NEG} + (n_{POS} + 1) \times I_{POS}$$

ここで、 $I_{MAIN(MAX)}$ は最大ステップアップ出力電流、 n_{NEG} は負チャージポンプ段の数、 n_{POS} は正チャージポンプ段の数、 I_{NEG} は負チャージポンプ出力電流、および I_{POS} は正チャージポンプ出力電流であり、 I_{POS} の初期ポンプソースは V_{MAIN} であると仮定しています。

標準入力電圧(V_{IN})、最大出力電流($I_{MAIN(EFF)}$)、「標準動作特性」の適切な曲線から得た予想効率(η_{TYP})、および上記の考察に基づくLIRの推定値を使用し、インダクタの近似値を計算します。

$$L = \left(\frac{V_{IN}}{V_{MAIN}} \right)^2 \left(\frac{V_{MAIN} - V_{IN}}{I_{MAIN(EFF)} \times f_{OSC}} \right) \left(\frac{\eta_{TYP}}{LIR} \right)$$

適切なインダクタファミリの中から利用可能なインダクタ値を選択します。エネルギー保存の法則および、「標準動作特性」の適切な曲線から得られたその動作点の予想効率(η_{MIN})を使用し、最小入力電圧 $V_{IN(MIN)}$ 時の最大DC入力電流を計算します。

$$I_{IN(DC,MAX)} = \frac{I_{MAIN(EFF)} \times V_{MAIN}}{V_{IN(MIN)} \times \eta_{MIN}}$$

その動作点のリップル電流とインダクタに必要なピーク電流を計算します。

$$I_{RIPPLE} = \frac{V_{IN(MIN)} \times (V_{MAIN} - V_{IN(MIN)})}{L \times V_{MAIN} \times f_{OSC}}$$

$$I_{PEAK} = I_{IN(DC,MAX)} + \frac{I_{RIPPLE}}{2}$$

インダクタの飽和電流定格、およびMAX8798のLX電流制限(I_{LIM})は、 I_{PEAK} を上回る必要があります。インダクタのDC電流定格は $I_{IN(DC,MAX)}$ を上回る必要があります。優れた効率を得るには、0.1Ωを下回る直列抵抗を持つインダクタを選択します。

図2を考慮すると、最大負荷電流($I_{MAIN(MAX)}$)は300mAで、出力は8V、および入力電圧は3.3V (typ)です。実効フル負荷ステップアップ電流は、次のようになります。

$$I_{MAIN(EFF)} = 300mA + 2 \times 20mA + (2 + 1) \times 20mA = 400mA$$

TFT LCD用、3チャンネルスキュンドライバ内蔵、内部スイッチブーストレギュレータ

この動作点において、0.5のLIRを選択し、約85%の効率を推定した場合、次のようになります。

$$L = \left(\frac{3.3V}{8V} \right)^2 \left(\frac{8V - 3.3V}{0.4A \times 1.2MHz} \right) \left(\frac{0.85}{0.5} \right) \approx 2.8\mu H$$

2.6μHのインダクタが選択されます。次に、この動作点において、回路の最小入力電圧(3V)を使用し、約80%の効率を推定した場合、次のようになります。

$$I_{IN(DC,MAX)} = \frac{0.4A \times 8V}{3V \times 0.8} \approx 1.33A$$

その入力電圧におけるリップル電流とピーク電流は、次のようになります。

$$I_{RIPPLE} = \frac{3V \times (8V - 3V)}{2.6\mu H \times 8V \times 1.2MHz} \approx 0.6A$$

$$I_{PEAK} = 1.33A + \frac{0.6A}{2} = 1.53A$$

出力コンデンサの選択

総合の出力電圧リップルは、2つの成分で構成されています。1つは、出力コンデンサの充電と放電に起因する容量性リップルで、もう1つは、コンデンサの等価直列抵抗(ESR)に起因する抵抗性リップルです。

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)}$$

$$V_{RIPPLE(C)} \approx \frac{I_{MAIN}}{C_{OUT}} \left(\frac{V_{MAIN} - V_{IN}}{V_{MAIN} f_{OSC}} \right)$$

および

$$V_{RIPPLE(ESR)} \approx I_{PEAK} R_{ESR}(C_{OUT})$$

ここで、 I_{PEAK} はピークのインダクタ電流です(「インダクタの選択」の項を参照)。セラミックコンデンサの場合、出力電圧リップルは通常、 $V_{RIPPLE(C)}$ が支配的です。出力コンデンサの電圧定格と温度特性も考慮する必要があります。

入力コンデンサの選択

入力コンデンサ(C_{IN})は、入力電源から引き出す電流ピークを減少させ、ICへのノイズの注入を減少させます。図2では、通常の実験室の装置で見られる高ソースインピーダンスのため、10μFのセラミックコンデンサが使用されています。ステップアップレギュレータは別の

レギュレートされた電源からじかに動作する機会が多いため、実際のアプリケーションは通常、非常に低いソースインピーダンスを持っています。通常、 C_{IN} は、図2で使用された値を下回って容量値を減らすことができます。適切な C_{IN} を使用することによって、INの低ノイズ電源を保証します。あるいは、INがRCローパスフィルタを使用して C_{IN} からデカップルされた場合、 C_{IN} で、より大きい電圧バリエーションに耐えることができます(図2を参照)。

整流ダイオード

MAX8798の高スイッチング周波数は、高速整流器を必要とします。ほとんどのアプリケーションの場合、ショットキーダイオードがその高速回復時間と低い順方向電圧のため推奨されます。一般に、2Aのショットキーダイオードは、内蔵MOSFETをよく補完します。

出力電圧の選択

メインステップアップレギュレータの出力電圧は、FBに接続されたセンタタップ付き抵抗分圧器を出力(V_{MAIN})からAGNDに接続することによって調整されます(図2を参照)。R2を10kΩ~50kΩの範囲で選択します。次の式を使用し、R1を計算します。

$$R1 = R2 \times \left(\frac{V_{MAIN}}{V_{REF}} - 1 \right)$$

ここで、 V_{REF} は、ステップアップレギュレータのフィードバックの設定ポイントであり、1.235V (typ)です。R1とR2は、ICの近くに配置してください。

ループ補償

R_{COMP} を選択し、高速過渡応答のための高周波積分器の利得を設定します。 C_{COMP} を選択し、ループの安定性を維持するために、積分器をゼロに設定します。

低ESRの出力コンデンサの場合、安定した性能と優れた過渡応答を得るために、次の式を使用します。

$$R_{COMP} \approx \frac{1000 \times V_{IN} \times V_{OUT} \times C_{OUT}}{L \times I_{MAIN(MAX)}}$$

$$C_{COMP} \approx \frac{V_{OUT} \times C_{OUT}}{10 \times I_{MAIN(MAX)} \times R_{COMP}}$$

過渡応答をさらに最適化するには、 R_{COMP} は20%ステップで、 C_{COMP} は50%ステップで変化させて、過渡応答波形を観察します。

TFT LCD用、3チャンネルスキャンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

VCOM調整範囲の設定

外付け抵抗分圧器は、VCOM調整範囲の最大値を設定します。R_{SET}は、フルスケールシンク電流であるI_{OUT}を設定します。これは、VCOM調整範囲の最小値を決定します。R_{SET}値を大きくすると、分解能を増加させますが、VCOMの調整範囲が狭くなります。次の手順を使用し、R₃、R₄、およびR_{SET}を計算します。

- 1) 最大VCOMレベル(V_{MAX})、最小VCOMレベル(V_{MIN})、およびV_{MAIN}電源電圧を選択します。
- 2) BOOSTに接続されたV_{MAIN}電源レールからの許容可能な電力損失に基づき、R₃を10kΩ~500kΩの範囲で選択します。
- 3) R₄を計算します。

$$R_4 = \frac{V_{MAX}}{(V_{BOOST} - V_{MAX})} \times R_3$$

- 4) R_{SET}を計算します。

$$R_{SET} = \frac{V_{MAX}}{20 \times (V_{MAX} - V_{MIN})} \times R_3$$

- 5) I_{SET}が120μAを超えないことを確認します。

$$I_{SET} = \frac{V_{BOOST}}{20 \times R_{SET}}$$

- 6) I_{SET}が120μAを超えている場合、手順2に戻り、さらに大きい値のR₁を選択します。
- 7) 結果の分解能は、次のようになります。

$$\frac{(V_{MAX} - V_{MIN})}{127}$$

完成した設計例は、次のようになります。

$$V_{MAX} = 4V, V_{MIN} = 2.4V, V_{BOOST} = 8V$$

$$R_3 = 200k\Omega \text{ のとき, } R_4 = 200k\Omega, \text{ および } R_{SET} = 24.9k\Omega \text{ となります。}$$

$$\text{分解能} = 12.5mV$$

アプリケーション情報

電力損失

ICの最大電力損失は、ダイから周囲環境への熱抵抗、および周囲温度によって決まります。熱抵抗は、ICパッケージ、PCBの銅面積、他の熱容量、および空気流によって決まります。

MAX8798は、PCB上の1平方インチの銅パターンに半田付けした下面エクスポーズドパッドと、大きい内部グランドプレーン層によって、+70°Cの静止空気に対して約2.18Wを電力消費することができます。より広いPCB銅パターン、より低い周囲空気、およびより多くの気流がある場合、放熱可能量が増大し、より小さい銅パターンやより暖かい空気がある場合、ICの放熱性能が低下します。電力消費の主な要素は、ステップアップレギュレータ、およびオペアンプでの消費電力です。

MAX8798の最大の電力損失は、ステップアップスイッチ、VCOMアンプ、および高電圧スキャンドライバ出力で発生します。

ステップアップレギュレータ

ステップアップレギュレータにおける電力消費の最大の部分は、内蔵MOSFET、インダクタ、および出力ダイオードです。3.3V入力と300mA出力のステップアップレギュレータは、約85%の効率を持つ場合、内蔵MOSFETで約5%の電力、インダクタで約3%、および出力ダイオードで約5%の電力が失われます。残りの数パーセントは、入力および出力コンデンサ、およびPCBトレースの間に分散されます。入力電力が約3Wの場合、内蔵MOSFETで失われる電力は約150mWです。

オペアンプ

オペアンプで消費される電力は、出力電流、出力電圧、および電源電圧によって決まります。

$$PD_{SOURCE} = I_{VCOM_SOURCE} \times (V_{BOOST} - V_{VCOM})$$

$$PD_{SINK} = I_{VCOM_SINK} \times V_{VCOM}$$

ここで、I_{VCOM_SOURCE}は、オペアンプによってソースされる出力電流で、I_{VCOM_SINK}はオペアンプがシンクする出力電流です。

電源電圧が8V、出力電圧が4V、および出力ソース電流が30mAの標準的な場合、電力損失は120mWになります。

スキャンドライバ出力

スキャンドライバ出力(CKV、CKVB、およびSTVP)における電力損失は、スキャン周波数、容量性負荷、およびGONとGOFF電源電圧の差によって決まります。

$$PD_{SCAN} = 3 \times f_{SCAN} \times C_{PANEL} \times (V_{GON} - V_{GOFF})^2$$

スキャン周波数が50kHzの場合、3つの出力の負荷は5nFで、電源電圧の差は30Vとなり、電力損失は675mWになります。

TFT LCD用、3チャンネルスキュードドライバ内蔵、内部スイッチブーストレギュレータ

VCOMキャリブレーションインタフェース

MAX8798は、9EhのI²Cアドレスを持つスレーブ専用デバイスです。2線式I²Cバス対応のシリアルインタフェース(SCLとSDA端子)は、1.8V~4VのI²Cバスに接続するように設計されています。SCLおよびSDAラインを、個別のプルアップ抵抗を使用してV_{DD}電源に接続します。次の式を使用し、プルアップ抵抗器の必要な値を計算します。

$$R_{PULLUP} \leq \frac{t_R}{C_{BUS}}$$

ここで、 t_R は「Electrical Characteristics (電気的特性)」の表における立上り時間で、 C_{BUS} はバス上の全容量です。MAX8798は、ほとんどの標準電圧とタイミングパラメータを持つ非標準のI²Cインタフェースプロトコルを使用します(以下のサブセクションの定義を参照)。

バスフリー

データラインとクロックラインはどちらもHIGHのままです。データ転送は、バスが非ビジーの場合のみ、開始することができます(図7)。

START条件(S)

バスアイドル状態(SDAおよびSCLの両方がハイ)から開始し、START条件は、クロック(SCL)がHIGHの間に、SDAラインがHIGHからLOWに遷移することによって決定されます。すべてのコマンドは、バス上のマスタデバイスからのSTART条件が先行する必要があります。

STOP条件(P)

STOP条件は、クロックが(SCL)がHIGHの間に、SDAがLOWからHIGHに遷移することによって決定されます。すべての動作は、マスタデバイスからSTOP条件で終了する必要があります。

データ有効

データラインのデータは、START条件の後にデータラインがクロック信号のHIGH期間持続して安定している場合、有効です。ライン上のデータ変更は、クロック信号がLOWの期間に行われる必要があります。マスタは、書き込み動作時にデータの1ビットに1クロックパルスを発生させ、スレーブデバイスは、読み込み動作時に1クロックパルスにデータの1ビットを出力します。各データ転送は、START条件で開始され、STOP条件で終了されます。START条件からSTOP条件の間で、2バイトが転送されます。

スレーブアドレス

START条件を生成した後、バスマスタは、MAX8798の場合、7ビットデバイスコード(0b1001110または9Eh)からなるスレーブアドレスを送信します(図8)。読み取り動作の場合、8番目のビットは1で、書き込み動作の場合は0です。MAX8798は、対応するスレーブアドレスのバスを連続して監視します。MAX8798は、スレーブアドレスを認識し、それがEEPROMのプログラミングでビジーでない場合、確認応答ビットを生成します。

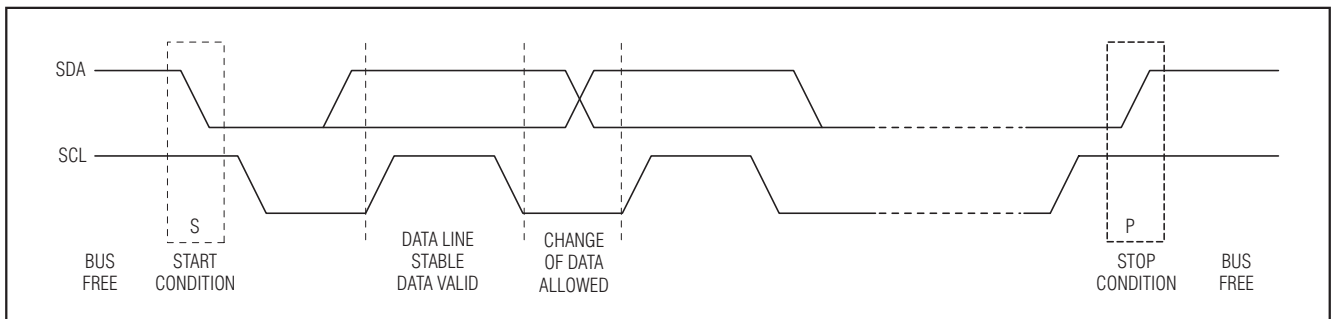


図7. I²CバスのSTART、STOP、およびData Change条件

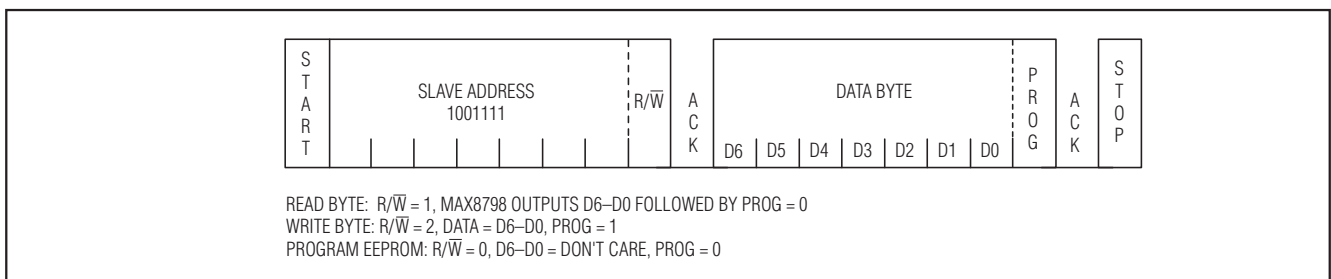


図8. I²Cスレーブアドレスとデータバイト

TFT LCD用、3チャンネルスキュードドライバ内蔵、 内部スイッチブーストレギュレータ

データバイト

データバイトは、MAX8798のスレーブアドレスの送信に成功すると、続いて送信されます(図8)。読取り動作の場合、MAX8798は、電流DAC設定に対応する7ビット、および後続する1個の0ビットを出力します。書込み動作の場合、バスマスタは、希望のDAC設定に対応する7ビットデータ、および後続する1個の1ビットを備えている必要があります。ICのEEPROMをプログラムするには、マスタは、最後のビットをゼロにする必要があります。その場合、その他のデータの7ビットは無視されます。プログラミングするには、GONはそのプログラミングスレッシュホールドを超えている必要があります。そうでない場合、プログラミングは発生せず、MAX8798はプログラミングコマンドを確認応答しません。

DACの値

表5は、DAC値と対応する I_{SET} 、 V_{SET} 、および V_{OUT} 値のリストを示しています。

表5. DACの設定

| 7-BIT DATA BYTE | I_{SET} | V_{SET} (V) | V_{OUT} (V) |
|-----------------|-------------------------------|-------------------------------|--------------------------|
| 0000000 | $I_{SET}(MAX)$ | $V_{SET}(MAX)$ | V_{MIN} |
| 0000001 | $I_{SET}(MAX) - 1\text{-LSB}$ | $V_{SET}(MAX) - 1\text{-LSB}$ | $V_{MIN} + 1\text{-LSB}$ |
| . | . | . | . |
| . | . | . | . |
| 1111110 | $I_{SET}(MIN) + 1\text{-LSB}$ | $V_{SET}(MIN) + 1\text{-LSB}$ | $V_{MAX} - 1\text{-LSB}$ |
| 1111111 | $I_{SET}(MIN)$ | $V_{SET}(MIN)$ | V_{MAX} |

確認応答/ポーリング

MAX8798は、アドレス指定されたとき、各バイトを受信した後、確認応答パルスを生成します(図9)。マスタデバイスは、この確認応答ビットに関連付けられた余分のクロックパルスを生成する必要があります。確認応答するデバイスは、確認応答に関するクロックパルスのHIGH期間にSDAラインが安定したLOWとなるように、確認クロックパルスの期間、SDAラインをプルダウンする必要があります。もちろん、セットアップとホールド時間を考慮する必要があります。マスタは、スレーブからクロックアウトされた最後のバイトに確認応答ビットを生成しないことによって、データの最後であることをスレーブに知らせます。この場合、マスタがSTOP条件を生成することができるように、スレーブはデータラインをHIGHのままにします。

MAX8798は、内部プログラミングサイクルが進行中である場合、確認応答を生成しません。内部でタイミングされた書込みサイクルが開始し、EEPROM入力がディセーブルになると、確認ポーリングを開始することができます。これには、START条件、および後続のデバイスアドレスバイトの送信が伴います。内部書込みサイクルが完了した場合のみ、MAX8798は確認応答パルスで応答し、読取りまたは書込みシーケンスの続行ができるようになります。

MAX8798は、 V_{GON} がデバイスを適切にプログラムするには十分高くない場合、EEPROMをプログラムするコマンドに確認応答しません。また、プログラムコマンドは、書込みコマンドによって先行される必要があります。このICは、最新のプログラムコマンド以降にDACデータが変更されていない限り、プログラムコマンドの確認応答やEEPROMのプログラムは行いません。

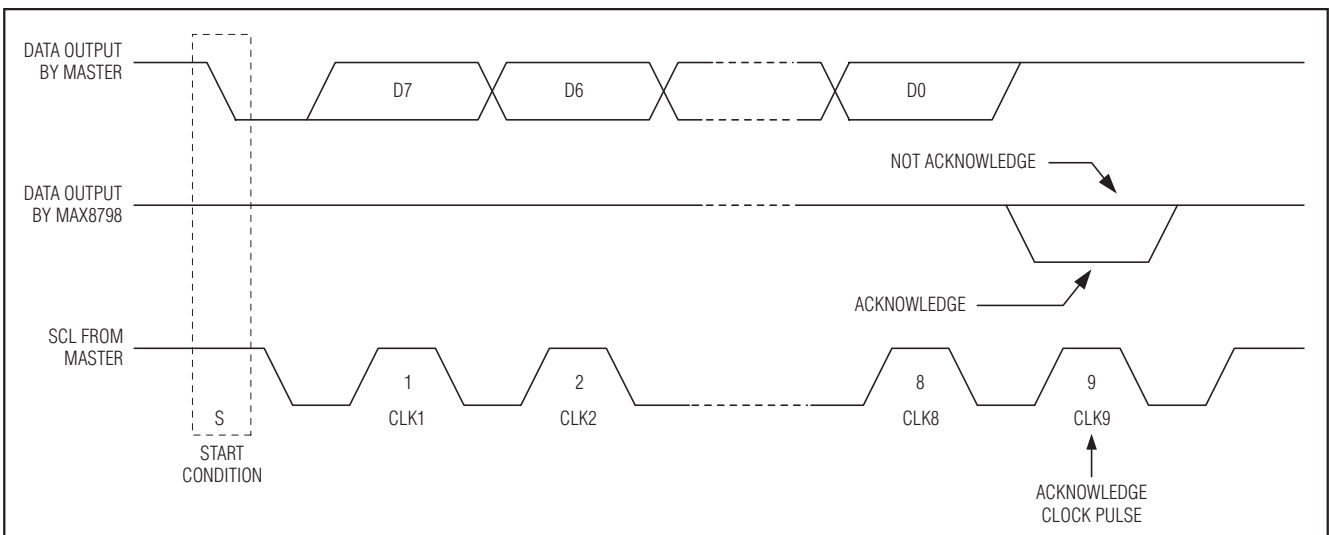


図9. I²Cバス確認応答

TFT LCD用、3チャンネルスキュアドライバ内蔵、 内部スイッチブーストレギュレータ

PCBレイアウトとグラウンド

適切な動作を得るには、注意深いPCBレイアウトが重要です。優れたPCBレイアウトのために、次のガイドラインを使用してください。

- インダクタ、出力ダイオード、および出力コンデンサは、できる限り入力コンデンサの近く、かつLXおよびPGND端子の近くに配置して、大電流ループの面積を最小限に抑えます。大電流入力ループは、入力コンデンサの正端子からインダクタへ、ICのLX端子へ、PGNDを介して、入力コンデンサの負端子へと進みます。大電流出力ループは、入力コンデンサの正端子から、インダクタへ、出力ダイオード(D1)へ、出力コンデンサの正端子へと進み、出力コンデンサと入力コンデンサグラウンド端子の間を再び接続します。これらのループ部品は、短くかつ幅広い接続部で接続します。大電流経路ではビアの使用は避けます。ビアが避けられない場合は、多数のビアを並列に使用し、抵抗とインダクタンスを小さくします。
- 入力および出力コンデンサのグラウンド、PGND端子、および任意のチャージポンプ部品からなる電源グラウンドアイランド(PGND)を作成します。これらすべてを短く幅広い配線パターンまたは小さいグラウンドプレーンで互いに接続します。電源グラウンドトレースの幅を最大にすると、効率が向上し、出力電圧リップルとノイズスパイクが抑制されます。アナロググラウンドプレーン(AGND)は、AGND端子、すべてのフィードバック分圧器のグラウンド接続部、オペアンプ分圧器のグラウンド接続部、COMPコンデンサのグラウンド接続部、BOOSTおよびVLバイパスコンデンサのグラウンド接続部、

およびデバイス下面のエクスポーズドパッドで構成します。PGND端子を下面エクスポーズドパッドにじかに接続することによって、AGNDとPGNDの各アイランドを接続します。これらの別々のグラウンドプレーンの間には、他の接続部を作成しないでください。

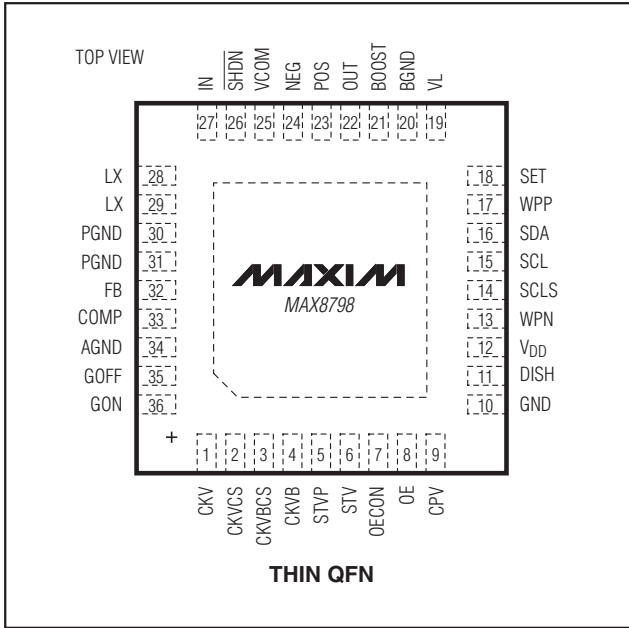
- フィードバック分圧器抵抗は、できる限りフィードバック端子の近くに配置します。分圧器のセンタ配線パターンは短くする必要があります。各抵抗を遠くに離して配置すると、FB配線パターンがアンテナとなって、スイッチングノイズを拾う可能性があります。フィードバック配線パターンがLXまたはチャージポンプのスイッチングノード近くを走らせないように注意する必要があります。
- IN端子およびVL端子のバイパスコンデンサは、できる限りデバイスの近くに配置します。INおよびVLバイパスコンデンサのグラウンド接続部は、幅広い配線パターンでAGND端子にじかに接続する必要があります。
- 最適な過渡応答を得るため、出力コンデンサと負荷の間の配線パターンは、長さを最小にし、幅を最大にします。
- LXノードのサイズを最小にするとともに、これを幅広くかつ短くします。LXノードをフィードバックとアナロググラウンドから遠ざけます。必要に応じて、DC配線パターンをシールドとして使用してください。

適切なボードレイアウトの例については、MAX8798の評価キットを参照してください。

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

MAX8798

ピン配置



チップ情報

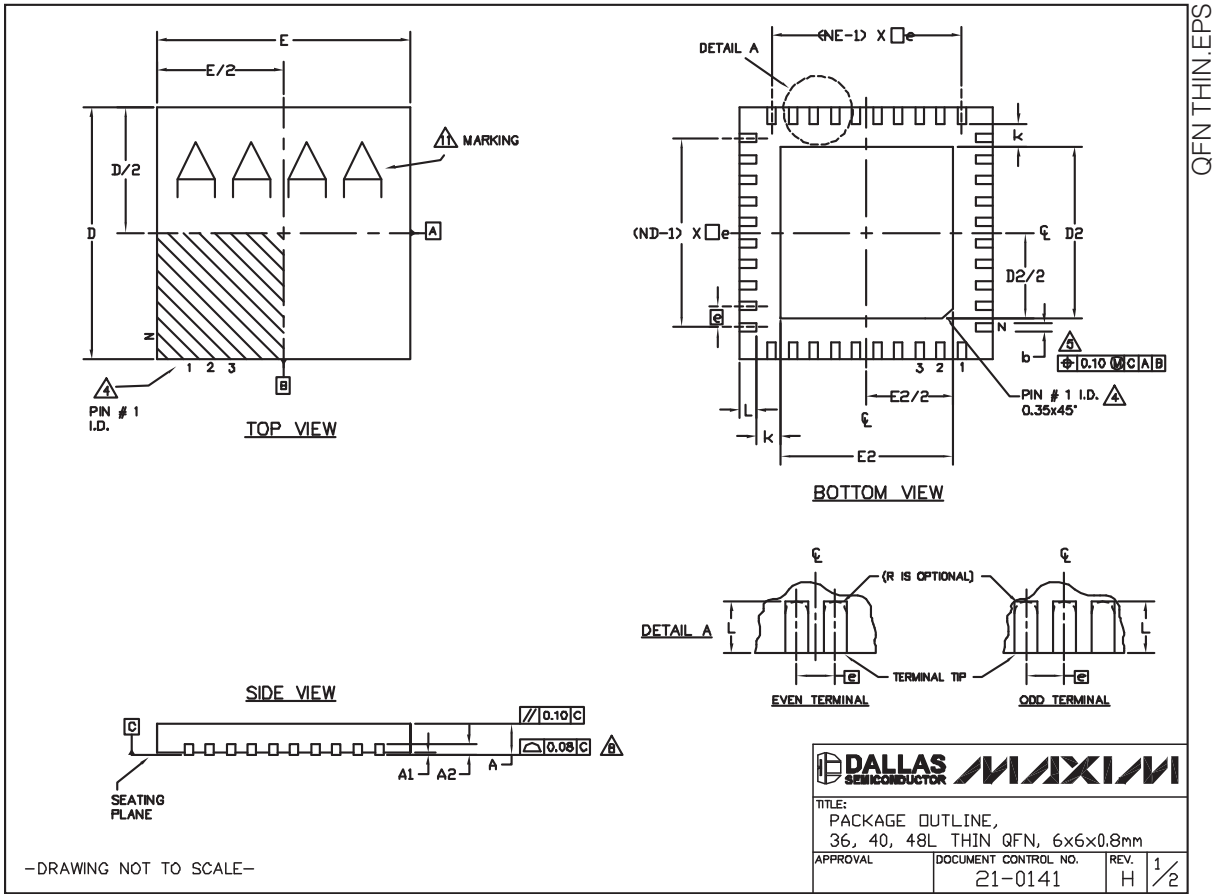
TRANSISTOR COUNT: 15,227

PROCESS: BiCMOS

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



MAX8798

TFT LCD用、3チャンネルスキヤンドライバ内蔵、 内部スイッチブーストレギュレータ

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)


| COMMON DIMENSIONS | | | | | | | | | |
|-------------------|-----------|------|------|-----------|------|------|-----------|------|------|
| PKG. SYMBOL | 36L 6x6 | | | 40L 6x6 | | | 48L 6x6 | | |
| | MIN. | NOM. | MAX. | MIN. | NOM. | MAX. | MIN. | NOM. | MAX. |
| A | 0.70 | 0.75 | 0.80 | 0.70 | 0.75 | 0.80 | 0.70 | 0.75 | 0.80 |
| A1 | 0 | 0.02 | 0.05 | 0 | 0.02 | 0.05 | 0 | - | 0.05 |
| A2 | 0.20 REF. | | | 0.20 REF. | | | 0.20 REF. | | |
| b | 0.20 | 0.25 | 0.30 | 0.20 | 0.25 | 0.30 | 0.15 | 0.20 | 0.25 |
| D | 5.90 | 6.00 | 6.10 | 5.90 | 6.00 | 6.10 | 5.90 | 6.00 | 6.10 |
| E | 5.90 | 6.00 | 6.10 | 5.90 | 6.00 | 6.10 | 5.90 | 6.00 | 6.10 |
| e | 0.50 BSC. | | | 0.50 BSC. | | | 0.40 BSC. | | |
| k | 0.25 | - | - | 0.25 | - | - | 0.25 | - | - |
| L | 0.45 | 0.55 | 0.65 | 0.30 | 0.40 | 0.50 | 0.30 | 0.40 | 0.50 |
| N | 36 | | | 40 | | | 48 | | |
| ND | 9 | | | 10 | | | 12 | | |
| NE | 9 | | | 10 | | | 12 | | |
| JEDEC | WJJD-1 | | | WJJD-2 | | | - | | |

| EXPOSED PAD VARIATIONS | | | | | | |
|------------------------|------|------|------|------|------|------|
| PKG. CODES | D2 | | | E2 | | |
| | MIN. | NOM. | MAX. | MIN. | NOM. | MAX. |
| T3666-2 | 3.60 | 3.70 | 3.80 | 3.60 | 3.70 | 3.80 |
| T3666-3 | 3.60 | 3.70 | 3.80 | 3.60 | 3.70 | 3.80 |
| T3666N-1 | 3.60 | 3.70 | 3.80 | 3.60 | 3.70 | 3.80 |
| T3666MN-1 | 3.60 | 3.70 | 3.80 | 3.60 | 3.70 | 3.80 |
| T4066-2 | 4.00 | 4.10 | 4.20 | 4.00 | 4.10 | 4.20 |
| T4066-3 | 4.00 | 4.10 | 4.20 | 4.00 | 4.10 | 4.20 |
| T4066-4 | 4.00 | 4.10 | 4.20 | 4.00 | 4.10 | 4.20 |
| T4066-5 | 4.00 | 4.10 | 4.20 | 4.00 | 4.10 | 4.20 |
| T4866-1 | 4.40 | 4.50 | 4.60 | 4.40 | 4.50 | 4.60 |
| T4866-2 | 4.40 | 4.50 | 4.60 | 4.40 | 4.50 | 4.60 |

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MQ220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN FOR REFERENCE ONLY.

-DRAWING NOT TO SCALE-

| | |
|---|----------------------|
|  | |
| TITLE: | |
| PACKAGE OUTLINE, 36, 40, 48L THIN QFN, 6x6x0.8mm | |
| APPROVAL | DOCUMENT CONTROL NO. |
| | 21-0141 |
| REV. | 2/2 |
| H | |

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

30 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**