

低コスト、SMBus CCFLバックライトコントローラ

概要

MAX8759は高集積の冷陰極蛍光管(CCFL)インバータコントローラで、フルブリッジ共振インバータを用いてCCFLを駆動するように設計されています。共振動作によって信頼性の高い点灯が保証され、全入力範囲にわたって近正弦波波形を供給します。このコントローラは、4.5V~28Vの広い入力電圧範囲で高効率の電力・光変換動作をします。また、このデバイスは、ランプ切れ、2次側の過電圧、および2次側の短絡障害などのシングルポイント障害状態から効果的に保護する安全機能も備えています。

MAX8759は、高精度のランプ電流の調整($\pm 2.5\%$)を行い、優れたCCFLインバータ性能を発揮します。ランプ電流は外付け抵抗によって調整することができ、ランプ電流を一定に維持しながら、デジタルパルス幅変調(DPWM)方式によってCCFLをオン/オフし、10:1の調光範囲を実現します。MAX8759は、2線式SMBus™対応インタフェース、外付け周囲光センサ(ALS)、またはシステムPWM制御の3つの輝度制御用メカニズムを備えています。MAX8759はIntelのDisplay Power Saving Technology (DPST)をサポートし、バッテリーを長寿命に保ちます。このデバイスは、最少の外付け部品点数でデュアルランプアプリケーションをサポートする2つのランプ電流フィードバック入力端子を備えています。

MAX8759は効率を最大化するためにフルブリッジインバータを制御して、4個の外付けnチャネルパワーMOSFETを直接駆動します。5.35Vの内蔵リアレギュレータは、MOSFETドライバと内蔵回路の大部分に電源を供給します。MAX8759は省スペースの28ピンTQFNパッケージで提供され、 $-40^{\circ}\text{C}\sim+85^{\circ}\text{C}$ の温度範囲で動作します。

アプリケーション

ノートブック
LCDモニタ
車載情報機器

型番

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX8759ETI+	-40°C to $+85^{\circ}\text{C}$	28 Thin QFN-EP* 5mm x 5mm	T2855-6

+は鉛フリーパッケージを示します。

*EP = エクスポーズドパッド

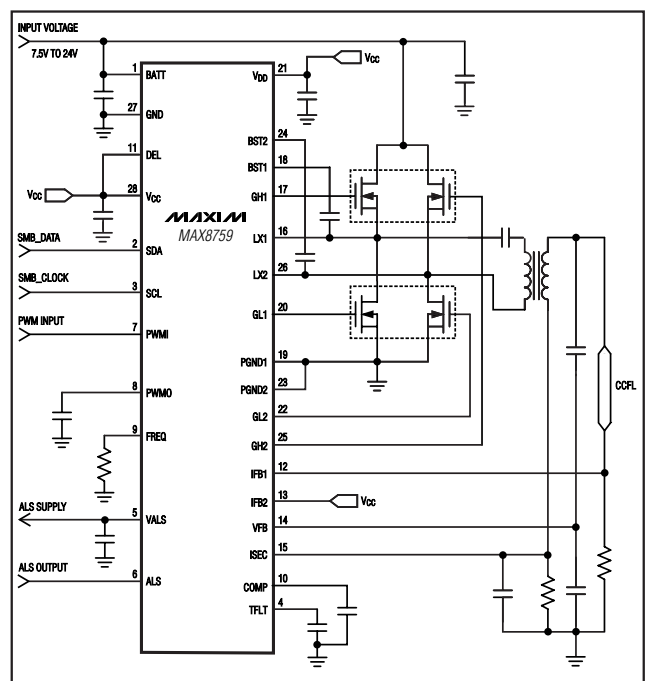
ピン配置はデータシートの最後に記載されています。

SMBusはIntel Corp.の商標です。

特長

- ◆ SMBus、PWMインタフェース、または周囲光センサによる高精度の調光制御
- ◆ 256ステップの分解能で10:1の調光範囲
- ◆ 共振モード動作
 - 近正弦波のランプ電流波形によってランプ寿命を延長
 - 点灯性能を保証
 - 電力を高効率で光に変換
- ◆ 広い入力電圧範囲(4.5V~28V)
- ◆ 優れたライン除去用の入力フィードフォワード
- ◆ $\pm 2.5\%$ のランプ電流制御
- ◆ 1.5%精度のDPWM周波数を調整可能
- ◆ デュアルランプ電流フィードバック入力
- ◆ 総合障害保護
 - 2次側電圧制限
 - 無損失検出による1次側電流制限
 - タイムアウトを調整可能なランプ切れ保護
 - 2次側の短絡保護
- ◆ 5mm x 5mmの小型28ピンTQFNパッケージ

最小動作回路



低コスト、SMBus CCFLバックライトコントローラ

MAX8759

ABSOLUTE MAXIMUM RATINGS

BATT to GND.....	-0.3V to +30V	IFB1, IFB2, ISEC, VFB to GND	-3V to +6V
BST1, BST2 to GND	-0.3V to +36V	PGND1, PGND2 to GND	-0.3V to +0.3V
BST1 to LX1, BST2 to LX2	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)	
FREQ, V _{CC} , V _{DD} to GND	-0.3V to +6V	28-Pin Thin QFN 5mm x 5mm	
SDA, SCL to GND.....	-0.3V to +6V	(derate 21.3mW/°C above +70°C).....	1702mW
ALS, COMP, PWMI, PWMO,		Operating Temperature Range	-40°C to +85°C
TFLT, DEL, VALS to GND	-0.3V to (V _{CC} + 0.3V)	Junction Temperature	+150°C
GH1 to LX1	-0.3V to (V _{BST1} + 0.3V)	Storage Temperature Range	-65°C to +150°C
GH2 to LX2	-0.3V to (V _{BST2} + 0.3V)	Lead Temperature (soldering, 10s)	+300°C
GL1, GL2 to GND.....	-0.3V to (V _{DD} + 0.3V)		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circle of Figure 1, V_{BATT} = 12V, V_{CC} = V_{DD}, T_A = 0°C to +85°C. Typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BATT Input Voltage Range	V _{CC} = V _{DD} = V _{BATT}	4.5		5.5	V
	V _{CC} = V _{DD} = open	5.5		28.0	
BATT Quiescent Current	MAX8759 is enabled	V _{BATT} = 28V	2.5	5	mA
		V _{BATT} = V _{CC} = 5V		5	
BATT Quiescent Current, Shutdown	MAX8759 is disabled		0.1	2	μA
V _{CC} Output Voltage, Normal Operation	MAX8759 is enabled, 6V < V _{BATT} < 28V, 0 < I _{LOAD} < 10mA	5.2	5.35	5.5	V
V _{CC} Output Voltage, Shutdown	MAX8759 is disabled, no load	3.5	4.3	5.5	V
V _{CC} Undervoltage Lockout Threshold	V _{CC} rising (leaving lockout)			4.3	V
	V _{CC} falling (entering lockout)	3.7			
V _{CC} Undervoltage Lockout Hysteresis			230		mV
V _{CC} POR Threshold	Rising edge		1.75		V
V _{CC} POR Hysteresis			50		mV
GH1, GH2, GL1, GL2 On-Resistance, Low State	I _{TEST} = 100mA, V _{CC} = V _{DD} = 5V		3	6	Ω
GH1, GH2, GL1, GL2 On-Resistance, High State	I _{TEST} = 100mA, V _{CC} = V _{DD} = 5V		10	18	Ω
BST1, BST2 Leakage Current	V _{BST_} = 12V, V _{LX_} = 7V		4	10	μA
Resonant Frequency Range	Guaranteed by design	30		80	kHz
Minimum On-Time		350	500	700	ns
Maximum Off-Time		40	60	80	μs
Current-Limit Threshold	LX1 - PGND1, LX2 - PGND2	415	430	445	mV
Zero-Current-Crossing Threshold	LX1 - PGND1, LX2 - PGND2	3	8	13	mV
Current-Limit Leading-Edge Blanking			350		ns
IFB1, IFB2 Input-Voltage Range		-3		+3	V
IFB1 Regulation Point		765	785	805	mV
IFB2 Regulation Point		780	800	820	mV

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circle of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IFB1, IFB2 Input Bias Current	$0 < V_{IFB1,2} < 3V$	-3		+3	μA
	$-3V < V_{IFB1,2} < 0$	-230			
IFB1, IFB2 Lamp-Out Threshold		575	600	625	mV
IFB1, IFB2 to COMP Transconductance	$0.5V < V_{COMP} < 4V$	60	100	160	μS
COMP Output Impedance		6	12	24	$M\Omega$
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{VFB} = 2.6V$ or $V_{ISEC} = 1.5V$	500	1000	2000	μA
COMP Discharge Current During DPWM Off-Time	$V_{COMP} = 1.5V$	90	110	130	μA
DPWM Rising-to-Falling Ratio	$V_{IFB1,2} = 0$		2.5		
ISEC Input Voltage Range		-3		+3	V
ISEC Overcurrent Threshold		1.18	1.21	1.26	V
ISEC Input Bias Current	$V_{ISEC} = 1.25V$	-0.3		+0.3	μA
VFB Input Voltage Range		-4		+4	V
VFB Input Impedance		150	300	450	$M\Omega$
VFB Overvoltage Threshold		2.2	2.3	2.4	V
VFB Undervoltage Threshold		210	240	280	mV
VFB Undervoltage Delay	$R_{FREQ} = 169k\Omega$		250		μs
DPWM Oscillator Frequency	$R_{FREQ} = 169k\Omega$, $T_A = +25^{\circ}C$ to $+85^{\circ}C$	207	210	213	Hz
	$R_{FREQ} = 169k\Omega$	205	210	215	
	$R_{FREQ} = 340k\Omega$		106		
	$R_{FREQ} = 100k\Omega$		343		
PWMO Output Impedance		20	40	60	$k\Omega$
PWMI Input Low Voltage				0.7	V
PWMI Input High Voltage		2.1			V
PWMI Input Hysteresis			300		mV
PWMI Input Bias Current		-0.3		+0.3	μA
PWMI Input Frequency Range		5		50	kHz
PWMI Full-Range Accuracy				5	LSB
PWMI Brightness Setting	PWMI duty cycle = 100%	98	100		%
	PWMI duty cycle = 50%	48	50	52	
	PWMI duty cycle = 0%	9.7	10.0	10.3	
ALS Full-Adjustment Range		0		1.8	V
ALS Full-Range Accuracy				5	LSB
ALS Input Bias Current		-0.1		+0.1	μA
VALS Output Voltage	MAX8759 is enabled, $6V < V_{BATT} < 28V$, $I_{LOAD} = 1mA$	5.10	5.30	5.50	V
VALS Leakage Current	MAX8759 is disabled, VALS = GND	-3		+3	μA
VALS On-Resistance	MAX8759 is enabled		30	60	Ω

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circle of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Zero-Crossing Delay	$V_{BATT} = 9V$, $R_{THR} = 120k\Omega$	0	0.15	0.30	μs
	$V_{BATT} = 12V$, $R_{THR} = 120k\Omega$	1.50	1.80	2.10	
Maximum Zero-Crossing Delay	$V_{BATT} = 18V$, $R_{THR} = 120k\Omega$	3.2	3.8	4.4	μs
DEL Disable Threshold	DEL rising			4.5	V
	DEL falling	3.8			
TFLT Charge Current	$V_{ISEC} < 1.25V$ and $V_{IFB} < 540mV$; $V_{FLT} = 2V$	0.9	1.0	1.1	μA
	$V_{ISEC} < 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	-1.5	-1.2	-0.8	
	$V_{ISEC} > 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	115	135	155	
TFLT Trip Threshold	Rising edge	3.7	4	4.3	V
SDA, SCL, Input Low Voltage				0.7	V
SDA, SCL, Input High Voltage		2.1			V
SDA, SCL, Input Hysteresis			100		mV
SDA, SCL, Input Bias Current		-1		+1	μA
SDA Output Low Sink Current	$V_{SDA} = 0.4V$	4			mA
SMBus Frequency		10		100	kHz
SMBus Free Time	t_{BUF}	4.7	1		μs
SCL Serial Clock High Period	t_{HIGH}	4			μs
SCL Serial Clock Low Period	t_{LOW}	4.7			μs
START Condition Setup Time	$t_{SU:STA}$	4.7			μs
START Condition Hold Time	$t_{HD:STA}$	4			μs
STOP Condition Setup Time from SCL	$t_{SU:STO}$	4			μs
SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data	$t_{SU:DAT}$	250			ns
SCL Falling Edge to SDA Transition	$t_{HD:DAT}$	0			ns
SCL Falling Edge to SDA Valid, Reading Out Data	t_{DV}	200			ns

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
BATT Input Voltage Range	$V_{CC} = V_{DD} = V_{BATT}$	4.5		5.5	V
	$V_{CC} = V_{DD} = \text{open}$	5.5		28.0	
BATT Quiescent Current	MAX8759 is enabled	$V_{BATT} = 28V$		5	mA
		$V_{BATT} = V_{CC} = 5V$		5	
V_{CC} Output Voltage, Normal Operation	MAX8759 is enabled, $6V < V_{BATT} < 28V$, $0 < I_{LOAD} < 10mA$	5.2		5.5	V
V_{CC} Output Voltage, Shutdown	MAX8759 is disabled, no load	3.5		5.5	V
V_{CC} Undervoltage Lockout Threshold	V_{CC} rising (leaving lockout)			4.3	V
	V_{CC} falling (entering lockout)	3.7			
GH1, GH2, GL1, GL2 On-Resistance, Low State	$I_{TEST} = 100mA$, $V_{CC} = V_{DD} = 5V$			6	Ω
GH1, GH2, GL1, GL2 On-Resistance, High State	$I_{TEST} = 100mA$, $V_{CC} = V_{DD} = 5V$			18	Ω
Resonant Frequency Range	Guaranteed by design	30		80	kHz
Minimum On-Time		350		700	ns
Maximum Off-Time		40		80	μs
Current-Limit Threshold	LX1 - PGND1, LX2 - PGND2	410		450	mV
Zero-Current Crossing Threshold	LX1 - PGND1, LX2 - PGND2	3		13	mV
IFB1, IFB2 Input Voltage Range		-3		+3	V
IFB1 Regulation Point		760		810	mV
IFB2 Regulation Point		775		825	mV
IFB1, IFB2 Input Bias Current	$-3V < V_{IFB1,2} < 0$	-230			μA
IFB1, IFB2 Lamp-Out Threshold		565		635	mV
IFB1, IFB2 to COMP Transconductance	$0.5V < V_{COMP} < 4V$	60		160	μS
COMP Output Impedance		6		25	$M\Omega$
COMP Discharge Current During Overvoltage or Overcurrent Fault	$V_{VFB} = 2.6V$ or $V_{ISEC} = 1.5V$	500		2000	μA
COMP Discharge Current During DPWM Off-Time	$V_{COMP} = 1.5V$	90		130	μA
ISEC Input Voltage Range		-3		+3	V
ISEC Overcurrent Threshold		1.18		1.26	V
VFB Input Voltage Range		-4		+4	V
VFB Input Impedance		150		450	$M\Omega$
VFB Overvoltage Threshold		2.2		2.4	V
VFB Undervoltage Threshold		210		280	mV
DPWM Oscillator Frequency	$R_{FREQ} = 169k\Omega$	203		217	Hz
PWMO Output Impedance		20		60	$k\Omega$

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{BATT} = 12V$, $V_{CC} = V_{DD}$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 1)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
PWMI Input Low Voltage				0.7	V
PWMI Input High Voltage		2.1			V
PWMI Input Frequency Range		5		50	kHz
PWMI Brightness Setting	PWMI duty cycle = 100%	98			%
	PWMI duty cycle = 50%	48	52		
	PWMI duty cycle = 0%	9.7	10.3		
ALS Full-Adjustment Range		0		1.8	V
VALS Output Voltage	MAX8759 is enabled, $6V < V_{BATT} < 28V$, $I_{LOAD} = 1mA$	5.10		5.50	V
VALS On-Resistance	MAX8759 is enabled			60	Ω
Zero-Crossing Delay	$V_{BATT} = 9V$, $R_{THR} = 100k\Omega$	0		0.3	μs
	$V_{BATT} = 12V$, $R_{THR} = 100k\Omega$	1.50		2.10	
Maximum Zero-Crossing Delay	$V_{BATT} = 16V$, $R_{THR} = 100k\Omega$	3.2		4.4	μs
DEL Disable Threshold	DEL rising			4.5	V
	DEL falling	3.9			
TFLT Charge Current	$V_{ISEC} < 1.25V$ and $V_{IFB} < 540mV$; $V_{FLT} = 2V$	0.8		1.2	μA
	$V_{ISEC} < 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	-1.5		-0.8	
	$V_{ISEC} > 1.25V$ and $V_{IFB} > 660mV$; $V_{FLT} = 2V$	115		155	
TFLT Trip Threshold	Rising edge	3.7		4.3	V
SDA, SCL, Input Low Voltage				0.7	V
SDA, SCL, Input High Voltage		2.1			V
SDA Output Low-Sink Current	$V_{SDA} = 0.4V$	4			mA
SMBus Frequency		10		100	kHz
SMBus Free Time	t_{BUF}	4.7			μs
SCL Serial Clock High Period	t_{HIGH}	4			μs
SCL Serial Clock Low Period	t_{LOW}	4.7			μs
START Condition Setup Time	$t_{SU:STA}$	4.7			μs
START Condition Hold Time	$t_{HD:STA}$	4			μs
STOP Condition Setup Time from SCL	$t_{SU:STO}$	4			μs
SDA Valid to SCL Rising-Edge Setup Time, Slave Clocking in Data	$t_{SU:DAT}$	250			ns
SCL Falling Edge to SDA Transition	$t_{HD:DAT}$	0			ns
SCL Falling Edge to SDA Valid, Reading Out Data	t_{DV}	200			ns

Note 1: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

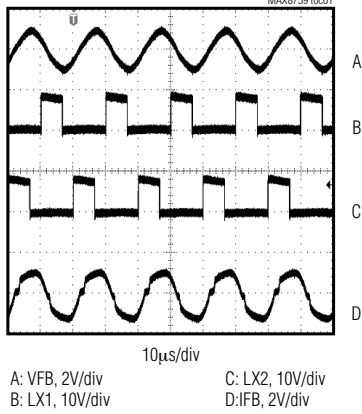
低コスト、SMBus CCFLバックライトコントローラ

MAX8759

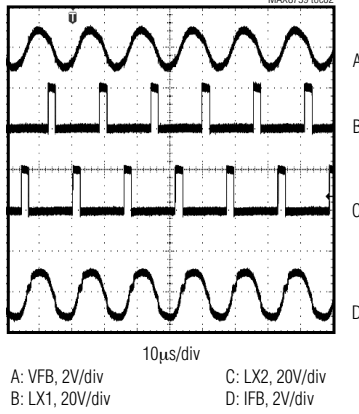
標準動作特性

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)

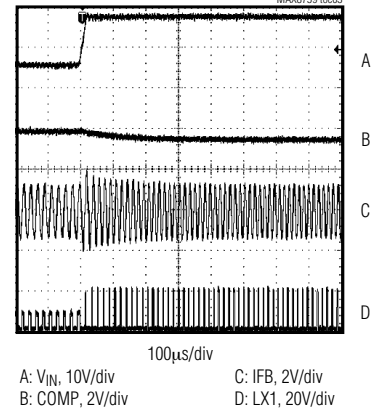
LOW-INPUT VOLTAGE OPERATION
($V_{IN} = 8.0V$)



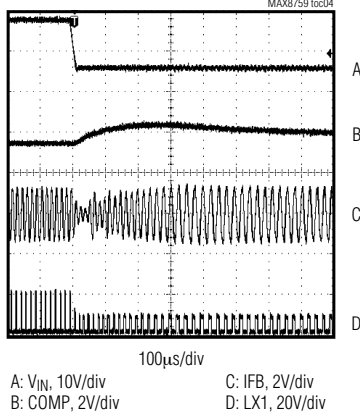
HIGH-INPUT VOLTAGE OPERATION
($V_{IN} = 20.0V$)



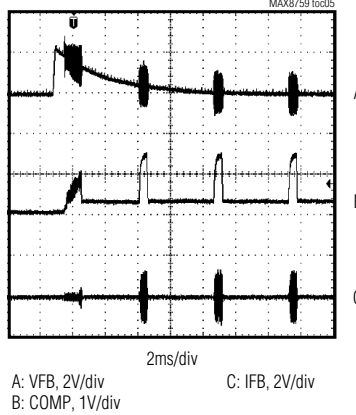
LINE TRANSIENT RESPONSE
(8V TO 20V)



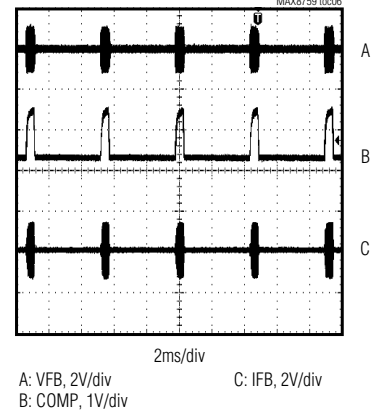
LINE TRANSIENT RESPONSE
(20V TO 8V)



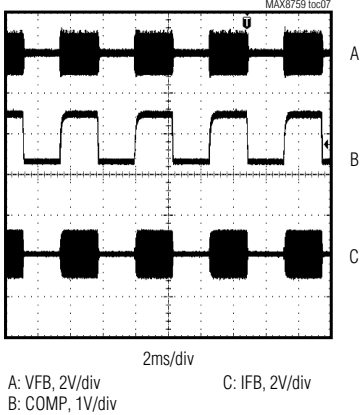
MINIMUM BRIGHTNESS STARTUP WAVEFORM
(SMBus MODE, BRIGHTNESS REGISTER = 0x00)



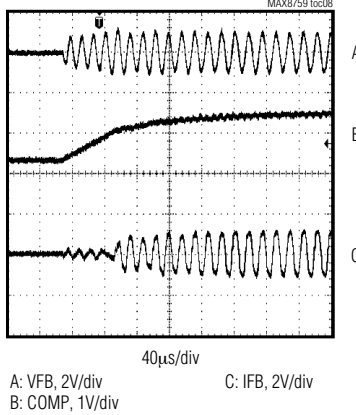
MINIMUM BRIGHTNESS DPWM OPERATION
(SMBus MODE, BRIGHTNESS REGISTER = 0x00)



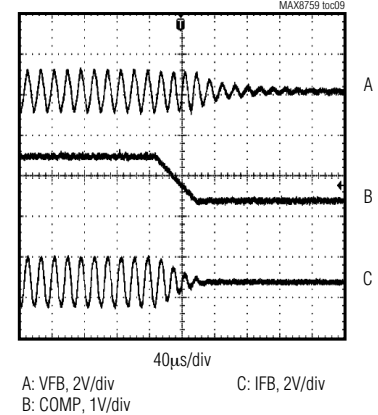
50% BRIGHTNESS DPWM OPERATION
(SMBus MODE, BRIGHTNESS REGISTER = 0x80)



DPWM SOFT-START



DPWM SOFT-STOP



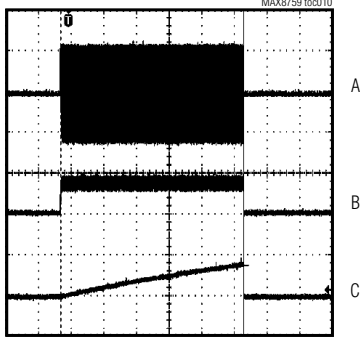
低コスト、SMBus CCFLバックライトコントローラ

MAX8759

標準動作特性(続き)

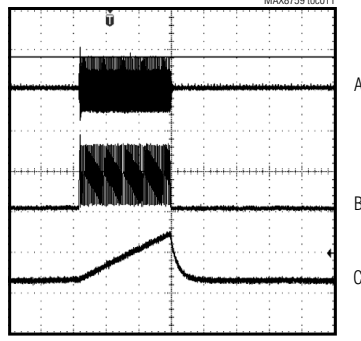
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)

OPEN-LAMP VOLTAGE LIMITING AND TIMEOUT



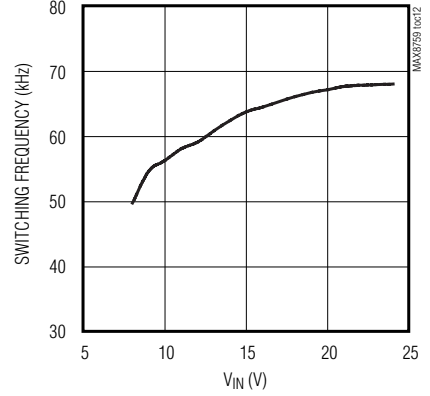
A: VFB, 2V/div C: TFLT, 5V/div
B: COMP, 500mV/div

SECONDARY SHORT-CIRCUIT PROTECTION AND TIMEOUT

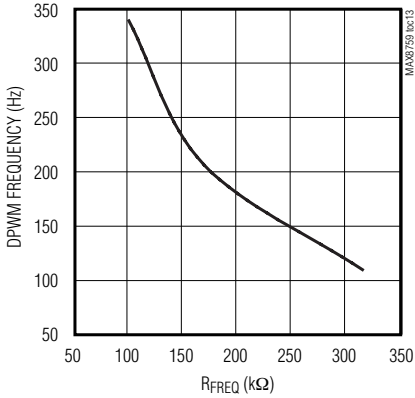


A: ISEC, 2V/div C: TFLT, 1V/div
B: COMP, 1V/div

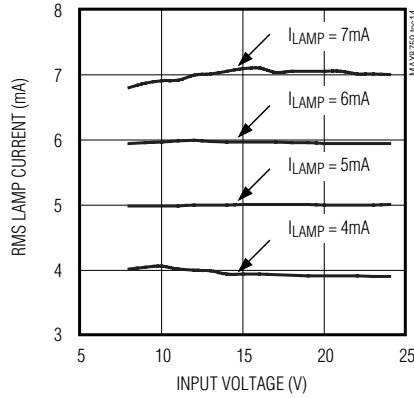
SWITCHING FREQUENCY vs. INPUT VOLTAGE



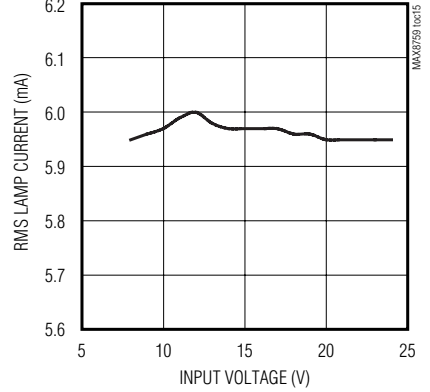
DPWM FREQUENCY vs. RFB



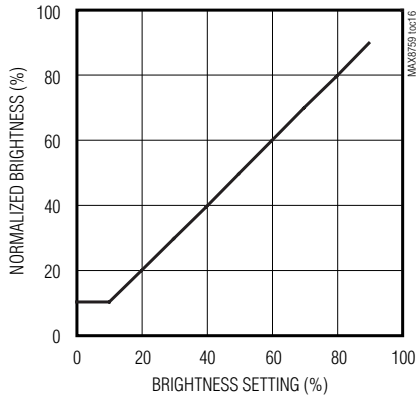
RMS LAMP CURRENT vs. INPUT VOLTAGE



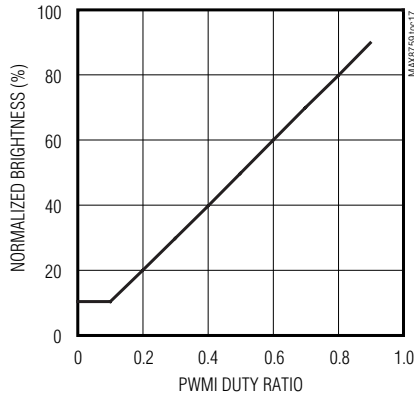
RMS LAMP CURRENT (I_{LAMP} = 6mA) vs. INPUT VOLTAGE



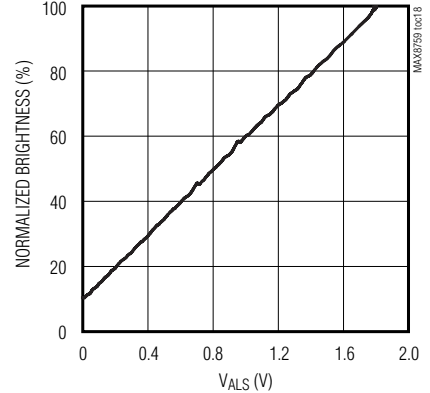
NORMALIZED BRIGHTNESS vs. SMBus BRIGHTNESS SETTING



NORMALIZED BRIGHTNESS vs. PWM DUTY CYCLE



NORMALIZED BRIGHTNESS vs. ALS VOLTAGE

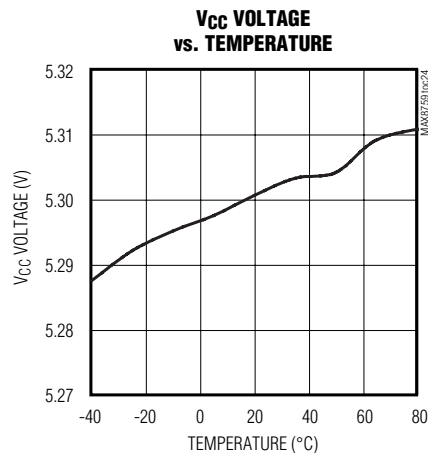
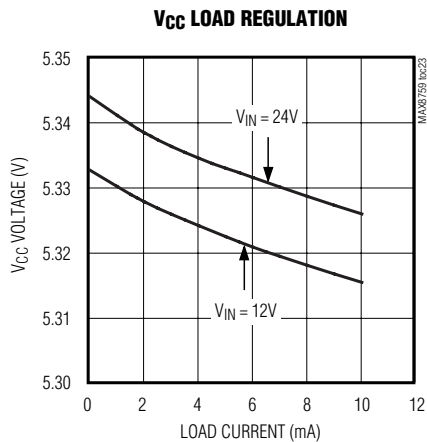
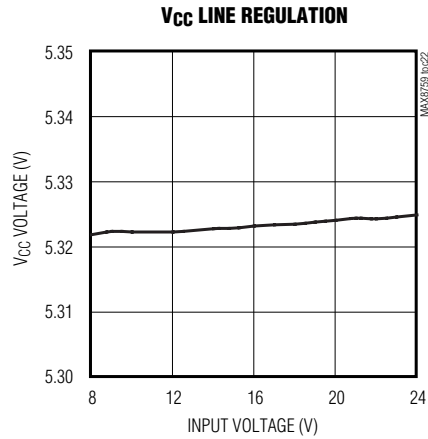
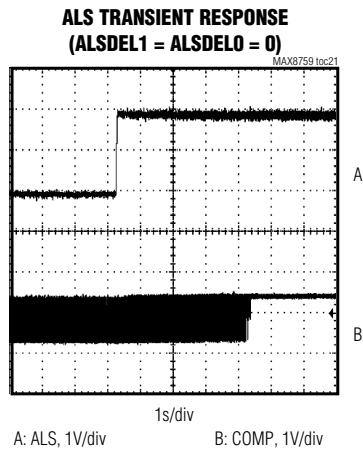
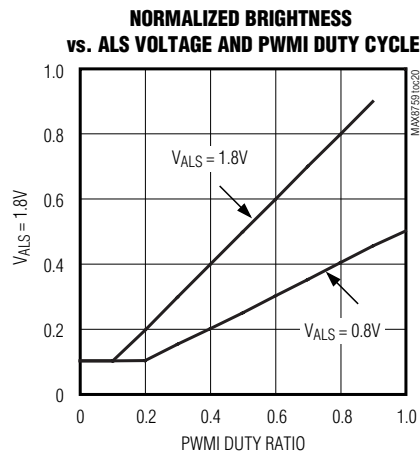
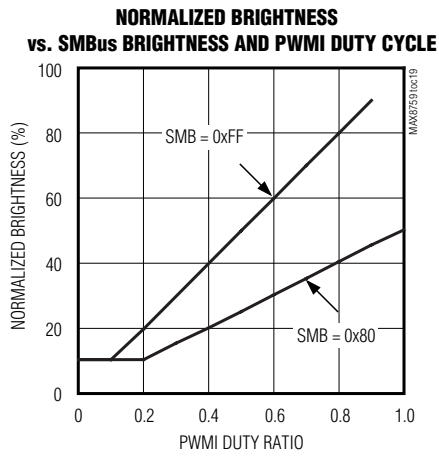


低コスト、SMBus CCFLバックライトコントローラ

MAX8759

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{CC} = V_{DD}$, $T_A = +25^\circ C$, unless otherwise noted.)



低コスト、SMBus CCFLバックライトコントローラ

MAX8759

端子説明

端子	名称	機能
1	BATT	電源入力。BATTは、デバイスに電源供給する内蔵の5.35Vリニアレギュレータへの入力です。0.1μFのセラミックコンデンサでBATTをGNDにバイパスします。
2	SDA	SMBusシリアルデータ入力
3	SCL	SMBusシリアルクロック入力
4	TFLT	障害タイマ調整端子。ランプ断線および2次側過電流障害のタイムアウト期間を設定するには、コンデンサをTFLTとGND間に接続します。
5	VALS	周囲光センサ電源端子。0.1μFコンデンサでVALSをGNDにバイパスします。
6	ALS	周囲光センサ端子
7	PWMI	DPST制御入力
8	PWMO	DPSTバッファ出力。コンデンサをPWMOとGNDの間に接続します。このコンデンサは、内蔵の40kΩ (typ)の抵抗とでローパスフィルタを構成し、DPST信号をフィルタリングします。
9	FREQ	チョッピング周波数調整端子。DPWM周波数を $f_{DPWM} = 210\text{Hz} \times 169\text{k}\Omega / R_{FREQ}$ に設定するには、抵抗をFREQとGND間に接続します。
10	COMP	トランスコンダクタンスエラーアンプ出力。COMPとGNDの間に接続された補償コンデンサによって、DPWM動作時のランプ電流エンベロープの立上り時間と立下り時間を設定します。
11	DEL	適応型ゼロクロス遅延調整端子。ゼロクロス遅延の範囲を設定するには、抵抗をDELとGND間に接続します。DELを V_{CC} に接続すると、ゼロクロス遅延機能がディセーブルされます。
12	IFB1	ランプ電流フィードバック入力。IFB1検出信号は内部で全波整流されます。IFB1はIFB2と比較され、大きいほうがランプ電流制御に使用されます。ハイサイドスイッチのオン時間を制御して、整流された信号の平均値は785mV(typ)に調整されます。IFB1のピーク電圧がTFLTで設定された障害遅延期間の間600mVを下回る場合は、ランプ断線障害が発生します。
13	IFB2	ランプ電流フィードバック入力。IFB2検出信号は内部で全波整流されます。IFB1はIFB2と比較され、大きいほうがランプ電流制御に使用されます。ハイサイドスイッチのオン時間を制御して、整流された信号の平均値は800mV(typ)に調整されます。IFB2のピーク電圧がTFLTで設定された障害遅延期間の間600mVを下回る場合は、ランプ断線障害が発生します。IFB2を V_{CC} に接続すると、IFB2入力をディセーブルすることができます。
14	VFB	トランス2次側電圧フィードバック入力。CCFL管の高電圧端子とGND間にある容量性分圧器が、点灯およびランプ切れ障害時の最大平均ランプ電圧を設定します。VFBのピーク電圧が内部過電圧スレッシュホールドを超えると、コントローラはCOMPコンデンサを放電する内部電流シンクをオンして、スイッチオン時間を制限します。VFB端子は、2次側低電圧状態を検出することにも使用されます。VFBのピーク電圧がDPWMオン期間に250μs間連続的に230mV下回る場合は、MAX8759はシャットダウンダウンされます。
15	ISEC	トランスの2次側電流フィードバック入力。トランスの2次側の低電圧端とグラウンド間に接続された電流検出抵抗によって、短絡障害時の最大2次側電流を設定します。ISECのピーク電圧が内部過電流スレッシュホールドを超えると、コントローラはCOMPコンデンサを放電する内蔵電流シンクをオンします。
16	LX1	GH1ゲートドライバの戻り。LX1は、電流制限およびゼロクロスコンパレータへの入力です。デバイスは1次側の電流ゼロクロスおよび1次側の過電流を検出するために、ローサイドMOSFET NL1の両端の電圧を検出します。
17	GH1	ハイサイドMOSFET NH1ゲートドライバ出力

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

端子説明(続き)

端子	名称	機能
18	BST1	GH1ゲートドライバ電源入力。0.1 μ FのコンデンサをLX1とBST1間に接続します。
19	PGND1	電源グランド。PGND1は、GL1ゲートドライバ用の戻りです。
20	GL1	ローサイドMOSFET NL1ゲートドライバ出力
21	VDD	ローサイドゲートドライバ電源入力。VDDを内蔵リニア電圧レギュレータの出力(VCC)に接続します。
22	GL2	ローサイドMOSFET NL2ゲートドライバ出力
23	PGND2	電源グランド。PGND2は、GL2ゲートドライバ用の戻りです。
24	BST2	GH2ゲートドライバ電源入力。0.1 μ FのコンデンサをLX2とBST2間に接続します。
25	GH2	ハイサイドMOSFET NH2ゲートドライバ出力
26	LX2	GH2ゲートドライバリターン。LX2は、電流制限およびゼロクロスコンバータへの入力です。デバイスは1次側の電流ゼロクロスおよび1次側の過電流を検出するために、ローサイドMOSFET NL2の両端の電圧を検出します。
27	GND	アナロググランド。VCC、REF、およびその他のアナログ回路用のグランドの戻り。IC下部の裏面エクスポートパッドでは、GNDをPGNDに接続します。
28	VCC	5.35V/10mAの内蔵リニアレギュレータ出力。VCCはデバイス用の電源電圧です。0.47 μ FのセラミックコンデンサでVCCをGNDにバイパスします。
—	EP	裏面エクスポートパッド。パッドをGNDに接続します。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

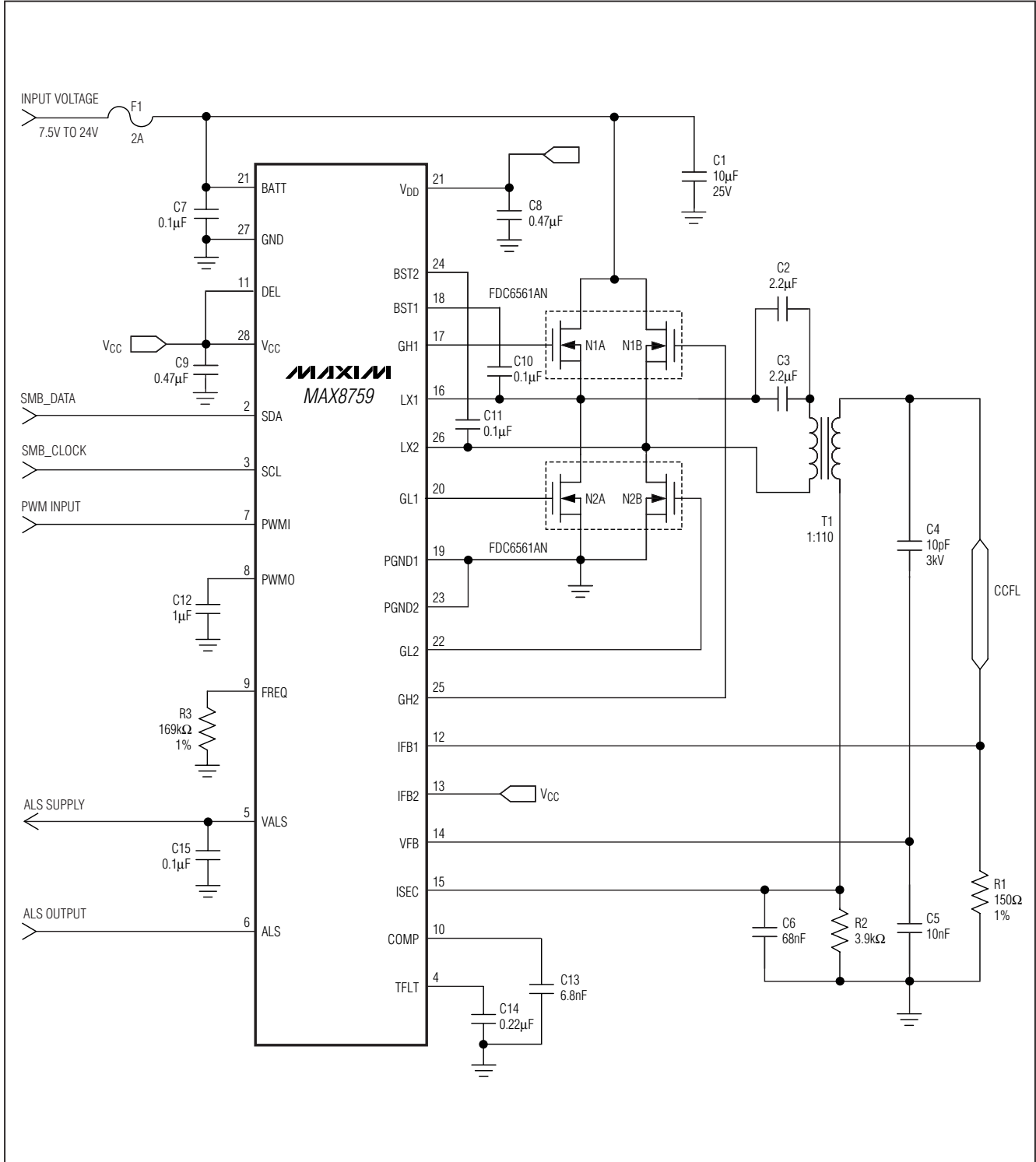


図1. 標準的なMAX8759の単一ランプ動作回路

標準動作回路

MAX8759の標準動作回路(図1)は、ノートブックコンピュータのTFT LCDパネル用の単一ランプCCFLバックライトインバータです。回路の入力電圧範囲は7.5V~24Vです。最大RMSランプ電流は6mAに設定され、最大RMS点灯電圧は1800Vに設定されています。表1は重要部品の一部を示し、表2は部品メーカーのお問合せ先情報を示しています。

詳細

MAX8759はフルブリッジ共振インバータを制御して、非安定化DC入力を高周波AC出力に変換し、CCFLに電源を供給します。共振動作は点灯能力を最大にし、全入力範囲にわたって近正弦波波形を生成して、CCFLの寿命を向上します。DPWM信号でランプをオン/オフして、ランプ輝度を調整します。DPWM周波数は、抵抗を使って高精度で設定することができます。ランプ輝度はDPWM信号のデューティサイクルに比例し、2線式SMBus対応インタフェース、外付けALS、または外部

PWM信号によって制御されます。また、このデバイスは、ランプ切れや2次側短絡障害などのシングルポイント障害状態に対して効果的に保護する安全機能も備えています。内蔵の5.35Vリニアレギュレータは、MOSFETドライバとほとんどの内蔵回路に電源を供給します。図2はMAX8759のファンクション図であり、図3はSMBusおよびALS入力ブロックの詳細図です。

共振動作

MAX8759は、図4に示しているように、ゼロ電圧スイッチング(ZVS)フルブリッジインバータを構成する4個のnチャネルパワーMOSFETを駆動します。図4(a)に示されているように、NH1およびNL2がスイッチングサイクルの初期にオンにされると仮定します。1次側の電流は、MOSFET NH1、直流素子コンデンサC2、トランスT1の1次側、およびMOSFET NL2を通して流れます。この期間に、コントローラがNH1をオフするまで、1次側の電流は徐々に増加します。NH1がオフされると、1次側の電流はNL1のボディダイオードを順方向バイアスし、このダイオードは、図4(b)に示されているように、ちょうどグラウンド以下でLX1電圧をクランプします。コントローラがNL1をオンすると、順方向バイアスされたボディダイオードがドレインをクランプするため、ドレイン~ソース間電圧がゼロに近くなります。NL2はオンのままのため、1次側の電流がNL1、C2、T1の1次側、およびNL2を通じて流れます。一度1次側の電流が最低電流スレッショルド(6mV/R_{DS(ON)})まで低下すると、コントローラはNL2をオフします。NH2のボディダイオードが順方向バイアスされるまで、T1に残っているエネルギーがLX2ノードを充電します。NH2がオンすると、NH2がゼロに近いドレイン~ソース間電圧でオンします。図4(c)に示されているように、1次側の電流は極性を反転し、NH2およびNL1がオンの状態で逆方向に電流が流れる新しいサイクルを開始します。コントローラがNH2をオフするまで、1次側の電流は徐々に上昇します。NH2がオフされると、1次側の電流はNL2のボディダイオードを順方向バイアスし、このダイオードは、図4(d)に示されているように、ちょうどグラウンド以下でLX2電圧をクランプします。LX2ノードがローになると、コントローラは無損失でNL2をオンします。一度1次側の電流が最低電流スレッショルドまで低下すると、コントローラはNL1をオフします。NH1のボディダイオードが順方向バイアスされるまで、残っているエネルギーがLX1ノードを充電します。最後に、NH1が無損失でオンされ、図4(a)に示されているように新しいサイクルを開始します。4個すべてのパワーMOSFETのスイッチング遷移はZVS状態時に発生し、これは過渡電力損失とEMIを低減することに注意してください。

表1. 重要部品リスト

DESIGNATION	DESCRIPTION
C1	10μF ±20%, 25V X5R ceramic capacitor (1210) Murata GRM32DR61E106M TDK C3225X5R1E106M
C2, C3	2.2μF ±10%, 25V X5R ceramic capacitors (0805) Murata GRM21BR61E225K TDK C2012X5R1E225K
C4	10pF ±10%, 3kV HV ceramic capacitor (1808) Kemet C1808C100KHGAC TDK C4520C0G3F100F
NH1/2, NL1/2	Dual n-channel MOSFETs, 30V, 0.095Ω, 6-pin SOT23 Fairchild FDC6561AN
T1	CCFL transformer, 1:110 turns ratio TMP UI9.8L type

表2. 部品メーカー

SUPPLIER	WEBSITE
Fairchild Semiconductor	www.fairchildsemi.com
Kemet	www.kemet.com
Murata	www.murata.com
TDK	www.components.tdk.com
TMP	www.tmp.com

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

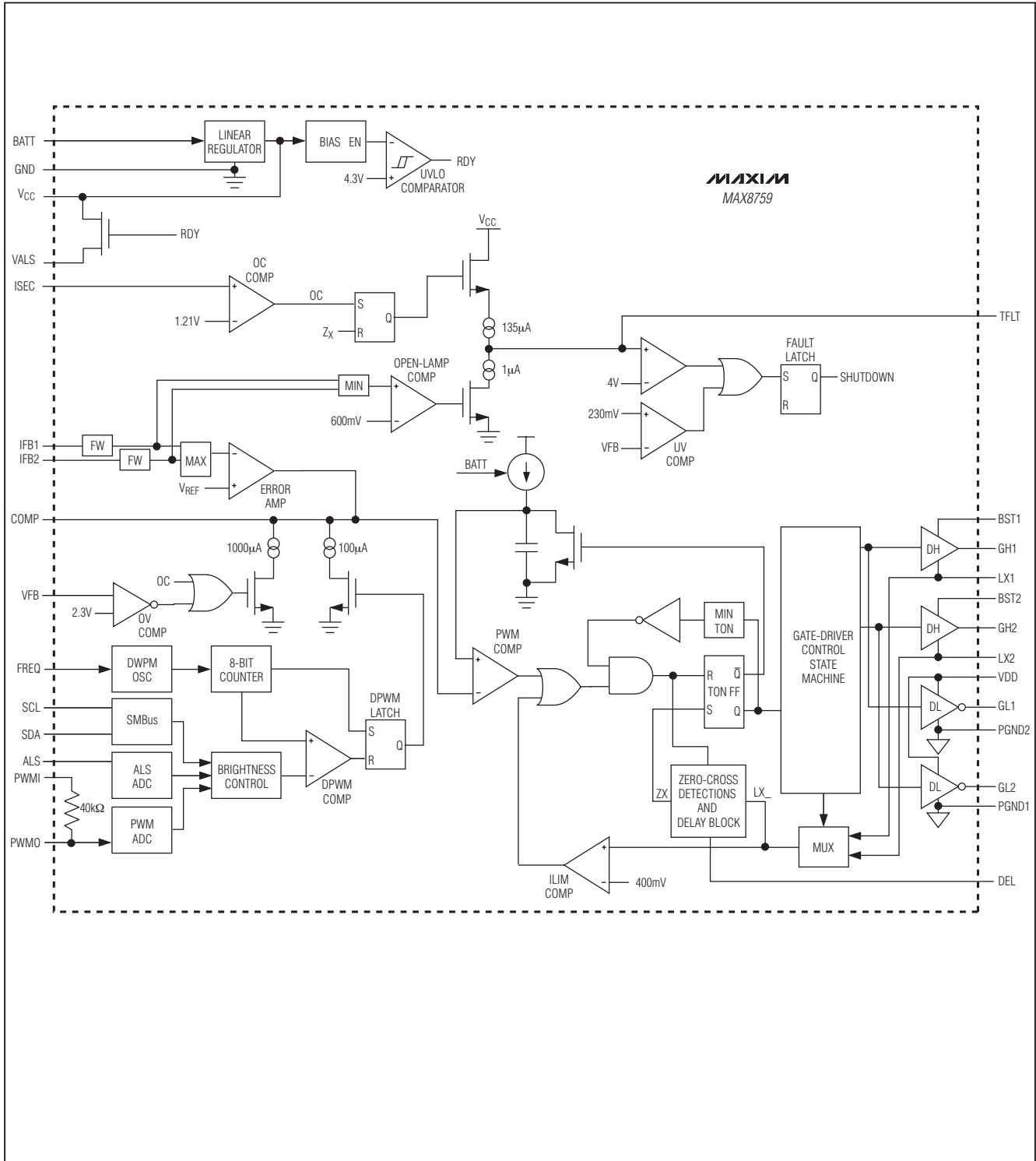


図2. MAX8759のファンクション図

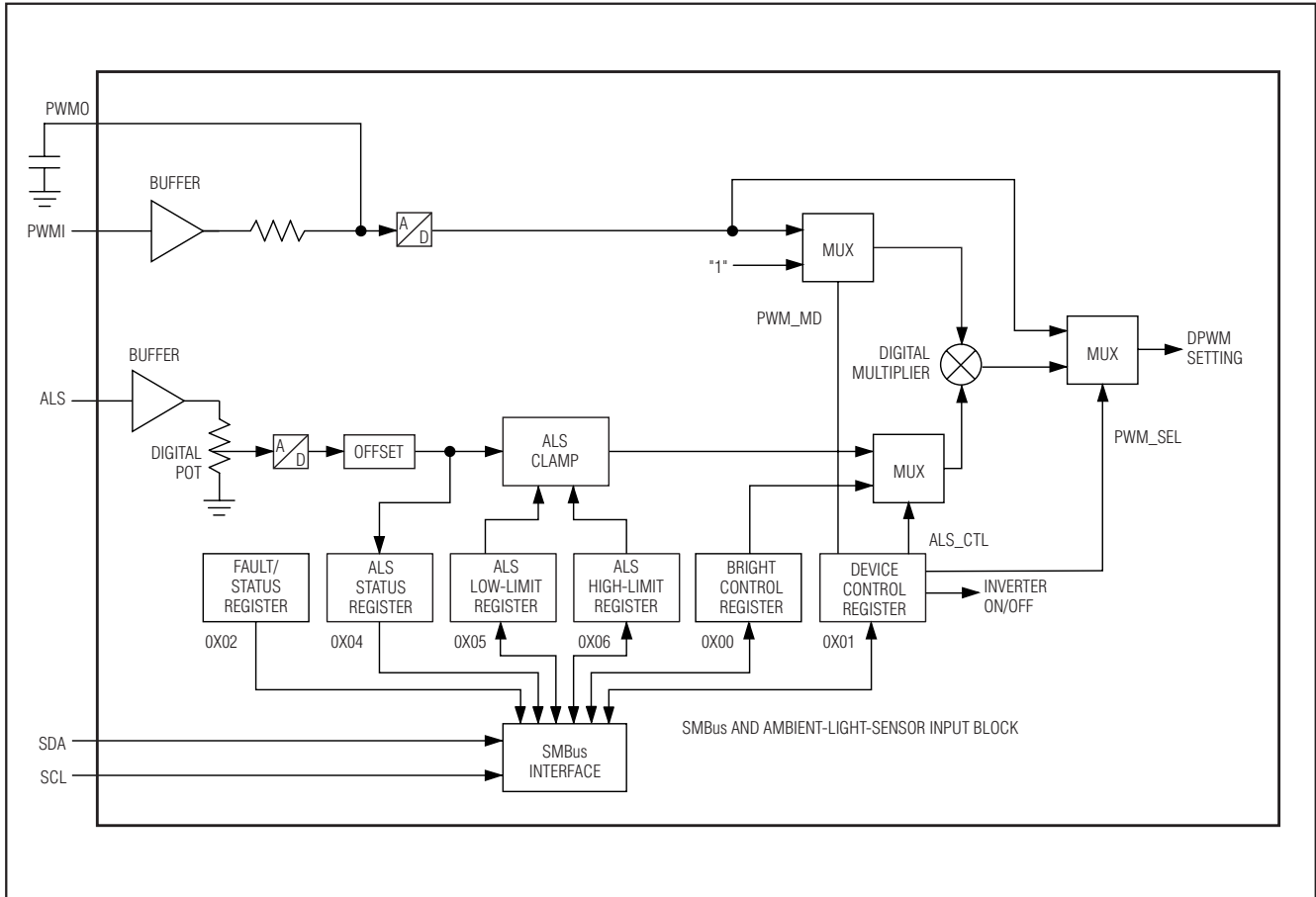


図3. MAX8759のSMBusおよび周囲光センサ入力ブロック

簡略化されたCCFLインバータ回路を図5(a)に示しています。フルブリッジパワー段が簡略化され、方形波AC電源として表されています。トランスを取り除くと、共振タンク回路を図5(b)まで簡略化することができます。C_Sは1次側の直列コンデンサ、C_S'は2次側に反映された直列容量、C_Pは2次側の並列コンデンサ、Nはトランスの巻数比、Lはトランス2次側の漏洩インダクタンス、そしてR_Lは通常動作におけるCCFLをモデルとした理想的な抵抗です。

図6は、各負荷状態における共振タンクの電圧利得の周波数応答を示しています。1次側の直列コンデンサは1μF、2次側の並列コンデンサは15pF、トランスの巻数比は1：93、そして2次側の漏洩インダクタンスは260mHです。周波数応答には、f_Sとf_Pの2つのピークがあることに注意してください。1番目のピークf_Sは、2次側の漏洩インダクタンス(L)と2次側に反映された直列コンデンサ(C_S)で決まる直列共振ピークです。

$$f_S = \frac{1}{2\pi\sqrt{LC_S}}$$

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

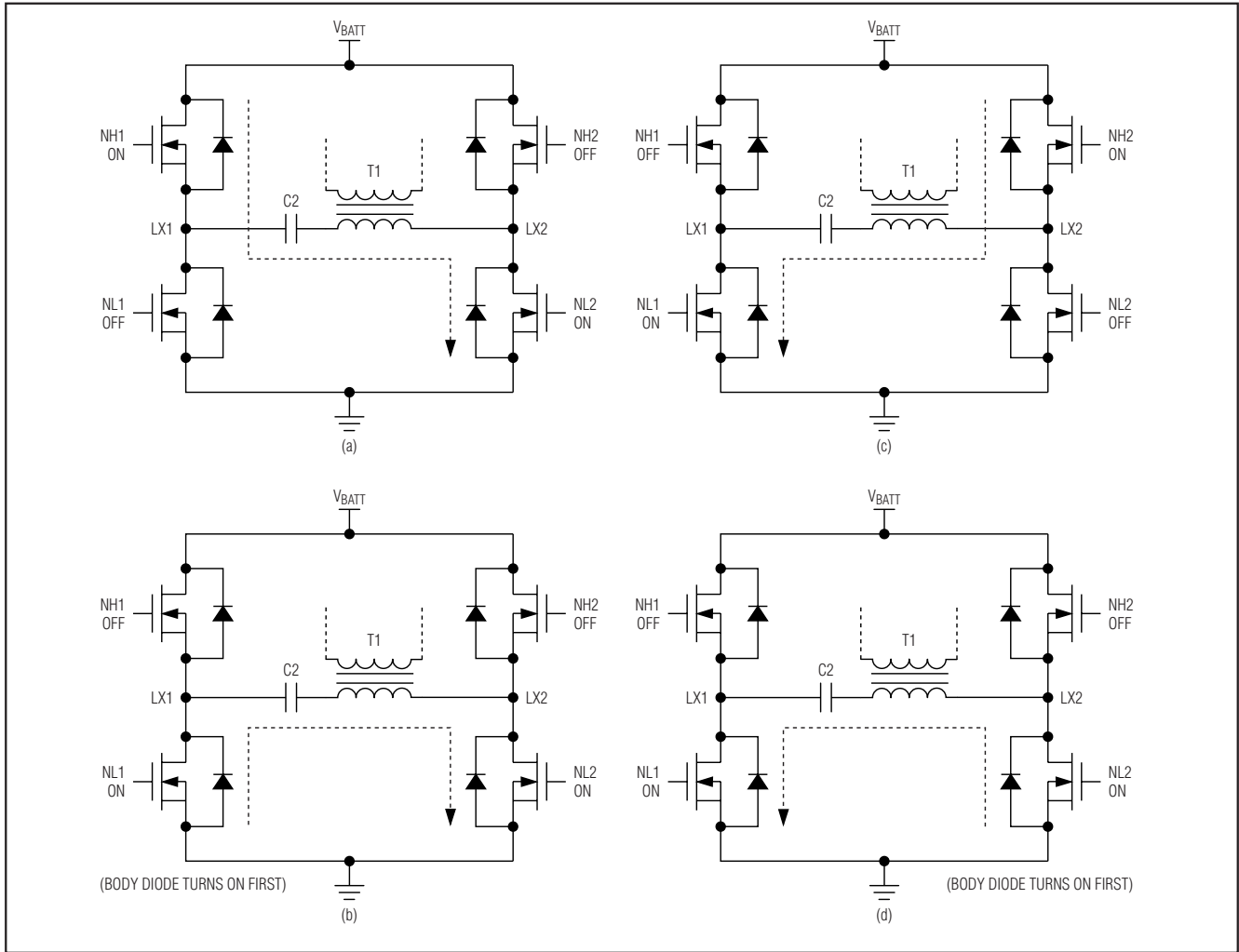


図4. 共振動作

2番目のピーク f_p は、2次側の漏洩インダクタンス(L)、並列コンデンサ(C_p)、および2次側に反映された直列コンデンサ(C_s)で決まる並列共振のピークです。

$$f_p = \frac{1}{2\pi \sqrt{L \frac{C_s C_p}{C_s + C_p}}}$$

インバータは、これらの2つの共振ピーク間で動作するように設計されています。ランプがオフのときは、共振タンクの動作点は、ランプの無限インピーダンスのために並列共振ピークに近くなります。この回路は並列負荷の共振コンバータの特性を示します。並列負荷共振動作

時には、必要な点灯電圧を生成するために、インバータは電圧源のように動作します。理論的には、ランプがイオン化されるか、またはICの2次側電圧制限値に達するまで、共振コンバータの出力電圧が上昇します。いったんランプがイオン化されると、等価負荷抵抗は急減し、動作点は直列共振ピークに近づきます。直列共振動作時には、インバータは電流源のように動作します。

ランプ電流レギュレーション

MAX8759は、CCFLに供給される電流をレギュレーションするために、ランプ電流制御ループを使います。制御ループの中心的機能はトランスコンダクタンス

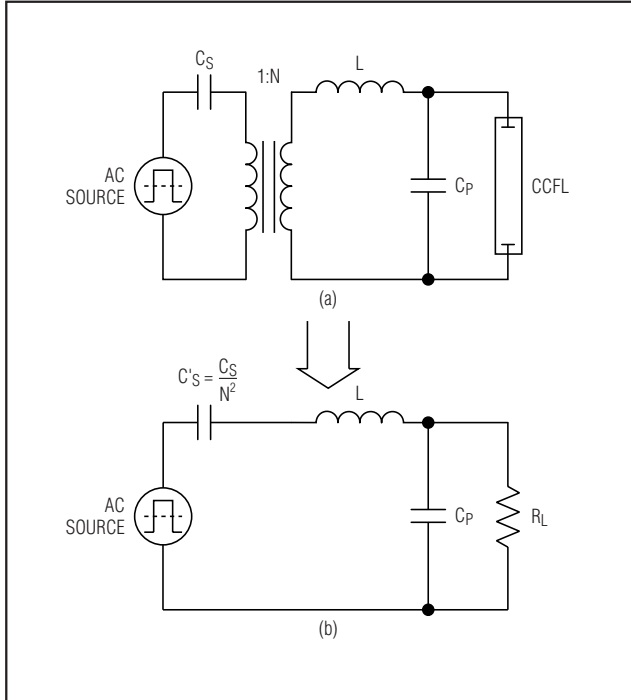


図5. 等価共振タンク回路

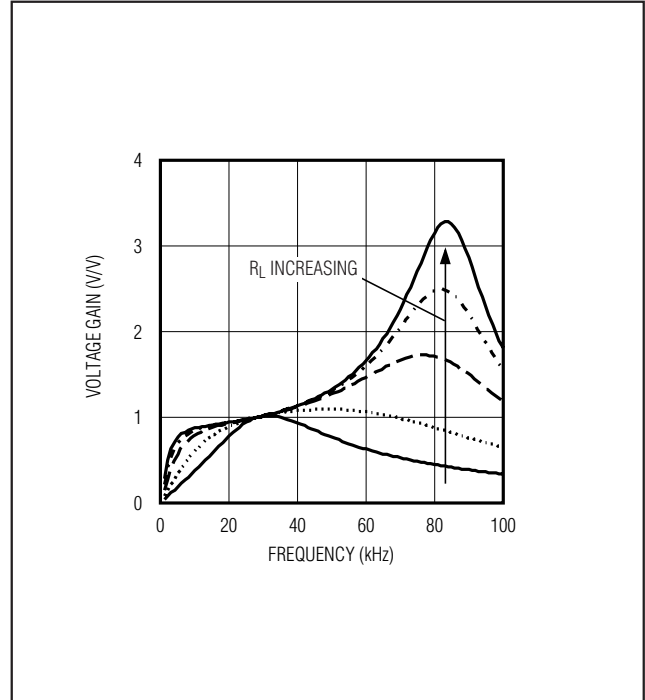


図6. 共振タンクの周波数応答

エラーアンプです。ACのランプ電流は、ランプの低電圧端子と直接続された抵抗によって検出されます。

MAX8759は、デュアルランプアプリケーションに対応する2個のランプ電流フィードバック入力(IFB1およびIFB2)を備えています。検出抵抗両端の電圧はIFB1およびIFB2入力に供給され、内部で全波整流されます。トランスコンダクタンスエラーアンプは2つのフィードバック信号のうちの高いほうの信号を選択し、整流電圧を内部スレッシュホールドと比較してエラー電流を発生します。エラー電流は、COMPとグラウンド間に接続されたコンデンサを充電/放電して、エラー電圧(V_{COMP})を発生します。次にハイサイドMOSFETのスイッチオン時間(t_{ON})を設定するために、 V_{COMP} は内蔵の勾配信号(ramp signal)と比較されます。

フィードフォワード制御

MAX8759は、どの過渡状態においてもランプ電流の厳格な制御を確保するように設計されています。フィードフォワード制御は、入力電圧(V_{BATT})の変動に対してオン時間を瞬時に調整します。この機能は入力電圧の変動に対する耐性を与え、広い入力電圧範囲にわたってループ補償を単純化します。また、フィードフォワード制御は、短いDPWMのオン時間に対するラインレギュ

レーションを向上し、起動時のトランジェントの入力電圧への依存度を減らします。

大きな V_{BATT} に対しては、内部電圧の勾配率を大きくして、フィードフォワード制御が実行されます。これは、 V_{COMP} においてほぼ同じ信号レベルを維持しながら、入力電圧に応じて t_{ON} を変化させる効果を持っています。補償コンデンサ両端に必要な電圧変動はごくわずかであるため、入力電圧変動に対するコントローラの応答は基本的に瞬時に行われます。

ランプの起動

CCFLは通常、アバランシェモードで駆動されるガス放電管です。非イオン化ランプでイオン化を開始するには、印加電圧(点灯電圧)をアバランシェの起動に必要なレベルまで上昇させる必要があります。低温では、点灯電圧が標準動作電圧の数倍になる場合があります。

MAX8759の共振トポロジによって、点灯電圧が保証されています。ランプがイオン化される前は、ランプのインピーダンスは無量大です。トランスの2次側漏洩インダクタンスと高電圧並列コンデンサが、無負荷時の共振周波数を決定します。無負荷時の共振回路のQが高いため、ランプに超高電圧を生成することができます。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

調光制御

MAX8759は、低周波(100Hz~350Hz) DPWM信号を使ってランプ電流をオン/オフする「チョッピング」によって、CCFLの輝度を制御します。FREQ端子とGND間に接続された抵抗を通じて、内蔵DPWM発振器の周波数を設定することができます。CCFLの輝度はDPWMデューティサイクルに比例します。このデューティサイクルを10.15%~100%に調整することができます。

DPWM動作において、COMP電圧はランプ電流エンベロープの動特性を制御します。DPWMのオンサイクルの初めでは、ランプ電流フィードバック信号の平均値がレギュレーションポイントを下回るため、トランスコンダクタンスエラーアンプが電流をCOMPコンデンサにソースします。V_{COMP}が上昇するにつれてスイッチオン時間(t_{ON})が次第に増加し、ソフトスタートが行われます。DPWMのオンサイクルの終わりでは、MAX8759は110μAの内部電流源をオンにします。この電流源はCOMPコンデンサを直線的に放電し、t_{ON}を次第に減少し、ソフトストップが行われます。

DPWM周波数は外付け抵抗で設定することができます。抵抗をFREQとGND間に接続します。DPWM周波数は、次式から求められます。

$$f_{DPWM} = 210\text{Hz} \times 169\text{k}\Omega / R_{FREQ}$$

DPWM周波数の調整可能な範囲は、100Hz~350Hzです(R_{FREQ}は100kΩ~350kΩ)。

MAX8759には、輝度を制御する3通りの方法があります。2線式シリアルインタフェース(SMBus)、外部PWM信号、または外部周囲光センサ信号によって、輝度を制御することができます。動作モードは5種類あり、これはデバイス制御レジスタ0x01のビット1~3を設定して選ぶことができます(詳細については、「SMBusレジスタの設定」の項を参照)。

ALSモード

MAX8759は、数種類の周囲光センサで動作することができます。理想的な周囲光センサは周囲光に対して直線的に反応し、人間の目の反応に等しい波長分布の反応を行う必要があります。周囲光センサは、多数の光源の電氣的周波数分布内にある低周波数の高調波のフィルタリングを行う必要があります。ALSの出力は、周囲輝度に直線的に比例するDCアナログ電圧である必要があります。

ALSモードでは、MAX8759はALS端子のアナログ電圧に基づいて輝度を設定します。ALS端子は、外付け周囲光センサの出力に接続されます。ALS端子の使用可能な入力電圧範囲は0~1.8Vです。MAX8759は、

ALSの入力電圧をユーザがプログラムすることが出来る下限および上限と比較します。

ALSの入力電圧が下限より下がると、輝度がALSの下限にクランプされます。ALSの入力電圧が上限を超えると、輝度がALSの上限にクランプされます。ALSの最低設定値が10%を下回ると、輝度は10%にクランプされます。図7は、ALSの電圧に応じた輝度変化を示しています。

ALSの入力電圧は各DPWM期間でサンプリングされ、ALSのステータスレジスタ0x04にロードされます。ALS端子のアナログ電圧は、8ビットのデジタルコードに変換されます。輝度レベルの総数は256レベルです。1つのステップ変化は、DPWMデューティサイクルで0.391%変化します。

PWMモード

PWMモードでは、MAX8759はPWMI信号のデューティサイクルに基づいて輝度を設定します。絶対最小輝度は10%です。PWMIのデューティサイクルが10%未満の場合は、輝度は10%にとどまります。PWMI信号の周波数範囲は、PWMOコンデンサが1μFの場合は5kHz~50kHzの範囲です。

SMBusモード

SMBusモードでは、MAX8759は輝度制御レジスタ(0x00)に基づいて輝度を設定します。輝度制御レジスタは8ビットで構成され、256の輝度レベルをサポートしています。レジスタ0x00を0xFFに設定すると、インバータは最大輝度に設定されます。レジスタ0x00を0x00に設定すると、インバータは最小輝度(10%)に設定されます。

DPST対応ALSモード

DPST対応ALSモードでは、MAX8759はALS端子のアナログ電圧とPWMI端子のデューティサイクルに基づいて輝度を設定します。PWMI信号のデューティサイクルに比例する増分だけ、MAX8759はALSの輝度設定値を下げます。例えば、ALSの輝度設定が80%で、PWMI信号のデューティサイクルが60%の場合は、輝度設定値の出力は80% x 60% = 48%です。

DPST対応SMBusモード

DPST対応SMBusモードでは、MAX8759は輝度制御レジスタ(0x00)に基づいて輝度を設定します。PWMI信号のデューティサイクルに比例する増分だけ、MAX8759はSMBusの輝度設定値を下げます。例えば、輝度制御レジスタが0x80に設定され(50%の輝度設定値に相当)、PWMI信号のデューティサイクルが60%の場合は、輝度設定値の出力は50% x 60% = 30%です。

障害保護

ランプ切れ保護

安全のために、MAX8759は障害のある、または断線したCCFL管を検出するために、ランプ電流のフィードバック入力(IFB1およびIFB2)を監視します。「ランプ電流レギュレーション」の項に記載されているように、IFB1とIFB2の電圧は内部で全波整流されます。整流されたIFB1またはIFB2の電圧が600mVより低い場合は、MAX8759はTFLTコンデンサを1 μ Aで充電します。MAX8759は障害ラッチを設定し、TFLTの電圧が4Vを越えると、デバイスがシャットダウンされます。通常のシャットダウンモードとは異なり、リニアレギュレータ出力(V_{CC})は5.35Vのままとなります。デバイス制御レジスタ(0x01)のビット0をクリアするか、入力電源を入れなおすと、障害ラッチがクリアされます。

障害遅延期間の間、電流制御ループは、ハイサイドMOSFETのオン時間を増やして、ランプ電流レギュレーションを維持しようとします。ランプ切れの時にはランプインピーダンスは非常に高いため、共振タンクが高いQファクタになる結果、トランスの2次側電圧が上昇します。2次側電圧が一度過電圧スレッショルドを越えると、MAX8759はCOMPコンデンサを放電する1000 μ Aの電流源をオンにします。COMP電圧が降下しますので、ハイサイドMOSFETのオン時間は短縮され、2次側電圧が降下します。したがって、トランスの2次巻線のピーク電圧は、ランプ切れ遅延期間の間は制限値を超えません。

1次側の過電流保護

MAX8759は、スイッチングサイクルごとに1次側の電流を検出します。レギュレータがローサイドMOSFETをオンにすると、コンパレータはLXからPGNDへの電圧降下を監視します。この電圧が電流制限スレッショルド(430mV typ)を超える場合は、レギュレータはトランスの1次側電流がさらに増加しないようにするために、ハイサイドスイッチをすぐにオフにします。

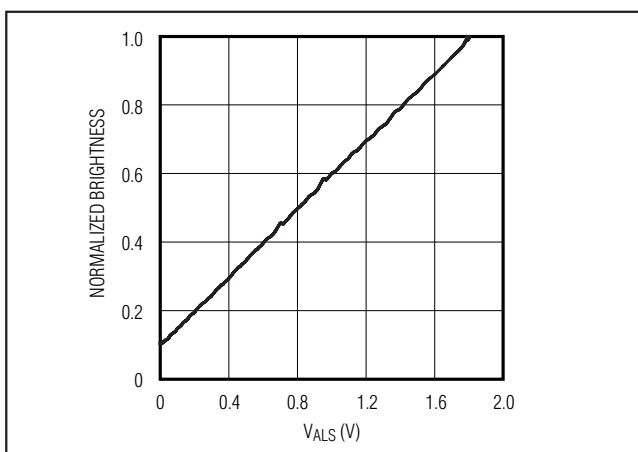


図7. 換算輝度対ALS電圧

2次側の電圧制限(VFB)

MAX8759は、起動時やランプ切れの障害時に2次側電圧を制限して、トランスの2次巻線での電圧ストレスを低減します。トランスの2次巻線両端のAC電圧は、図1のC4およびC5で構成される容量性分圧器を通じて検出されます。C5の両端電圧はVFB入力に供給されます。過電圧コンパレータは、VFBピーク電圧を2.3V(typ)の内部スレッショルドと比較します。VFBピーク電圧が過電圧スレッショルドを一度超えると、MAX8759はCOMPコンデンサを放電する1000 μ Aの内部電流源をオンにします。COMP電圧が降下しますので、ハイサイドMOSFETのオン時間が短くなり、トランスの2次側のピーク電圧が容量性分圧器で設定されたスレッショルドに制限されます。

2次側の低電圧保護(VFB)

MAX8759は、低電圧状態の監視用にVFB電圧を検出します。DPWMのオン期間に、内部遅延期間($R_{FREQ} = 169k\Omega$ の場合250 μ s typ)の間、VFB電圧が低電圧スレッショルド(230mV, typ)を連続的に下回ると、MAX8759はシャットダウンします。

2次側の電流制限(ISEC)

ランプの高電圧端子とグランド間の短絡や漏洩によって電流制御ループが正しく機能しない場合には、2次側の電流制限はフェイルセーフの電流制限を行います。ISECは、トランスの低電圧2次側端子とグランド間に配置された検出回路の両端の電圧を監視します。ISECの電圧は、ISECのレギュレーションスレッショルド(1.21V, typ)と常時比較されます。ISECの電圧がスレッショルドを超えるごとに、MAX8759はCOMPコンデンサを放電する1000 μ Aの電流源をオンにし、ハイサイドスイッチのオン時間を短くします。同時に、MAX8759は135 μ Aの電流でTFLTコンデンサを充電します。TFLTの電圧が4Vを越えると、MAX8759は障害ラッチを設定し、デバイスがシャットダウンします。デバイス制御レジスタ(0x01)のビット0をクリアするか、入力電源を再投入すると、障害ラッチがクリアされます。

リニアレギュレータの出力(V_{CC})

内蔵リニアレギュレータは、BATT端子のDC入力電圧を5.35V(typ)にステップダウンします。リニアレギュレータはMAX8759の内蔵制御回路に電源を供給し、 V_{CC} を V_{DD} に接続すると、MOSFETドライバへの給電にも使用されます。 V_{CC} 電圧は、シャットダウン時には4.5Vに降下します。

PORとUVLO

MAX8759は、パワーオンリセット(POR)と低電圧ロックアウト(UVLO)機能を備えています。PORは障害ラッチをリセットし、すべてのSMBusレジスタをそれぞれのPOR値に設定します。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

WRITE-BYTE FORMAT													
S	ADDRESS	WR	ACK	COMMAND	ACK	DATA	ACK	P					
—	7 BITS	1b	1b	8 BITS	1b	8 BITS	1b	—					
SLAVE ADDRESS				COMMAND BYTE: SELECTS WHICH REGISTER YOU ARE WRITING TO			DATA BYTE: DATA GOES INTO THE REGISTER SET BY THE COMMAND BYTE						
READ-BYTE FORMAT													
S	ADDRESS	WR	ACK	COMMAND	ACK	S	ADDRESS	RD	ACK	DATA	///	P	
—	7 BITS	1b	1b	8 BITS	1b	—	7 BITS	1b	1b	8 BITS	1b	—	
SLAVE ADDRESS			COMMAND BYTE: SELECTS WHICH REGISTER YOU ARE READING FROM			SLAVE ADDRESS: REPEATED DUE TO CHANGE IN DATA-FLOW DIRECTION			DATA BYTE: READS FROM THE REGISTER SET BY THE COMMAND BYTE				
SEND-BYTE FORMAT							RECEIVE-BYTE FORMAT						
S	ADDRESS	WR	ACK	COMMAND	ACK	P	S	ADDRESS	RD	ACK	DATA	///	P
—	7 BITS	1b	1b	8 BITS	1b	—	—	7 BITS	1b	1b	8 BITS	1b	—
COMMAND BYTE: SENDS COMMAND WITH NO DATA; USUALLY USED FOR ONE-SHOT COMMAND							SLAVE ADDRESS			DATA BYTE: READS DATA FROM THE REGISTER COMMANDED BY THE LAST READ-BYTE OR WRITE-BYTE TRANSMISSION; ALSO USED FOR SMBus ALERT RESPONSE RETURN ADDRESS			
S = START CONDITION		SHADED = SLAVE TRANSMISSION					WR = WRITE = 0						
P = STOP CONDITION		ACK = ACKNOWLEDGED = 0					RD = READ = 1						
							/// = NOT ACKNOWLEDGED = 1						

図8. SMBusプロトコル

V_{CC}が1.75V(typ)を上回ると、PORが行われます。V_{CC}が4.2V(typ)を下回ると、UVLOが行われます。MAX8759は、UVLOスレッショルド以下でハイサイドおよびローサイドスイッチドライバをディセーブルします。

低電力シャットダウン

デバイス制御レジスタ(0x01)のビット0をクリアすると、MAX8759はシャットダウンになります。MAX8759がシャットダウンされると、5.35Vのリニアレギュレータを除いてICの全機能がオフされます。シャットダウン時には、リニアレギュレータの出力電圧は4.5Vまで降下し、消費電流は6μA(typ)になります。シャットダウン中には、障害ラッチはリセットされます。デバイス制御レジスタのビット0を1に設定すると、デバイスを再びイネーブルすることができます。

周囲光センサの電源端子(VALS)

MAX8759は、VALS端子を通じてALSの電源電圧を供給します。VALSは、pチャネルMOSFETを通じて5.35Vのリニアレギュレータ出力に内部接続されています。MAX8759がイネーブルされると、pチャネルMOSFETはオンにされ、ディセーブルされるとオフにされます。最低0.1μFのセラミックコンデンサでVALSをグランドにバイパスしてください。このコンデンサをALS電源入力にできるだけ近接して配置してください。

SMBusインタフェース(SDA、SCL)

MAX8759は、SMBus対応の2線式デジタルインタフェースをサポートしています。SDAは2線式インタフェースの双方向データラインで、SCLはクロックラインであり、それぞれSMBusのSMBDATAおよびSMBCLKラインに対応しています。SDAおよびSCLは低速なエッジに対応可能なシュミットトリガ入力を備えています。立上りエッジおよび立下りエッジはそれぞれ1μsおよび300nsより速くする必要があります。MAX8759は、ライトバイト(バイト書込み)およびリードバイト(バイト読取り)のプロトコルを採用しています(図8)。SMBusプロトコルは、System Management Bus Specification V1.08に文書化され、<http://www.sbs-forum.org/>から入力可能です。

MAX8759はスレーブ専用デバイスであり、7ビットアドレス0b0101100に対応しています。7ビットのスレーブアドレスの末尾に、さらに1ビット(R/Wビット)を追加すると、読取りコマンドと書込みコマンドを識別することができ、1は読取りを示し、0は書込みを示します。MAX8759は、輝度制御レジスタ(0x00)、デバイス制御レジスタ(0x01)、障害/ステータスレジスタ(0x02)、識別レジスタ(0x03)、ALSステータスレジスタ(0x04)、ALS下限レジスタ(0x05)、およびALS上限レジスタ(0x06)などの7つのレジスタを備えています。

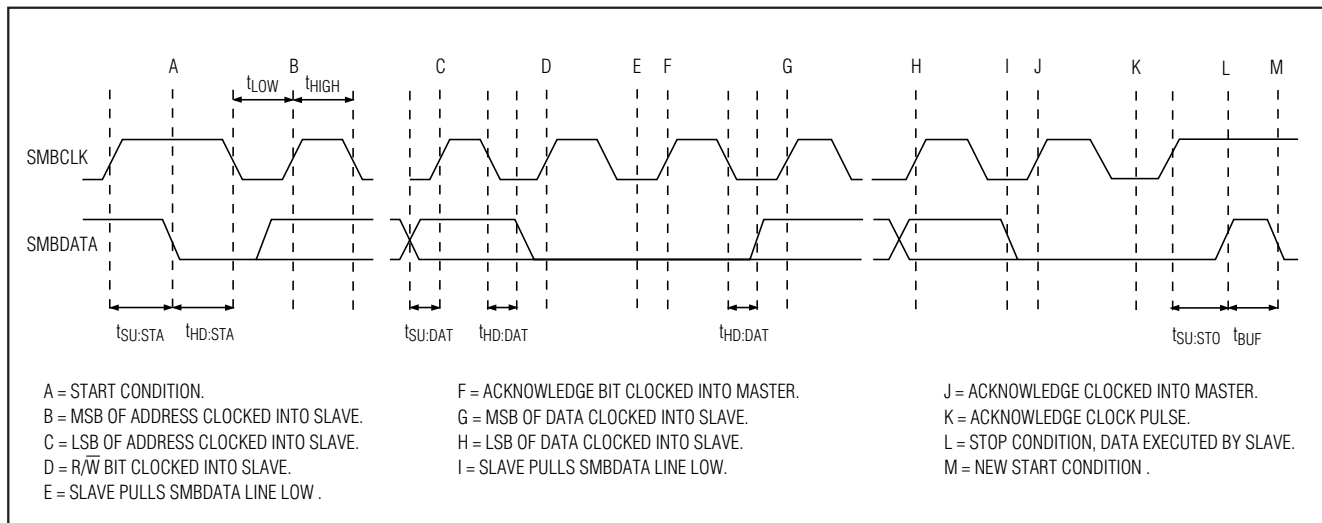


図9. SMBusの書き込みタイミング図

MAX8759は、これらの7つのレジスタのみにアクノリッジします。

通信は、START状態で伝送の開始を通知するマスタで始まり、これはSCLがハイの間にSDAでハイからローになります。マスタがスレーブとの通信を終了するとSTOP状態を発行し、これはSCLがハイの間にSDAでローからハイになります。その後、バスは他の伝送に対してフリー状態です。図9と図10は、2線式インタフェース上での信号のタイミング図を示しています。アドレスバイト、コマンドバイト、およびデータバイトは、STARTからSTOP状態までの間に伝送されます。START状態とSTOP状態を除き、SCLがローの間に限り、SDA状態は変化することができます。データは8ビットワードで伝送され、SCLの立上りエッジでサンプリングされます。マスタまたはスレーブが9番目のクロック時に正しいバイトの受信をアクノリッジしますので、MAX8759の内外に各バイトを転送するには9サイクルのクロックサイクルが必要です。MAX8759は、R/W = 0の前にある正しいスレーブアドレスを受信すると、

1バイトまたは2バイトの情報(プロトコルに従って)を受信することを予期します。デバイスがデータバイトをクロックインする前にSTARTまたはSTOP状態を検出すると、これはエラー状態であると見なし、全データを無視します。伝送が正しく完了すると、STOP(またはRESTART)状態の直後にレジスタが更新されます。MAX8759は、R/W = 1の前にある正しいスレーブアドレスを受信すると、前のコマンドバイトで選択されたレジスタデータをクロックアウトすることを予期します。

SMBusレジスタの設定

MAX8759のすべてのレジスタはバイト幅であり、前項で述べた読取り/書き込みバイトプロトコルを通じてアクセスすることができます。0のデフォルト値を持っている予備ビットと共に、ビット割当てが次項に記載されています。

各レジスタのPOR状態を含めて、レジスタの割当てを表3にまとめています。シャットダウンの期間、シリアルインタフェースは完全動作を維持します。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

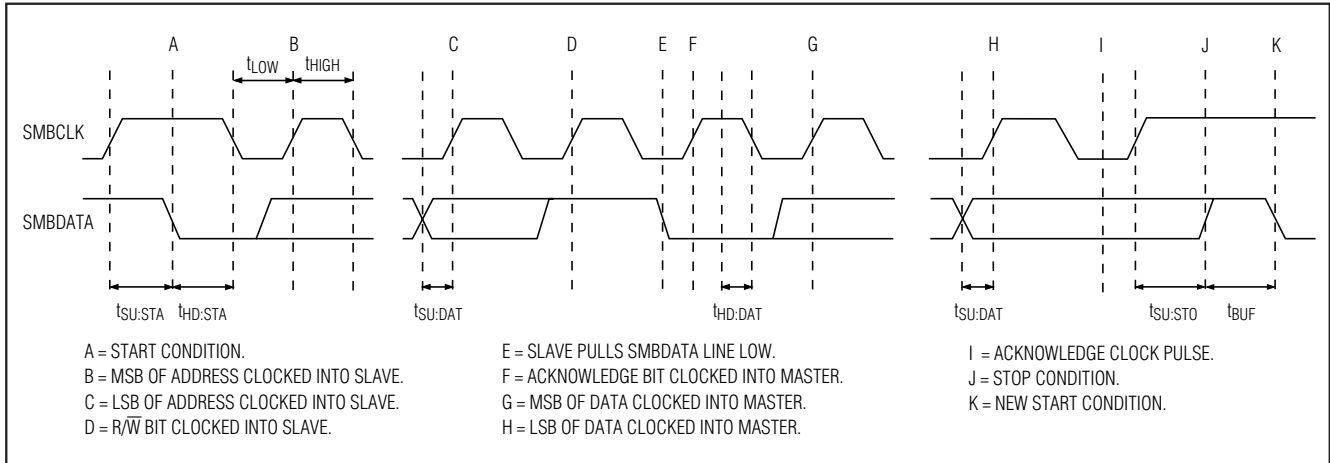


図10. SMBusの読み取りタイミング図

表3. 命令の説明

SMBus PROTOCOL	COMMAND BYTE	POR STATE	DATA-REGISTER BIT ASSIGNMENT							
			BIT 7 (MSB)	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0 (LSB)
Read and Write	0x00	0xFF	BR7	BRT6	BRT5	BR4	BRT3	BRT2	BRT1	BRT0
Read and Write	0x01	0x00	Reserved	Reserved	ALSDEL1	ALSDEL0	ALS_CTL	PWM_MD	PWM_SEL	LAMP_CTL
Read Only	0x02	N/A	Reserved	Reserved	Reserved	Reserved	LAMP_STAT	OV_CURR	Reserved	FAULT
Read Only	0x03	0x01	MFG4	MFG3	MFG2	MFG1	MFG0	REV2	REV1	REV0
Read Only	0x04	0x00	ALS7	ALS6	ALS5	ALS4	ALS3	ALS2	ALS1	ALS0
Read and Write	0x05	0x00	ALSLL7	ALSLL6	ALSLL5	ALSLL4	ALSLL3	ALSLL2	ALSLL1	ALSLL0
Read and Write	0x06	0xFF	ALSHL7	ALSHL6	ALSHL5	ALSHL4	ALSHL3	ALSHL2	ALSHL1	ALSHL0

低コスト、SMBus CCFLバックライトコントローラ

輝度制御レジスタ[0x00] (POR = 0xFF)

MAX8759の輝度制御レジスタは8ビットで構成されており、256の輝度レベルをサポートしています。インバータがSMBusモードの場合は、レジスタ0x00へのライトバイトサイクルは、輝度レベルを設定します。インバータがSMBusモードでない場合は、レジスタ

0x00へのライトバイトサイクルは機能しません。レジスタ0x00へのリードバイトサイクルは、動作モードにかかわらず現在の輝度レベルを返します。レジスタ0x00を0xFFに設定すると、インバータは最大輝度に設定されます。レジスタ0x00を0x00に設定すると、インバータは最小輝度に設定されます。

BIT 7 (R/W)	BIT 6 (R/W)	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
BRT7	BRT6	BRT5	BRT4	BRT3	BRT2	BRT1	BRT0

BRT[7..0]: 256 brightness levels.

デバイス制御レジスタ[0x01] (POR = 0x00)

このレジスタは、インバータのON/OFF状態を制御する1ビット、インバータの動作モードを制御する3ビット、

およびALS遅延時間を設定する2ビットを備えています。残りのビットは将来利用するための予備ビットです。

BIT 7	BIT 6	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
Reserved	Reserved	ALSDEL1	ALSDEL0	ALS_CTL	PWM_MD	PWM_SEL	LAMP_CTL

ALSDEL1: ALS delay select bit.

ALSDEL0: ALS delay select bit.

ALS_CTL: Ambient-light-sensor select bit (1 = use ALS, 0 = not use ALS).

PWM_MD: PWM mode select bit (1 = absolute brightness, 0 = percentage change).

PWM_SEL: Brightness control select bit (1 = control by PWM, 0 = control by SMBus).

LAMP_CTL: Inverter on/off bit (1 = on, 0 = off).

LAMP_CTLに1の値が書き込まれると、ランプが速やかにオンされます。LAMP_CTLに0の値が書き込まれると、ランプがすぐにオフされます。

PWM_SELビットは、インバータがALSモードでない場合に、SMBusまたはPWM入力輝度を制御するかどうかを設定します。ALS_CTLが1に設定されていると、このビットは機能しません。

PWM_MDビットは、PWM入力輝度が割り込みされる方法を選択します。このビットがゼロのときは、PWM入力は現行輝度のパーセントの変動を反映し(すなわちDPSTモード)、次式に従います。

$$DPST \text{ 輝度} = BRT_{CURRENT} \times D_{PWM}$$

ここで、BRT_{CURRENT}は、PWM入力から影響を受けないALSまたはSMBusによる現行輝度の設定値であり、D_{PWM}はPWM信号のデューティサイクルです。

PWM_MDビットが1のときは、インバータがPWMモードでない限り、PWM入力は輝度設定に対して影響を与えません。ALS_CTLが1のときは、インバータは主にALSから読み取る光に基づいて輝度を制御します。

ただし、PWM_MDビットがゼロに設定されている場合は、ALS輝度設定値を変更することができます。ALS_CTLビットがゼロのときは、インバータはPWM入力(PWMモード)、SMBus設定値(SMBusモード)、またはこれら2つの組合せ(DPST対応SMBusモード)に従って輝度を制御します。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

これら3つの制御ビット間の関係によって、インバータの動作モードを設定することができます。指定されたモードは表4に示されています。一部のビットの設定値によっては、他のビットは影響せずに任意ビットになり、これらのビットは表4にXで示されていることに注意してください。例えば、ALS_CTLビットが1の場合は、PWM_SELの値はインバータの動作に対し影響を与えないため、その値はXで示されます。

ALSDEL0とALSDEL1は、ALSモードで輝度を変更させるのに必要な遅延時間を設定します。この遅延時間は、輝度変更時に遷移をスムーズにするのに必要です。表5は利用可能な遅延を示しています。

なお、レジスタ0x00(輝度制御レジスタ)の動作は、表4に示すような制御ビットの特定の組合せに左右されることに注意してください。

SMBusモードを選択すると、レジスタ0x00はそのレジスタに書き込まれた最終値を反映します。ただし、非SMBusモードを選択すると、レジスタ0x00は、動作の現行モードに基づいて現在の輝度値を反映します。

障害/ステータスレジスタ[0x02] (POR = 0x00)

このレジスタは、インバータの動作状態を監視可能にする3ビットのステータスビットを備えています。ビット0は、ランプ断線障害と過電流障害の論理ORです。ビット2は、2次側/UL過電流障害を示します。ビット3は、現在のランプのオン/オフ状態を常時示します。このビットの値は、ランプ1とランプ2がともにオンのときは常に1

表4. デバイス制御レジスタのビット3、2、および1で選択する動作モード

ALS_CTL	PWM_MD	PWM_SEL	MODE
1	1	X	ALS mode
1	0	X	ALS mode with DPST
0	X	1	PWM mode
0	1	0	SMBus mode
0	0	0	SMBus mode with DPST

表5. デバイス制御レジスタのビット5と4で選択する遅延時間

ALSDEL1	ALSDEL0	DELAY TIME (ms)	N PERIODS
1	1	25	5
1	0	15	3
0	1	10	2
0	0	20 (default)	4

です。このビットの値は、ランプ1またはランプ2がオフのときは常に0です。残りのビットは将来利用するための予備ビットです。

予備ビットはすべて、読み取られると0を返します。

このレジスタの全ビットは読取り専用です。レジスタ0x02へのライトバイトサイクルは機能しません。障害ビットをクリアするには、0をレジスタ0x01のビット0に書き込みます。

BIT 7 (R)	BIT 6 (R)	BIT 5 (R)	BIT 4 (R)	BIT 3 (R)	BIT 2 (R)	BIT 1 (R)	BIT 0 (R)
Reserved	Reserved	Reserved	Reserved	LAMP_STAT	OV_CURR	Reserved	FAULT

LAMP_STAT: Lamp status bit (1 = lamp 1 and lamp 2 are on, 0 = lamp 1 or lamp 2 is off).

OV_CURR: Secondary/UL overcurrent fault (1 = secondary/UL overcurrent fault, 0 = no secondary/UL overcurrent).

FAULT: Fault bit (1 = open-lamp or primary overcurrent fault, 0 = no fault).

低コスト、SMBus CCFLバックライトコントローラ

識別レジスタ[0x03] (POR = 0x01)

識別レジスタは、製造メーカーとシリコンのリビジョンを示す2つのビット領域を備えています。このビット領域の幅によって、それぞれ最大8つのシリコンリビ

ジョンとともに最大32のペンダに対処可能です。このレジスタは読取り専用です。レジスタ0x03へのライトバイトサイクルは機能しません。

BIT 7 (R)	BIT 6 (R)	BIT 5 (R)	BIT 4 (R)	BIT 3 (R)	BIT 2 (R)	BIT 1 (R)	BIT 0 (R)
MFG4	MFG3	MFG2	MFG1	MFG0	REV2	REV1	REV0

MFG[4..0]: Manufacturer ID (the vendor ID for Maxim is 0).

REV[2..0]: Silicon rev (revs 0–7 allowed for silicon revisions).

ALSステータスレジスタ[0x04] (POR = 0x00)

ALSは、ALS入力に基づいて輝度設定値を反映する値を返す必要があります。このレジスタは、256の輝度レベルの全範囲を設定する8ビットを備えています。

このレジスタは読取り専用であり、ライトバイトサイクルは機能しません。レジスタ0x04に対するリードバイトサイクルは、レジスタ0x01に設定された動作モードにかかわらず、現在のALSの読取り値を返します。

BIT 7 (R)	BIT 6 (R)	BIT 5 (R)	BIT 4 (R)	BIT 3 (R)	BIT 2 (R)	BIT 1 (R)	BIT 0 (R)
ALS7	ALS6	ALS5	ALS4	ALS3	ALS2	ALS1	ALS0

ALS[7..0]: 256 steps of ambient-light sensor reading.

ALS下限レジスタ[0x05] (POR = 0x00)

この読取り・書込みレジスタの値は、インバータがALSからの入力に基づいて設定が可能で、できる限り最低の輝度値を反映します。ALSの効果を制御することができるように、ユーザーはこの値を変更することができます。レジスタ0x05へのライトバイトサイクルは、ALS入力に基づいて設定可能な限り最低の輝度

値を設定します。ALSに基づく輝度設定値がこのレジスタに書き込まれた値を下回る場合は、インバータは輝度設定値を新たに書き込まれた値まで直ちに増加させます。レジスタ0x05へのリードバイトサイクルは、ALS入力に基づいて設定可能な現在の最低輝度値を返します。

BIT 7 (R/W)	BIT 6 (R/W)	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
ALSLL7	ALSLL6	ALSLL5	ALSLL4	ALSLL3	ALSLL2	ALSLL1	ALSLL0

ALSLL[7..0]: The lowest brightness setting that can be set based on ALS inputs.

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

ALS上限制限レジスタ[0x06] (POR = 0xFF)

この読み取り・書き込みレジスタの値は、インバータがALSからの入力に基づいて設定可能なできる限り最大の輝度値を反映します。ALSの効果を制御することができるように、ユーザーはこの値を変更することができます。レジスタ0x06へのライトバイトサイクルは、ALS入力に基づいて設定可能なできる限り最大の輝度値を設定

します。ALSに基づく輝度設定値がこのレジスタに書き込まれた値を上回る場合は、インバータは輝度設定値を新たに書き込まれた値まですぐに下げます。レジスタ0x06へのリードバイトサイクルは、ALS入力に基づいて設定可能な現在の最大輝度値を返します。レジスタ0x06のデフォルト値は0xFFであり、これは最大輝度に相当します。

BIT 7 (R/W)	BIT 6 (R/W)	BIT 5 (R/W)	BIT 4 (R/W)	BIT 3 (R/W)	BIT 2 (R/W)	BIT 1 (R/W)	BIT 0 (R/W)
ALSHL7	ALSHL6	ALSHL5	ALSHL4	ALSHL3	ALSHL2	ALSHL1	ALSHL0

ALSHL[7..0]: The highest brightness setting that can be set based on ALS inputs.

アプリケーション情報

MOSFET

MAX8759は、フルブリッジインバータ回路を構成するのに、NL1、NL2、NH1、およびNH2の4個の外付けnチャンネルパワーMOSFETを必要とします。このコントローラは、トランスの1次側電流を検出するために、NL1とNL2の2個のローサイドMOSFETのオン状態のドレイン~ソース間の電圧を検出しますので、NL1とNL2の $R_{DS(ON)}$ を一致させる必要があります。たとえば、デュアルMOSFETを使ってフルブリッジを構成する場合は、NL1およびNL2は1つのパッケージ内に収める必要があります。MAX8759は、1次側の過電流保護用にローサイドMOSFETの $R_{DS(ON)}$ を使用しますので、MOSFETの $R_{DS(ON)}$ を小さくすると、電流制限値が高くなります。このため、ユーザーは、伝導損失を最低限に抑えるために低 $R_{DS(ON)}$ のデュアルロジックレベルのnチャンネルMOSFETを選択し、また1次側の電流制限値を適切なレベルに維持する必要があります。

レギュレータは、フルブリッジの4個の各スイッチをソフトにオンするためにZVSを使用します。それぞれのドレイン~ソース間の電圧が0V近くのときに、外付けパワーMOSFETがオンされると、ZVSが行われます(「共振動作」の項を参照)。ZVSは、 C_{OSS} (ドレイン~ソース間の容量)と寄生容量放電に起因するMOSFETの瞬間オン損失を効率的に排除し、効率を向上し、スイッチングに伴うEMIを低減します。

ランプ電流の設定

MAX8759は、ランプの低電圧端子とグランド間に接続された検出抵抗を流れるランプ電流を検出します。検出抵抗両端の電圧はIFB1およびIFB2に供給され、内部で全波整流されます。MAX8759は、整流されたIFB_電圧の平均値をレギュレーションして、必要なランプ電流を制御します。単一ランプアプリケーションでのRMSランプ電流を設定するには、以下のように検出抵抗の値を求めます。

$$R1 = \frac{\pi \times 785mV}{2\sqrt{2} \times I_{LAMP(RMS)}}$$

ここで、 $I_{LAMP(RMS)}$ は任意のRMSランプ電流で、785mVは「電気的特性(Electrical Characteristics)」の表で規定されたIFB1レギュレーションポイントの標準値です。RMSランプ電流を6mAに設定するには、検出抵抗の値を148Ωにする必要があります。最も近い標準的な1%の抵抗は、147Ωと150Ωです。ランプの寄生に依存するランプ電流波形の正確な形状によっては、実際のRMSランプ電流に影響を与えます。最終調整には、正確なRMS電流計を使用してください。

2次側電圧制限値の設定

MAX8759は、起動時やランプ切れ障害時にトランスの2次側電圧を制限します。2次側電圧は、C4およびC5で構成される容量性分圧器を通じて検出されます(図1)。VFB電圧は、CCFL電圧に比例します。並列共振コンデンサC1の選択に関しては、「トランス設計および共振

部品の選択」の項に記載されています。C4は通常、10pF~22pFです。C4の値が決まったら、必要な最大RMSの2次側電圧 $V_{LAMP(RMS)}_{MAX}$ を設定するために、次式を使ってC5を選択します。

$$C5 = \frac{\sqrt{2} \times V_{LAMP(RMS)}_{MAX}}{2.3V} \times C4$$

ここで、2.3Vは、ランプがオープンの場合のVFBピーク電圧の標準値です。C4が10pFのときに最大RMSの2次側電圧を1800Vに設定するには、C5に10nFを使用します。

2次側電流制限値の設定

IFB_検出抵抗が短絡したり、またはトランスの2次側電流が検出抵抗を経由せずにグラウンドに到達した場合にも、MAX8759は2次側電流を制限します。ISECは、トランスの2次巻線の低電圧端子とグラウンド間に接続された検出回路(図1のR2とC6)の両端のピーク電圧を監視します。単一検出抵抗の代わりにRC検出回路を使うと、2次側の電流制限が周波数に依存するようになります。UL安全規格では、電流制限回路におけるACピーク電流は、1kHz以下の周波数の場合は0.7mAを超えてはならない必要があります。1kHz以上の周波数の場合は、0.7mAの制限値はキロヘルツ単位の周波数の値で乗算されますが、周波数が100kHz以上の場合は70mAのピーク値を超えてはなりません。ULの電流制限規格に適合させるためには、1kHzでの電流制限値を使ってR2の値を求め、100kHzでの電流制限値を使ってC6の値を求めます。

$$R2 > \frac{1.23V}{0.7mA} = 1.75k\Omega$$

$$C6 < \frac{70mA}{2\pi \times 100kHz \times 1.23V} = 90nF$$

ここで、1.23Vは、トランスの2次側が短絡している場合のISECピーク電圧の標準値です。図1の回路はR2に3.9k Ω 、C6に68nFを使用しています。

トランス設計および共振部品の選択

トランスは、共振タンク回路の中で最も重要な部品です。トランス設計の最初のステップは、トランスの巻数比の決定です。この比は、最低電源電圧でCCFLの動作電圧に対応するのに十分な大きさである必要があります。トランスの巻数比Nは、次のように求めることができます。

$$N \geq \frac{V_{LAMP(RMS)}}{0.9 \times V_{IN(MIN)}}$$

ここで、 $V_{LAMP(RMS)}$ は標準動作時の最大RMSランプ電圧であり、 $V_{IN(MIN)}$ は最低DC入力電圧です。標準動作時の最大RMSランプ電圧が700Vで最低DC入力電圧が7.5Vの場合は、巻数比は104以上である必要があります。図1の回路で使用されているトランスの巻数比は110です。

設計手順の次のステップは、要求される動作周波数範囲の決定です。MAX8759は、共振タンクの自然共振周波数に同期します。共振周波数は、入力電圧、ランプのインピーダンスなどの動作条件で変化します。したがって、スイッチング周波数は一定の範囲にわたって変化します。動作の信頼性を高めるために、共振周波数範囲はCCFL用のトランスメーカーが指定した動作周波数範囲内である必要があります。「共振動作」の項で説明されているように、共振周波数範囲は、トランスの2次側漏洩インダクタンスL、1次側の直列直流阻止コンデンサ(C_S)、および2次側の並列共振コンデンサC_Pによって決まります。トランスの漏洩インダクタンスを制御するのは困難なため、共振タンクの設計は、選択したCCFLトランスの現行の2次側漏洩インダクタンスに基づく必要があります。漏洩インダクタンスの値は、異なった生産ロット間で大きな許容誤差と無視できないばらつきがある場合があります。漏洩インダクタンス要件については、トランスメーカーと直接連携することを推奨します。2次側漏洩インダクタンスが250mH~350mHのときに、MAX8759は最適動作をします。直列コンデンサC_Sによって最低動作周波数が設定され、この周波数は直列共振ピーク周波数の約2倍です。次のように選択します。

$$C_S \leq \frac{N^2}{\pi^2 \times f_{MIN}^2 \times L}$$

ここで、 f_{MIN} は最低動作周波数範囲です。図1の回路で、トランスの巻数比は110であり、その2次側漏洩インダクタンスは約300mHです。最低動作周波数を30kHzに設定するには、合計直列容量は4.5 μ F以下である必要があります。このため、図1では2個の2.2 μ Fのコンデンサ(C2とC3)が使用されています。

並列コンデンサC_Pによって最高動作周波数が設定され、この周波数は並列共振ピーク周波数でもあります。次のように選択します。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

$$C_P \geq \frac{C_S}{4\pi^2 \times f^2_{MAX} \times L \times C_S - N^2}$$

図1の回路で、最高動作周波数を100kHzに設定するには、 C_P は8.6pF以上である必要があります。10pFの高電圧コンデンサ(C_4)が図1で使用されています。

動作周波数の選択時には、トランスのコア飽和も考慮する必要があります。1次側巻線は、どの動作状態においてもトランスの飽和を防ぐのに十分な巻数である必要があります。次式を使って、1次側巻線の巻数 N_1 の最低数を求めます。

$$N_1 > \frac{D_{MAX} \times V_{IN(MAX)}}{B_S \times S \times f_{MIN}}$$

ここで、 D_{MAX} はハイサイドスイッチの最大デューティサイクル(約0.8)、 $V_{IN(MAX)}$ は最大DC入力電圧、 B_S はコアの飽和磁束密度、そして S はコアの最小断面積です。

COMPコンデンサの選択

COMPコンデンサは、ランプ電流レギュレーションを維持しながら、起動時および入力電圧の変化に起因するトランジェントの間に使用される電流ループの速度を設定します。安定した動作を維持するには、COMPコンデンサ(C_{COMP})は3.3nF以上である必要があります。

COMPコンデンサは、DPWM動作においてランプ電流エンベロープの動特性も制限します。DPWMのオンサイクルの終期に、MAX8759はCOMPコンデンサを直線的に放電する110 μ Aの内部電流源をオンにします。次式を使って、立下り時間を設定します。

$$C_{COMP} = \frac{110\mu A \times t_{FALL}}{V_{COMP}}$$

ここで、 t_{FALL} はランプ電流エンベロープの立下り時間で、 V_{COMP} はランプ電流がレギュレーション範囲内の場合のCOMP電圧です。DPWMオンサイクルの初期に、COMPコンデンサはトランスコンダクタンスエラーアンプによって充電されます。立上り時間は、立下り時間の約3倍です。

障害遅延時間の設定

TFLTコンデンサによって、オープンランプ障害および2次側短絡障害の遅延時間が設定されます。MAX8759は、ランプ切れの障害時に1 μ Aの電流源でTFLTコンデンサを充電し、2次側の短絡障害時には135 μ Aの電流源でTFLTコンデンサを充電します。したがって、2次側の短絡障害の遅延時間は、ランプ切れ障害の遅延時間に比べ約135分の1に短縮されます。TFLT電圧が4Vに達すると、MAX8759は障害ラッチを設定します。次式を使って、ランプ切れ障害の遅延(T_{OPEN_LAMP})と

2次側短絡障害の遅延(T_{SEC_SHORT})を求めます。

$$T_{OPEN_LAMP} = \frac{C_{TFLT} \times 4V}{1\mu A}$$

$$T_{SEC_SHORT} = \frac{C_{TFLT} \times 4V}{135\mu A}$$

ブートストラップコンデンサ

ハイサイドのゲートドライバは、2つのブートストラップ回路を使用して電源供給されます。MAX8759はブートストラップダイオードを内蔵しているため、2個の0.1 μ Fのブートストラップコンデンサしか必要ありません。ブートストラップ回路を完成するには、コンデンサ(図1のC10およびC11)をLX1とBST1の間と、LX2とBST2の間に接続します。

デュアルランプ動作回路

MAX8759は、最少の外付け部品点数でデュアルランプアプリケーションをサポートする2つのランプ電流フィードバック入力端子を備えています。図11は、標準的なデュアルランプ動作回路を示しています。

レイアウトのガイドライン

動作を安定化するには、綿密にプリント基板をレイアウトする必要があります。高電圧部と回路のスイッチング部は、特別な注意が必要です。レイアウトの高電圧部を制御回路から十分に分離する必要があります。単一ランプのノートブックコンピュータディスプレイ用レイアウトのほとんどは長く狭い形状制限に制約されるため、こうした分離は自然に行われます。適切なプリント基板レイアウトを行うために、以下のガイドラインに従ってください。

- 1) 大電流経路は、特にグランド端子部で短く幅広にします。これは、安定したジッタのない動作と高効率を実現するには必須です。
- 2) 電源グランドとアナロググランドには星形グランド構成を採用します。電源グランドとアナロググランドは、星形の中央で接続する以外は十分に分離する必要があります。この中央をアナロググランド端子(GND)に配置する必要があります。これらのグランドに分離独立した銅箔アイランドを使用すると、こうした作業を容易にすることができます。ノイズがないアナロググランドは、 V_{CC} 、COMP、FREQ、およびTFLTに使用します。
- 3) 高速スイッチングノードは、影響を受けやすいアナログ領域(V_{CC} 、COMP、FREQ、およびTFLT)から分離して配線します。すべてのピンプラップ制御入力の接続は、電源グランドや V_{DD} ではなく、アナロググランドまたは V_{CC} に接続します。

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

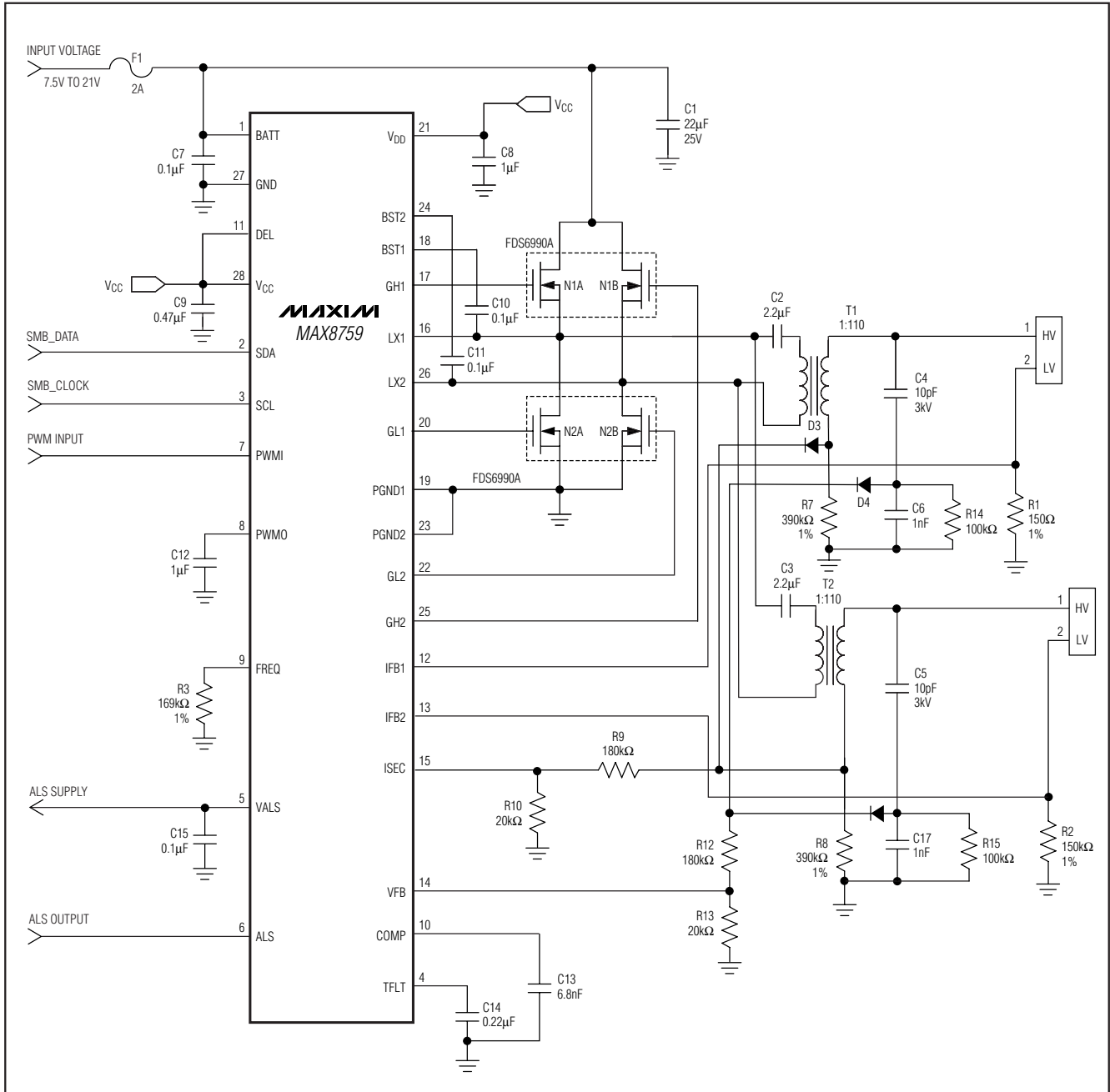


図11. 標準的なMAX8758のデュアルランプ動作回路

低コスト、SMBus CCFLバックライトコントローラ

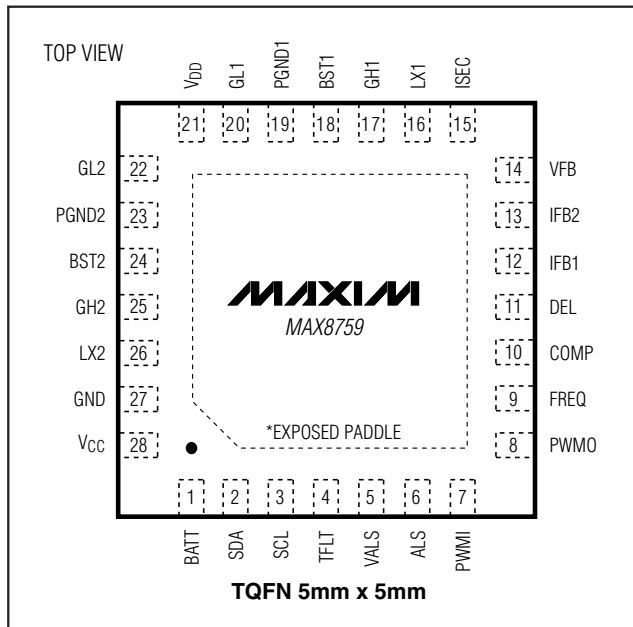
MAX8759

- 4) 他の信号経路と共用していない専用配線を使って、デカップリングコンデンサをICにできる限り近接してV_{CC}とGNDの間に実装します。
- 5) GNDへのLX1とLX2用の電流検出経路は、電流制限精度を保証するためにケルビン検出接続にする必要があります。8ピンSOPのMOSFETの場合は、GNDおよびLXを8ピンSOPパッケージの内側(下部)に接続し、最上の銅箔層を使って外側からMOSFETに電源を配線することを推奨します。
- 6) フィードバック接続は短く、かつ直線にします。IFB1、IFB2、VFB、およびISECの接続は、高電圧

配線とトランスからできる限り遠くに分離する必要があります。

- 7) トランス2次側の高電圧配線間の間隔は、できる限り広くする必要があります。また高電圧配線は、容量結合損失を防ぐために隣接するグラウンドプレーンからも分離する必要があります。
- 8) トランス2次側の容量性分圧器への各配線は、アーク放電を防ぐために間隔を広くする必要があります。場合によっては、これらの配線を基板の反対側に移したほうが得策です。

ピン配置



チップ情報

TRANSISTOR COUNT: 16,138

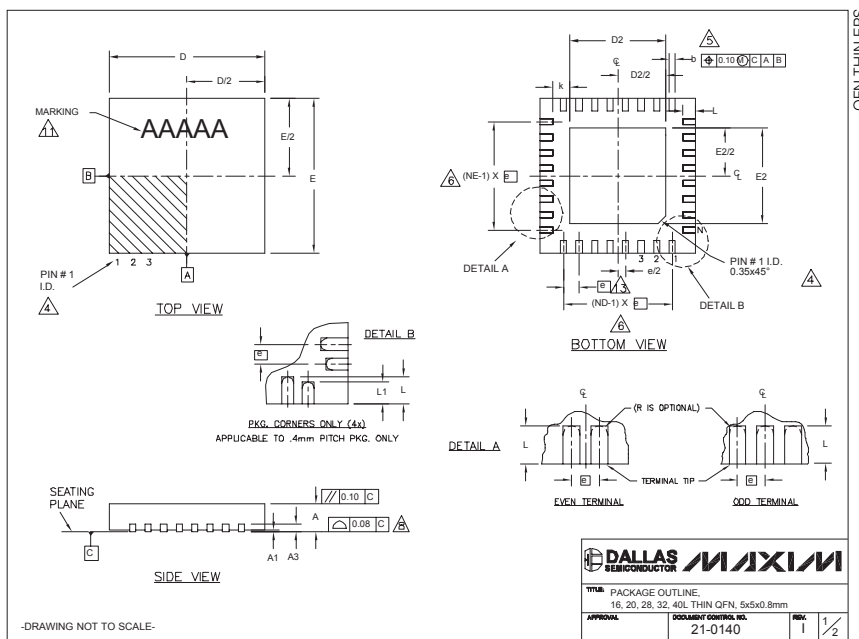
PROCESS: BiCMOS

低コスト、SMBus CCFLバックライトコントローラ

MAX8759

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS												
PKG.	16L 5x5		20L 5x5		28L 5x5		32L 5x5		40L 5x5			
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.		0.20 REF.		0.20 REF.		0.20 REF.		0.20 REF.			
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.		0.65 BSC.		0.50 BSC.		0.50 BSC.		0.40 BSC.			
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50
L1	-	-	-	-	-	-	-	-	-	-	0.30	0.40
N	16	-	-	20	-	-	28	-	-	32	-	40
ND	4	-	-	5	-	-	7	-	-	8	-	10
NE	4	-	-	5	-	-	7	-	-	8	-	10
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2		----

EXPOSED PAD VARIATIONS										
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	±0.15			
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES		
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20	**	NO		
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO		
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES		
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO		
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES		
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES		
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES		
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO		
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO		
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES		
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES		
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO		
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES		
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO		
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20	**	YES		
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO		
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES		

** SEE COMMON DIMENSIONS TABLE

DALLAS SEMICONDUCTOR MAXIM

PACKAGE OUTLINE: 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm

21-0140

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3 AND T2855-6.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 31

© 2006 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.