

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

ABSOLUTE MAXIMUM RATINGS

IN, $\overline{\text{SHDN}}$, LCDON to GND-0.3V to +6V
 DLP, OUTL, FBL, FBP, FBN, INTG, FB,
 REF to GND-0.3V to ($V_{\text{IN}} + 0.3\text{V}$)
 PGND to GND-0.3V to +0.3V
 LX to PGND-0.3V to +14V
 SUPP to PGND-0.3V to +14V
 C1N, C2N to PGND-0.3V to ($V_{\text{SUPP}} + 0.3\text{V}$)
 OUP to PGND($V_{\text{SUPP}} - 0.3\text{V}$) to +30V
 C1P to C1N, C2P to C2N, OUP to C2P-0.3V to +14V

SUPN to PGND-0.3V to +30V
 C3P to PGND-0.3V to ($V_{\text{SUPN}} + 0.3\text{V}$)
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 28-Pin 5mm x 5mm TQFN (derated 21.3mW/ $^\circ\text{C}$
 above $+70^\circ\text{C}$).....1702mW
 Operating Temperature Range -40°C to $+85^\circ\text{C}$
 Junction Temperature..... $+150^\circ\text{C}$
 Storage Temperature Range -65°C to $+150^\circ\text{C}$
 Lead Temperature (soldering, 10s) $+300^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{\text{IN}} = 3.0\text{V}$, $\overline{\text{SHDN}} = \text{LCDON} = \text{IN}$, $V_{\text{SUPP}} = V_{\text{SUPN}} = 10\text{V}$, PGND = GND, $C_{\text{REF}} = 0.22\mu\text{F}$, $C_{\text{INTG}} = 470\text{pF}$, $T_A = 0^\circ\text{C}$ to $+85^\circ\text{C}$. Typical values are at $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES						
Input Supply Range	V_{IN}		2.6		5.5	V
Input Undervoltage Threshold	V_{UVLO}	V_{IN} rising, 100mV hysteresis (typ)	2.1	2.3	2.5	V
IN Quiescent Supply Current	I_{IN}	$V_{\text{FB}} = V_{\text{FBP}} = 1.5\text{V}$, $V_{\text{FBN}} = -0.2\text{V}$		0.8	1.5	mA
IN Shutdown Current		$V_{\overline{\text{SHDN}}} = 0$, $V_{\text{IN}} = 5\text{V}$		0.1	10	μA
SUPP Supply Range	V_{SUPP}		7		13	V
SUPP Quiescent Current	I_{SUPP}	$V_{\text{FBP}} = 1.5\text{V}$		0.4	0.8	mA
SUPP Shutdown Current		$V_{\overline{\text{SHDN}}} = 0$, $V_{\text{SUPP}} = 14\text{V}$, OUP floating		0.1	10	μA
SUPN Supply Range	V_{SUPN}		7		24	V
SUPN Quiescent Current	I_{SUPN}	$V_{\text{FBN}} = -0.2\text{V}$		0.4	0.8	mA
SUPN Shutdown Current		$V_{\overline{\text{SHDN}}} = 0$, $V_{\text{SUPN}} = 24\text{V}$		0.1	10	μA
MAIN BOOST CONVERTER						
Output Voltage Range	V_{MAIN}		V_{IN}		13	V
FB Regulation Voltage	V_{FB}		1.232	1.245	1.258	V
FB Input Bias Current	I_{FB}	$V_{\text{FB}} = 1.25\text{V}$, INTG = GND		125	275	nA
FB Undervoltage Shutdown Threshold		FB falling	75	125	200	mV
Operating Frequency	f_{OSC}		0.85	1.00	1.15	MHz
Oscillator Maximum Duty Cycle			78	85	90	%
Load Regulation		$I_{\text{MAIN}} = 0$ to 100mA, $V_{\text{MAIN}} = 10\text{V}$		0.2		%
Line Regulation				0.1		%/V
INTG Transconductance				320		μS
LX Switch On-Resistance	$R_{\text{LX(ON)}}$	$I_{\text{LX}} = 100\text{mA}$		0.35	0.7	Ω
LX Leakage Current	I_{LX}	$V_{\text{LX}} = 13\text{V}$, $V_{\overline{\text{SHDN}}} = 0$		0.01	20	μA

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 3.0V$, $\overline{SHDN} = LCDON = IN$, $V_{SUPP} = V_{SUPN} = 10V$, $PGND = GND$, $C_{REF} = 0.22\mu F$, $C_{INTG} = 470pF$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LX Current Limit	$I_{LX(MAX)}$	Phase I = soft-start (1.0ms)		0.38		A
		Phase II = soft-start (1.0ms)		0.75		
		Phase III = soft-start (1.0ms)		1.13		
		Phase IV = fully on (> 3.0ms)	1.08	1.45	1.80	
Soft-Start Period	t_{SS}	Power-up to the end of phase III		3072 / f_{OSC}		s
POSITIVE CHARGE PUMP						
V_{SUPP} Input Supply Range	V_{SUPP}		7		13	V
V_{SUPP} Overvoltage Threshold		$V_{SUPP} =$ rising, hysteresis (typ) = 200mV	13.2	13.6	14.0	V
OOUTP Operating Range			V_{SUPP}		28	V
Operating Frequency				0.25 x f_{OSC}		Hz
FBP Regulation Voltage	V_{FBP}		1.213	1.250	1.287	V
FBP Line Regulation		$V_{SUPP} = 8V$ to $12V$, $V_{OOUTP} = 20V$, $I_{OOUTP} = 5mA$		10		mV
FBP Input Bias Current	I_{FBP}	$V_{FBP} = 1.5V$	-50		+50	nA
Soft-Start Period	V_{SSP}			1024 / f_{OSC}		s
C1N, C2N High-Side On-Resistance		$I_{SOURCE} = 50mA$			15	Ω
C1N, C2N Low-Side On-Resistance		$I_{SINK} = 50mA$			5	Ω
C1P Switch On-Resistance		$I_{SOURCE} = 50mA$			8	Ω
C2P Switch On-Resistance		$I_{SOURCE} = 50mA$			8	Ω
OOUTP Switch On-Resistance		$I_{SOURCE} = 50mA$			8	Ω
NEGATIVE CHARGE PUMP						
V_{SUPN} Input Supply Range	V_{SUPN}		7		24	V
Operating Frequency				0.25 x f_{OSC}		Hz
FBN Regulation Voltage	V_{FBN}		213	250	287	mV
FBN Line Regulation		$V_{SUPN} = 8V$ to $24V$, $V_{OOUTN} = -10V$, $I_{OOUTN} = 5mA$		10		mV
FBN Input Bias Current	I_{FBN}	$V_{FBN} = -0.05V$	-50		+50	nA
Soft-Start Period	V_{SSN}			1024 / f_{OSC}		s
C3P High-Side On-Resistance		$I_{SINK} = 50mA$			15	Ω
C3P Low-Side On-Resistance		$I_{SINK} = 50mA$			10	Ω

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 3.0V$, $\overline{SHDN} = LCDON = IN$, $V_{SUPP} = V_{SUPN} = 10V$, $PGND = GND$, $C_{REF} = 0.22\mu F$, $C_{INTG} = 470pF$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V_{LOGIC} REGULATOR						
FBL Regulation Voltage	V_{FBL}	$I_{OUTL} = 0$ to $300mA$	1.225	1.250	1.275	V
FBL Input Bias Current	I_{FBL}	$V_{FBL} = 1.3V$	-50		+50	nA
FBL Undervoltage Lockout	V_{FBL_UV}	V_{FBL} rising, hysteresis (typ) = $125mV$	1.100	1.125	1.150	V
FBL Dual-Mode™ Threshold		$V_{FBL} =$ rising	220	250	280	mV
OUTL Voltage Accuracy (Preset Mode)		$V_{FBL} = GND$, $I_{OUTL} = 0$ to $300mA$	2.425	2.500	2.575	V
OUTL Load Regulation		$I_{OUTL} = 0$ to $300mA$			-2	%
OUTL Line Regulation		$V_{IN} = 2.6V$ to $5.5V$		0.1		%
OUTL On-Resistance		$V_{IN} = 3.3V$, $I_{OUTL} = 100mA$		0.7	1.5	Ω
OUTL Short-Circuit Current		$V_{OUTL} = GND$, $V_{FBL} = 1V$		500		mA
REFERENCE						
Reference Voltage	V_{REF}	$-2\mu A < I_{REF} < +50\mu A$	1.231	1.250	1.269	V
Reference Undervoltage Threshold		V_{REF} rising	0.9	1.05	1.2	V
LOGIC SIGNALS						
LCDON, \overline{SHDN} Input Low Voltage		Hysteresis = $0.15 \times V_{IN}$ (typ)			0.9	V
LCDON, \overline{SHDN} Input High Voltage			2.1			V
\overline{SHDN} Input Current	I_{SHDN}	$V_{SHDN} = 0$ to IN		0.01	1	μA
LCDON Input Current	I_{LCDON}	$V_{LCDON} = 0$ to IN		0.01	1	μA
SEQUENCING						
DLP Capacitor Charge Current		$V_{DLP} = 0.5V$	4	5	6	μA
DLP Turn-On Threshold		$V_{DLP} =$ rising	1.20	1.25	1.30	V
DLP Discharge Switch On-Resistance		$V_{SHDN} = 0$		40		Ω
FAULT PROTECTION						
Duration to Trigger Fault	t_{FAULT}			50		ms
FBL Fault-Trip Level		Falling edge	0.95	1.01	1.08	V
FB, FBP Fault-Trip Level		Falling edge	1.07	1.10	1.14	V
FBN Fault-Trip Level		Rising edge	450	500	550	mV
Thermal-Shutdown Threshold		Typical hysteresis = $15^\circ C$		+160		$^\circ C$

Dual-ModeはMaxim Integrated Products, Inc.の商標です。

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 3.0V$, $\overline{SHDN} = LCDON = IN$, $V_{SUPP} = V_{SUPN} = 10V$, $PGND = GND$, $C_{REF} = 0.22\mu F$, $C_{INTG} = 470pF$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES						
Input Supply Range	V_{IN}		2.6		5.5	V
Input Undervoltage Threshold	V_{UVLO}	V_{IN} rising, 100mV hysteresis (typ)	2.1		2.5	V
IN Quiescent Supply Current	I_{IN}	$V_{FB} = V_{FBP} = 1.5V$, $V_{FBN} = -0.2V$			1.5	mA
SUPP Supply Range	V_{SUPP}		7		13	V
SUPP Quiescent Current	I_{SUPP}	$V_{FBP} = 1.5V$			0.8	mA
SUPN Supply Range	V_{SUPN}		7		24	V
SUPN Quiescent Current	I_{SUPN}	$V_{FBN} = -0.2V$			0.8	mA
MAIN BOOST CONVERTER						
Output Voltage Range	V_{MAIN}		V_{IN}		13	V
FB Regulation Voltage	V_{FB}		1.225		1.258	V
FB Undervoltage Shutdown Threshold		FB falling	75		200	mV
Operating Frequency	f_{OSC}		0.75		1.25	MHz
LX Switch On-Resistance	$R_{LX(ON)}$	$I_{LX} = 100mA$			0.7	Ω
LX Current Limit	$I_{LX(MAX)}$	Phase IV = fully on (> 3.0ms)	1.08		1.8	A
POSITIVE CHARGE PUMP						
V_{SUPP} Input Supply Range	V_{SUPP}		7		13	V
V_{SUPP} Overvoltage Threshold		$V_{SUPP} =$ rising, hysteresis (typ) = 200mV	13.2		14.0	V
FBP Regulation Voltage	V_{FBP}		1.213		1.287	V
NEGATIVE CHARGE PUMP						
V_{SUPN} Input Supply Range	V_{SUPN}		7		24	V
FBN Regulation Voltage	V_{FBN}		213		287	mV
V_{LOGIC} REGULATOR						
FBL Regulation Voltage	V_{FBL}	$I_{OUTL} = 0$ to 300mA	1.220		1.275	V
OUTL On-Resistance		$V_{IN} = 3.3V$, $I_{OUTL} = 100mA$			1.5	Ω
REFERENCE						
Reference Voltage	V_{REF}	$-2\mu A < I_{REF} < +50\mu A$	1.225		1.269	V
Reference Undervoltage Threshold		V_{REF} rising	0.9		1.2	V
LOGIC SIGNALS						
LCDON, \overline{SHDN} Input Low Voltage		Hysteresis = $0.15 \times V_{IN}$ (typ)			0.9	V
LCDON, \overline{SHDN} Input High Voltage			2.1			V

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

ELECTRICAL CHARACTERISTICS (continued)

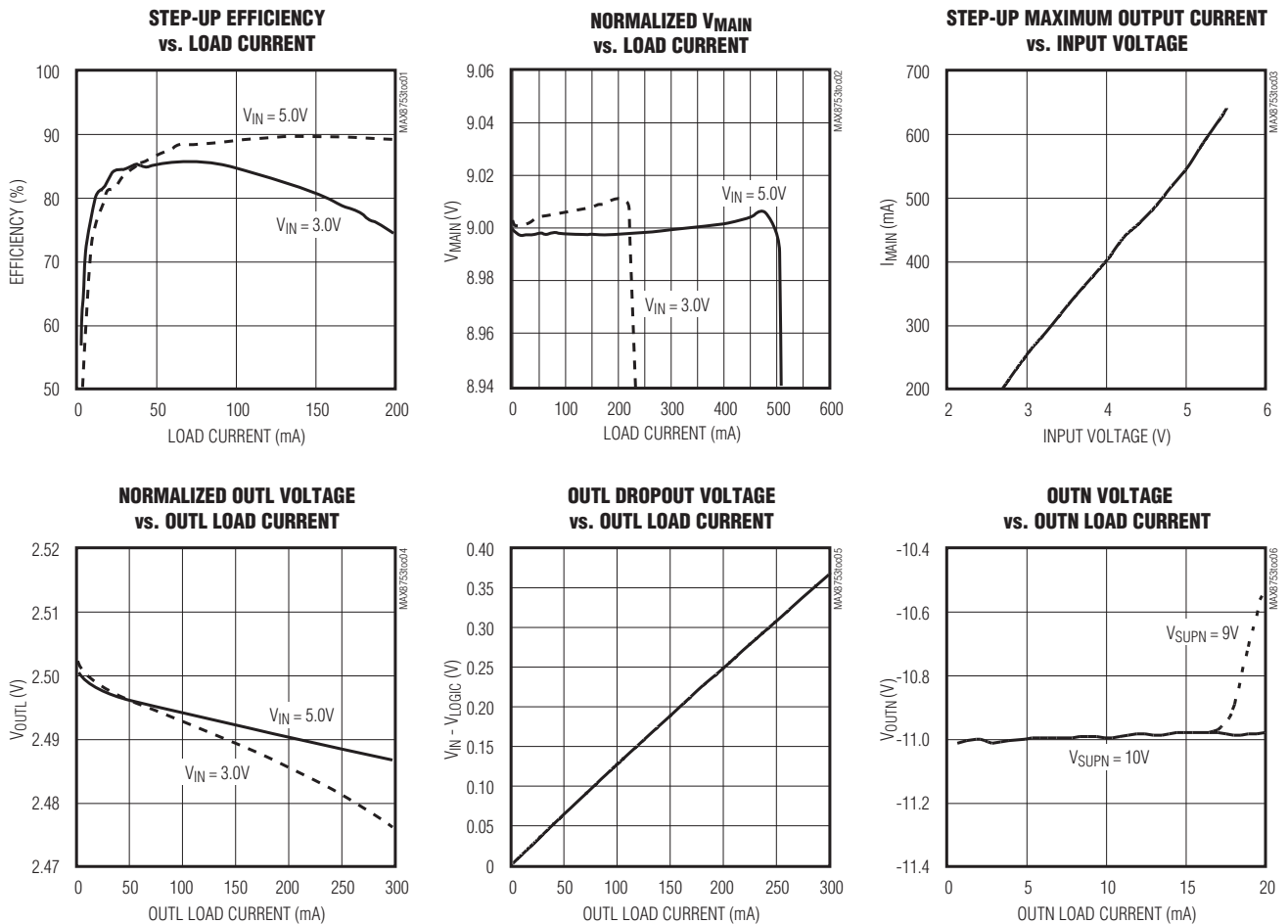
(Circuit of Figure 1, $V_{IN} = 3.0V$, $\overline{SHDN} = LCDON = IN$, $V_{SUPP} = V_{SUPN} = 10V$, $PGND = GND$, $C_{REF} = 0.22\mu F$, $C_{INTG} = 470pF$, $T_A = -40^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SEQUENCING						
DLP Turn-On Threshold		$V_{DLP} = \text{rising}$	1.2		1.3	V
FBL Fault-Trip Level		Falling edge	0.95		1.08	V
FB, FBL, FBP Fault-Trip Level		Falling edge	1.07		1.14	V

Note 1: Specifications to $-40^\circ C$ are guaranteed by design, not production tested.

標準動作特性

(Circuit of Figure 1, $V_{IN} = 3V$, $V_{MAIN} = 9V$, $T_A = +25^\circ C$, unless otherwise noted.)

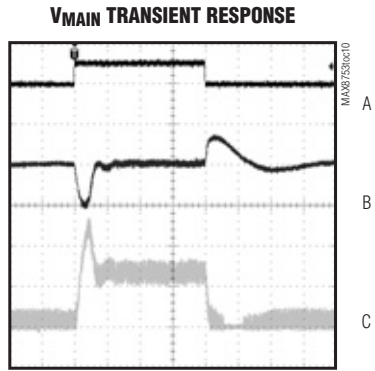
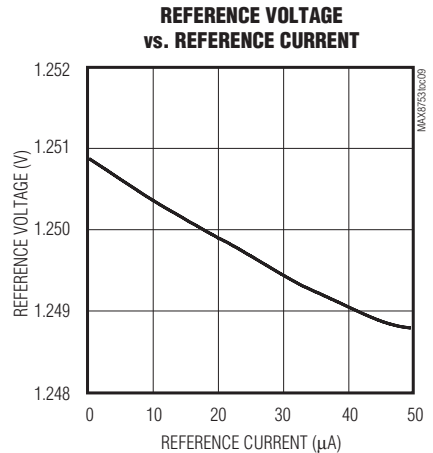
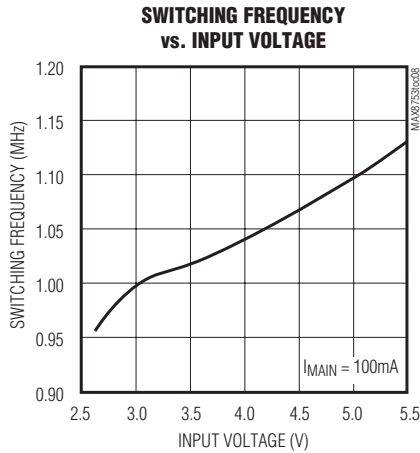
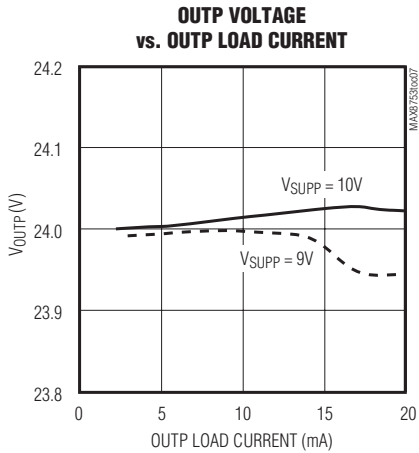


TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

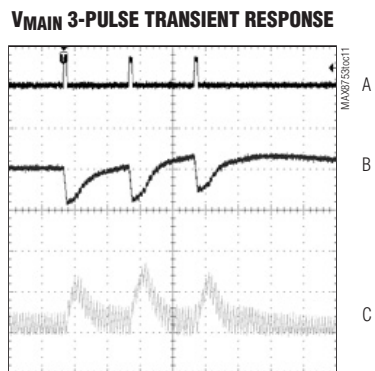
MAX8753

標準動作特性(続き)

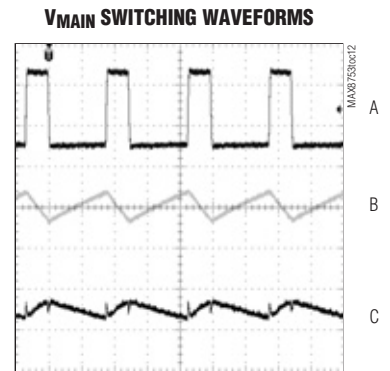
(Circuit of Figure 1, $V_{IN} = 3V$, $V_{MAIN} = 9V$, $T_A = +25^\circ C$, unless otherwise noted.)



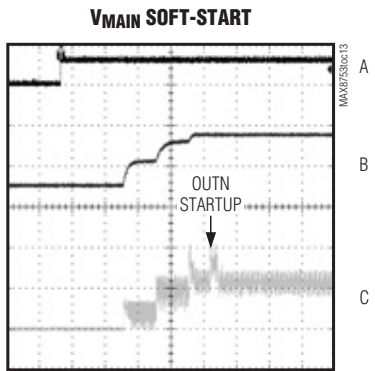
A. LOAD FET GATE, 5V/div
B. VMAIN, 200mV/div
C. ILX, 500mA/div
 $I_{MAIN} = 20mA$ TO 160mA



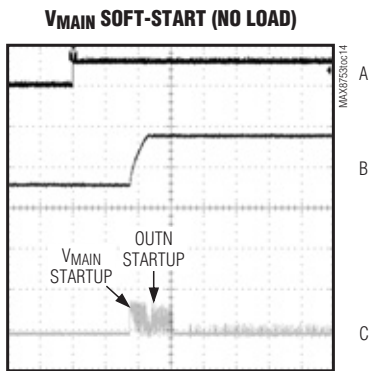
A. LOAD FET GATE, 5V/div
B. VMAIN, 200mV/div
C. ILX, 500mA/div
 $I_{MAIN} = 20mA$ TO 1A, 2µs PULSE



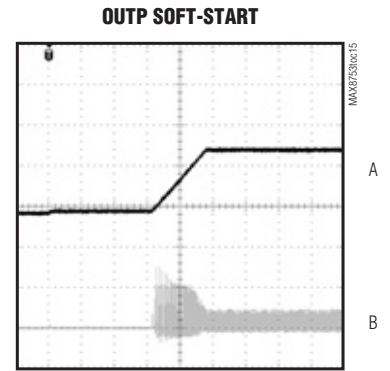
A. VLX, 5V/div
B. ILX, 500mA/div
C. VMAIN, 50mV/div
 $I_{MAIN} = 160mA$



A. SHDN, 5V/div
B. VMAIN, 5V/div
C. ILX, 500mA/div
 $I_{MAIN} = 160mA$



A. SHDN, 5V/div
B. VMAIN, 5V/div
C. ILX, 500mA/div



A. OUTP, 10V/div
B. ISUPP, 500mA/div
 $I_{OUTP} = 20mA$

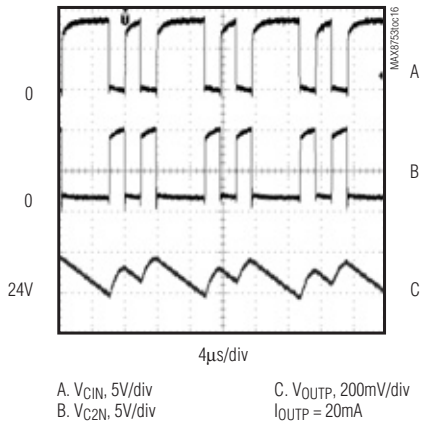
TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

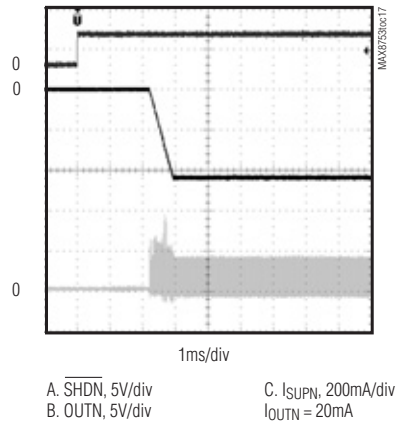
標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 3V$, $V_{MAIN} = 9V$, $T_A = +25^\circ C$, unless otherwise noted.)

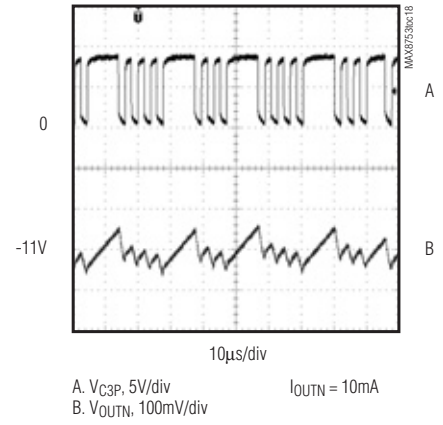
OUTP SWITCHING WAVEFORMS



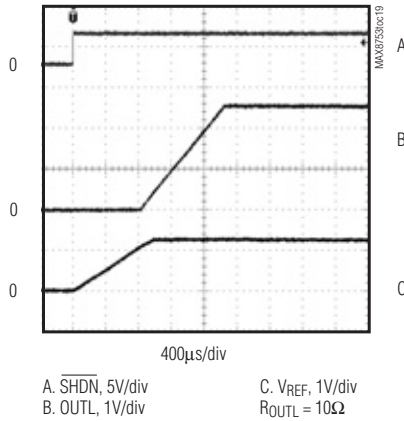
OUTN SOFT-START



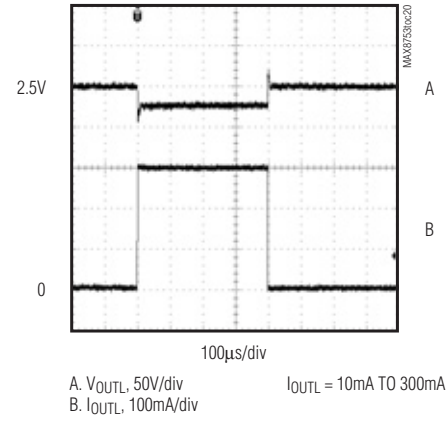
OUTN SWITCHING WAVEFORMS



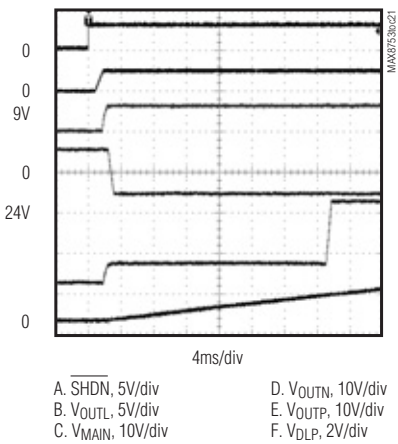
OUTL SOFT-START



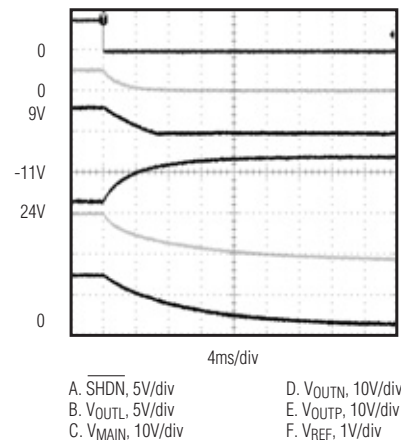
OUTL TRANSIENT RESPONSE



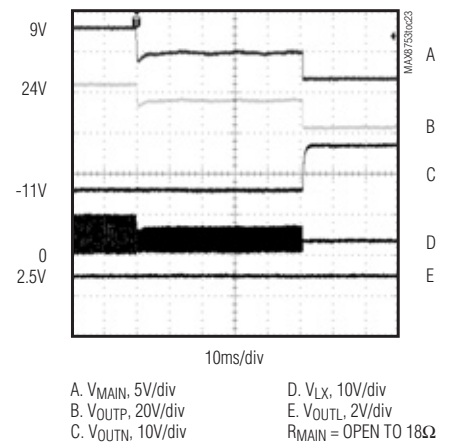
POWER-UP SEQUENCING



POWER-DOWN SEQUENCING



FAULT TIMER



TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

端子説明

端子	名称	機能
1	SUPP	正チャージポンプ電源電圧。0.1 μ FのコンデンサでPGNDにバイパスしてください。
2, 12, 20, 23	N.C.	無接続。内部で接続されていません。
3	C2N	フライングコンデンサC2の負端子
4	C2P	フライングコンデンサC2の正端子
5	OUTP	正チャージポンプ出力
6	INTG	ステップアップレギュレータ積分器出力。INTGとGNDの間に470pFのコンデンサを接続してください。
7	FB	ステップアップコンバータのフィードバック入力。1.245V (標準)への安定化を行います。出力(V_{MAIN})とFBとアナロググランド(GND)をつなぐ形で抵抗分圧器を接続します。抵抗分圧器はFBから5mm以内に配置してください。
8	FBP	正チャージポンプのフィードバック入力。1.25V (標準)への安定化を行います。出力(OUTP)とFBPとアナロググランド(GND)をつなぐ形で抵抗分圧器を接続します。抵抗分圧器はFBPから5mm以内に配置してください。
9	FBL	ロジックリニアレギュレータのデュアルモードフィードバック入力。2.5Vのプリセットリニアレギュレータ出力電圧(OUTL)を選択する場合は、FBLとGNDを接続します。調節可能な出力電圧の設定を行う場合は、OUTLとGNDの間に抵抗分圧器を接続し、そのセンタタップとFBLを接続します。調節可能モードでは、FBLは標準で1.25Vに安定化されます。抵抗分圧器はFBLから5mm以内に配置してください。
10	OUTL	ロジックリニアレギュレータ出力。2.5Vまたは調節可能リニアレギュレータの出力です。10 μ F(min)のコンデンサでGNDにバイパスしてください。
11	IN	電源入力。入力範囲は+2.6V~+5.5Vです。ICの電源入力であり、内部ロジックリニアレギュレータの入力にもなっています。ICのピンから5mm以内に配置した0.1 μ FのコンデンサでGNDにバイパスしてください。
13	GND	アナロググランド。IC下面で電源グランド(PGND)に接続してください。
14	REF	内部リファレンス出力。0.22 μ F (min)のコンデンサでREFをGNDにバイパスしてください。REFは外部の負荷に最大50 μ Aを供給することができます。
15	FBN	負チャージポンプのフィードバック入力。出力(OUTN)とFBNとリファレンス出力(REF)をつなぐ形で抵抗分圧器を接続します。抵抗分圧器はFBNから5mm以内に配置してください。
16, 17	I.C.	内部接続。このピンには何も接続しないでください。
18	C3P	フライングコンデンサC3の正端子。
19	SUPN	負チャージポンプの電源電圧。0.1 μ FのコンデンサでPGNDにバイパスしてください。
21	LX	nチャンネルパワーMOSFETのドレインおよびスイッチングノード。インダクタとキャッチダイオードをLXに接続し、EMI低減のためトレース面積を最少化してください。
22	PGND	電源グランド。PGNDはメインブースト/nチャンネルパワーMOSFETのソースです。PGNDと出力コンデンサのグランド端子間を、短く幅広いプリント基板トレースで接続してください。
24	DLP	正チャージポンプのスタートアップディレイ入力。DLPとGNDの間にコンデンサを接続してディレイ時間を設定します。 C_{DLP} の充電は5 μ Aの電流ソースで行われます。シャットダウン時、DLPは20 Ω のスイッチによってGNDにプルダウンされます。
25	\overline{SHDN}	アクティブローのシャットダウン制御入力。 \overline{SHDN} がローのとき、すべての出力がディセーブルされます。 \overline{SHDN} がハイのとき、REFとOUTLがイネーブルされ、LCDONがハイならLCDの電源をイネーブルすることができます。
26	LCDON	LCD電源イネーブル入力。LCDONがローのとき、すべてのLCD電源出力(MAIN、OUTN、およびOUTP)がディセーブルされます。REFとOUTLはLCDONの影響を受けません。
27	C1N	フライングコンデンサC1の負端子。
28	C1P	フライングコンデンサC1の正端子。

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

表2. 部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
Fairchild	408-822-2000	408-822-2102	www.fairchildsemi.com
Sumida	847-545-6700	847-545-6720	www.sumida.com
Taiyo Yuden	408-573-4150	408-573-4159	www.t-yuden.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com
Toshiba	949-455-2000	949-859-3963	www.toshiba.com/taec

詳細

MAX8753クワッド出力DC-DCコンバータは、アクティブマトリックスTFT LCDが必要とする安定化電圧を提供します。図1に標準動作回路を示します。高出力ステップアップレギュレータ(V_{MAIN})、2組の低出力チャージポンプ(V_{POS}とV_{NEG})、および低電圧300mAリアレギュレータ(V_{LOGIC})が内蔵されています。メインブーストコンバータは、内蔵nチャネルMOSFETの使用によって、最大の効率を提供するとともに外付け部品点数を最小化しています。メインブーストコンバータの出力電圧(V_{MAIN})は、外付け抵抗を使ってV_{IN}~13Vに設定可能です。正チャージポンプは、外付けのスイッチやダイオードなしで正の出力(V_{POS})の安定化を行います。負チャージポンプは、外付けダイオードを使用して負の出力(V_{NEG})の安定化を行います。独自の安定化アルゴリズムによって、出力リップルを最小化するとともに、両方のチャージポンプのコンデンササイズを最小化しています。さらにMAX8753には、最大50μAまでソース可能な高精度1.25Vリファレンス、ロジックシャットダウン、ソフトスタート、パワーアップシーケンス制御、および障害検出も備えています。図2にMAX8753の機能ブロック図を示します。

メインステップアップレギュレータ

メインステップアップレギュレータは、電流モードの固定周波数PWMアーキテクチャを採用して、ループ帯域幅を最大化するとともに、パルス状の負荷とTFT LCDパネルのソースドライバアプリケーションに対する高速な過渡応答を提供しています。高いスイッチング周波数(1MHz)によって低背型のインダクタとセラミックコンデンサの使用が可能になり、LCDパネル設計の厚さを最小化することができます。集積化された高効率MOSFETと、ICに組み込まれたデジタル式のソフトスタート機能によって、必要な外付け部品の数が減少するとともに、突入電流が制御されます。出力電圧は、外付けの抵抗分圧器を使ってV_{IN}から13Vまで設定することができます。

レギュレータは、各スイッチングサイクルで内蔵パワーMOSFETのデューティサイクル(D)を調節することによって、

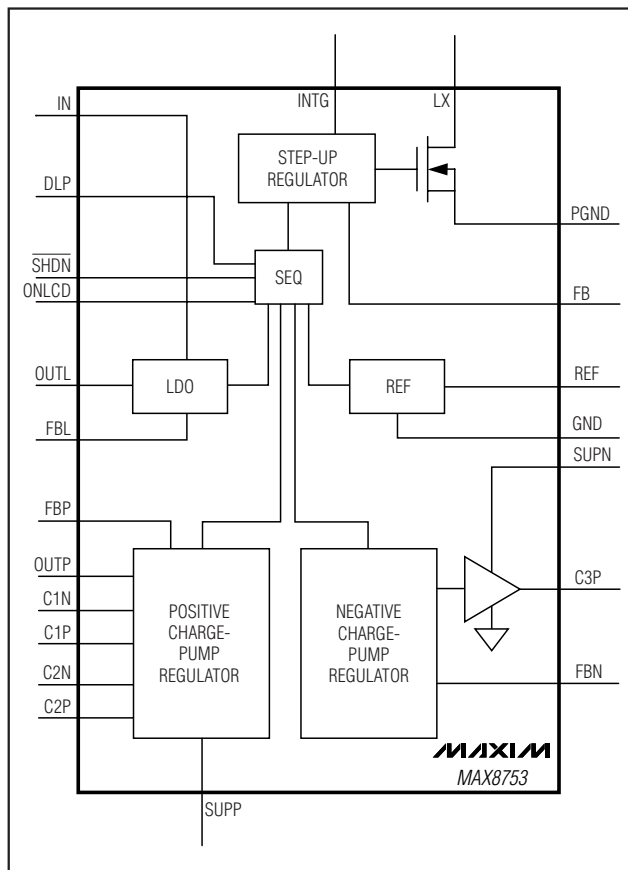


図2. 機能ブロック図

出力電圧および出力に供給される電力を制御します。MOSFETのデューティサイクルは、次式で概算することができます。

$$D \approx \frac{V_{\text{MAIN}} - V_{\text{IN}}}{V_{\text{MAIN}}}$$

図3にステップアップレギュレータのブロック図を示します。トランスコンダクタンス誤差アンプがFBの信号を1.24Vと比較して、COMPの出力を変化させます。内蔵MOSFETがオンになるたびに、COMPの電圧によって電流トリップポイントが決まります。負荷が変動すると、それに応じてトランスコンダクタンス誤差アンプが

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

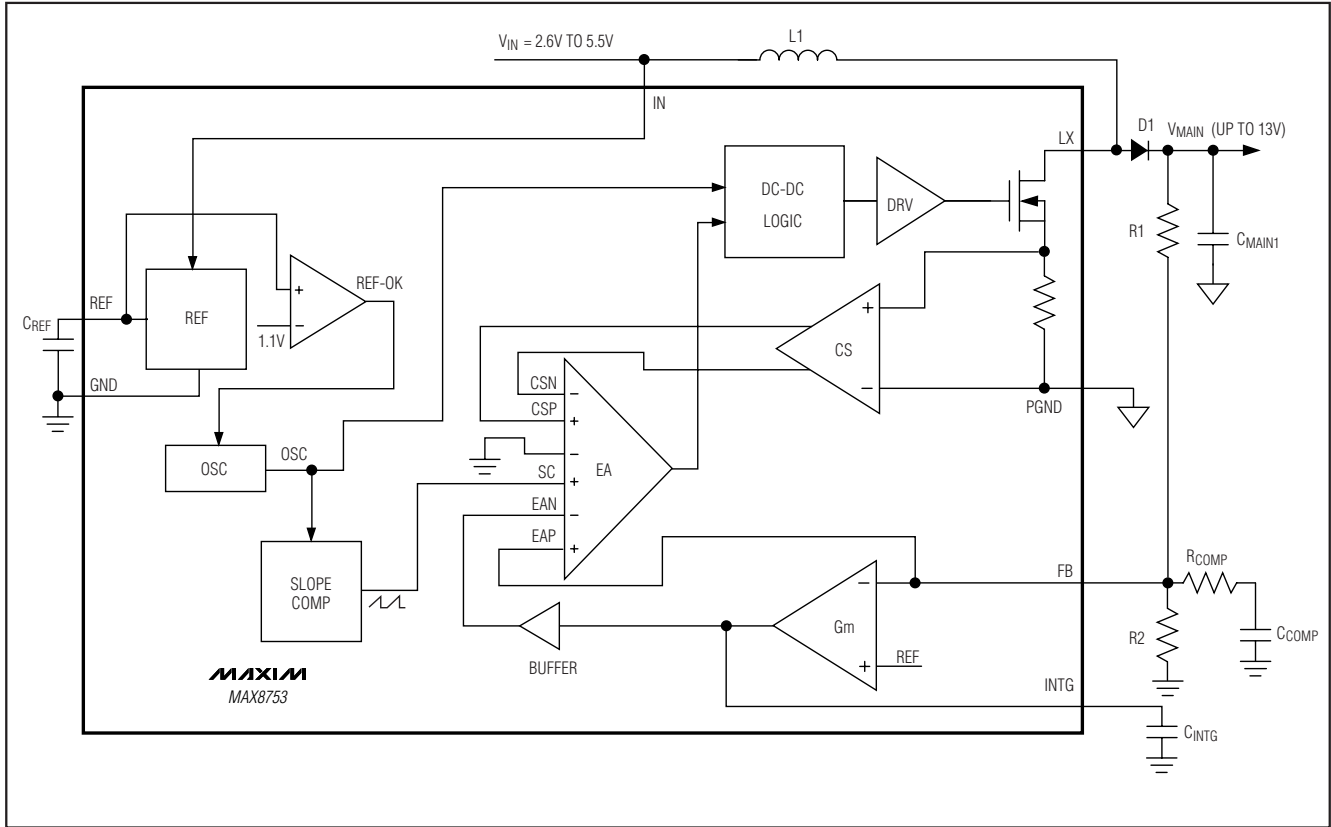


図3. ステップアップレギュレータのブロック図

COMP出力への電流をソースまたはシンクして、負荷に必要なインダクタピーク電流を生成します。高いデューティサイクルでの安定性を維持するため、スロープ補正信号が電流検出信号とフィードバック信号に加算されます。

内部クロックの上立ちエッジで、コントローラはフリップフロップをセットし、nチャンネルMOSFETをオンにしてインダクタに入力電圧を印加します。インダクタを流れる電流はリニアに立ち上がり、その磁場にエネルギーを蓄積します。電流フィードバック信号とスロープ補正の合計がCOMPの電圧を超えると、コントローラはフリップフロップをリセットし、MOSFETをオフにします。インダクタ電流は連続的なため、ダイオード(D1)をオンにするトランスバースポテンシャルがインダクタ(L1)の両端間に発生します。やがてインダクタ両端の電位差が出力電圧と入力電圧の差に等しくなります。この放電条件によって、インダクタを流れる電流が立ち下がり、磁場に蓄積されたエネルギーが出力コンデンサと負荷に転移します。クロックサイクルの残りの期間、MOSFETはオフのままになります。

正チャージポンプレギュレータ

正チャージポンプレギュレータは、TFT LCDゲートドライバIC用の正の電源レールを生成するために一般的に使用されます(図4)。出力電圧の設定は、出力とGNDの間に外付けの抵抗分圧器を接続し、その中点とFBPを接続して行います。正チャージポンプは最高+13Vの入力電圧を受け付ける電圧トリプラーで、外付けのスイッチやダイオードなしで最大+28Vの20mA出力を供給します。

サイクルの前半(CLKがロー)の間、C1Nピンはグラウンドに接続され、 V_{SUPP} がダイオードD1を通して第1のフライングコンデンサC1を充電します。 V_{SUPP} からC1に転移される電荷の量は、N1のオン抵抗によって決まりますが、これはフィードバック誤差アンプの出力に応じて変化します。サイクルの後半(CLKがハイ)の間、C1NはP1を通して V_{SUPP} に接続され、 V_{SUPP} VだけC1をレベルシフトします。P1のオン抵抗も、フィードバック誤差アンプの出力によって制御されます。それと同時に、CLKBがローになり、C2Nをグラウンドにプルダウンします。これによってC1が第2のフライングコンデンサC2と並列

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

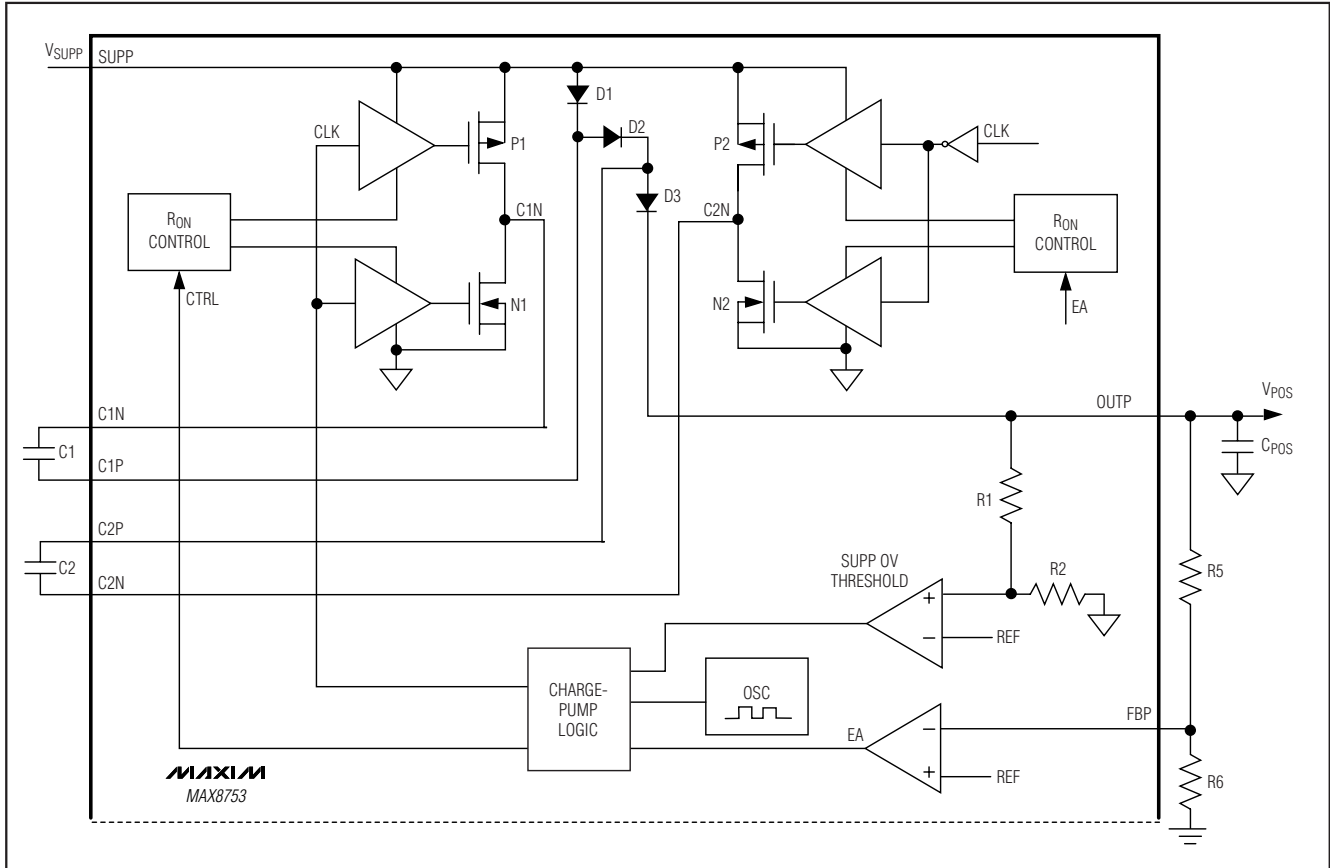


図4. 正チャージポンプレギュレータのブロック図

に接続されます。もしC2両端の電位差とダイオードによる降下の和($V_{C2} + V_{D1ODE}$)が、レベルシフトされた第1のフライングコンデンサの電圧($V_{C1} + V_{SUPP}$)よりも小さければ、ダイオードD2がオフになるまでC1からC2に電荷が流れます。同様に、CLKBがハイになるとC2も V_{SUPP} Vだけレベルシフトされます。これによってC2がリザーバコンデンサ C_{POS} と並列に接続されます。 C_{POS} 両端の電位差とダイオードによる降下の和($V_{POS} + V_{D1ODE}$)が、レベルシフトされた第2のフライングコンデンサの電圧($V_{C2} + V_{SUPP}$)よりも小さければ、ダイオードD3がオフになるまでC2から C_{POS} に電荷が流れます。

負チャージポンプレギュレータ

負チャージポンプレギュレータは、TFT LCDゲートドライバIC用の負の電源レールを生成するために一般的に使用されます。出力電圧の設定は、出力とREFの間に外付けの抵抗分圧器を接続し、その中点とFBNを接続して行います。チャージポンプの段数とフィードバック分圧器の設定によって、負チャージポンプレ

ギュレータの出力が決まります。図5に示すように、チャージポンプコントローラにはハイサイドpチャンネルMOSFET (P3)とローサイドnチャンネルMOSFET (N3)が含まれており、電力の転移を制御するようになっています。負チャージポンプは、複数段のチャージポンプとして構成することもできます。必要な段数(n_{neg})は、 V_{SUPN} と、希望する負の出力電圧によって決まります。図1は、2段の負チャージポンプを使用した例になっています。

図5において、サイクルの前半はpチャンネルMOSFETがオンになり、 V_{SUPN} からダイオードの降下分を減じた電圧までフライングコンデンサC3が充電されます。サイクルの後半ではpチャンネルMOSFETがオフになり、nチャンネルMOSFETがオンになってC3をレベルシフトします。これによってC3がリザーバコンデンサ C_{NEG} と並列に接続されます。もしC3両端の電位差とダイオード降下分の差が C_{NEG} 両端の電圧よりも低ければ、ダイオードがオフになるまでC3から C_{NEG} に電荷が流れます。出力に転移される電荷の量は、nチャンネルの可変オン抵抗で制御されます。

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

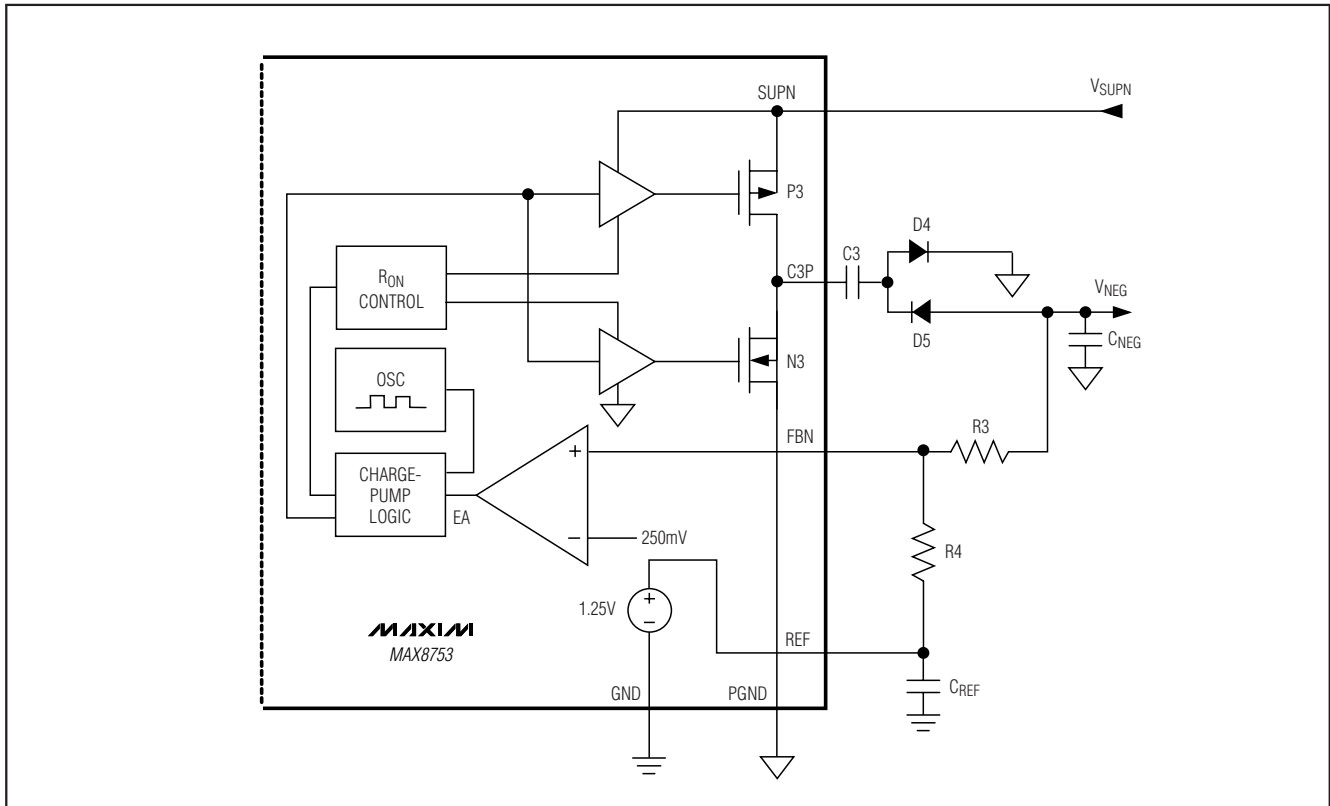


図5. 負チャージポンプレギュレータのブロック図

リニアレギュレータ

MAX8753には、内蔵pMOSトランジスタを使用する最大300mAの負荷電流を供給するリニアレギュレータを備えています。リニアレギュレータの出力を2.5Vに設定する場合は、FBLをGNDに接続します。リニアレギュレータの出力を調節する場合は、レギュレータの出力とGNDの間に外付けの抵抗分割器を接続し、その中点をFBLに接続します。誤差アンプがFBLの電圧を1.25Vの内部リファレンス電圧と比較し、差を増幅します。フィードバック電圧がリファレンス電圧より高い場合、コントローラはpMOSトランジスタのゲート電圧を下げ、それによって出力に供給される電流の量が減少します。フィードバック電圧が低すぎる場合、デバイスはpMOSトランジスタのゲート電圧を増加させ、出力へより多くの電流を流し出力電圧を上昇させます。リニアレギュレータは出力電流制限も備えており、内部のパストランジスタを短絡から保護します。

リニアレギュレータは、REFが安定化状態でSHDNが論理ハイのとき常にイネーブルになります。

リニアレギュレータの電流制限回路は、内部パストランジスタを流れる電流を監視します。内部の電流制限は約500mAです。負荷電流を供給することができない場合、

リニアレギュレータの出力が低下します。FBLの電圧が0.75V以下まで低下すると、電流制限が約100mAにフォールドバックします。

リファレンス電圧(REF)

リファレンス出力は標準1.25Vであり、最大50 μ Aまでソース可能です。REFとGNDの間に0.22 μ Fのセラミックコンデンサを接続して、REFのバイパスを行ってください。シャットダウン中は、リファレンスはディセーブルされたままになります。

パワーアップシーケンスとシャットダウン制御

MAX8753の起動時には、SHDNがローである限りすべての出力がディセーブルされます。SHDNが論理ハイになった後、最初にリファレンスとリニアレギュレータが立ち上がります。メインDC-DCステップアップコンバータ、負チャージポンプ、および正チャージポンプは、LCDONがハイになるまでディセーブルされたままです。LCDONが論理ハイになると、ソフトスタートを有効にしてメインDC-DCステップアップコンバータが立ち上がります。メインステップアップコンバータが安定化動作に達すると、負チャージポンプがオンになります。

メインステップアップコンバータが安定化動作に達した時点で、正チャージポンプレギュレータのディレイブロックがイネーブルされます。内部の電流源がDLPのコンデンサの充電を開始します。DLPの電圧は定充電電流によってリニアに上昇します。 V_{DLP} が V_{REF} を超えると、スイッチ制御ブロックがイネーブルされ、正チャージポンプレギュレータのソフトスタートが開始します。正チャージポンプレギュレータのソフトスタートが完了した後、正チャージポンプレギュレータの障害保護もイネーブルされます。

LCDONを論理ローレベルにすると、メインブーストコンバータ、負チャージポンプ、および正チャージポンプがディセーブルされます。出力容量と負荷電流によって、それぞれの出力電圧が低下する速度が決まります。リニアレギュレータとリファレンスは、 \overline{SHDN} が論理ローのスレッシュホールド以下に落ちない限りイネーブルのままです。シャットダウン時には、リファレンスがオフになり、ICの電源電流が $0.1\mu A$ に低下して、携帯型アプリケーションのバッテリー持続時間を最大化します。 \overline{SHDN} をフローティングのままにははいけません。使用しない場合は、 \overline{SHDN} をINに接続してください。

出力障害保護

安定状態の動作中、リニアレギュレータ、ステップアップレギュレータ、またはどちらかのチャージポンプレギュレータの出力が、それぞれの障害検出スレッシュホールドを超えない場合、MAX8753は内蔵の障害タイマを起動します。何らかの条件または条件の組み合わせによって、障害タイマの持続時間(50ms typ)にわたって連続した障害が示された場合、MAX8753は障害ラッチをセットして、リファレンスを除くすべての出力をシャットダウンします。障害条件を取り除いたら、入力電圧をサイクルするか \overline{SHDN} をトグルさせて障害ラッチをクリアし、デバイスの動作を再開させてください。各レギュレータのソフトスタート期間中は、そのレギュレータの障害検出回路はディセーブルされます。

熱過負荷保護

熱過負荷保護は、過度の電力損失によるICのオーバヒートを防止します。接合部温度が $+160^{\circ}C$ を超えると熱センサが直ちに熱障害保護を起動し、すべての出力がシャットダウンされてデバイスを冷却させます。デバイスの温度が下がったら、入力電圧をサイクルさせて熱障害ラッチをクリアし、デバイスの動作を再開させてください。

設計手順

メインステップアップレギュレータ

インダクタの選択

インダクタを選択する際には、インダクタンスの最小値、ピーク電流の定格、および直列抵抗の各要素について考えなければなりません。これらの要素は、コンバータの効率、最大出力負荷特性、過渡応答時間、および出力電圧リップルに影響を与えます。物理的サイズとコストも考慮すべき重要なファクタです。

最大出力電流、入力電圧、出力電圧、およびスイッチング周波数によって、インダクタの値が決まります。インダクタンス値を非常に高くすると電流リップルが最少化され、したがってピーク電流が低下して、それがインダクタのコア損失と電源経路全体での I^2R 損失の減少につながります。しかし、インダクタの値が大きいと必要なエネルギー貯蔵量と巻き線数も多くなるため、物理的サイズの増大につながり、インダクタ内の I^2R 損失も増大する可能性があります。インダクタンス値が低いと、物理的サイズは減少しますが、電流リップルとピーク電流が増大します。最適なインダクタを見つけるためには、回路の効率、インダクタのサイズ、およびコストの間で最善の妥協点を選択する必要があります。

以下で使用する式にはLIRという定数が含まれていますが、これはインダクタのピークトゥピークのリップル電流と、最大負荷電流での平均DCインダクタ電流の比です。ステップアップレギュレータの場合、インダクタサイズと回路効率の間における最善のトレードオフは、LIRが0.3から0.5の範囲になるのが一般的です。しかし、インダクタのコア材質のAC特性、およびインダクタの抵抗と他の電源経路の抵抗との比率によって、最適なLIRが上下に移動する場合があります。インダクタの抵抗が比較的高い場合は、必要な巻き線数を減らして線材の直径を大きくすることで、より大きなリップルを許容することが可能となります。インダクタの抵抗値が比較的低い場合は、インダクタンスの増大によってピーク電流を低下させることで、電源経路全体にわたる損失の軽減が可能になります。LCDパネルアプリケーションに広く見られるような、極めて薄型の、高い抵抗値を持つインダクタを使用する場合は、最適なLIRが0.5~1.0に増大する可能性があります。

物理的なインダクタを選択したら、より高いインダクタ値とより低いインダクタ値を評価して、標準動作領域での効率改善が可能かどうか調べてください。

図1の標準動作回路において、LCDのゲートオンおよびゲートオフ電圧は、ステップアップレギュレータによって給電される2つのチャージポンプから生成されます。

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

そのため、インダクタンスの計算に当たっては、 V_{MAIN} に対する追加の負荷を考慮しなければなりません。実効最大出力電流 $I_{MAIN(EFF)}$ は、ステップアップレギュレータの出力における最大負荷電流と、正および負チャージポンプからの寄与分の和になります：

$$I_{MAIN(EFF)} = I_{MAIN(MAX)} + n_{NEG} \times I_{NEG} + 3 \times I_{POS}$$

ただし、 $I_{MAIN(MAX)}$ は最大出力電流、 n_{NEG} は負チャージポンプの段数、 I_{NEG} は負チャージポンプの出力電流、そして I_{POS} は正チャージポンプの出力電流です。

標準入力電圧(V_{IN})、最大出力電流($I_{MAIN(MAX)}$)、「標準動作特性」中の該当するグラフから得た効率の予想値(η_{TYP})、および上記の議論に基づくLIRの見積もりを使って、おおよそのインダクタ値を計算します：

$$L = \left(\frac{V_{IN}}{V_{MAIN}} \right)^2 \left(\frac{V_{MAIN} - V_{IN}}{I_{MAIN(EFF)} \times f_{OSC}} \right) \left(\frac{\eta_{TYP}}{LIR} \right)$$

適切なインダクタファミリから、利用可能なインダクタ値を選択してください。最小入力電圧 $V_{IN(MIN)}$ における最大DC入力電流を、エネルギー保存則と、「標準動作特性」中の該当するグラフから得たその動作ポイントの予想効率(η_{MIN})を使って計算します：

$$I_{IN(DC,MAX)} = \frac{I_{MAIN(EFF)} \times V_{MAIN}}{V_{IN(MIN)} \times \eta_{MIN}}$$

その動作ポイントにおけるリップル電流と、インダクタに要求されるピーク電流を計算します：

$$I_{RIPPLE} = \frac{V_{IN(MIN)} \times (V_{MAIN} - V_{IN(MIN)})}{L \times V_{MAIN} \times f_{OSC}}$$

$$I_{PEAK} = I_{IN(DC,MAX)} + \frac{I_{RIPPLE}}{2}$$

インダクタの飽和電流定格とMAX8753のLX電流制限($I_{LX(MAX)}$)は I_{PEAK} を上回らねばならず、インダクタのDC電流定格は $I_{IN(DC,MAX)}$ を上回っていないければなりません。高い効率を得るため、 0.1Ω 以下の直列抵抗を持つインダクタを選択してください。

標準動作回路で考えると、出力9V、標準入力電圧3.3Vに対し、最大負荷電流($I_{MAIN(MAX)}$)は140mAになります：

$$I_{MAIN(EFF)} = 140mA + 2 \times 10mA + 3 \times 10mA = 190mA$$

LIRとして0.45を選び、この動作ポイントにおける効率を80%と見積もると：

$$L = \left(\frac{3.3V}{9V} \right)^2 \left(\frac{9V - 3.3V}{0.19A \times 1MHz} \right) \left(\frac{0.80}{0.45} \right) \approx 6.8\mu H$$

この回路の最小入力電圧(2.6V)を使用し、その動作ポイントにおける効率を70%と見積もると：

$$I_{IN(DC,MAX)} = \frac{0.19A \times 9V}{2.6V \times 0.7} \approx 0.94A$$

リップル電流とピーク電流は、以下のようにになります：

$$I_{RIPPLE} = \frac{2.6V \times (9V - 2.6V)}{6.8\mu H \times 9V \times 1MHz} = 0.27A$$

$$I_{PEAK} = 0.94A + \frac{0.27A}{2} = 1.08A$$

出力コンデンサの選択

総出力電圧リップルには、2つの成分があります。出力容量に対する充電と放電によって生じる容量性リップルと、コンデンサの等価直列抵抗(ESR)に起因する抵抗性リップルです：

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)}$$

$$V_{RIPPLE(C)} \approx \frac{I_{MAIN}}{C_{OUT}} \left(\frac{V_{MAIN} - V_{IN}}{V_{MAIN} f_{OSC}} \right) \text{ および}$$

$$V_{RIPPLE(ESR)} \approx I_{PEAK} R_{ESR(COUT)}$$

ここで、 I_{PEAK} はピークインダクタ電流です(「インダクタの選択」の項を参照)。セラミックコンデンサの場合、出力電圧リップルの大半は $V_{RIPPLE(C)}$ で占められるのが一般的です。出力コンデンサの電圧定格と温度特性も考慮する必要があります。

入力コンデンサの選択

入力コンデンサ(C_{IN}) (図1参照)は、入力電源から取り出される電流ピークを削減し、ICへのノイズ注入を低減します。標準動作回路(図1)では、一般的な実験での設定で見受けられる高いソースインピーダンスに対応するため、 $10\mu F$ のセラミックコンデンサを使用しています。実際のアプリケーションでは、ステップアップレギュレータに他の安定化電源の出力が直接接続されることが多いため、通常はこれよりはるかにソースインピーダンスが低くなります。一般的には、標準動作回路で使用している値よりも C_{IN} を低くすることが可能です。適切な C_{IN} を使用することで、INにおける低ノイズの電源を確保してください。

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

整流ダイオード

MAX8753の高いスイッチング周波数は、高速な整流器を要求します。ほとんどのアプリケーションで、短い逆回復時間と低い順電圧を持つショットキダイオードが推奨されます。一般に、2Aのショットキダイオードが内蔵MOSFETとうまく相補動作してくれます。

出力電圧の選択

メインステップアップレギュレータの出力電圧は、出力(V_{MAIN})とGNDの間に抵抗分圧器を接続し、そのセンタタップとFBを接続することによって調節します(図1参照)。R2を10k Ω ~50k Ω の範囲で選択してください。R1は次式を使って計算します：

$$R1 = R2 \times \left(\frac{V_{MAIN}}{V_{FB}} - 1 \right)$$

ただし、 V_{FB} (ステップアップレギュレータのフィードバック設定ポイント)は1.245Vです。R1とR2はICの近くに配置してください。

ループ補償

安定性を高めるため、FBとGNDの間に直列の抵抗(R_{COMP})とコンデンサ(C_{COMP})の形で一對の極 - ゼロ点を追加します。 R_{COMP} はR2フィードバック抵抗の約半分の値にしてください。過渡応答をさらに最適化するため、過渡応答の波形を観察しながら R_{COMP} を20%ステップ、 C_{COMP} を50%ステップで変化させてください。

チャージポンプレギュレータ

出力電圧の選択

正チャージポンプレギュレータの出力電圧は、レギュレータの出力 V_{POS} とGNDの間に抵抗分圧器を接続し、そのセンタタップとFBPを接続することによって調節します(図1参照)。分圧器の低圧側の抵抗R6を10k Ω ~50k Ω の範囲で選択してください。高圧側の抵抗R5は次式を使って計算します：

$$R5 = R6 \times \left(\frac{V_{POS}}{V_{FBP}} - 1 \right)$$

ここで、 V_{FBP} =1.25V (typ)は正チャージポンプレギュレータの安定化ポイントです。

負チャージポンプレギュレータの出力電圧は、負チャージポンプの出力 V_{NEG} とREFの間に抵抗分圧器を接続し、そのセンタタップとFBNを接続することによって調節します(図1参照)。R4を20k Ω ~100k Ω の範囲で選択してください。R3は次式を使って計算します：

$$R3 = R4 \times \frac{V_{FBN} - V_{NEG}}{V_{REF} - V_{FBN}}$$

ただし V_{REF} =1.25V、 V_{FBN} =250mVは負チャージポンプレギュレータの安定化ポイントです。

フライングコンデンサ

フライングコンデンサ(C_X)の値を大きくすると、実効ソースインピーダンスが低下し、チャージポンプの出力電流供給能力が増大します。内部スイッチ抵抗とダイオードのインピーダンスによってソースインピーダンスに下限の制限がかかるため、容量を無制限に大きくしても出力電流供給能力への影響はごくわずかです。ほとんどの小電流アプリケーションでは、0.1 μ Fのセラミックコンデンサで十分に機能します。フライングコンデンサの電圧定格は、次の条件を上回っていません：

$$\begin{aligned} V_{C1} &> V_{SUPP} \\ V_{C2} &> 2V_{SUPP} \\ V_{C3} &> V_{SUPN} \\ V_{C4} &> 2V_{SUPN}, \text{ 使用する場合} \end{aligned}$$

チャージポンプの入力コンデンサ

SUPPおよびSUPNには、そのチャージポンプのフライングコンデンサ以上の値を持つ入力コンデンサを使用してください。可能な限りSUPPとSUPNの近くにコンデンサを配置してください。これらのコンデンサはPGNDに直結してください。

チャージポンプの出力コンデンサ

出力容量を増大するかESRを減少させると、出力リップル電圧とピークトゥピーク過渡電圧が低下します。セラミックコンデンサの場合、出力電圧リップルの大半は静電容量の値で占められます。次の式を使用して、必要なコンデンサの値を概算してください：

$$C_{OUT_CP} \geq \frac{I_{LOAD_CP}}{2f_{OSC} V_{RIPPLE_CP}}$$

ただし、 C_{OUT_CP} はチャージポンプの出力コンデンサ、 I_{LOAD_CP} はチャージポンプの負荷電流、そして V_{RIPPLE_CP} は希望する出力リップルのピークトゥピーク値です。

チャージポンプの整流ダイオード

D2およびD3には、平均チャージポンプ入力電流の2倍以上の電流定格を持つ、低コストなシリコンスイッチングダイオードを使用します。段数を増やさずに済むなら、ダイオードの一部または全部を、同じ電流定格を持つショットキダイオードに置き換えても構いません。

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

アプリケーション情報

消費電力

ICの最大消費電力は、ダイから周囲空間への熱抵抗と、周囲の温度によって決まります。熱抵抗は、ICパッケージ、プリント基板の配線面積、他の熱源、および空気の流れに依存します。

MAX8753は、下面のエクスポーズドパッドをプリント基板上の1in²の銅パターンに半田付けした状態で、+70℃の静止した空気に対して約1.7Wを消費することができます。より広い銅パターン、より低い周囲の気温、そしてより多くの空気の流れがあれば消費可能量が増大するのに対して、より小さな銅パターンや暖かい空気という条件ではICの熱消費能力が低下します。電力損失の主要な要素は、ステップアップレギュレータ、リニアレギュレータ、および各チャージポンプで消費される電力です。

ステップアップレギュレータ

ステップアップレギュレータにおける電力損失の最大の部分は、内蔵MOSFET、インダクタ、および出力ダイオードです。ステップアップレギュレータの効率が90%の場合、電力の約3%~5%が内蔵MOSFETで、約3%~4%がインダクタで、そして約1%が出力ダイオードで消費されます。残る1%~3%は、入力および出力コンデンサとプリント基板トレースの間に分散されます。入力電力が約5Wのとき、内蔵MOSFETで消費される電力は約150mW~250mWです。

リニアレギュレータ

リニアレギュレータにおける消費電力は、以下の通りです：

$$P_{D(\text{LOGIC})} = (V_{\text{IN}} - V_{\text{LOGIC}}) \times I_{\text{LOGIC}}$$

正チャージポンプレギュレータ

正チャージポンプレギュレータにおける消費電力は、以下の通りです：

$$P_{D(\text{POS})} = (3 \times V_{\text{MAIN}} - V_{\text{POS}}) \times I_{\text{POS}}$$

負チャージポンプレギュレータ

負チャージポンプレギュレータにおける消費電力は、以下の通りです：

$$P_{D(\text{NEG})} = (I_{\text{NEG}} \times V_{\text{SUPN}} + V_{\text{NEG}}) \times I_{\text{NEG}}$$

プリント基板のレイアウトとグランド処理

適正な動作のためには、慎重なプリント基板のレイアウトが重要になります。以下の各項を、良好なプリント基板レイアウトのガイドラインにしてください：

- 1) インダクタ(L1)、出力ダイオード(D1)、および出力コンデンサ(C_{MAIN})を、入力コンデンサ(C_{IN})の近くおよびLXとPGNDの各ピンの近くに配置することによって、ステップアップレギュレータの大電流ループの領域を最少化してください。大電流入力ループはC_{IN}の正端子からL1へ、ICのLXピンへと続き、PGNDから出て、C_{IN}の負端子へと続きます。大電流出力ループは、C_{IN}の正端子から、L1へ、出力ダイオード(D1)へ、C_{MAIN}の正端子へと続き、出力コンデンサと入力コンデンサのグランド端子間を再接続します。これらのループ要素を、短くて太い配線で接続してください。大電流経路では、ビアの使用は避けてください。ビアが避けられない場合は、多数のビアを並列に使用して抵抗とインダクタンスを減少させてください。
- 2) 入力および出力コンデンサのグランド、PGNDピン、チャージポンプの入力コンデンサ、出力コンデンサ、およびダイオードで構成される、電力グランドアイランド(PGND)を作成してください。これらを、短く太いトレースまたは小さなグランドプレーンで1つに接続してください。電力グランドトレースの太さを最大化することによって、効率が向上し、出力電圧リップルとノイズスパイクが減少します。GNDピン、すべてのフィードバック抵抗分圧器のグランド接続、INTGおよびDELコンデンサのグランド接続、およびデバイス下面のエクスポーズドパッドで構成された、アナロググランドプレーン(AGND)を作成してください。PGNDピンを下面のエクスポーズドパッドに直結することによって、AGNDとPGNDの両アイランドを接続してください。これらの独立したグランドプレーン間で、それ以外の接続を行わないでください。
- 3) フィードバック抵抗分圧器を、可能な限りフィードバックピンの近くに配置してください。分圧器のセンチトレースは常に短く配線してください。離れた位置に抵抗を配置すると、FBトレースがアンテナの役割を果たしてスイッチングノイズを拾ってしまいます。どのフィードバックトレースも、LXまたはチャージポンプ内のスイッチングノードの近くを通さないように注意してください。
- 4) INとOUTLのバイパスコンデンサを、可能な限りデバイスの近くに配置してください。INおよびOUTLバイパスコンデンサのグランド接続は、太い

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

トレースを使ってPGNDピンの近くでPGNDプレーンに直結させてください。

- 5) 最高の過渡応答を得るため、出力コンデンサと負荷の間のトレースの長さを最少化し、幅を最大化してください。
- 6) LXノードのサイズを最少化しつつ、太く短い状態を維持してください。LXノードを、フィードバックノードおよびアナロググランドから離してください。必要に応じて、DCトレースをシールドとして利用してください。

適切な基板レイアウトの実例は、MAX8753の評価キットを参照してください。

チップ情報

TRANSISTOR COUNT: 6922

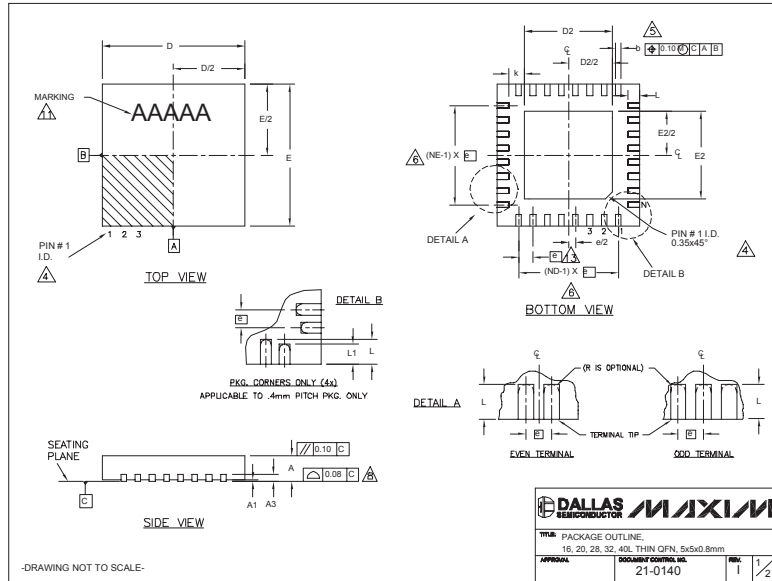
PROCESS: BiCMOS

TFT LCD用チャージポンプ内蔵 DC-DCコンバータ

MAX8753

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25	0.25
D	4.80	5.00	5.10	4.80	5.00	5.10	4.80	5.00	5.10	4.80	5.00	5.10	4.80	5.00	5.10
E	4.80	5.00	5.10	4.80	5.00	5.10	4.80	5.00	5.10	4.80	5.00	5.10	4.80	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			---		

EXPOSED PAD VARIATIONS												
PKG. CODES	D2			E2			L	DOWN BOWS ALLOWED				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.						
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES				
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO				
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES				
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES				
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO				
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20	**	YES				
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO				
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES				

**SEE COMMON DIMENSIONS TABLE

DALLAS SEMICONDUCTOR MAXIM

TABLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm

APPROVAL: 21-0140

REV: 1 1/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

20 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2006 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.