

LCDモニタ/TV向けの低コスト、 マルチ出力電源

概要

MAX8728は、TVやモニタ用の薄膜トランジスタ(TFT)液晶ディスプレイ(LCD)パネルに必要なすべての電源レールを生成します。ステップダウンおよびステップアップレギュレータ、正と負のチャージポンプ、およびデュアルモードのロジック制御型高電圧スイッチ制御ブロックが含まれています。MAX8728は7V~13.2Vの入力電源で動作し、12V電源で直接動作するLCD TVパネルおよびLCDモニタアプリケーション用に最適化されています。

ステップアップおよびステップダウンレギュレータは内蔵パワーMOSFETと高い周波数の動作を特長としており、小型のインダクタとコンデンサを使用することができるため、コンパクトなソリューションを実現することができます。どちらのスイッチングレギュレータも固定周波数の電流モード制御アーキテクチャを使用しており、負荷過渡応答が高速で、補償が容易です。正と負のチャージポンプレギュレータは、TFTゲートドライバの電源電圧を提供します。正負ともに、外付けの抵抗分圧器で出力電圧を調整することができます。

MAX8728は、小型(5mm x 5mm)で薄型(0.8mm)の32ピンTQFNパッケージで納入可能であり、-40°C~+85°Cの温度範囲で動作します。

アプリケーション

LCDモニタ LCD TV

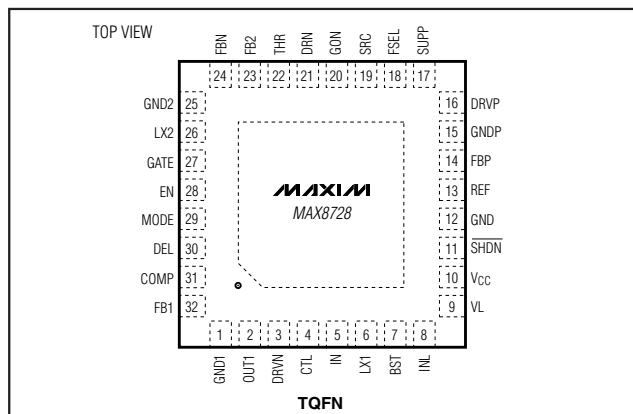
型番

PART	TEMP RANGE	PIN-PACKAGE	PACKAGE CODE
MAX8728ETJ+	-40°C to +85°C	32 TQFN-EP* 5mm x 5mm	T3255-4

+は鉛フリーパッケージを示します。

*EP = エクスポーズドパッド

ピン配置

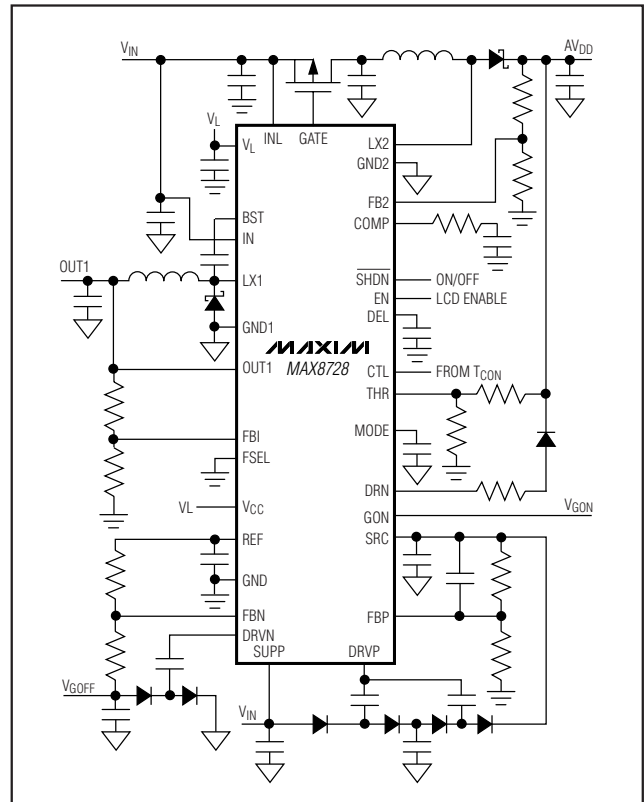


True ShutdownはMaxim Integrated Products, Inc.の商標です。

特長

- ◆ 10.8V~13.2Vの入力電源に最適化
- ◆ 入力電源範囲: 7V~13.2V
- ◆ 選択可能な周波数(500kHz/1MHz/1.5MHz)
- ◆ 電流モードステップダウンレギュレータ
14VのnチャンネルMOSFETを内蔵
出力精度: 1.5%
- ◆ 電流モードステップアップレギュレータ
19VのnチャンネルMOSFETを内蔵
出力精度: 1%
True Shutdown™(出力がゼロになる)
- ◆ 180度位相差スイッチング
- ◆ 調整可能な正/負チャージポンプ
- ◆ すべての出力に対してソフトスタートとタイマ遅延
障害ラッチを装備
- ◆ ロジック制御の高電圧スイッチ
- ◆ 電源投入および電源切断シーケンス
- ◆ 過熱/過負荷保護

単純化した動作回路



LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

ABSOLUTE MAXIMUM RATINGS

IN, INL, SUPP to GND	-0.3V to +14V
SUPP to IN	±0.3V
DRVN to GNDP	-0.3V to V _{SUPP} + 0.3V
CTL, EN, SHDN, OUT1, VL, VCC to GND	-0.3V to +6V
COMP, FB1, FB2, FBN, FBP, FSEL, DEL, THR, MODE, REF to GND	-0.3V to V _{CC} + 0.3V
GND1, GND2, GNDP to GND	±0.3V
BST to GND1	-0.3V to +20V
LX1 to BST	-6V to +0.3V
LX2 to GND2	-0.3V to +19V
DRVN, LX1, GATE to GND1	-0.3V to V _{IN} + 0.3V
GON, SRC to GND	-0.3V to +40V
SRC to GON	-0.3V to +40V
SRC to SUPP	-0.3V to +30V
SRC to SUPP (momentary)	-14V to +30V
GON to SUPP	-14V to +30V

SRC to DRN	-0.3V to +40V
DRN to GND	-0.3V to +40V
GON to DRN	-0.3V to +30V
VL Short Circuit to GND	Momentary
REF Short Circuit to GND	Continuous
DRVN RMS Current	-400mA
DRVN RMS Current	+100mA
LX2 RMS Current	+1.6A
GND2 RMS Current	+1.6A
LX1 RMS Current	-1.6A
Continuous Power Dissipation (T _A = +70°C)	
32-Pin Thin QFN (derate 34.5mW/°C above +70°C)	2758mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V_{IN} = V_{INL} = V_{SUPP} = 12V, V_{OUT1} = +3.3V, V_{SRC} = 28V, GND1 = GND2 = GNDP = GND = 0, I_{REF} = 0, T_A = 0°C to +85°C. Typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL					
IN, INL Input Voltage Range	For VL regulator operation	7.0	12.0	13.2	V
INL Quiescent Current	V _{FB2} = V _{FBP} = 2.2V, V _{FBN} = 0, LX2 not switching, LX1 switching		7		mA
IN Standby Supply Current	V _{IN} = 7V to 13.2V, EN = $\overline{\text{SHDN}}$ = GND			0.5	mA
Switching Frequency	FSEL = GND	1275	1500	1730	kHz
	FSEL = V _{CC}	850	1000	1150	
	FSEL = REF	425	530	610	
Phase Difference Between Step-Down/Positive and Step-Up/Negative Regulators			180		Degrees
VL REGULATOR					
VL Output Voltage	7V < V _{INL} < 13.2V, V _{FB1} = V _{FB2} = V _{FBP} = 1.9V, V _{FBN} = 0.5V, I _{VL} = 25mA	4.8	5.0	5.1	V
VL Undervoltage Lockout Threshold	VL rising, 2.5% hysteresis	3.8	4.0	4.1	V
REFERENCE					
REF Output Voltage	No external load	1.98	2.00	2.02	V
REF Load Regulation	0 < I _{REF} < 50μA			10	mV
REF Sink Current	REF in regulation	0		10	μA
REF Undervoltage Lockout Threshold	Rising edge, 200mV hysteresis		1.5		V

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $V_{OUT1} = +3.3V$, $V_{SRC} = 28V$, $GND1 = GND2 = GNDP = GND = 0$, $I_{REF} = 0$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
STEP-DOWN REGULATOR					
OUT1 Voltage in Fixed Mode	$V_{IN} = 7.0V$ to $13.2V$, $EN = V_{CC}$, $I_{LOAD} = 0.5A$ (Note 1)	3.25	3.30	3.35	V
FB1 Regulation Voltage in Adjustable Modes	20% to 35% duty cycle, $EN = V_{CC}$, $I_{LOAD} = 0.5A$ (Note 1)	1.97	2.00	2.03	V
FB1 Adjustable Mode Threshold Voltage		0.10	0.15	0.20	V
Output Voltage Adjust Range		2.0		3.6	V
Step-Down Regulator Fault Trip Level	Fixed mode, OUT1 falling		2.640		V
	Adjustable mode, FB1 falling	1.536	1.600	1.664	
FB1 Input Leakage Current	$V_{FB1} = 2.1V$	-100		+100	nA
Low-Frequency Operation OUT1 Threshold	LX1 only		1.3		V
Low-Frequency Operation Switching Frequency	LX1 only	FSEL = GND		250	kHz
		FSEL = V_{CC}		167	
		FSEL = REF		83	
DC Load Regulation	$0 < I_{OUT1} < 2A$, $EN = V_{CC}$		0.5		%
DC Line Regulation	$7V < V_{IN} < 13.2V$, $EN = V_{CC}$		0.1		%/V
LX1-to-IN Switch On-Resistance			200	300	m Ω
LX1-to-GND1 Switch On-Resistance		10	22	40	Ω
Positive Current Limit		2.5	2.8	3.1	A
Skip Mode I_{MAX} Threshold	$EN = GND$	0.50	0.60	0.75	A
Soft-Start Ramp Time			1.7		ms
Maximum Duty Cycle		70	77	85	%
STEP-UP REGULATOR					
Output Voltage Range		V_{IN}		17	V
Maximum Duty Cycle		65	75	85	%
Minimum On-Time			65	100	ns
FB2 Regulation Voltage	$FB2 = COMP$, $C_{COMP} = 1nF$	1.98	2.00	2.02	V
FB2 Fault Trip Level	Falling edge	1.728	1.800	1.872	V
FB2 Load Regulation	$0 < I_{AVDD} < full$, transient only		-1		%
FB2 Line Regulation	$V_{IN} = 10.8V$ to $13.2V$		0.08	0.15	%/V
FB2 Input Bias Current	$V_{FB2} = 2V$	-150		+150	nA
FB2 Transconductance	$\Delta I = \pm 2.5\mu A$ at COMP, $FB2 = COMP$	75	160	280	μS
FB2 Voltage Gain	FB2 to COMP		700		V/V
LX2 Leakage Current	$V_{FB2} = 2.1V$, $V_{LX2} = 13V$		4	40	μA
LX2 Current Limit	$V_{FB2} = 1.8V$, duty cycle is 25%	1.2	1.5	1.8	A

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $V_{OUT1} = +3.3V$, $V_{SRC} = 28V$, $GND1 = GND2 = GNDP = GND = 0$, $I_{REF} = 0$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Current-Sense Transresistance		0.6	1.2	1.8	V/A
LX2 On-Resistance			0.5	1.0	Ω
Soft-Start Period			3		ms
POSITIVE CHARGE-PUMP REGULATOR					
FBP Regulation Voltage		1.98	2.00	2.02	V
FBP Line Regulation Error	$V_{IN} = V_{SUPP} = 10.8V$ to $13.2V$			6	mV
FBP Input Bias Current	$V_{FBP} = 2.1V$	-50		+50	nA
DRVP p-Channel MOSFET On-Resistance			4		Ω
DRVP n-Channel MOSFET On-Resistance			1		Ω
FBP Fault Trip Level	Falling edge	1.536	1.600	1.664	V
Positive Charge-Pump Soft-Start Period			3		ms
NEGATIVE CHARGE-PUMP REGULATOR					
FBN Regulation Voltage	$V_{REF} - V_{FBN}$	1.727	1.750	1.773	V
FBN Input Bias Current	$V_{FBN} = 250mV$	-50		+50	nA
FBN Line Regulation	$V_{IN} = 10.8V$ to $13.2V$			6	mV
DRVN p-Channel MOSFET On-Resistance			4		Ω
DRVN n-Channel MOSFET On-Resistance			1		Ω
FBN Fault Trip Level	Rising edge		600		mV
Negative Charge-Pump Soft-Start Period			3		ms
SEQUENCE CONTROL					
\overline{SHDN} Input Low Voltage				0.4	V
\overline{SHDN} Input High Voltage		2			V
\overline{SHDN} Input Current				1	μA
EN Charge Current	During startup, $V_{EN} = 1.0V$	4	5	6	μA
EN Turn-On Threshold		0.95	1.00	1.05	V
DEL Capacitor Charge Current	During startup, $V_{DEL} = 1.0V$	4	5	6	μA
DEL Turn-On Threshold		0.95	1.00	1.05	V
GATE Output Sink Current	EN = high, GATE = IN	8	11	14	μA
GATE On Voltage	EN = high	$V_{IN} - 6$	$V_{IN} - 5$	$V_{IN} - 4$	V
GATE Done Threshold	EN = high, $V_{GATE_DONE} - V_{GATE_ON}$	0	1		V
GATE Pullup Resistance	EN = low, $V_{GATE} = V_{IN} - 5V$		1		k Ω

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $V_{OUT1} = +3.3V$, $V_{SRC} = 28V$, $GND1 = GND2 = GNDP = GND = 0$, $I_{REF} = 0$, $T_A = 0^\circ C$ to $+85^\circ C$. Typical values are at $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DEL, EN Discharge Switch On-Resistance	$\overline{SHDN} = \text{low or fault tripped}$		20		Ω
FBN Discharge Switch On-Resistance	EN = low or fault tripped		5		k Ω
POSITIVE GATE-DRIVER TIMING AND CONTROL SWITCHES					
CTL Input Low Voltage				0.6	V
CTL Input High Voltage		2.0			V
CTL Input Leakage Current		-1		+1	μA
CTL-to-GON Rising Propagation Delay	1k Ω from DRN to GND, 1.5nF from GON to GND		100		ns
CTL-to-GON Falling Propagation Delay	1k Ω from DRN to GND, 1.5nF from GON to GND		250		ns
SRC Input Voltage Range				38	V
SRC Input Current	$V_{MODE} = V_{REF}$, $V_{DEL} = V_{CTL} = 3V$		1.5	2.0	mA
	$V_{MODE} = V_{REF}$, $V_{DEL} = 3V$, $V_{CTL} = 0$		0.14	0.20	
DRN Input Current	$V_{MODE} = V_{REF}$, $V_{DRN} = 8V$, $V_{DEL} = 3V$, $V_{GON} > V_{DRN}$, $V_{CTL} = 0$		0	1	μA
SRC Switch On-Resistance	$V_{MODE} = V_{REF}$, $V_{DEL} = V_{CTL} = 3V$		15	30	Ω
SRC Switch Saturation Current	$V_{MODE} = V_{REF}$, $V_{DEL} = V_{CTL} = 3V$, $V_{SRC} - V_{GON} > 5V$		260		mA
DRN Switch On-Resistance	$V_{MODE} = V_{REF}$, $V_{DEL} = 3V$, $V_{CTL} = 0$, $V_{GON} = 28V$, $V_{THR} = 1.4V$		25	50	Ω
DRN Switch Saturation Current	$V_{MODE} = V_{REF}$, $V_{DEL} = 3V$, $V_{CTL} = 0$, $V_{GON} = 28V$, $V_{THR} = 1.4V$, $V_{GON} - V_{DRN} > 5V$		100		mA
MODE Switch On-Resistance	$\overline{SHDN} = GND$		1		k Ω
MODE Current-Source Stop Voltage Threshold	MODE rising	1.2	1.4	1.6	V
MODE Charge Current	Operating mode 2, $V_{MODE} = 0.7V$	40	50	60	μA
MODE Voltage Threshold	Enabling DRN switch control in mode 2	0.8	1.0	1.2	V
THR to GON Voltage Gain		9.4	10.0	10.6	V/V
FAULT DETECTION					
Duration to Trigger Fault			50		ms
Thermal Shutdown Threshold	15 $^\circ C$ typical hysteresis		+160		$^\circ C$
SWITCHING-FREQUENCY SELECTION					
FSEL Input Levels	FSEL = V_{CC} (1MHz)	$V_{CC} - 0.4$		V	
	FSEL = REF (0.5MHz)	1.65	2.35		
	FSEL = GND (1.5MHz)	0.5			
FSEL Input Current	Forced to V_{CC}		10		μA

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $V_{OUT1} = +3.3V$, $V_{SRC} = 28V$, $GND1 = GND2 = GNDP = GND = 0$, $I_{REF} = 0$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL					
IN, INL Input Voltage Range	For VL regulator operation	7.0		13.2	V
IN Standby Supply Current	$V_{IN} = 7V$ to $13.2V$, $EN = \overline{SHDN} = GND$			0.5	mA
Switching Frequency	FSEL = GND	1175		1800	kHz
	FSEL = VCC	780		1150	
	FSEL = REF	400		610	
VL REGULATOR					
VL Output Voltage	$7V < V_{INL} < 13.2V$, $V_{FB1} = V_{FB2} = V_{FBP} = 1.9V$, $V_{FBN} = 0.5V$, $I_{VL} = 25mA$	4.8		5.1	V
VL Undervoltage Lockout Threshold	VL rising, 2.5% hysteresis	3.8		4.1	V
REFERENCE					
REF Output Voltage	No external load	1.97		2.02	V
REF Load Regulation	$0 < I_{RFI} < 50\mu A$			10	mV
STEP-DOWN REGULATOR					
OUT1 Voltage in Fixed Mode	$V_{IN} = 6.0V$ to $13.2V$, $EN = V_{CC}$, $I_{LOAD} = 0.5A$ (Note 1)	3.23		3.35	V
FB1 Regulation Voltage in Adjustable Mode	20% to 35% duty cycle, $EN = V_{CC}$, $I_{OUT1} = 0.5A$ (Note 1)	1.97		2.03	V
FB1 Adjustable-Mode Threshold Voltage		0.10		0.20	V
Output Voltage Adjust Range		2.0		3.6	V
Step-Down Regulator Fault Trip Level	Adjustable mode, FB1 falling	1.536		1.664	V
LX1-to-IN Switch On-Resistance				550	m Ω
LX1-to-GND1 Switch On-Resistance		8		40	Ω
Positive Current Limit		2.3		3.1	A
Skip Mode I_{MAX} Threshold	$EN = GND$	0.45		0.75	A
Maximum Duty Cycle		70		85	%
STEP-UP REGULATOR					
Output Voltage Range		V_{IN}		17	V
Maximum Duty Cycle		65		85	%
FB2 Regulation Voltage	$FB2 = COMP$, $C_{COMP} = 1nF$	1.97		2.02	V
LX2 Current Limit	$V_{FB2} = 1.8V$, duty cycle is 25%	1.2		1.8	A
LX2 On-Resistance				1	Ω

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $V_{OUT1} = +3.3V$, $V_{SRC} = 28V$, $GND1 = GND2 = GNDP = GND = 0$, $I_{REF} = 0$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CHARGE-PUMP REGULATORS					
FBP Regulation Voltage		1.97		2.02	V
FBN Regulation Voltage	$V_{REF} - V_{FBN}$	1.71		1.78	V
SEQUENCE CONTROL					
\overline{SHDN} Input Low Voltage				0.4	V
\overline{SHDN} Input High Voltage		2			V
EN Turn-On Threshold		0.95		1.10	V
DEL Turn-On Threshold		0.95		1.10	V
GATE On Voltage	EN = high	$V_{IN} - 6$		$V_{IN} - 4$	V
GATE Done Threshold	EN = high, $V_{GATE_DONE} - V_{GATE_ON}$	0			V
POSITIVE GATE-DRIVER TIMING AND CONTROL SWITCHES					
CTL Input Low Voltage				0.6	V
CTL Input High Voltage		2.1			V
SRC Input Voltage Range				38	V
SRC Input Current	$V_{MODE} = V_{REF}$, $V_{DEL} = V_{CTL} = 3V$			2.3	mA
	$V_{MODE} = V_{REF}$, $V_{DEL} = 3V$, $V_{CTL} = 0$			0.2	
SRC Switch On-Resistance	$V_{MODE} = V_{REF}$, $V_{DEL} = V_{CTL} = 3V$			30	Ω
DRN Switch On-Resistance	$V_{MODE} = V_{REF}$, $V_{DEL} = 3V$, $V_{CTL} = 0$, $V_{GON} = 28V$, $V_{THR} = 1.4V$			50	Ω
MODE Current-Source Stop-Voltage Threshold	MODE rising	1.2		1.6	V
MODE Voltage Threshold	Enabling DRN switch control in mode 2	0.8		1.2	V
THR-to-GON Voltage Gain		9.4		10.6	V/V

Note 1: When the inductor is in continuous conduction (EN = V_{CC} or heavy load), the output voltage has a DC regulation level lower than the error comparator threshold by 50% of the output voltage ripple. In discontinuous conduction (EN = GND with light load), the output voltage has a DC regulation level higher than the error comparator threshold by up to 50% of the output voltage ripple.

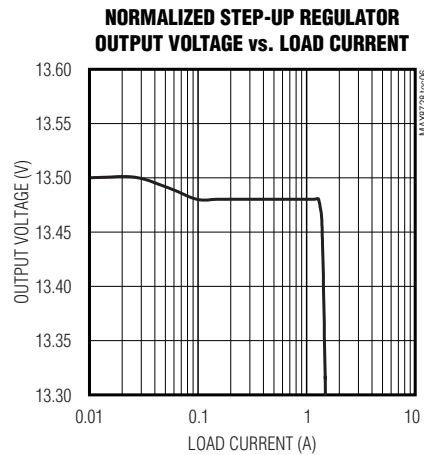
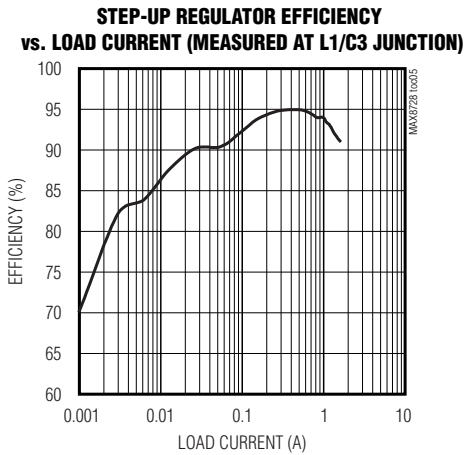
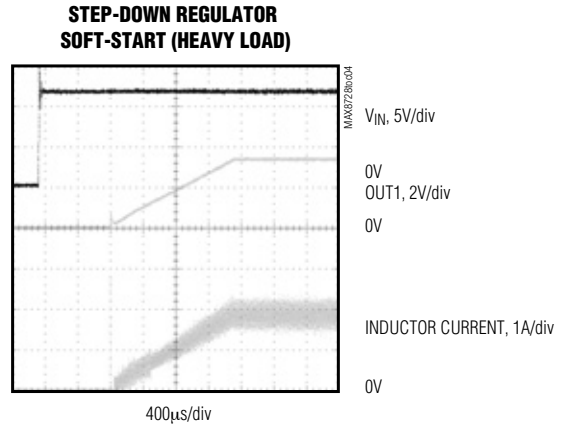
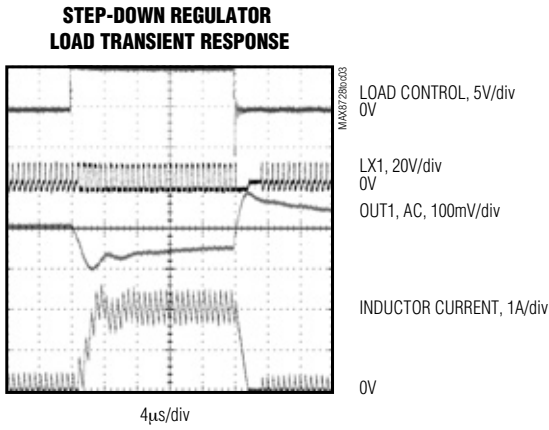
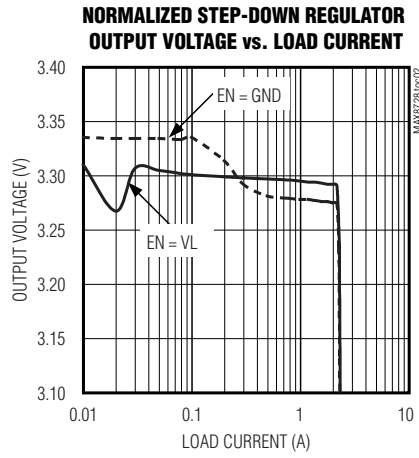
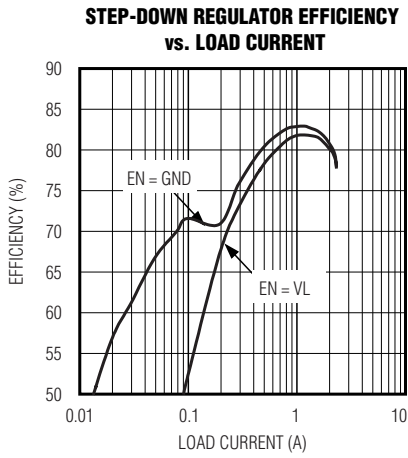
Note 2: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

標準動作特性

(Circuit of Figure 1. $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $AV_{DD} = 13.5V$, $V_{GON} = 28V$, $V_{GOFF} = -6V$, $V_{OUT1} = 3.3V$, $FSEL = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



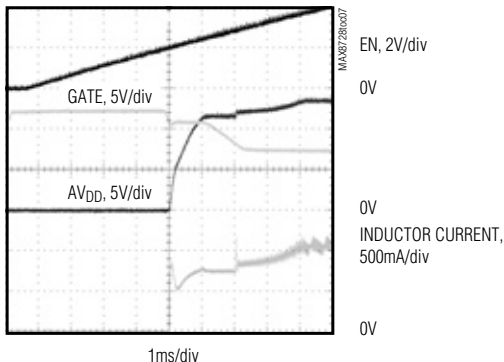
LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

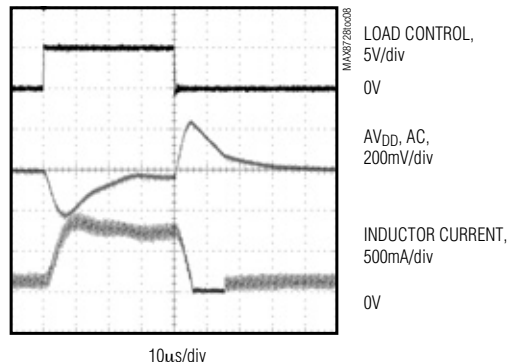
標準動作特性(続き)

(Circuit of Figure 1. $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $AV_{DD} = 13.5V$, $V_{GON} = 28V$, $V_{GOFF} = -6V$, $V_{OUT1} = 3.3V$, $FSEL = GND$, $T_A = +25^\circ C$, unless otherwise noted.)

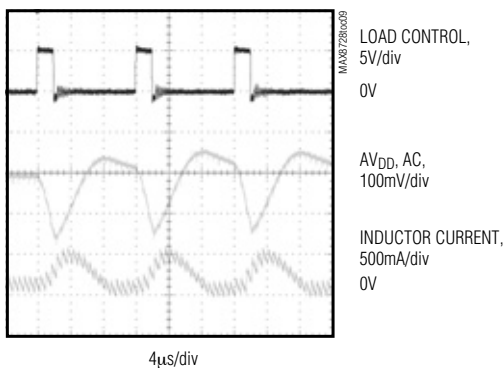
**STEP-UP REGULATOR
SOFT-START (HEAVY LOAD)**



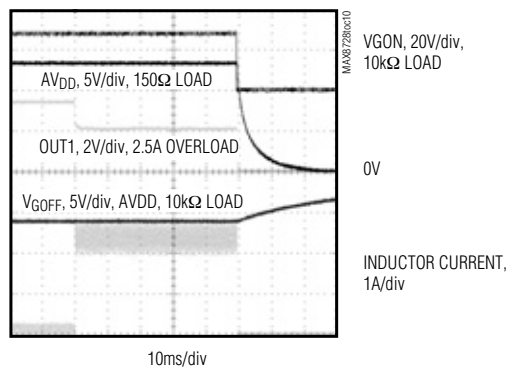
**STEP-UP REGULATOR LOAD TRANSIENT
RESPONSE (100mA TO 600mA)**



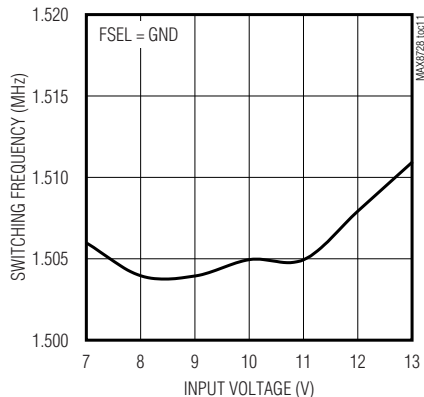
**STEP-UP REGULATOR PULSED-LOAD
TRANSIENT RESPONSE (100mA TO 1A)**



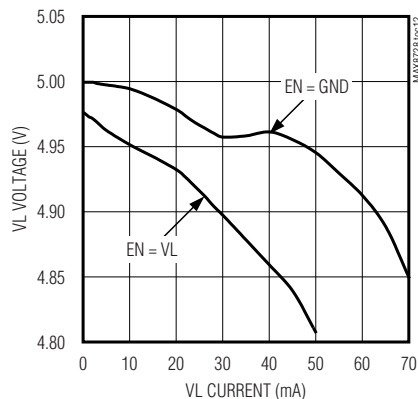
**TIMER-DELAY
OVERCURRENT PROTECTION**



**SWITCHING FREQUENCY
vs. INPUT VOLTAGE**



**NORMALIZED VL OUTPUT VOLTAGE
vs. VL CURRENT**

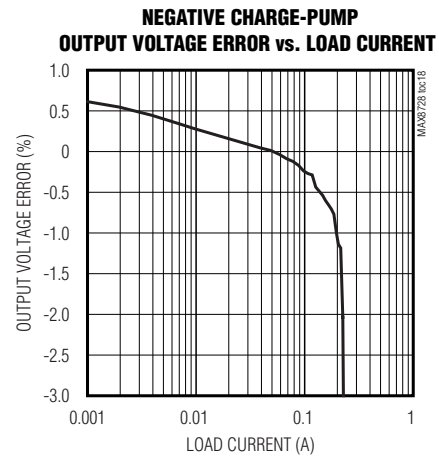
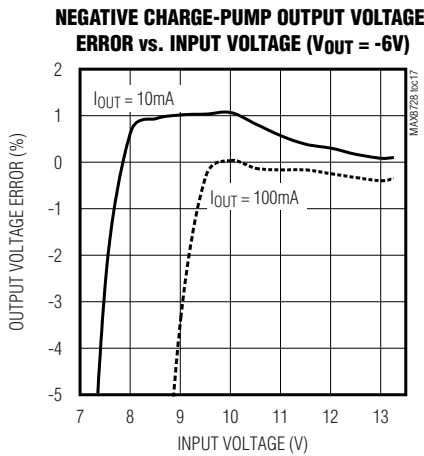
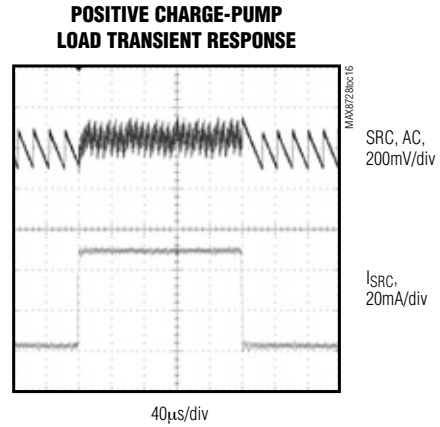
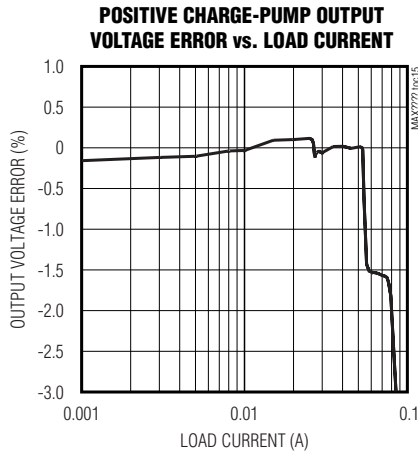
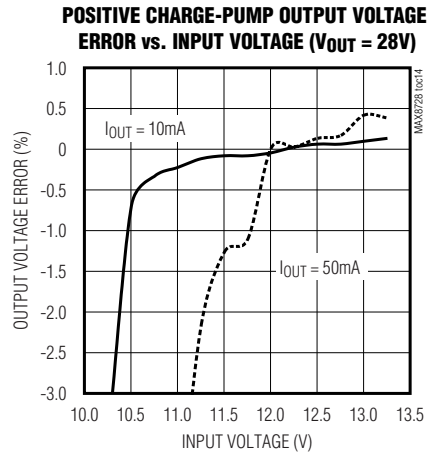
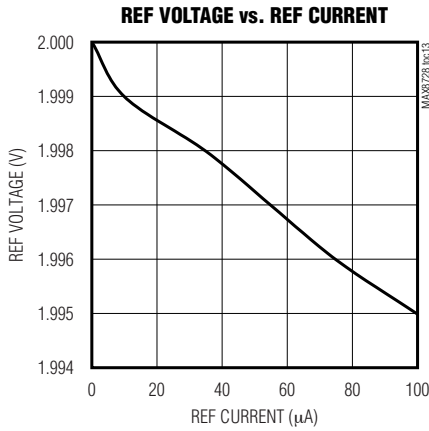


LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

標準動作特性(続き)

(Circuit of Figure 1. $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $AV_{DD} = 13.5V$, $V_{GON} = 28V$, $V_{GOFF} = -6V$, $V_{OUT1} = 3.3V$, $FSEL = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



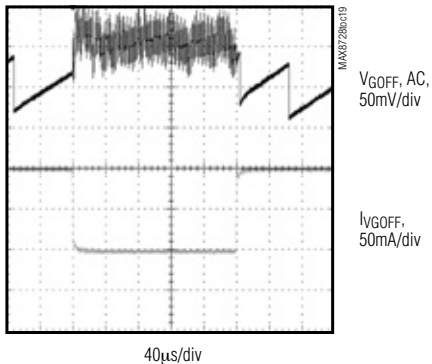
LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

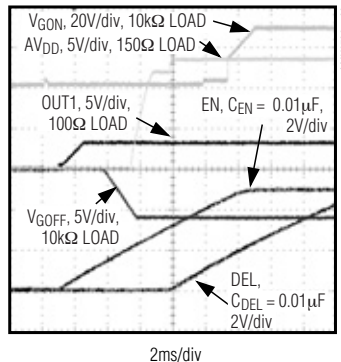
標準動作特性(続き)

(Circuit of Figure 1. $V_{IN} = V_{INL} = V_{SUPP} = 12V$, $AV_{DD} = 13.5V$, $V_{GON} = 28V$, $V_{GOFF} = -6V$, $V_{OUT1} = 3.3V$, $FSEL = GND$, $T_A = +25^\circ C$, unless otherwise noted.)

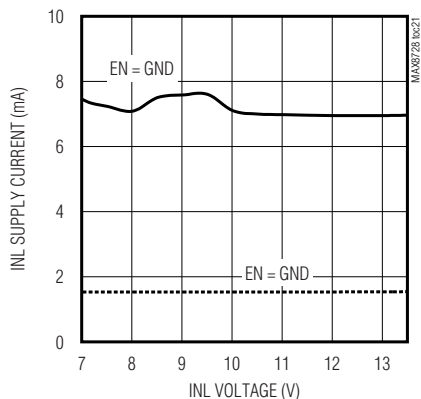
**NEGATIVE CHARGE-PUMP
LOAD TRANSIENT RESPONSE**



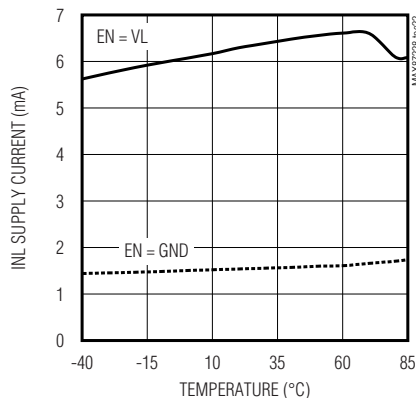
POWER-UP SEQUENCE



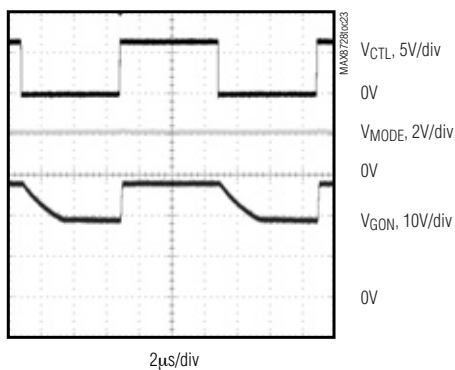
INL SUPPLY CURRENT vs. INL VOLTAGE



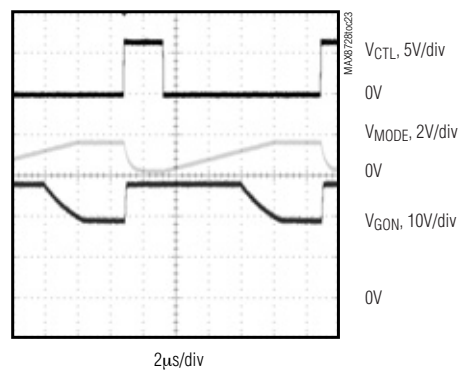
INL SUPPLY CURRENT vs. TEMPERATURE



**HIGH-VOLTAGE SWITCH
CONTROL (MODE 1)**



**HIGH-VOLTAGE SWITCH
CONTROL (MODE 2)**



LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

端子説明

端子	名称	機能
1	GND1	ステップダウンレギュレータおよび負チャージポンプの電源グランド
2	OUT1	ステップダウンレギュレータの出力検出入力。OUT1は内蔵の電流検出アンプへの反転入力です。OUT1をステップダウンレギュレータの出力に直結してください。
3	DRVN	負チャージポンプレギュレータドライバ出力。詳細は「負チャージポンプレギュレータ」の項を参照してください。
4	CTL	高電圧スイッチ制御ブロックのタイミング制御入力。詳細は「高電圧スイッチ制御」の項を参照してください。
5	IN	ステップダウンレギュレータおよび負チャージポンプレギュレータの電源入力
6	LX1	ステップダウンレギュレータのスイッチングノード。LX1は内蔵ハイサイドMOSFETのソースです。インダクタとショットキキャッチダイオードをLX1に接続し、EMI低減のため配線面積を最小化してください。
7	BST	ステップダウンレギュレータのブートストラップ端子。BSTはハイサイドMOSFETゲートドライバの電源です。0.1 μ FのセラミックコンデンサをBSTとLX1の間に接続してください。
8	INL	5V内蔵リアレギュレータと起動回路の電源入力。INLの入力電圧範囲は+7.0V~+13.2Vです。0.22 μ FのセラミックコンデンサをINLとGNDの間に接続してください。コンデンサはICの近くに配置してください。
9	VL	5V内蔵リアレギュレータ出力。VLは内部のMOSFETゲートドライバおよび制御回路に給電します。1 μ FのセラミックコンデンサでVLをGNDにバイパスしてください。VLは最大25mAの外部負荷電流を供給することができます。
10	VCC	内部リファレンス電源入力。VCCはVLに直結してください。
11	$\overline{\text{SHDN}}$	アクティブローのシャットダウン制御入力。 $\overline{\text{SHDN}}$ がローのとき、すべての出力(REFおよびVLを除く)がディセーブルされ、GATE端子がハイになります。
12	GND	アナロググランド
13	REF	リファレンス出力。0.22 μ FのセラミックコンデンサをREFとGNDの間に接続してください。REFがそのUVLOスレッシュホールドを超えるまで、すべてのレギュレータ出力がディセーブルされます。
14	FBP	正チャージポンプレギュレータのフィードバック入力。正の出力とGNDの間に抵抗分圧器を接続し、そのセンタをFBPに接続して正チャージポンプレギュレータの出力電圧を設定してください。抵抗分圧器はFBPの近くに配置してください。
15	GNDP	正チャージポンプ電源グランド
16	DRVP	正チャージポンプレギュレータドライバ出力。詳細は「正チャージポンプレギュレータ」の項を参照してください。
17	SUPP	正チャージポンプレギュレータ電源入力。SUPPをINに直結し、0.1 μ F以上のセラミックコンデンサでSUPPをGNDPにバイパスしてください。
18	FSEL	周波数選択端子。500kHz動作の場合はFSELをREFに接続してください。1MHz動作の場合はFSELをVCCに接続してください。1.5MHz動作の場合はGNDに接続してください。
19	SRC	高電圧スイッチ制御ブロック入力。SRCは内蔵の高電圧pチャンネルMOSFETのソースです。
20	GON	高電圧スイッチ制御ブロック出力。GONは内蔵の高電圧MOSFET(複数)の共通接続点です。スイッチ制御ブロックがディセーブルされているとき、GONは4mAの内部電流源を通して内部でGNDにプルダウンされます。

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

端子説明(続き)

端子	名称	機能
21	DRN	高電圧スイッチ制御入力。DRNはGONに接続されている内蔵高電圧pチャンネルMOSFETのドレインです。詳細は「高電圧スイッチ制御」の項を参照してください。
22	THR	GON降下規制調整入力。リファレンス電源とGNDの間に抵抗分圧器を接続し、そのセンタをTHRに接続してGONの降下規制設定点を調整します。CTLとMODEを使うとGONをSRCから切り離し、DRNを通して放電することができます。この放電は、GONが $10 \times V_{THR}$ に達した時点で停止します。詳細は「高電圧スイッチ制御」の項を参照してください。
23	FB2	ステップアップレギュレータのフィードバック入力。ステップアップレギュレータ出力とGNDの間に抵抗分圧器を接続し、そのセンタをFB2に接続してステップアップレギュレータの出力電圧を設定してください。抵抗分圧器はFB2の近くに配置してください。
24	FBN	負チャージポンプレギュレータのフィードバック入力。負出力とREFの間に抵抗分圧器を接続し、そのセンタをFBNに接続して負チャージポンプレギュレータの出力電圧を設定してください。抵抗分圧器はFBNの近くに配置してください。
25	GND2	ステップダウンレギュレータ電圧グランド
26	LX2	ステップアップレギュレータのスイッチングノード。インダクタとショットキダイオードをLX2に接続し、EMI低減のためトレース面積を最小化してください。
27	GATE	入力MOSFETゲートドライバ出力。GATEは入力電圧とステップアップレギュレータのインダクタの間に接続する外付けのpチャンネルMOSFETを制御します。ステップアップレギュレータがオフのときスイッチはオフになり、レギュレータの出力をグランドまで放電させます。起動時には、 V_{GATE} がGATE DONEスレッショルドを下回ったときにステップアップレギュレータのソフトスタートが開始されます。
28	EN	イネーブル入力。ENをハイにプルアップするか、またはENを未接続にしておくことで、ステップアップレギュレータと負チャージポンプをイネーブルします。ENをGNDに接続すると前述のブロックがディセーブルされ、ステップダウンレギュレータがスキップモードに入ります。ENは5 μ Aを供給し、コンデンサ制御による起動遅延が可能です。
29	MODE	高電圧スイッチ制御ブロックのモード選択入力およびタイミング調整入力。詳細は「高電圧スイッチ制御」の項を参照してください。
30	DEL	正チャージポンプレギュレータおよび高電圧スイッチ制御の遅延入力。DELとGNDの間にコンデンサを接続して、遅延時間を設定します。5 μ Aの電流源が C_{DEL} を充電します。シャットダウン時には、DELは20 Ω の内蔵抵抗を通して内部でGNDにプルダウンされます。
31	COMP	ステップアップレギュレータ誤差アンプ補償端子。詳細は「ループ補償」の項を参照してください。
32	FB1	ステップダウンレギュレータのフィードバック入力。ステップダウンレギュレータの出力とGNDの間に抵抗分圧器を接続し、そのセンタをFB1に接続してステップダウンレギュレータの出力電圧を設定してください。
—	EP	エクスポーズドパッド。下面エクスポーズドパッドをGNDに接続し、十分な熱経路を提供してICを冷却します。「プリント基板のレイアウトとグランド処理」の項を参照してください。

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

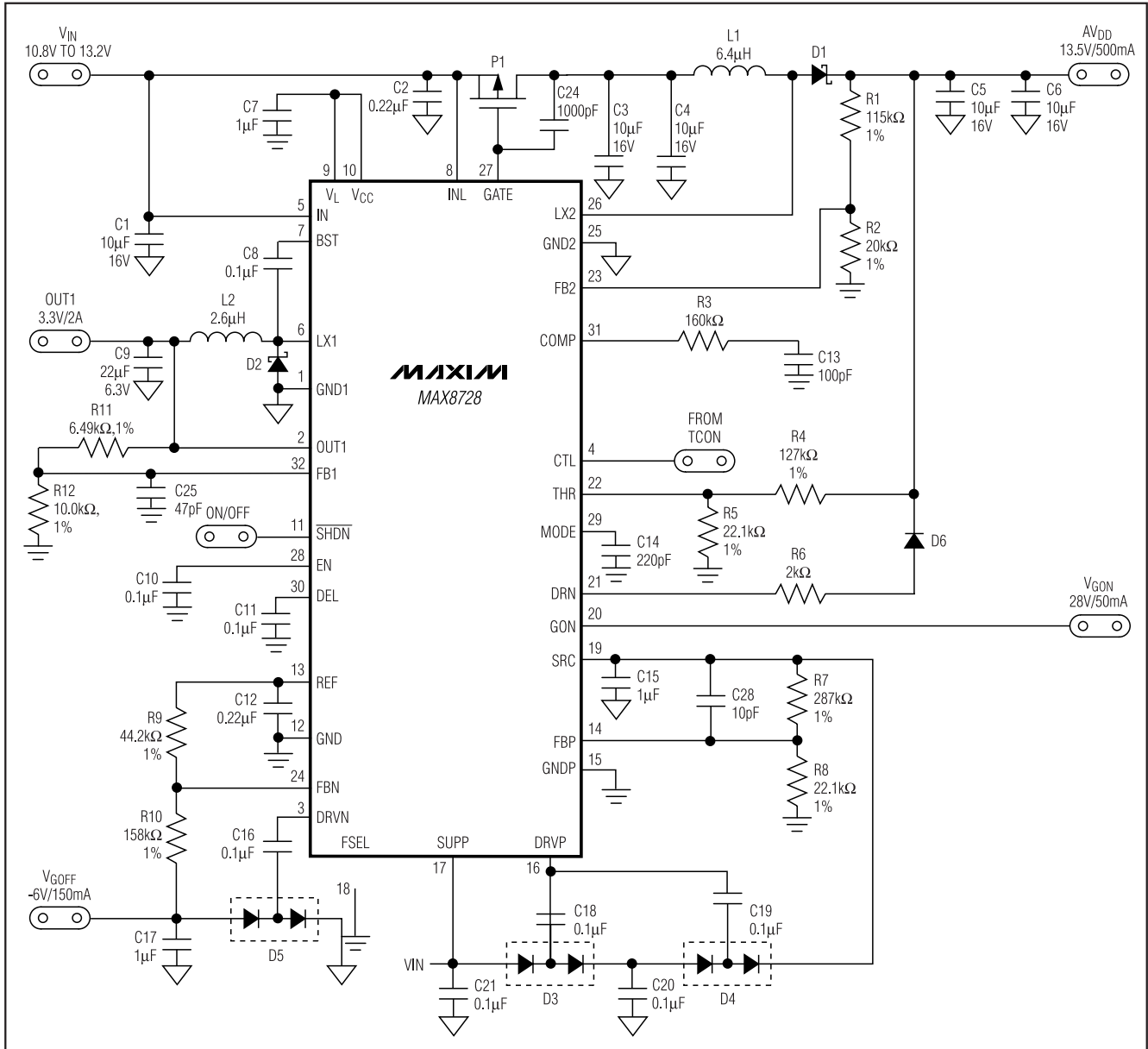


図1. 標準動作回路

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

標準動作回路

MAX8728の標準動作回路(図1)は、モニタとTVにおけるTFT LCDパネル用の完全な電源システムです。この回路は、12V ±10%の入力電源から、+3.3Vのロジック用電源、+13.5Vのソースドライバ電源、+28Vの正ゲートドライバ電源、および-6Vの負ゲートドライバ電源を生成し、1.5MHzで動作します。表1に選択した幾つかの部品のリストを、表2に部品メーカーの連絡先リストを示します。

詳細

MAX8728は、TVおよびモニタで使用されるTFT LCDパネルを主な対象として設計されたマルチ出力電源です。ロジック用の電源レールを生成するステップダウンスイッチングレギュレータ、ソースドライバ用の電源を生成するステップアップスイッチングレギュレータ、およびゲートドライバ用の電源を生成する2つのチャージポンプレギュレータが含まれています。各レギュレータは、調整可能な出力電圧、デジタル式ソフトスタート、およびタイム遅延付の障害保護を備えています。ステップダウン、ステップアップレギュレータともに、固定周波数の電流モード制御アーキテクチャを使用しています。2つのスイッチングレギュレータは位相を180度ずらすことで入力リップルを最小化しています。内蔵の発振器は端子選択可能な3種類の周波数(500kHz/1MHz/1.5MHz)を提供しており、ユーザが特定のアプリケーション要件に基づいて設計を最適化することができるようになっています。さらに、MAX8728は、高電圧スイッチ制御ブロック、内蔵5Vリニアレギュレータ、2Vのリファレンス出力、明確に定められた電源投入および電源切断シーケンス、および過熱/過負荷保護を備えています。図2にMAX8728の機能ブロック図を示します。

ステップダウンレギュレータ

ステップダウンレギュレータは、ゲートドライバを備えた内蔵のnチャンネルMOSFET、無損失電流検出回路、電流リミットコンパレータ、およびPWMコントローラブロックで構成されています。外付けのパワー段は、ショットキダイオード整流器、インダクタ、および出力コンデンサで構成されます。出力電圧は、ハイサイドMOSFETのデューティサイクルを変えることによって調整します。LX1とBSTの間に挿入された0.1μFのフライイングコンデンサを使用するブートストラップ回路は、ハイサイドゲートドライバの電源電圧を供給します。MAX8728には25Ω(typ)のローサイドMOSFETも内蔵されていますが、このスイッチは起動時のブートストラップコンデンサの充電に使用され、軽負荷での固定周波数動作を維持するためのものであり、同期整流器としては使用することができません。常に外付けのショットキダイオード(図1のD2)が必要になります。

表1. 部品リスト(1.5MHz)

DESIGNATION	DESCRIPTION
C1, C3, C4, C5, C6	10μF ±20%, 16V X5R ceramic capacitors (1206) TDK C3216X5R1C106M
D1, D2	3A, 30V Schottky diode (M-flat) Toshiba CMS02 (top mark S2)
D3, D4, D5	220mA, 100V dual diode (SOT23) Fairchild MMBD4148SE (top mark D4)
L1	6.4μH, 1.5ADC inductor Sumida CDRH6D12-6R4
L2	2.6μH, 2.6ADC inductor Sumida CDRH6D12-2R6
P1	2.4A, -20V p-channel MOSFET (3-pin SuperSOT) Fairchild FDN304P (top mark 304)

表2. 部品メーカー

SUPPLIER	PHONE
Fairchild Semiconductor	408-822-2000
Sumida	847-545-6700
TDK	847-803-6100
Toshiba	949-455-2000

PWMコントローラブロック

PWM制御ブロックの中心は、リファレンス電圧に対する出力電圧信号、電流検出信号、およびスロー補償からなる3つの信号を加算するマルチ入力のオープンループコンパレータです。このPWMコントローラは直接加算型であり、伝統的な誤差アンプとそれに伴う位相ずれがありません。この直接加算構成は、理想的な出力電圧のサイクルごとの制御に近いものです。

ENがハイまたはフローティングのとき、コントローラは常に固定周波数PWMモードで動作します。発振器からのパルスごとにメインPWMラッチがセットされ、PWMコンパレータが状態を変えるまでハイサイドのスイッチをオンにします。ハイサイドのスイッチがオフになると、ローサイドのスイッチがオンになります。ローサイドのスイッチは、次のクロックサイクル開始までオンのままです。

ENがローのとき、コントローラはスキップモードで動作します。スキップモードでは、実効周波数の低下によってスイッチング損失が減少し、軽負荷での効率が劇的に改善されます。アクティブサイクルにおける実際のピークインダクタ電流は約0.8Aに保たれ、後続のサイクルのスキップが可能となります。負荷電流が増大すると、スキップモードから固定周波数PWM動作へとシームレスに移行します。

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

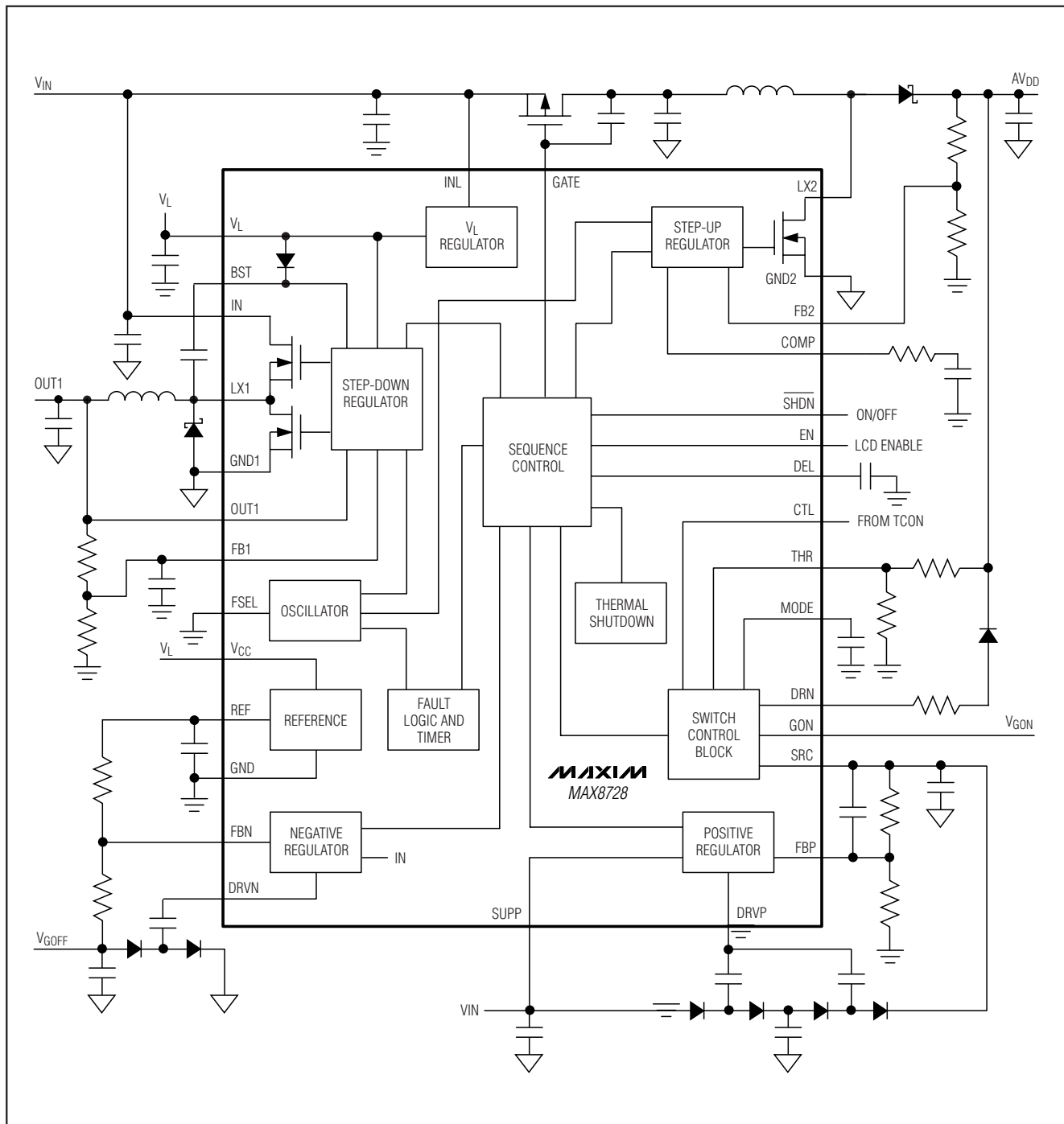


図2. 機能ブロック図

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

電流制限と無損失電流検出

電流制限回路は、ハイサイドMOSFETの電圧が実際の電流制限の $2.8A \pm 10\%$ に相当する内部スレッショルドを超えると、ハイサイドMOSFETスイッチをオフにします。

電流モード制御の場合、内蔵の無損失検出回路がインダクタのDC抵抗から電流検出信号を抽出します。電流検出回路の時定数はインダクタの時定数と一致している必要はなく、各動作周波数での安定した動作にとって十分な電流ランプ(傾斜波)信号を提供できるように選ばれています。電流検出信号はPWMコンパレータにAC結合されており、負荷電流によるDC出力の変動のほとんどが排除されます。

低周波数動作

MAX8728のステップダウンレギュレータは、OUT1の電圧が1.3V未満になると低周波数動作モードに入ります。低周波数モードでは、ステップダウンレギュレータのスイッチング周波数が発振器周波数の1/6になります。この機能は、OUT1が過負荷あるいはグラウンドに短絡されたときインダクタ電流が制御不能になるのを防ぎます。

ソフトスタートと障害保護

ステップダウンレギュレータには、内部リファレンス電圧を0Vから2Vまで128ステップで増加させる7ビットのソフトスタートDACが含まれています。ソフトスタート期間は3ms(typ)であり、この間はFB1の障害検出がディセーブルされます。ソフトスタート機能によって、起動時の突入電流が効果的に制限されます(「標準動作特性」の「Step-Down Regulator Soft-Start」の波形参照)。MAX8728はOUT1(固定出力モード時)またはFB1(調節可能出力モード時)を監視して低電圧状態を検出します。電圧が約50msの間連続して公称安定化ポイントの80%(typ)を下回ると、MAX8728は障害ラッチをセットして、VLとREFを除くすべての出力をシャットダウンします。

ステップアップレギュレータ

ステップアップレギュレータは、電流モード、固定周波数のPWMアーキテクチャを採用して、ループ帯域幅の最大化と、TFT LCDパネルのソースドライバに典型的に見られるパルス状の負荷に対する高速過渡応答を実現しています。MOSFETと内蔵のデジタルソフトスタート機能の組合せによって、必要な外付け部品数が減少するとともに、突入電流が制御されます。出力電圧は、外付けの抵抗分圧器を使って $V_{IN} \sim 28V$ に設定することができます。レギュレータは、スイッチングサイクルごとに内蔵パワーMOSFETのデューティサイクルを調整することによって、出力電圧および出力に供給される電力を制御します。

PWMコントローラブロック

誤差アンプはFB2の信号を2.0Vと比較して、COMP出力を変化させます。COMPの電圧によって、ピークインダクタ電流が設定されます。負荷が変動すると、誤差アンプはそれに応じてCOMP出力の電流をソースまたはシンクして、負荷への供給に必要なインダクタのピーク電流を生成します。大きいデューティサイクルでの安定性を維持するため、スロープ補償信号が電流検出信号に加算されます。

内部クロックの立上りエッジで、コントローラはフリップフロップをセットし、nチャンネルMOSFETをオンにしてインダクタに入力電圧を印加します。インダクタを流れる電流はリニアに漸増し、その磁場にエネルギーを蓄積します。電流フィードバック信号とスロープ補償の和がCOMP電圧を超えると、コントローラはフリップフロップをリセットし、MOSFETをオフにします。インダクタ電流は連続的であるため、ダイオード(D1)をオンにする逆電圧がインダクタの両端間に発生します。インダクタ両端の電位差が出力電圧と入力電圧の差に等しくなります。この放電状態によって、インダクタを流れる電流が漸減し、磁場に蓄積されたエネルギーが出力コンデンサと負荷に移動します。そのクロックサイクルの残り期間、MOSFETはオフのままになります。

入力スイッチ制御

MAX8728のGATE端子は、入力電源とステップアップレギュレータのインダクタとの間に接続されたオプションのpチャンネルMOSFETを制御します。この機能は、ステップアップレギュレータのディセーブル時にステップアップレギュレータを入力電源から切り離して、レギュレータの出力をグラウンドに放電することを可能とします。ENがローのとき、GATEは1k Ω の抵抗を通して内部で入力電源にプルアップされます。ENとSHDNがハイになり、負チャージポンプレギュレータが安定化状態にあるとき、MAX8728は11 μA の内部電流源を使ってGATEのプルダウンを開始します。 V_{GATE} がMOSFETのターンオンスレッショルドを下回ると、外付けのpチャンネルMOSFETがオンになり、入力電源をステップレギュレータに接続します。 V_{GATE} が $V_{IN} - 4V$ に達すると、ステップアップレギュレータがイネーブルされ、ソフトスタートルーチンが開始されます。 V_{GATE} は $V_{IN} - 5V$ に達するまで降下を続けます。

ソフトスタートと障害保護

ステップアップレギュレータは、内部の電流制限をリニアに漸増させることによってソフトスタートを実現します。ソフトスタートは、出力が安定化状態に達するか、または完全な電流制限に達すると終了します。電流制限は、0から完全な電流制限まで約3msで上昇します。

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

ソフトスタート機能によって、起動時の突入電流が効果的に制限されます(「標準動作特性」の「Step-Up Regulator Soft-Start」の波形参照)。MAX8728はFB2を監視して低電圧状態を検出します。電圧が約50msの間連続して公称安定化ポイントの90%を下回ると、MAX8728は障害ラッチをセットして、VL、REF、およびステップダウンレギュレータを除くすべての出力をシャットダウンします。

正チャージポンプレギュレータ

正チャージポンプレギュレータは、TFT LCDゲートドライバIC用の正の電源レールを生成するために一般的に使用されます。出力電圧の設定は、出力とGNDの間に外付けの抵抗分圧器を接続し、その中点をFBPに接続して行います。チャージポンプの段数とフィードバック分圧器の設定によって、正チャージポンプレギュレータの出力電圧が決まります。図3に示すように、チャージポンプにはハイサイドのpチャンネルMOSFET (P1)とローサイドのnチャンネルMOSFET (N1)が含まれており、電力の転送を制御します。

誤差コンパレータはフィードバック信号(FBP)を2.0Vの内部リファレンスと比較します。フィードバック信号がリファレンスを下回っている場合、チャージポンプレギュレータは発振器クロックの立上りエッジでP1をオンに、N1をオフにして、フライングコンデンサ(C18およびC19)を V_{SUPP} だけレベルシフトします。その結果、C18とC19の電圧がそれぞれに対応する電荷蓄積用コンデンサ(C20およびC15)よりも高く

なった場合、各フライングコンデンサを電荷蓄積用コンデンサに接続しているダイオードがオフになるまで充電電流が流れます。発振器クロックの立下りエッジでP1がオフに、N1がオンになり、フライングコンデンサ(C18およびC19)が、それぞれを電荷蓄積用コンデンサ(C21およびC20)に接続しているダイオードを通して充電されます。発振器の立上りエッジでフィードバック信号がリファレンスを上回っていた場合、レギュレータはそのクロックエッジを無視して、N1をオン、P1をオフのままにしておきます。

DELからGNDに外付けコンデンサを接続することによって、正チャージポンプレギュレータの起動を遅延することができます。ENとSHDNが論理ハイで、負チャージポンプが安定化状態に達し、GATEがローになったとき、内蔵の定電流源がDELコンデンサの充電を開始します。DELの電圧が $V_{REF}/2$ を超えると、正チャージポンプレギュレータがイネーブルされます。イネーブルされるたびに、正チャージポンプレギュレータはソフトスタートルーチンを実行して、内部リファレンス電圧を0から2Vに128ステップで漸増させます。ソフトスタート期間は3ms (typ)であり、その間はFBPの障害検出がディセーブルされます。ソフトスタート機能によって、起動時の突入電流が効果的に制限されます。MAX8728はFBPの電圧も監視して低電圧状態を検出します。VFBPが約50msの間連続して公称安定化ポイントの80%を下回ると、MAX8728は障害ラッチをセットして、VL、REF、およびステップダウンレギュレータを除くすべての出力をシャットダウンします。

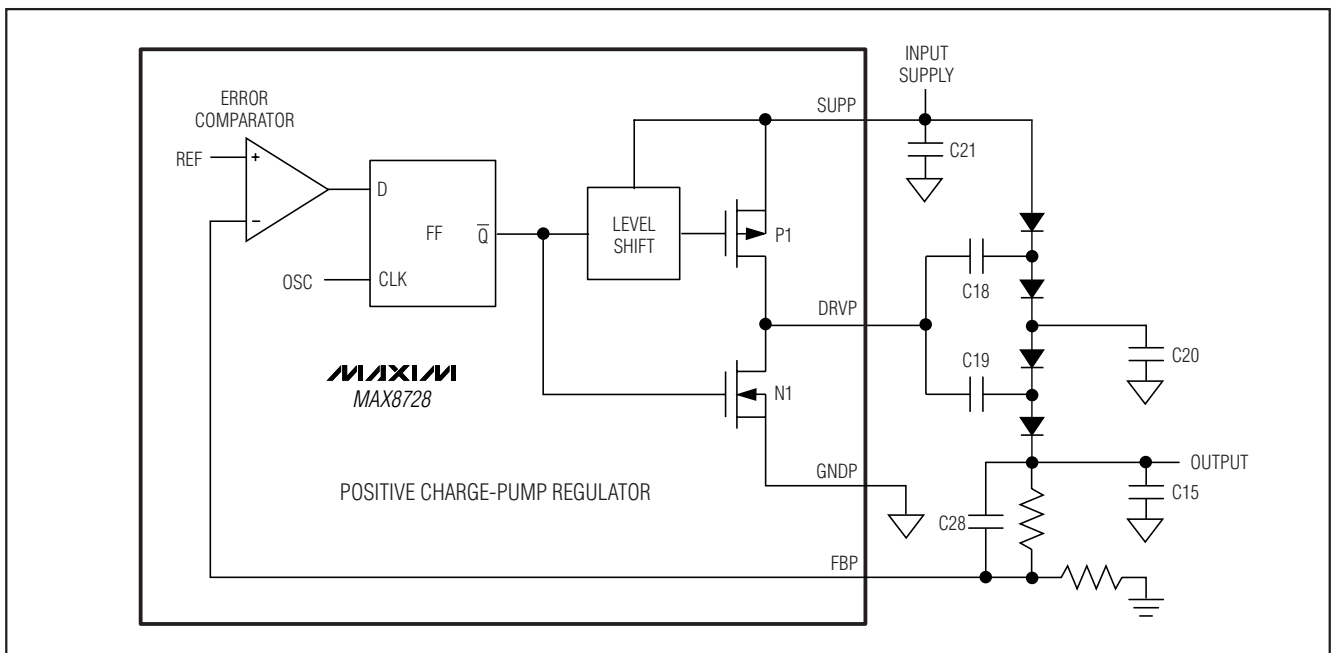


図3. 正チャージポンプレギュレータのブロック図

LCDモニタ/TV向けの低コスト、マルチ出力電源

負チャージポンプレギュレータ

負チャージポンプレギュレータは、TFT LCDゲートドライバIC用の負の電源レールを生成するために一般的に使用されます。出力電圧の設定は、出力とREFの間に外付けの抵抗分圧器を接続し、その中点をFBNに接続して行います。チャージポンプの段数とフィードバック分圧器の設定によって、負チャージポンプレギュレータの出力が決まります。図4に示すように、チャージポンプコントローラにはハイサイドpチャンネルMOSFET (P2)とローサイドnチャンネルMOSFET (N2)が含まれており、電力の転送を制御します。

誤差コンパレータがフィードバック信号(FBN)を250mVの内部リファレンスと比較します。フィードバック信号がリファレンスを上回っている場合、チャージポンプレギュレータは発振器クロックの立上りエッジでN2をオンに、P2をオフにして、フライングコンデンサ(C16)をレベルシフトします。発振器クロックの立下りエッジでN2がオフに、P2がオンになり、フライングコンデンサ(C16)が、それを電荷蓄積用コンデンサ(C1)に接続しているダイオードを通して充電されます。発振器の立上りエッジが到来した時点でフィードバック信号がリファレンスを下回っている場合(出力が安定化状態の場合)、レギュレータはそのクロックエッジを無視して、P2をオン、N2をオフのままにしておきます。

SHDNとENが論理ハイで、ステップダウンレギュレータが安定化状態に達したとき、負チャージポンプレギュレータがイネーブルされます。イネーブルされるたびに、負チャージポンプレギュレータはソフトスタート

ルーチンを実行して、内部リファレンス電圧を2Vから250mVに128ステップで漸減させます。ソフトスタート期間は3ms (typ)であり、その間はFBNの障害検出がディセーブルされます。ソフトスタート機能によって、起動時の突入電流が効果的に制限されます。MAX8728はFBNの電圧も監視して低電圧状態を検出します。 V_{FBN} が約50msの間連続して600mVを上回ると、MAX8728は障害ラッチをセットして、VL、REF、およびステップダウンレギュレータを除くすべての出力をシャットダウンします。

高電圧スイッチ制御

MAX8728の高電圧スイッチ制御ブロック(図5)は、SRCとGONの間のQ1と、GONとDRNの間のQ2の、2つの高電圧pチャンネルMOSFETで構成されています。スイッチ制御ブロックは V_{DEL} が $V_{REF}/2$ を上回ったときにイネーブルされます。Q1とQ2はCTLとMODEによって制御されます。動作モードは2種類あります(「標準動作特性」の項を参照)。

第1のモードは、MODEをREFに接続することによってアクティブになります。CTLが論理ハイのとき、Q1がオン、Q2がオフになり、GONがSRCに接続されます。CTLが論理ローのとき、Q1がオフ、Q2がオンになり、GONがDRNに接続されます。すると、DRNとGNDまたは AV_{DD} の間に接続された抵抗を通してGONを放電することができます。 V_{GON} がTHRの電圧の10倍に達した時点でQ2がオフになり、GONの放電が終了します。

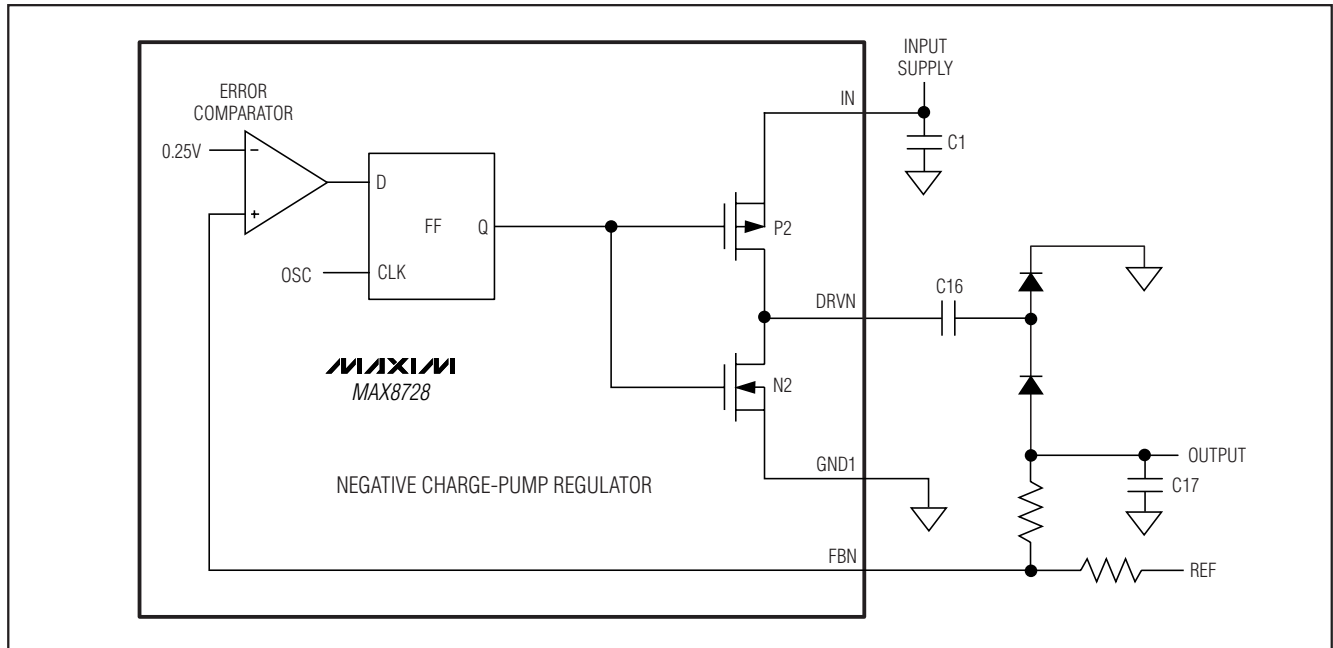


図4. 負チャージポンプレギュレータのブロック図

LCDモニタ/TV向けの低コスト、マルチ出力電源

V_{MODE} が $0.9 \times V_{REF}$ より低いとき、スイッチ制御ブロックは第2のモードで動作します。 V_{CTL} の立上りエッジでQ1がオン、Q2がオフになり、GONがSRCに接続されます。MODEとGNDの間の内蔵nチャンネルMOSFET Q3もオンになり、MODEとGNDの間の外付けコンデンサを放電させます。 V_{CTL} の立下りエッジでQ3がオフになり、内部の50 μ A電流源がMODEのコンデンサの充電を開始します。 V_{MODE} が $0.5 \times V_{REF}$ を超えると、スイッチ制御ブロックはQ1をオフ、Q2をオンにして、GONをDRNに接続します。すると、DRNとGNDまたは A_{VDD} の間に接続された抵抗を通してGONを放電することができます。 V_{GON} がTHRの電圧の10倍に達した時点でQ2がオフになり、GONの放電が終了します。

LCDがシャットダウンまたは障害状態のとき、スイッチ制御ブロックはディセーブルされ、DZLはローに保たれ、GONは内部4mAの電流源を通してGNDに放電されます。DRNの抵抗がDRNを A_{VDD} または他のグランドを超える電圧に接続されていると、Q2のポティダイオードが導通してしまいます。ポティダイオードの導通を防ぐため、DRNの抵抗と直列に外付けダイオードを追加しなければなりません(図1のD6)。起動時には、GATEがGATE DONEスレッシュホールドに達したときに4mAの電流源とQ4が解放されます。

リアレギュレータ(VL)

MAX8728には内蔵リアレギュレータが含まれています。INLがリアレギュレータの入力です。入力電圧の範囲は7V~13.2Vです。出力電圧は5Vに設定されています。このレギュレータは、内蔵MOSFETドライバ、PWMコントローラ、チャージポンプレギュレータ、およびロジック回路に給電します。外部負荷能力は合計25mAです。1 μ F以上のセラミックコンデンサでVLをGNDにバイパスしてください。

リファレンス電圧(REF)

リファレンス出力は公称2Vで、少なくとも50 μ Aの供給することができます(「標準動作特性」の項を参照)。 V_{CC} が内部リファレンスブロックの入力です。REFとGNDの間に0.22 μ Fのセラミックコンデンサを接続してREFをバイパスしてください。

周波数の選択(FSEL)

ステップダウンレギュレータとステップアップレギュレータは、同一の内部発振器を使用しています。FSEL入力で、スイッチング周波数を選択します。表3に、FSELの接続に基づくスイッチング周波数を示します。高周波数(1.5MHz)動作は最小の部品サイズにアプリケーションを最適化しますが、スイッチング損失が大きくなるため効率が犠牲になります。低周波数(500kHz)動作は、部品サイズと基板面積を犠牲にして最高の総合効率を提供します。

入力RMS電流を減少させるため、ステップダウンレギュレータとステップアップレギュレータとは互いに180度位相差で動作します。この特長によって、使用する入力コンデンサを小さくすることができます。

起動シーケンス

ステップダウンレギュレータは、MAX8728の内部リファレンス電圧(REF)が低電圧ロックアウト(UVLO)スレッシュホールドを上回り、SHDNが論理ハイのときに起動します。FB1の障害検出回路はステップダウンレギュレータが安定化動作に達したあとでイネーブルされます。負チャージポンプレギュレータはENとSHDNの両方が論理ハイでREFがUVLOスレッシュホールドを上回ると起動します。負チャージポンプレギュレータの出力が安定化状態になると、MAX8728はFBN障害検出回路と入力スイッチ制御ブロックをイネーブルして、入力スイッチ制御ブロックは11 μ Aの内部の電流源でGATEのプルダウンを開始します。 V_{GATE} がMOSFETのターンオンスレッシュホールドを下回ると外付けのpチャンネルMOSFETがオンになり、入力電源をステップアップレギュレータに接続します。

V_{GATE} がGATE DONEスレッシュホールドに達すると、MAX8728はステップアップレギュレータと正チャージポンプの調整可能遅延ブロックをイネーブルします。FB2障害検出回路は、ステップアップレギュレータが安定化状態に達したあとでイネーブルされます。遅延ブロックは内部の5 μ A電流源でDELのコンデンサを充電し、 V_{DEL} はリアに上昇します。 V_{DEL} が1V (typ)を超えると、MAX8728は正チャージポンプレギュレータと高電圧スイッチ制御ブロックをイネーブルします。FBPの障害検出は、正チャージポンプレギュレータが安定化状態に達したあとでイネーブルされます。

電源切断制御

MAX8728は、ENまたはSHDNが論理ローのとき、または何らかの障害ラッチがセットされたとき、ステップアップレギュレータ、正チャージポンプレギュレータ、負チャージポンプレギュレータ、入力スイッチ制御ブロック、遅延ブロック、および高電圧スイッチ制御ブロックをディセーブルします。ステップダウンレギュレータは、SHDNが論理ローのとき、ステップダウン障害ラッチがセットされたとき、または熱過負荷状態のときにのみディセーブルされます。

表3. 周波数の選択

FSEL	SWITCHING FREQUENCY (kHz)
GND	1500
VCC	1000
REF	500

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

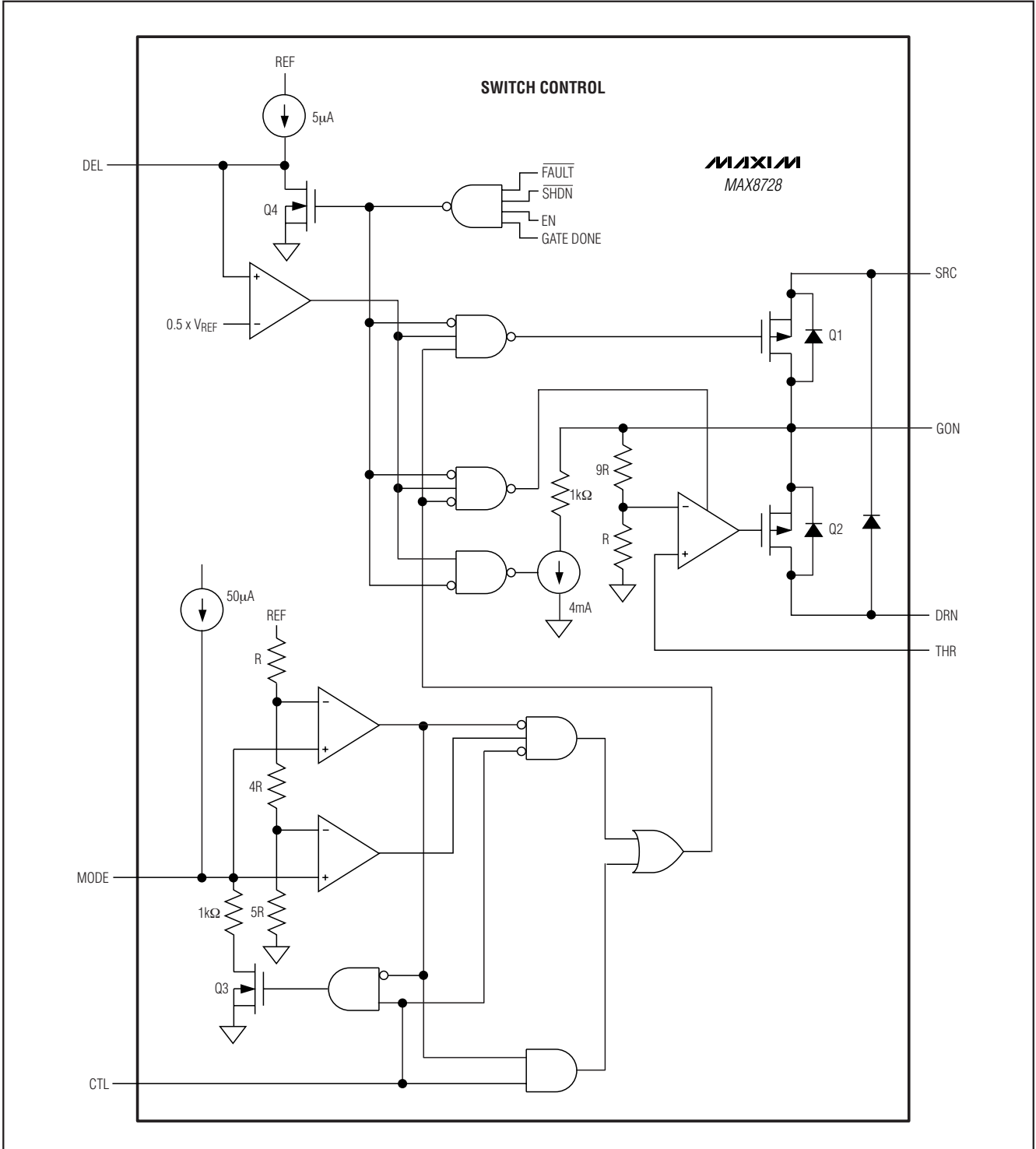


図5. スイッチ制御の機能ブロック図

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

障害保護

定常動作中に、4つのレギュレータ(ステップダウンレギュレータ、ステップアップレギュレータ、正チャージポンプレギュレータ、および負チャージポンプレギュレータ)のいずれかの出力が、それに対応する障害検出スレッショルドを超えない場合、MAX8728は内部の障害タイマを起動します。何らかの条件または条件の組み合わせによって、障害タイマの持続時間(50ms typ)の間連続した障害が示された場合、MAX8728は障害ラッチをセットします。障害がステップアップレギュレータまたはどちらかのチャージポンプによって引き起こされたものである場合(LCD障害)、MAX8728はVL、REF、およびステップダウンレギュレータを除くすべての出力をシャットダウンします。障害条件を取り除いたら、ENまたはSHDNをトグルするか、または入力電圧をサイクルさせて、LCD障害ラッチをクリアし、LCDの給電を再起動してください。障害がステップダウンレギュレータによって引き起こされたものである場合、MAX8728はVLとREFを除くすべての出力をシャットダウンします。障害条件を取り除いたら、SHDNをトグルするか入力電圧をサイクルさせて、ステップダウン障害ラッチをクリアし、電源供給を再起動してください。

過熱/過負荷保護

過熱/過負荷保護は、過度の電力消費によるMAX8728の過熱を防止します。接合部温度が $T_J = +160^{\circ}\text{C}$ を超えると熱センサが直ちに障害保護を起動し、リファレンスを除くすべての出力がシャットダウンされ、デバイスを冷却させます。デバイスの温度が約 15°C 低下すると、MAX8728は自動的にすべての電源供給を再起動します。

過熱/過負荷保護は、障害条件発生時にコントローラを保護します。連続動作のためには、 $T_J = +150^{\circ}\text{C}$ の接合部温度の絶対最大定格を超えないようにしてください。

設計手順

ステップダウンレギュレータの設計

インダクタの選択

インダクタンス値(L)、ピーク電流(I_{PEAK})、およびDC抵抗(R_{DC})の、インダクタの3つの主要パラメータを決定しなければなりません。次の式に含まれている定数LIRは、インダクタのピークトゥピークのリップル電流のDC負荷電流に対する比です。LIRの値が大きいとインダクタンスを小さくすることができますが、損失とリップルが増大する結果になります。サイズと損失の間の適切な妥協点は、リップル電流の負荷電流に対する比が30% ($LIR = 0.3$)程度になるのが一般的です。これは、ピークインダクタ電流がDC負荷電流の1.15倍になることに相当します：

$$L_{OUT1} = \frac{V_{OUT1} \times (V_{IN} - V_{OUT1})}{V_{IN} \times f_{SW} \times I_{OUT1(MAX)} \times LIR}$$

ここで、 $I_{OUT1(MAX)}$ は最大DC負荷電流であり、スイッチング周波数 f_{SW} は、FSELがGNDに接続されているとき1.5MHz、FSELが V_{CC} に接続されているとき1MHz、そしてFSELがREFに接続されているとき500kHzです。正確なインダクタの値は重要ではなく、サイズ、コスト、および効率の間でトレードオフを行うために調整することができます。インダクタの値を小さくするとサイズとコストを最小化することができますが、それと同時に出力リップルが増大し、より大きなピーク電流のために効率が低下します。一方、インダクタ値を大きくすると効率が向上しますが、巻き線数の増大による抵抗性損失が、AC電流レベルの低下によるメリットを上回るポイントが存在します。

インダクタの飽和電流は、ピークインダクタ電流よりも大きくなければなりません。ピーク電流は次式で算出することができます：

$$I_{OUT1_RIPPLE} = \frac{V_{OUT1} \times (V_{IN} - V_{OUT1})}{f_{SW} \times L_{OUT1} \times V_{IN}}$$
$$I_{OUT1_PEAK} = I_{OUT1(MAX)} + \frac{I_{OUT1_RIPPLE}}{2}$$

高い効率を得るためには、インダクタのDC抵抗を小さくしてください。割り当てられたサイズに収まる範囲で、可能な限り小さいDC抵抗を持つ低損失インダクタを選定してください。高い周波数に設定した場合は、特にフェライトコアが一般に最適な選択肢です。シールドコア構造は、ノイズ、EMI、およびスイッチング波形のジッタを低く抑えるのに役立ちます。

入力コンデンサ

入力フィルタコンデンサは電源から引き出されるピーク電流を削減し、レギュレータのスイッチングによって引き起こされる入力のノイズと電圧リップルを低減します。通常は、静電容量の値ではなく、入力リップル電流の要件と電圧定格に従って選択されます。入力電圧と負荷電流によって、RMS入力リップル電流(I_{RMS})が決まります：

$$I_{RMS} = I_{OUT1} \times \sqrt{\frac{V_{OUT1} \times (V_{IN} - V_{OUT1})}{V_{IN}}}$$

ワーストケースは $I_{RMS} = 0.5 \times I_{OUT1}$ の場合であり、これは $V_{IN} = 2 \times V_{OUT1}$ のときに起こります。

ほとんどのアプリケーションでは、優れたリップル電流特性とサージ電流特性を持つセラミックコンデンサが使用されます。回路の最適な長期信頼性を得るためには、最大負荷電流の場合のRMS入力電流に対して $+10^{\circ}\text{C}$ を下回る温度上昇を示す入力コンデンサを選択してください。

出力コンデンサの選択

MAX8728のステップダウンレギュレータは内部で補償されているため、適度な範囲でどのような出力容量を付加しても安定動作します。しかし、実際の静電容量と等価直列抵抗(ESR)はレギュレータの出力リップル電圧と過渡応答に影響を与えます。この項の残り部分では、リップル電圧と負荷過渡特性に関する要件に従って、必要な出力容量とESRを決定する方法について説明します。

出力電圧リップルには、2つの成分があります。出力コンデンサに蓄えられた電荷の変動と、コンデンサに入る電流と出て行く電流によって生じる、コンデンサのESRによる電圧降下です：

$$\begin{aligned} V_{OUT1_RIPPLE} &= V_{OUT1_RIPPLE(ESR)} + V_{OUT1_RIPPLE(C)} \\ V_{OUT1_RIPPLE(ESR)} &= I_{OUT1_RIPPLE} \times R_{ESR_OUT1} \\ V_{OUT1_RIPPLE(C)} &= \frac{I_{OUT1_RIPPLE}}{8 \times C_{OUT1} \times f_{SW}} \end{aligned}$$

ここで、 I_{OUT1_RIPPLE} は「ステップダウンレギュレータの設計」の「インダクタの選択」の項で定義したもの、 C_{OUT1} は出力容量、 R_{ESR_OUT1} は出力コンデンサ C_{OUT1} のESRです。図1の回路において、インダクタのリップル電流は0.6Aです。図1の回路の電圧リップル要件が3.3V出力の $\pm 1\%$ であるとする、総ピークトゥピークリップル電圧は66mV未満でなければなりません。ESRリップルと容量性リップルがともに総ピークトゥピークリップルの50%未満でなければならぬと仮定すると、総リップルの要件を満たすためには、ESRは55m Ω 未満、出力容量は1.5 μ Fを超える必要があります。図1の標準アプリケーション回路では、10m Ω のESR(プリント基板トレースの抵抗を含む)を持つ22 μ Fのコンデンサを選択しています。これは電圧リップルの要件を十分に満たします。

ステップダウンレギュレータの出力コンデンサとESRは、負荷が突然上下にステップ変化した場合の電圧アンダシュートとオーバシュートにも影響します。アンダシュートとオーバシュートにも、2つの成分があります。ESRによる電圧のステップ変化と、有限の静電容量およびインダクタのスルーレートに起因する電圧の降下と上昇です。ESRを十分に小さく、出力容量を十分に大きくして、過度の降下と上昇を防ぐことができるかどうかを、以下の各式を使用して確認してください。

ESRによるステップ変化幅は、負荷のステップ変化と出力コンデンサのESRの関数です：

$$V_{OUT1_ESR_STEP} = \Delta I_{OUT1} \times R_{ESR_OUT1}$$

容量による電圧降下の大きさは、負荷ステップ、出力コンデンサの値、インダクタの値、入力と出力の電圧差、および最大デューティサイクルの関数です：

$$V_{OUT1_SAG} = \frac{L_{OUT1} \times (\Delta I_{OUT1})^2}{2 \times C_{OUT1} \times (V_{IN(MIN)} \times D_{MAX} - V_{OUT1})}$$

容量による電圧上昇の大きさは、負荷ステップ、出力コンデンサの値、インダクタの値、および出力電圧の関数です：

$$V_{OUT1_SOAR} = \frac{L_{OUT1} \times (\Delta I_{OUT1})^2}{2 \times C_{OUT1} \times V_{OUT1}}$$

図1の回路に示した部品の値の場合、2A幅の過渡負荷において、コンデンサのESRに起因する電圧変動は無視できる範囲です。電圧降下と電圧上昇は、それぞれ40.2mVと71.6mVになります。

整流ダイオード

MAX8728の高いスイッチング周波数では、高速整流器が必要です。ほとんどのアプリケーションで、短い逆回復時間と小さい順電圧降下を持つショットキダイオードが推奨されます。一般に、2AのショットキダイオードがMAX8728のステップダウンレギュレータで良好に機能します。

出力電圧の選択

OUT1とGNDの間に抵抗分圧器を接続し、そのセンタタップをFB1に接続して出力電圧を調整してください。R12 (FB1とGND間の抵抗)を5k Ω ~50k Ω の範囲で選択し、次式を使ってR11 (OUT1~FB1間の抵抗)の値を求めてください：

$$R11 = R12 \times \left(\frac{V_{OUT1}}{V_{FB1}} - 1 \right)$$

ここで $V_{FB1} = 2V$ であり、 V_{OUT1} は2V~3.6Vの範囲で変えることができます。小容量(例えば47pF)のコンデンサをFB1とGNDの間に接続することによって、FB1のノイズ感度を低減することができます。

ステップアップレギュレータの設計

インダクタの選択

ステップアップインダクタを選択する際には、インダクタンス値、ピーク電流の定格、および直列抵抗の各要素について考えなければなりません。これらの要素は、コンバータの効率、最大出力負荷特性、過渡応答時間、および出力電圧リップルに影響を与えます。物理的サイズとコストも考慮すべき重要なファクタです。

LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

最大出力電流、入力電圧、出力電圧、およびスイッチング周波数によって、インダクタの値が決まります。インダクタンス値を非常に大きくすると電流リップルが最小化され、したがってピーク電流が低下して、それがインダクタのコア損失と電源経路全体での I^2R 損失の減少につながります。しかし、インダクタの値が大きいと必要なエネルギー貯蔵量と巻き線数も多くなるため、物理的サイズの増大につながり、インダクタ内の I^2R 損失も増大する可能性があります。インダクタンス値が小さいと、物理的サイズは小さくなりますが、電流リップルとピーク電流が増大します。最適なインダクタを見つけるためには、回路の効率、インダクタのサイズ、およびコストの間で最適な妥協点を選択する必要があります。

ここで使用する式にはLIRという定数が含まれていますが、これはインダクタのピークトゥピークのリップル電流の最大負荷電流における平均DCインダクタ電流に対する比です。ステップアップレギュレータの場合、インダクタの大きさと回路効率の間における最適なトレードオフは、LIRが0.2~0.5の範囲になるのが一般的です。しかし、インダクタのコア材質のAC特性、およびインダクタの抵抗と他の電源経路の抵抗との比率によって、最適なLIRが上下にずれる場合があります。インダクタの抵抗が比較的大きい場合は、リップルの増大を覚悟の上で必要な巻き線数を減らして線材の直径を大きくすることが考えられます。インダクタの抵抗値が比較的小さい場合は、インダクタンスの増大によってピーク電流を低下させることによって、電源経路全体にわたる損失を軽減することができます。LCDパネルアプリケーションに広く見られるような、極めて薄型の、高い抵抗値を持つインダクタを使用する場合は、最適なLIRが0.5~1.0に増大する可能性があります。

物理的なインダクタを選択したら、より大きいインダクタ値とより小さいインダクタ値を評価して、標準的な動作領域での効率改善が可能かどうか調べてください。

標準入力電圧(V_{IN})、最大出力電流($I_{AVDD(MAX)}$)、「標準動作特性」中の該当するグラフから得られる効率の予想値(η_{TYP})、および上記の議論に基づくLIRの見積もりを使って、おおよそのインダクタ値を計算してください：

$$L_{AVDD} = \left(\frac{V_{IN}}{V_{AVDD}} \right)^2 \left(\frac{V_{AVDD} - V_{IN}}{I_{AVDD(MAX)} \times f_{SW}} \right) \left(\frac{\eta_{TYP}}{LIR} \right)$$

適切なインダクタファミリから、利用可能なインダクタ値を選択してください。最小入力電圧 $V_{IN(MIN)}$ における最大DC入力電流を、エネルギー保存則と、「標準動作特性」中の該当するグラフから得られたその動作ポイントの予想効率(η_{MIN})を使って計算してください：

$$I_{IN(DC,MAX)} = \frac{I_{AVDD(MAX)} \times V_{AVDD}}{V_{IN(MIN)} \times \eta_{MIN}}$$

その動作ポイントにおけるリップル電流と、インダクタに要求されるピーク電流を計算してください：

$$I_{AVDD_RIPPLE} = \frac{V_{IN(MIN)} \times (V_{AVDD} - V_{IN(MIN)})}{L_{AVDD} \times V_{AVDD} \times f_{SW}}$$

$$I_{AVDD_PEAK} = I_{IN(DC,MAX)} + \frac{I_{AVDD_RIPPLE}}{2}$$

インダクタの飽和電流定格とMAX8728のLX2電流限界は I_{AVDD_PEAK} を上回らねばならず、インダクタのDC電流定格は $I_{IN(DC,MAX)}$ を上回っていなければなりません。高い効率を得るため、0.1Ω未満の直列抵抗を持つインダクタを選択してください。

図1の「標準動作回路」を考えると、出力13.5V、標準入力電圧12Vに対し、最大負荷電流($I_{AVDD(MAX)}$)は500mAになります。LIRとして0.3を選び、この動作ポイントにおける効率を95%と見積もると：

$$L_{AVDD} = \left(\frac{12V}{13.5V} \right)^2 \left(\frac{13.5V - 12V}{0.5A \times 1.5MHz} \right) \left(\frac{0.95}{0.5} \right) \approx 6.4\mu H$$

この回路の最小入力電圧(10.8V)を使用し、その動作ポイントにおける効率を90%と見積もると：

$$I_{IN(DC,MAX)} = \frac{0.5A \times 13.5V}{10.8V \times 0.9} \approx 0.69A$$

リップル電流とピーク電流は、次のようになります：

$$I_{RIPPLE} = \frac{10.8V \times (13.5V - 10.8V)}{6.4\mu H \times 13.5V \times 1.5MHz} \approx 0.23A$$

$$I_{PEAK} = 0.69A + \frac{0.23A}{2} \approx 0.81A$$

出力コンデンサの選択

総合出力電圧リップルには、2つの成分があります。出力容量の充電と放電によって生じる容量性リップルと、コンデンサのESRに起因する抵抗性リップルです：

$$V_{AVDD_RIPPLE} = V_{AVDD_RIPPLE(C)} + V_{AVDD_RIPPLE(ESR)}$$

$$V_{AVDD_RIPPLE(C)} \approx \frac{I_{AVDD}}{C_{AVDD}} \left(\frac{V_{AVDD} - V_{IN}}{V_{AVDD} \times f_{SW}} \right) \text{ and}$$

$$V_{AVDD_RIPPLE(ESR)} \approx I_{AVDD_PEAK} \times R_{ESR}$$

ここで、 I_{AVDD_PEAK} はピークインダクタ電流です(「インダクタの選択」の項を参照)。セラミックコンデンサの

LCDモニタ/TV向けの低コスト、マルチ出力電源

場合、出力電圧リップルの大半は $V_{AVDD_RIPPLE(C)}$ で占められるのが一般的です。出力コンデンサの電圧定格と温度特性もまた考慮する必要があります。

入力コンデンサの選択

入力コンデンサは、入力電源から引き出される電流ピークを削減し、ICへのノイズ注入を低減します。「標準動作回路」(図1)では、標準的な研究室の設備に見られる大きいソースインピーダンスに対応するため、 $10\mu\text{F}$ のセラミックコンデンサを2個使用しています。実際のアプリケーションでは、ステップアップレギュレータは他の安定化電源の出力によって給電されることが多いため、通常はこれよりはるかに小さいソースインピーダンスになります。一般的には、標準動作回路で使用している値よりも入力容量を小さくすることができます。

整流ダイオード

MAX8728の高いスイッチング周波数は、高速の整流器を必要とします。ほとんどのアプリケーションで、短い逆回復時間と低い順電圧を持つショットキダイオードが推奨されます。一般に、 $1\text{A}\sim 2\text{A}$ のショットキダイオードが内蔵MOSFETを良好に補完してくれます。

出力電圧の選択

ステップアップレギュレータの出力電圧は、出力(V_{AVDD})とGNDの間に抵抗分圧器を接続し、そのセンタタップをFB2に接続することによって調整されます(図1参照)。R2を $10\text{k}\Omega\sim 50\text{k}\Omega$ の範囲で選択してください。R1は次式を使って計算します：

$$R1 = R2 \times \left(\frac{V_{AVDD}}{V_{FB2}} - 1 \right)$$

ここで、 V_{FB2} はステップアップレギュレータのフィードバック設定ポイントであり、 2.0V です。R1とR2はICの近くに配置してください。

ループ補償

R_{COMP} (図1のR3)の選択によって、高速過渡応答を得るための高周波積分器の利得を設定してください。 C_{COMP} (図1のC13)の選択によって、ループの安定性を維持するための積分回路のゼロを設定してください。

低ESRの出力コンデンサの場合、安定した性能と良好な過渡応答を得るため、次の式を使用します：

$$R_{COMP} \approx \frac{250 \times V_{IN} \times V_{AVDD} \times C_{AVDD}}{L_{AVDD} \times I_{AVDD(MAX)}}$$
$$C_{COMP} \approx \frac{V_{AVDD} \times C_{AVDD}}{20 \times I_{AVDD(MAX)} \times R_{COMP}}$$

過渡応答をさらに最適化するため、過渡応答の波形を観察しながら R_{COMP} を20%ステップ、 C_{COMP} を50%ステップで変化させてください。

チャージポンプレギュレータ

チャージポンプ段数の選択

最も高い効率を得るためには、常に出力要件を満たす範囲で最も少ないチャージポンプ段数を選択してください。

正チャージポンプの段数は、次式で与えられます：

$$n_{POS} = \frac{V_{GON} - V_{SUPP}}{V_{SUPP} - (2 \times V_D) - (I_{GON} \times R_{EFF})}$$

ここで n_{POS} は正チャージポンプの段数、 V_{GON} は正チャージポンプレギュレータの出力、 I_{GON} は正チャージポンプの出力電流、 V_{SUPP} はチャージポンプレギュレータの電源電圧、 V_D はチャージポンプダイオードの順方向電圧降下、 R_{EFF} はチャージポンプスイッチの実効出力抵抗(10Ω typ)です。

負チャージポンプの段数は、次式で与えられます：

$$n_{NEG} = \frac{-V_{GOFF}}{V_{SUPP} - (2 \times V_D) - (I_{GOFF} \times R_{EFF})}$$

ここで n_{NEG} は負チャージポンプの段数、 V_{GOFF} は負チャージポンプレギュレータの出力、 I_{GOFF} は負チャージポンプの出力電流です。

上記の各式では、フライングコンデンサが出力電流を制限しない十分な容量を備えているものと仮定しています。

フライングコンデンサ

フライングコンデンサ(C_X)の値を大きくすると、実効ソースインピーダンスが低下し、出力電流能力が増大します。内部スイッチ抵抗とダイオードのインピーダンスによってソースインピーダンスの下限が決まるため、容量を無制限に大きくしても出力電流能力への影響はごくわずかです。低周波数、低いヘッドルーム、大電流という場合を除いて、 $0.1\mu\text{F}$ のセラミックコンデンサで十分に機能します。フライングコンデンサの電圧定格は、次の条件を上回っていなければなりません：

$$V_{CX} > n \times V_{SUPP}$$

ここで、 n はそのフライングコンデンサが使用されている段数です。

LCDモニタ/TV向けの低コスト、マルチ出力電源

チャージポンプの出力コンデンサ

フライングコンデンサを小さくすると、出力リップルが減少します。出力コンデンサを大きくすると、出力リップルが減少し、過渡応答が向上します。次の式を使って、出力リップルを概算してください：

$$V_{\text{RIPPLE_POS}} = \left[\frac{(\eta_{\text{POS}} + 1) \times V_{\text{SUPP}} - 2 \times \eta_{\text{POS}} \times V_{\text{D}} - V_{\text{OUT_POS}}}{\eta_{\text{POS}}} \right] \times \frac{C_{\text{X_POS}}}{C_{\text{OUT_POS}}}$$
$$V_{\text{RIPPLE_NEG}} = \left[\frac{\eta_{\text{NEG}} \times V_{\text{SUPP}} - 2 \times \eta_{\text{NEG}} \times V_{\text{D}} + V_{\text{OUT_NEG}}}{\eta_{\text{NEG}}} \right] \times \frac{C_{\text{X_NEG}}}{C_{\text{OUT_NEG}}}$$

ここで $V_{\text{OUT_POS}}$ は正チャージポンプの出力電圧、 $C_{\text{X_POS}}$ は正チャージポンプのフライングコンデンサ、 $C_{\text{OUT_POS}}$ は正チャージポンプの出力コンデンサ、 $V_{\text{OUT_NEG}}$ は負チャージポンプの出力電圧、 $C_{\text{X_NEG}}$ は負チャージポンプのフライングコンデンサ、そして $C_{\text{OUT_NEG}}$ は負チャージポンプの出力コンデンサです。

出力電圧の選択

正チャージポンプレギュレータの出力電圧は、SRCとGNDの間に抵抗分圧器を接続し、そのセンタタップをFBPに接続することによって調整します(図1)。分圧器の低位側抵抗 $R7$ は $10\text{k}\Omega \sim 30\text{k}\Omega$ の範囲で選択します。高位側抵抗 $R8$ は、次式によって計算します：

$$R7 = R8 \times \left(\frac{V_{\text{GON}}}{V_{\text{FBP}}} - 1 \right)$$

ここで $V_{\text{FBP}} = 2\text{V}$ (typ)です。小容量(たとえば 10pF)のコンデンサを $R7$ の両端に接続することによって、パルスグルーピングと出力ノイズを軽減することができます。

負チャージポンプレギュレータの出力電圧は、 V_{GOFF} とREFの間に抵抗分圧器を接続し、そのセンタタップをFBNに接続することによって調整します(図1)。 $R9$ は $35\text{k}\Omega \sim 68\text{k}\Omega$ の範囲で選択してください。 $R10$ は次式を使って計算します：

$$R10 = R9 \times \frac{V_{\text{FBN}} - V_{\text{GOFF}}}{V_{\text{REF}} - V_{\text{FBN}}}$$

ここで $V_{\text{FBN}} = 250\text{mV}$ 、 $V_{\text{REF}} = 12\text{V}$ です。REFが供給できるのは最大 $50\mu\text{A}$ である点に注意してください。例えば $R9$ に $35\text{k}\Omega$ 未満の抵抗を使用すると、バイアス電流がREFの供給能力を超えてしまいます。

プリント基板のレイアウトとグランド処理

適正な動作のためには、慎重なプリント基板のレイアウトが重要になります。良好なプリント基板レイアウトとするために以下のガイドラインを使用してください：

- 1) 各DC-DCコンバータのインダクタ、ダイオード、および出力コンデンサを、入力コンデンサおよびその $LX_$ と $GND_$ の各端子の近くに配置することによって、それぞれの大電流ループの領域を最少化してください。ステップダウンレギュレータの場合、大電流入力ループは入力コンデンサの正端子からICのIN端子に入り、 $LX1$ から出て、インダクタへ、出力コンデンサの正端子へと続き、出力コンデンサと入力コンデンサのグランド端子に再接続されます。大電流出力ループは、インダクタから出力コンデンサの正端子へ、出力コンデンサの負端子へ、およびショットキダイオード(D2)へと続きます。ステップアップレギュレータの場合、大電流入力ループは入力コンデンサの正端子からインダクタへ、ICの $LX2$ 端子へと続き、 $GND2$ から出て、入力コンデンサの負端子へと続きます。大電流出力ループは、入力コンデンサの正端子から、インダクタへ、出力ダイオード(D1)へ、出力コンデンサの正端子へと続き、出力コンデンサと入力コンデンサのグランド端子の間に再接続されます。これらのループの部品を、短くて太い配線で接続してください。大電流経路では、ビアの使用は避けてください。ビアが避けられない場合は、多数のビアを並列に使用して抵抗とインダクタンスを減少させてください。
- 2) 入力および出力コンデンサのグランドと $GND1$ 端子で構成される、ステップダウンレギュレータ用の電力グランドアイランド($GND1$)を作成してください。これらすべてを、短く太いトレースまたは小さなグランドプレーンで1つに接続してください。同様に、入力および出力コンデンサのグランドと $GND2$ 端子で構成される、ステップアップレギュレータ用の電力グランドアイランド($GND2$)を作成してください。電力グランドトレースの幅を最大化することによって、効率が向上し、出力電圧リップルとノイズスパイクが減少します。 GND 端子、すべてのフィードバック抵抗分圧器のグランド接続、COMPおよびDELコンデンサのグランド接続、およびデバイスの下面エクスポートパッドで構成された、アナロググランドプレーン(GND)を作成してください。層内または半田面の大面積パターンを使用し、ICを冷却するため、大きな、または複数のビアで下面パッドに接続します。これら3つのグランド端子を下面エクスポートパッドに直結することによって、 $GND1$ 、 $GND2$ 、および GND の各アイランドを接続してください。これらの独立したグランドプレーン間で、それ以外の接続を行わないでください。

LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

- 3) すべてのフィードバック抵抗分圧器を、可能な限りそれぞれのフィードバック端子の近くに配置してください。分圧器のセンタトレースは常に短く配線してください。離れた位置に抵抗を配置すると、FBトレースがアンテナの役割を果たしてスイッチングノイズを拾ってしまいます。どのフィードバックトレースも、LX1、LX2、DRVp、またはDRVnの近くを通さないように注意してください。
- 4) INL端子とREF端子のバイパスコンデンサを、可能な限りデバイスの近くに配置してください。INLバイパスコンデンサのグラウンド接続は、幅の広いトレースでGND端子に直結させてください。
- 5) 最高の過渡応答を得るため、出力コンデンサと負荷の間のトレースの長さを最少化し、幅を最大化してください。

- 6) LX1とLX2の各ノードのサイズを最小化しつつ、太く短い状態を維持してください。LX1とLX2の各ノードを、フィードバックノード(FB1、FB2、FBP、およびFBN)およびアナロググラウンドから離してください。必要ならDCトレースをシールドとして利用してください。

適切な基板レイアウトの実例は、MAX8728の評価キットを参照してください。

チップ情報

TRANSISTOR COUNT: 6752

PROCESS: BiCMOS

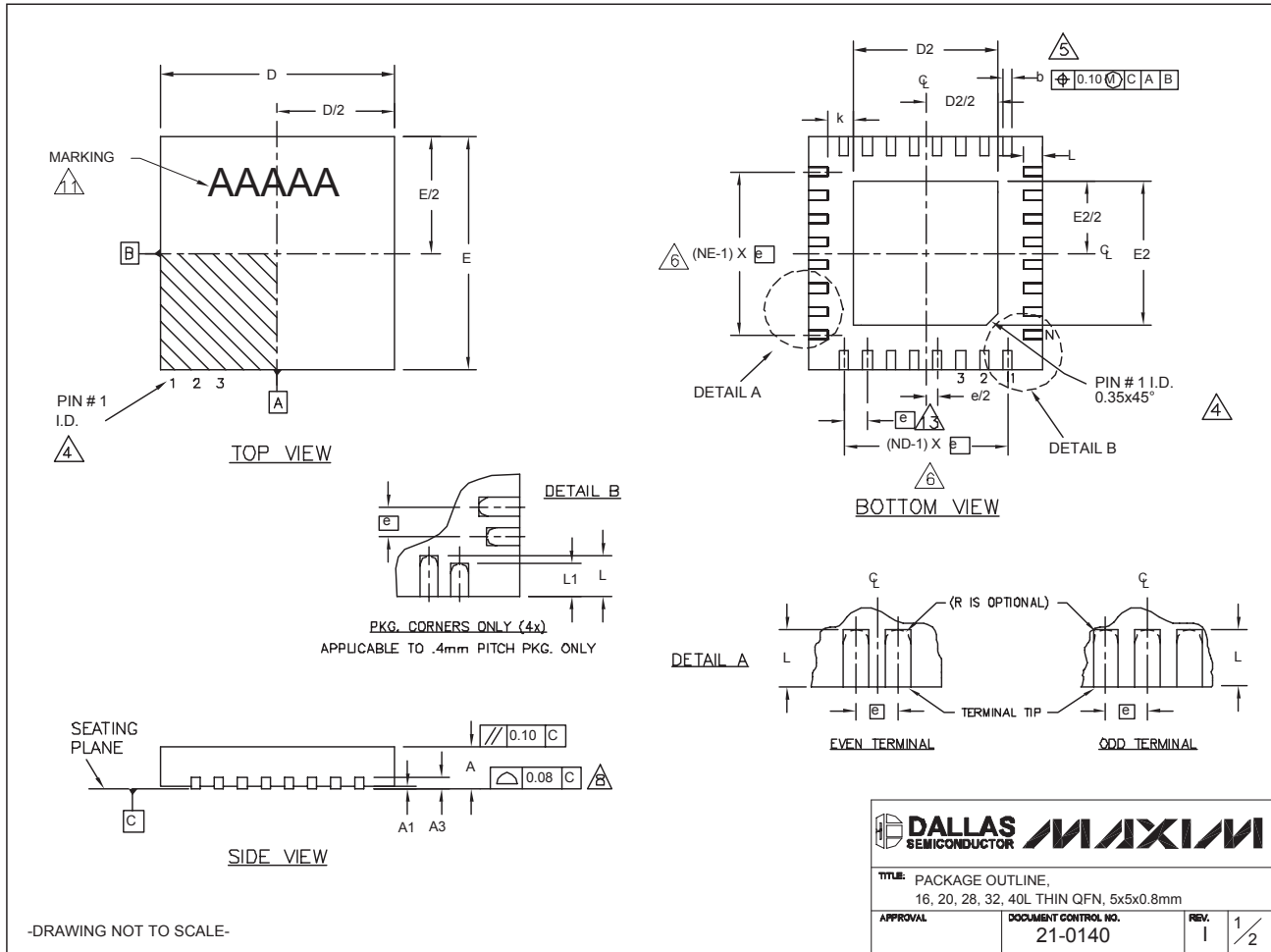
LCDモニタ/TV向けの低コスト、マルチ出力電源

MAX8728

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

QFN THIN EPS



LCDモニタ/TV向けの低コスト、 マルチ出力電源

MAX8728

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS															
PKG. SYMBOL	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS									
PKG. CODES	D2			E2			L _{exposed} ±0.15	DOWN BONDS ALLOWED	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T1655-3	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES	
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255-5	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES	

**SEE COMMON DIMENSIONS TABLE

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- ⚠ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- ⚠ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ⚠ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- ⚠ COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-3 AND T2855-6.
- ⚠ WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- ⚠ LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

	
TITLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0140
REV.	1 2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 29

© 2006 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.