

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

概要

MAX8566は高効率スイッチングレギュレータであり、 $0.6V \sim (0.87 \times V_{IN})$ の出力電圧で最大10Aの負荷電流を供給します。このICは2.3V~3.6Vの入力電源で動作するため、ポイントオブロードアプリケーションに最適です。出力電圧の総合設定エラーは、全負荷、全入力電圧、および全温度範囲で $\pm 1\%$ を下回ります。

MAX8566は、外付け抵抗器によってプログラマブルな250kHz~2.4MHzのスイッチング周波数範囲のパルス幅変調(PWM)モードで動作します。SYNC入力を使って、同じ周波数範囲でこのICを外部クロックと同期させることができます。高動作周波数のため、外付け部品のサイズが最小限に抑えられます。ハイサイドおよびローサイドの両スイッチに低 $R_{DS(ON)}$ nチャネルMOSFETを使用しているため、重負荷時と高スイッチング周波数において高効率が確保されます。

MAX8566は、広帯域幅(10MHzを超える)のエラーアンプを備える電圧モード制御アーキテクチャを採用しています。この電圧モード制御アーキテクチャによって、スイッチング周波数は1MHzを上回り、プリント基板面積を最小限に抑えるオールセラミックコンデンサ設計が実現します。エラーアンプはタイプ3補償で動作し、高周波スイッチングの帯域幅を完全活用して、高速過渡応答を実現します。調整可能なソフトスタート時間によって、柔軟に起動時の入力突入電流を最小限に抑制することができます。出力がレギュレーション点の90%に達すると、オープンドレインのパワーグッド(PWRGD)信号はハイになります。

MAX8566は、第2のMAX8566、または第1レギュレータと180度逆位相でスイッチングする第2レギュレータを同期化するSYNCOUT出力を備え、入力リップル電流を低減します。このため入力コンデンサの要件が緩和されます。また、MAX8566は出力トラッキングアプリケーション用の外部リファレンス入力(REFIN)も備えています。

MAX8566は、5mm x 5mmの32ピンTQFNパッケージで提供されます。MAX8566および必要とする全外付け部品は、0.80平方インチを下回る実装面積に収納可能です。

アプリケーション

ASIC/CPU/DSPコア電圧
POL型電源
DDR電源
基地局電源
ファイバ電源
テレコム電源
ネットワーク電源

特長

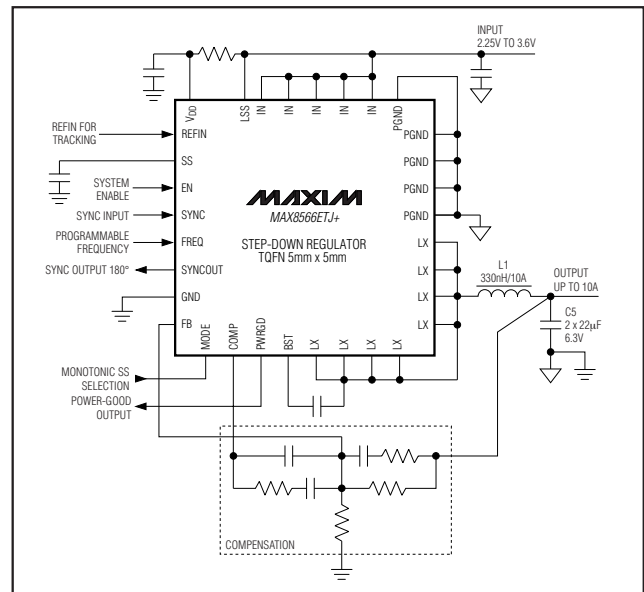
- ◆ 8mΩのオン抵抗MOSFET(複数)を内蔵
- ◆ 10A出力のPWMステップダウンレギュレータ
- ◆ 全負荷、全入力電圧、および全温度範囲の出力精度： $\pm 1\%$
- ◆ 2.3V~3.6Vの入力電源で動作
- ◆ 可変出力： $0.6V \sim (0.87 \times V_{IN})$
- ◆ 250kHz~2.4MHzに調整可能な周波数、またはSYNC入力
- ◆ オールセラミックコンデンサ設計を実現
- ◆ SYNCOUTは第2レギュレータを180度逆位相で駆動
- ◆ プリバイアスまたは単調ソフトスタート
- ◆ プログラマブルなソフトスタート時間
- ◆ 出力トラッキングまたはシーケンシング
- ◆ 出力電流をソースおよびシンク
- ◆ パワーグッド出力
- ◆ 32端子Thin QFNパッケージ
- ◆ DDR終端アプリケーション用のREFIN

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX8566ETJ+	-40°C to +85°C	32 Thin QFN 5mm x 5mm (T3255-4)

+は鉛フリーパッケージを示します。

標準動作回路



ピン配置はデータシートの最後に記載されています。

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ABSOLUTE MAXIMUM RATINGS

EN/SS, EN, IN, SYNC, SKIP, V_{DD},
LSS, PWRGD to GND-0.3V to +4V (4.5V nonswitching)
SYNCOUT, SS, COMP, FB, REFIN,
FREQ to GND-0.3V to (V_{DD} + 0.3V)
LX Current (Note 1)-12A to +12A
BST to LX-0.3V to +4V (4.5V nonswitching)
PGND to GND-0.3V to +0.3V

Continuous Power Dissipation (T_A = +85°C)
32-Pin Thin QFN (derate 33.3mW/°C above +70°C)2666.7W
Operating Temperature Range-40°C to +85°C
Junction Temperature+150°C
Storage Temperature Range-65°C to +150°C
Lead Temperature (soldering, 10s)+300°C

Note 1: LX has internal clamp diodes to PGND and IN. Applications that forward bias these diodes should take care not to exceed the IC's package power-dissipation limits.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{DD} = V_{EN} = 3.3V, V_{FB} = 0.5V, V_{SYNC} = 0V, T_A = 0°C to +85°C, typical values are at T_A = +25°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN/V_{DD}					
IN and V _{DD} Voltage Range		2.3		3.6	V
LSS Voltage Range		2.3		3.6	V
IN Supply Current	Quiescent current, V _{FB} = 0.7V		0.7	2.2	mA
	f _S = 1MHz, no load		14		
V _{DD} Supply Current	Quiescent current, V _{FB} = 0.7V		1.8	4	mA
	f _S = 1MHz, V _{LSS} = V _{DD}		16		
Total Shutdown Current into IN and V _{DD}	V _{IN} = V _{DD} = V _{LSS} = (V _{BST} - V _{LX}) = 3.6V, V _{EN} = 0V	T _A = +25°C		50	μA
		T _A = 0°C to +85°C		3	
V _{DD} Undervoltage-Lockout Threshold	LX starts/stops switching, 2μs deglitch	V _{DD} rising		2.0	V
		V _{DD} falling	1.72	1.90	
BST					
Shutdown Supply Current	V _{IN} = V _{DD} = V _{BST} = 3.6V, V _{LX} = 3.6V or 0V, V _{EN} = 0V	T _A = +25°C		10	μA
		T _A = 0°C to +85°C		0.05	
PWM COMPARATOR					
Comparator Propagation Delay	10mV overdrive		20		ns
COMP					
Clamp Voltage, High	V _{IN} = 2.3V to 3.6V, V _{FB} = 0.7V	1.80	2.0	2.15	V
Slew Rate		0.75	1.4		V/μs
Shutdown Resistance	From COMP to GND, V _{EN} = 0V		30	100	Ω
ERROR AMPLIFIER					
FB Regulation Voltage	V _{COMP} = 1V to 2V, V _{DD} = 2.5V and 3.3V	0.594	0.6	0.606	V
Error-Amplifier Common-Mode Input Range	V _{DD} = 2.3V to 2.6V	0		V _{DD} - 1.65	V
	V _{DD} = 2.6V to 3.6V	0		V _{DD} - 1.7	
Error-Amplifier Maximum Output Current		0.8			mA

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = V_{EN} = 3.3V$, $V_{FB} = 0.5V$, $V_{SYNC} = 0V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
FB Input Bias Current	$V_{FB} = 0.7V$, $T_A = +25^{\circ}C$			40	200	nA
REFIN Input Bias Current	$V_{REFIN} = 0.6V$, $T_A = +25^{\circ}C$			70	250	nA
REFIN Common-Mode Range	$V_{DD} = 2.3V$ to $2.6V$		0		$V_{DD} - 1.65$	V
	$V_{DD} = 2.6V$ to $3.6V$		0		$V_{DD} - 1.7$	
LX (ALL PINS COMBINED)						
On-Resistance, High Side	$I_{LX} = -2A$	$V_{IN} = V_{BST} - V_{LX} = 3.3V$		8	16	m Ω
		$V_{IN} = V_{BST} - V_{LX} = 2.5V$		12	20	
On-Resistance, Low Side	$I_{LX} = 2A$	$V_{IN} = V_{LSS} = 3.3V$		8	16	m Ω
		$V_{IN} = V_{LSS} = 2.5V$		12	20	
Current-Limit Threshold	$V_{IN} = 2.5V$ or $3.3V$, high side		12	15	20	A
Leakage Current	$V_{IN} = 3.6V$, $V_{EN} = 0V$, $T_A = +25^{\circ}C$	$V_{LX} = 3.6V$		5	200	μA
		$V_{LX} = 0V$	-200	+5		
Switching Frequency	$V_{IN} = 2.5V$ or $3.3V$	$R_{FREQ} = 50k\Omega$	0.8	1	1.2	MHz
		$R_{FREQ} = 23.3k\Omega$	1.7	2	2.3	
Minimum Off-Time	$V_{IN} = 2.5V$ or $3.3V$			50	75	ns
Maximum Duty Cycle	$R_{FREQ} = 50k\Omega$, $V_{IN} = 2.5V$ or $3.3V$		87	95		%
Minimum Duty Cycle	$R_{FREQ} = 50k\Omega$, $V_{IN} = 2.5V$ or $3.3V$			10		%
RMS LX Output Current					10	A
ENABLE/SOFT-START						
EN Input Logic-Low Threshold				0.4	0.7	V
EN Input Logic-High Threshold			1.65	1.90		V
MODE Input Threshold	$V_{DD} = 2.3V$ to $3.6V$	Monotonic start	30		45	% of V_{DD}
		No monotonic start			20	
EN, MODE Input Current	$V_{EN} = V_{MODE} = 0V$ or $3.6V$, $V_{DD} = 3.6V$, $T_A = +25^{\circ}C$			0.01	1	μA
Soft-Start Charging Current	$V_{SS} = 0.3V$		5	8	11	μA
SS Discharge Resistance				8		k Ω

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = V_{EN} = 3.3V$, $V_{FB} = 0.5V$, $V_{SYNC} = 0V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
SYNC						
Capture Range	$V_{DD} = 2.3V$ to $3.6V$		0.25		2.40	MHz
Pulse Width	$V_{DD} = 2.3V$ to $3.6V$	t_{LO}	100			ns
		t_{HI}	100			
Input Threshold	$V_{DD} = 2.3V$ to $3.6V$	V_{IH}	0.4	0.95		V
		V_{IL}		1	1.6	
Input Current	$V_{SYNC} = 0V$ or $3.6V$, $V_{DD} = 3.6V$	I_{IH}	-1		+10	μA
		I_{IL} , $T_A = +25^{\circ}C$	-1	+0.01	+1	
SYNCOUT						
Frequency Range	$V_{DD} = 2.3V$ to $3.6V$		0.25		2.40	MHz
Phase Shift from SYNC or Internal Oscillator	Frequency = 1MHz		160	180	230	Degrees
Output Voltage	$I_{SYNCOUT} = \pm 1mA$, $V_{DD} = 2.3V$ to $3.6V$	V_{OH}	$V_{DD} - 0.4$	$V_{DD} - 0.05$		V
		V_{OL}		0.05	0.4	
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold	When LX stops switching			+165		$^{\circ}C$
Thermal-Shutdown Hysteresis				20		$^{\circ}C$
POWER GOOD						
Threshold Voltage	V_{FB} falling, 3mV hysteresis		86	90	93	% of V_{REFIN} or 0.6V
Falling-Edge Deglitch			30	50	80	μs
Output Low Voltage	$I_{PWRGD} = 4mA$			0.15	0.3	V
Leakage Current	$V_{PWRGD} = 3.6V$, $V_{FB} = 0.9V$, $T_A = +25^{\circ}C$			0.01	1	μA

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ELECTRICAL CHARACTERISTICS

($V_{IN} = V_{DD} = V_{EN} = 3.3V$, $V_{FB} = 0.5V$, $V_{SYNC} = 0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Note 2)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
IN/V_{DD}						
IN and V _{DD} Voltage Range			2.325		3.600	V
LSS Voltage Range			2.325		3.600	V
IN Supply Current	Quiescent current, $V_{FB} = 0.7V$				2.2	mA
V _{DD} Supply Current	Quiescent current, $V_{FB} = 0.7V$				4	mA
V _{DD} Undervoltage-Lockout Threshold	LX starts/stops switching, 2 μ s rising/falling-edge delay	V _{DD} rising			2.2	V
		V _{DD} falling	1.72			
COMP						
Clamp Voltage, High	$V_{IN} = 2.3V$ to $3.6V$, $V_{FB} = 0.7V$		1.80		2.18	V
Slew Rate			0.75			V/ μ s
Shutdown Resistance	From COMP to GND, $V_{EN} = 0V$				100	Ω
ERROR AMPLIFIER						
FB Regulation Voltage	$V_{COMP} = 1V$ to $2V$, $V_{IN} = 2.3V$ or $3.6V$		0.591		0.609	V
Error-Amplifier Common-Mode Input Range	$V_{DD} = 2.325V$ to $2.6V$		0		$V_{DD} - 1.65$	V
	$V_{DD} = 2.6V$ to $3.6V$		0		$V_{DD} - 1.7$	
Error-Amplifier Maximum Output Current			0.8			mA
REFIN Common-Mode Range	$V_{DD} = 2.325V$ to $2.5V$		0		$V_{DD} - 1.65$	V
	$V_{DD} = 2.6V$ to $3.6V$		0		$V_{DD} - 1.7$	
LX (ALL PINS COMBINED)						
On-Resistance, High Side	$I_{LX} = -2A$	$V_{IN} = V_{BST} - V_{LX} = 3.3V$			16	m Ω
		$V_{IN} = V_{BST} - V_{LX} = 2.5V$			20	
On-Resistance, Low Side	$I_{LX} = 2A$	$V_{IN} = V_{LSS} = 3.3V$			15	m Ω
		$V_{IN} = V_{LSS} = 2.5V$			20	
Current-Limit Threshold	$V_{IN} = 2.5V$ or $3.3V$		12		20	A

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{DD} = V_{EN} = 3.3V$, $V_{FB} = 0.5V$, $V_{SYNC} = 0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Note 2)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Switching Frequency	$V_{IN} = 2.5V$ or $3.3V$	$R_{FREQ} = 50k\Omega$	0.8	1.2		MHz
		$R_{FREQ} = 23.3k\Omega$	1.7	2.3		
Minimum Off-Time	$V_{IN} = 2.5V$ or $3.3V$				90	ns
Maximum Duty Cycle	$R_{FREQ} = 50k\Omega$, $V_{IN} = 2.5V$ or $3.3V$		87			%
RMS Output Current					10	A
ENABLE/SOFT-START						
EN Input Logic-Low Threshold					0.7	V
EN Input Logic-High Threshold			1.65			V
MODE Input Threshold	$V_{IN} = 2.3V$ to $3.6V$	Monotonic start	30	45		% of V_{DD}
		No monotonic start		20		
EN, MODE Input Current	V_{EN} or $V_{MODE} = 0V$ or $3.6V$, $V_{DD} = 3.6V$				1	μA
Soft-Start Charging Current	$V_{SS} = 0.3V$		5		12	μA
SYNC						
Capture Range	$V_{IN} = 2.3V$ to $3.6V$		0.25		2.40	MHz
Pulse Width	$V_{IN} = 2.3V$ to $3.6V$	t_{LO}	100			ns
		t_{HI}	100			
Input Threshold	$V_{IN} = 2.3V$ to $3.6V$	V_{IH}	0.4			V
		V_{IL}				

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ELECTRICAL CHARACTERISTICS (continued)

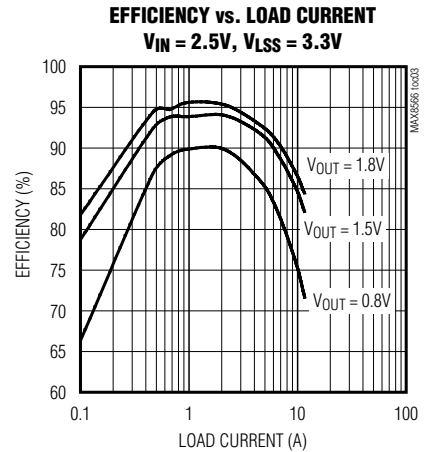
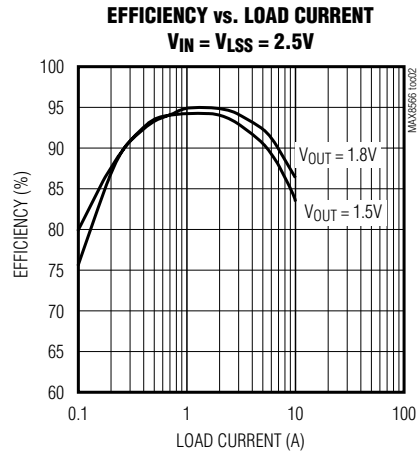
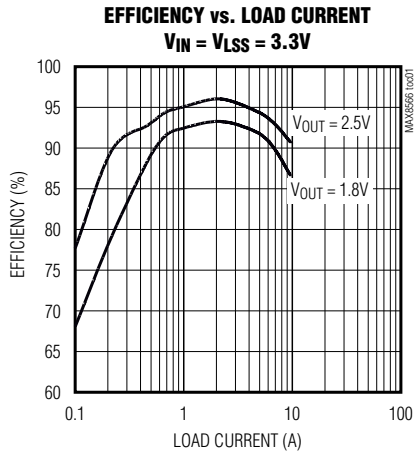
($V_{IN} = V_{DD} = V_{EN} = 3.3V$, $V_{FB} = 0.5V$, $V_{SYNC} = 0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SYNCOUT					
Frequency Range	$V_{DD} = 2.3V$ to $3.6V$	0.25		2.40	MHz
Phase Shift from SYNC or Internal Oscillator	Frequency = 1MHz	160		230	Degrees
Output Voltage	$I_{SYNCOUT} = \pm 1mA$, $V_{DD} = 2.3V$ to $3.6V$	V_{OH}		$V_{DD} - 0.4$	V
		V_{OL}		0.4	
POWER-GOOD					
Threshold Voltage	V_{FB} falling, 3mV hysteresis	85		93	% of V_{REF}
Falling-Edge Deglitch		30		80	μs
PWRGD Output Voltage	$I_{PWRGD} = 4mA$			0.3	V

Note 2: Specifications to $-40^{\circ}C$ are guaranteed by design and not production tested.

標準動作特性

(Typical values are at $V_{IN} = V_{DD} = 3.3V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 50k\Omega$, $I_{OUT} = 10A$, and $T_A = +25^{\circ}C$.)

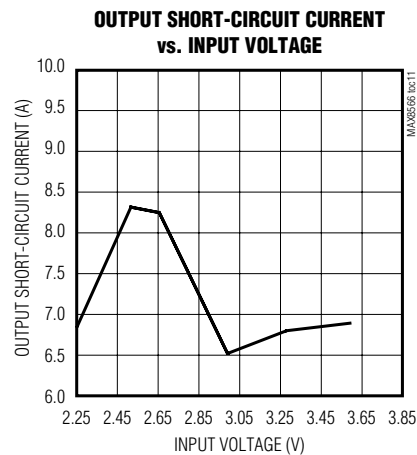
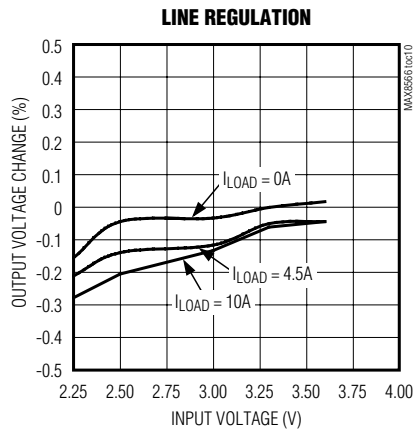
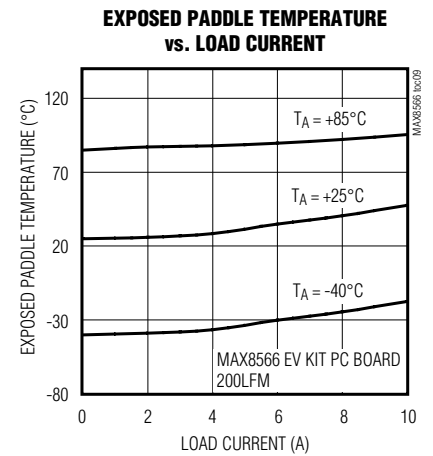
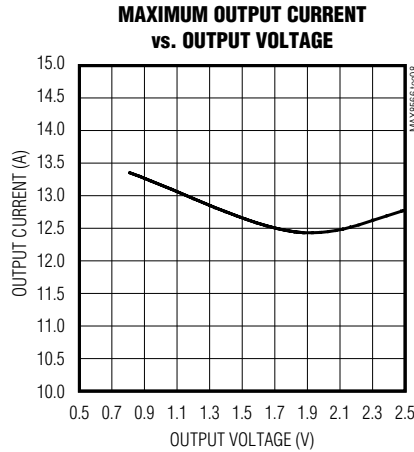
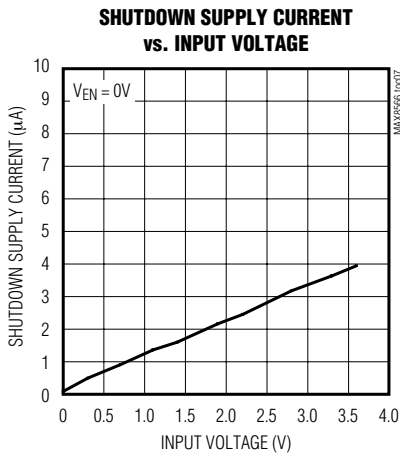
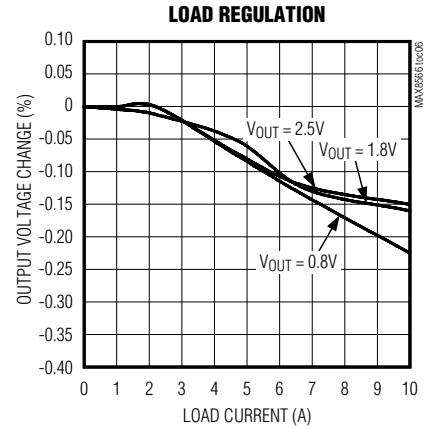
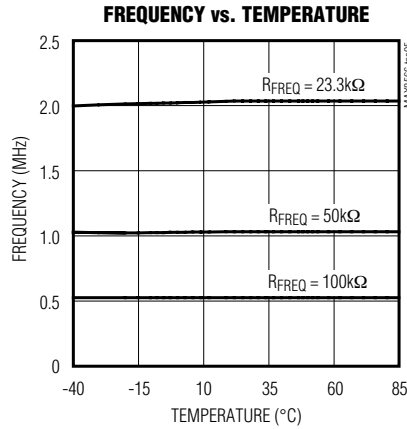
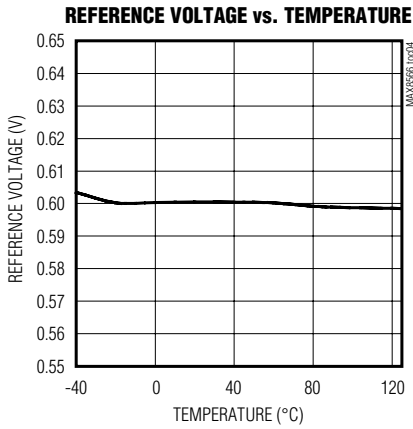


高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

標準動作特性(続き)

(Typical values are at $V_{IN} = V_{DD} = 3.3V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 50k\Omega$, $I_{OUT} = 10A$, and $T_A = +25^\circ C$.)

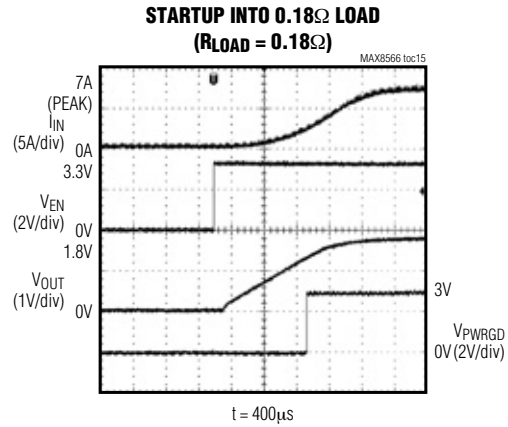
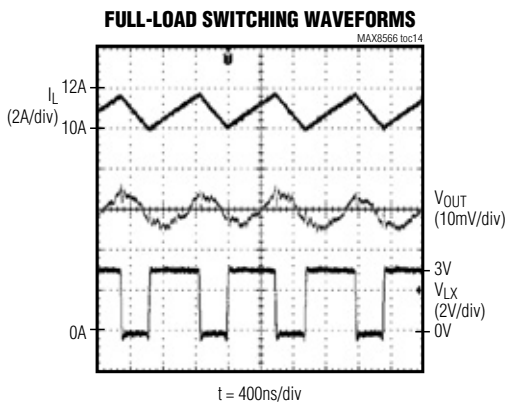
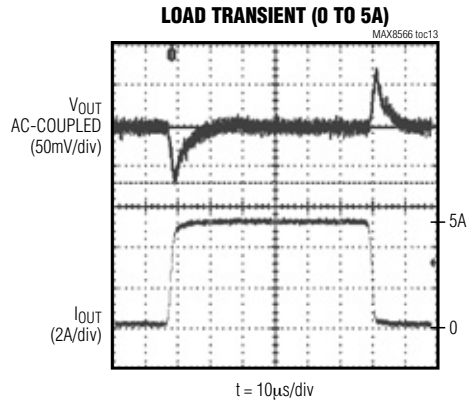
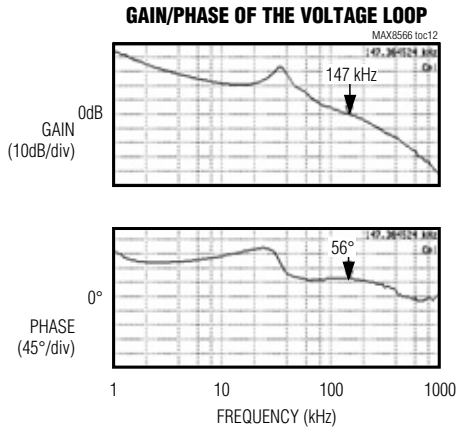


高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

標準動作特性(続き)

(Typical values are at $V_{IN} = V_{DD} = 3.3V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 50k\Omega$, $I_{OUT} = 10A$, and $T_A = +25^\circ C$.)

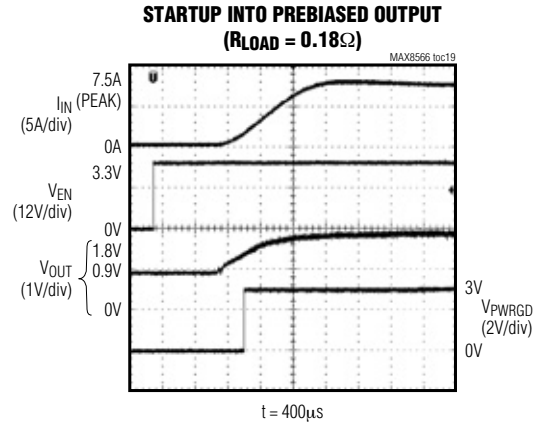
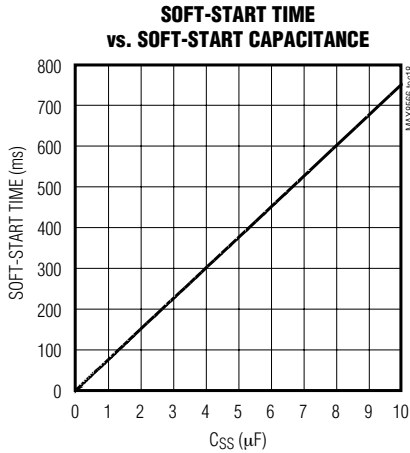
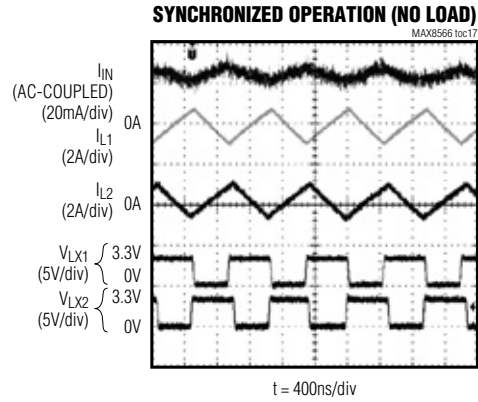
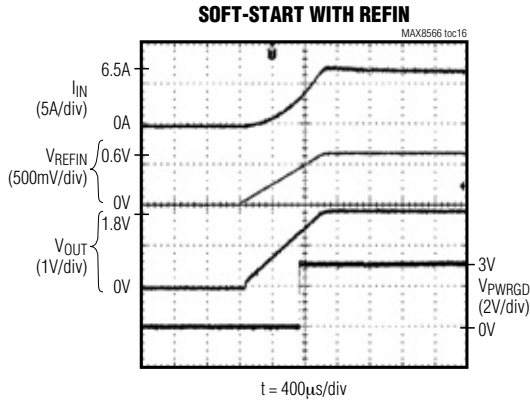


高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

標準動作特性(続き)

(Typical values are at $V_{IN} = V_{DD} = 3.3V$, $V_{OUT} = 1.8V$, $R_{FREQ} = 50k\Omega$, $I_{OUT} = 10A$, and $T_A = +25^\circ C$.)



高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

端子説明

端子	名称	機能
1	MODE	単調起動イネーブル/ディセーブル。単調起動モードをイネーブル/ディセーブルするには、MODEをGNDまたは外付け抵抗分圧器のセンタータップに接続してください。
2	COMP	エラーアンプ出力。必要とする補償回路をCOMPとFBの間に接続してください。ICがシャットダウンモードになると、COMPは内部でGNDに強制されます。
3	PWRGD	パワーグッド出力。 V_{FB} が0.6Vの90%以上になると、ハイインピーダンスになるオープンドレイン出力。そうでない場合は、PWRGDが内部でローに強制されます。ICがシャットダウンモードになるか、 V_{DD} がUVLOスレッショルドを下回るか、またはICがサーマルシャットダウン状態になると、PWRGDは内部でローに強制されます。
4	BST	ハイサイドMOSFETドライバ電源。0.1 μ FコンデンサでBSTをLXにバイパスしてください。BSTは、内蔵のpMOSスイッチを通じてLSSに接続されています。
5-12	LX	インダクタの接続。LX端子はすべて内部で相互に接続されています。すべてのLX端子をインダクタのスイッチされる側に接続してください。ICがシャットダウンモードになると、LXはハイインピーダンスになります。
13-17	PGND	電源グランド。PGND端子はすべて内部で接続されています。すべてのPGND端子を電源グランドプレーンに外部で接続してください。
18-22	IN	入力電源。IN端子はすべて内部で接続されています。すべてのIN端子を外部で2.3V~3.6Vの入力電源に接続してください。20 μ FのセラミックコンデンサでINをPGNDにバイパスしてください。
23	LSS	ローサイドMOSFETドライバ電源電圧。2.3V~3.6Vの電源電圧に接続してください。
24	V_{DD}	IC電源電圧入力。2 Ω の外付け抵抗を通じて、 V_{DD} をINに接続してください。4.7 μ Fのコンデンサで V_{DD} をGNDにバイパスしてください。
25	REFIN	外部リファレンス入力。外部リファレンスに接続してください。FBはREFINの電圧に安定化されます。内部リファレンスを使用するには、REFINをSSに接続してください。
26	SS	ソフトスタート入力。ソフトスタート時間を設定するには、コンデンサをSSとGNDの間に接続してください。ソフトスタートに関する項を参照してください。
27	EN	イネーブル入力。MAX8566をイネーブル/ディセーブルするためのアクティブハイのロジック入力です。ICをイネーブルするにはINに接続し、ICをディセーブルするにはGNDに接続してください。
28	SYNC	同期入力。周波数が250kHz~2.4MHzの外部クロックと同期させてください。同期機能をディセーブルするには、SYNCを未接続状態にしてください。
29	FREQ	発振器周波数の選択。スイッチング周波数を選択するには、抵抗器をFREQとGNDの間に接続してください。「周波数の選択」の項を参照してください。
30	SYNCOUT	発振器出力。SYNCOUT出力は内蔵発振器またはSYNC信号と180度逆位相であり、第1レギュレータと180度逆位相の第2レギュレータの動作を容易にして、入力リップル電流を低減します。
31	GND	アナログ回路グランド
32	FB	フィードバック入力。出力電圧を設定するには、出力とGND間に接続する外付け抵抗分圧器のセンタータップに接続してください。
—	EP	エクスポーズドパッド。熱性能を向上するには、広いグランドプレーンに接続してください。

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

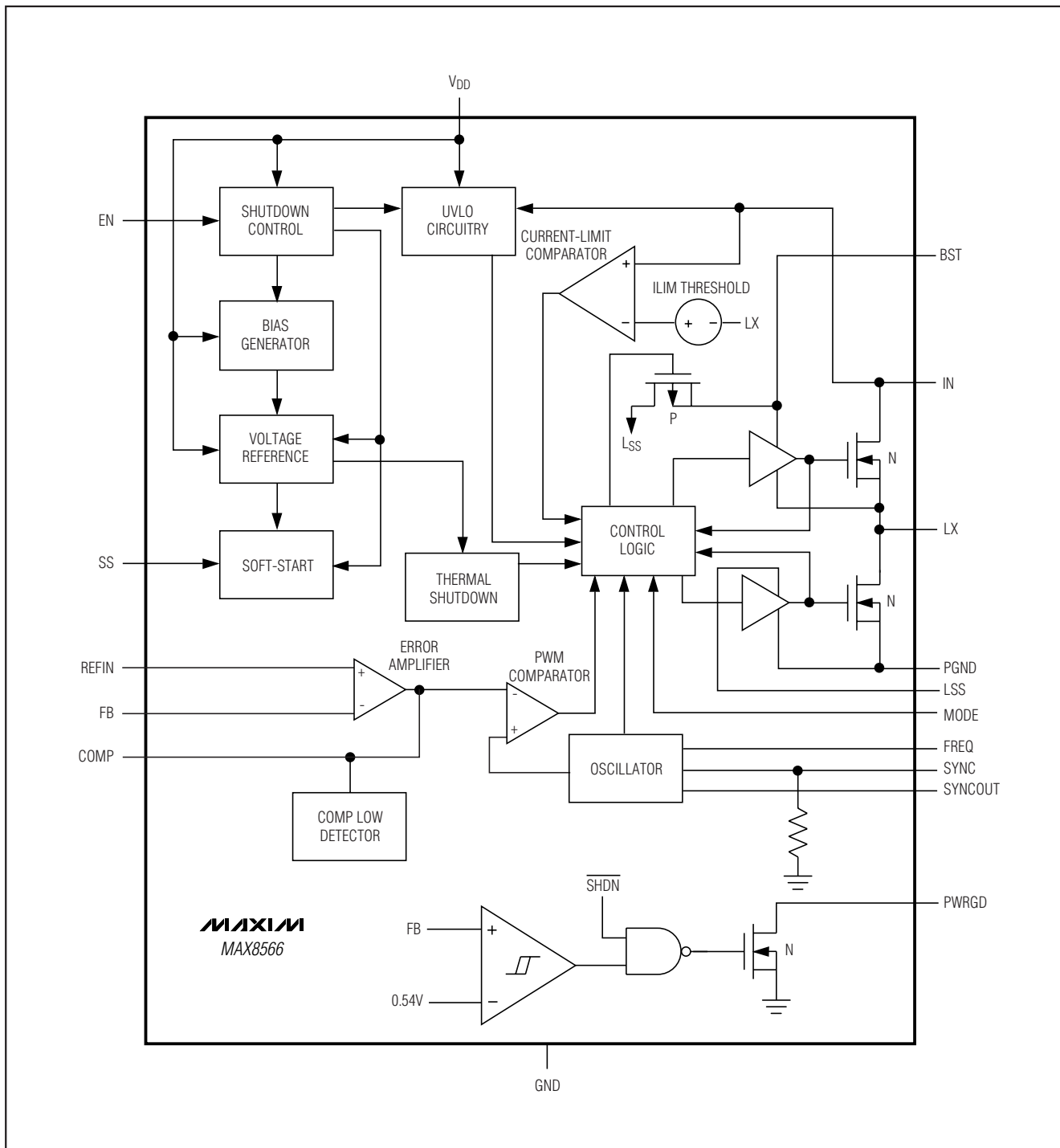


図1. ファンクションダイアグラム

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

詳細

MAX8566は高効率、電圧モードスイッチングレギュレータであり、最大10Aの出力電流を供給することができます。MAX8566は2.3V~3.6Vの入力電源から0.6V~(0.87 × V_{IN})の出力電圧を供給するため、ボードに搭載するポイントオブロードアプリケーションに最適です。出力電圧精度は、全負荷、全入力電圧、および全温度範囲で±1%より優れています。

MAX8566は広いスイッチング周波数範囲を備えているため、オールセラミックコンデンサ設計を実現し、過渡応答を高速化することができます。高動作周波数によって、外付け部品のサイズが最小限に抑えられます。またMAX8566は2.3V~3.6Vの広い入力電圧範囲を備えているため、入力電圧が3.3Vおよび2.5Vのポイントオブロードアプリケーションに最適です。MAX8566は、小型(5mm x 5mm)の32ピンTQFNパッケージで提供されます。SYNCOUT機能を使って、エンドユーザは180度逆位相動作で同じスイッチング周波数とした2個のMAX8566を動作させ、入力リップル電流を最低限に抑制することができるため、入力コンデンサの要件が緩和されます。REFIN機能によって、MAX8566はDDRと電源のトラッキング用に最適な候補になります。ハイサイドおよびローサイドスイッチの両スイッチに低R_{DS(ON)}(8mΩ)nチャネル内蔵MOSFETを使用しているため、重負荷時と高スイッチング周波数において高効率が確保されます。また、MAX8566は、2.5V入力アプリケーション用に高ドライブ電圧(3.3V)で効率を向上するローサイドドライブ電源電圧入力(LSS)も備えています。

MAX8566は、広帯域幅(10MHz以上)のエラーアンプを備える電圧モード制御アーキテクチャを採用しています。この電圧モード制御アーキテクチャによって2MHzを超えるスイッチングが実現し、基板面積が縮小されます。オペアンプによる電圧エラーアンプはタイプ3補償で動作し、高周波スイッチングの帯域幅を完全活用して、高速過渡応答を実現します。調整可能なソフトスタート時間によって、柔軟に起動時の入力突入電流を最小限に抑制することができます。V_{FB}が0.54Vに達すると、オープンドレインのパワーグッド(PWRGD)出力はハイになります。

動作原理

コントローラロジックブロックは、さまざまなライン、負荷、および温度条件下でハイサイドMOSFETのデューティサイクルを決定する中央処理プロセッサです。電流制限と温度保護がトリガされない通常動作下では、コントローラロジックブロックはPWMコンパレータから出力を受け取り、ハイサイドおよびローサイドMOSFET用にドライブ信号を生成します。ブレークビフォメークロジックとブートストラップコンデンサを充電する

タイミングは、コントローラのロジックブロックによって算出されます。電圧エラーアンプからのエラー信号はPWMコンパレータにおいて発振器で生成されるランプ(傾斜波)信号と比較され、その結果、必要なPWM信号が生成されます。ハイサイドスイッチは発振器サイクルの初めにオンにされ、ランプ電圧がV_{COMP}信号を上回るか、または電流制限スレッショルドを超えるとオフにされます。次に、その発振器サイクルの残り時間の間、ローサイドスイッチがオンとされます。

電流制限

内蔵ハイサイドMOSFETは、15A(typ)のピーク電流制限スレッショルドを備えています。LXから流れ出る電流がこの制限値を超えると、ハイサイドMOSFETはオフにされ、同期整流器はオンにされます。インダクタ電流がローサイド電流制限値を下回るまで、同期整流器はオン状態を維持します。このためデューティサイクルが低下し、電流制限値をもちや超えなくなるまで出力電圧は降下します。

MAX8566はヒカップモードを使って、短絡出力状態時に過熱を防止することができます。V_{FB}が420mVを下回り、電流制限値に達すると、このデバイスはヒカップモードに入ります。このICは3.4ms間オフにされた後、ソフトスタートに移行します。ソフトスタート時間の経過後も短絡状態が存続する場合は、ICはさらに3.4ms間シャットダウンされます。短絡状態が解消されるまで、ICはこの動作を繰り返します。

ソフトスタートおよびREFIN

MAX8566は、起動時の突入電流を制限する調整可能なソフトスタート機能を備えています。8μA(typ)の電流源がSSに接続された外付けコンデンサを充電し、コンデンサ電圧を制御して増大させます。ソフトスタート時間は、SSとGNDの間に接続する外付けコンデンサの値によって設定されます。必要とされるコンデンサの値は、次の式で算出されます：

$$C = \frac{8\mu\text{A} \times t_{\text{SS}}}{0.6\text{V}}$$

ここでは、t_{SS}は必要とされるソフトスタート時間(単位：秒数)です。

また、MAX8566は外部リファレンス入力(REFIN)も備えています。ICはFBがREFINに印加された電圧になるように安定化します。外部リファレンスの使用時には、内部ソフトスタートを利用することはできません。外部リファレンス使用時のソフトスタートの方法は、図2に示されています。0.6Vの内部リファレンスを使用するには、REFINをSSに接続してください。

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

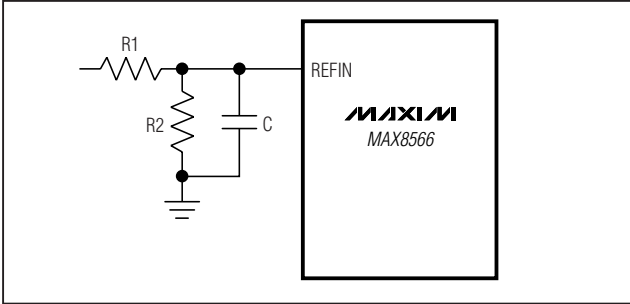


図2. 外部リファレンスを使ったソフトスタートの実装

低電圧ロックアウト(UVLO)

V_{DD} が2Vを下回ると、UVLO回路はスイッチングを抑制します。 V_{DD} が2Vを上回ると、UVLOはクリアされ、ソフトスタート機能が作動します。グリッチから保護するために100mVのヒステリシスが備えられています。

単調起動モード(MODE)

MAX8566がプリチャージされた出力の状態から起動すると、(単調起動と呼ばれる)ソフトスタートに移行する前に出力を放電しません。単調起動モードをイネーブルするには、MODEを V_{DD} の1/3に駆動してください。単調起動モードをディセーブルするには、MODEをGNDに接続してください。

ハイサイドMOSFETドライバ電源(BST)

ハイサイド、nチャネルスイッチのゲート駆動電圧は、フライングコンデンサによるブースト回路によって生成されます。BSTとLX間に接続するコンデンサは、ローサイドMOSFETがオンの間に V_{LSS} 電源から充電されます。ローサイドMOSFETがオフにされると、コンデンサの蓄積電圧はLXの上にスタックされ、ハイサイド内蔵MOSFETに必要なターンオン電圧を供給します。

周波数の選択(FREQ)

スイッチング周波数は、250kHz~2.4MHzの範囲で抵抗器によって設定可能です。FREQとGND(R_{FREQ})の間に接続する抵抗器を使ってICのスイッチング周波数を設定してください。 R_{FREQ} は、次のように算出されます：

$$R_{FREQ} = \frac{50k\Omega}{0.95\mu s} \times \left(\frac{1}{f_s} - 0.05\mu s \right)$$

ここでは、 f_s は、所望のスイッチング周波数(単位：Hz)です。

SYNC機能(SYNC、SYNCOUT)

MAX8566は、スイッチング周波数を250kHz~2.4MHzの周波数に同期可能なSYNC機能を備えています。SYNCを所望の同期周波数の方形波で駆動してください。SYNCの上立リッジによって、内蔵SYNC回路がトリガされ

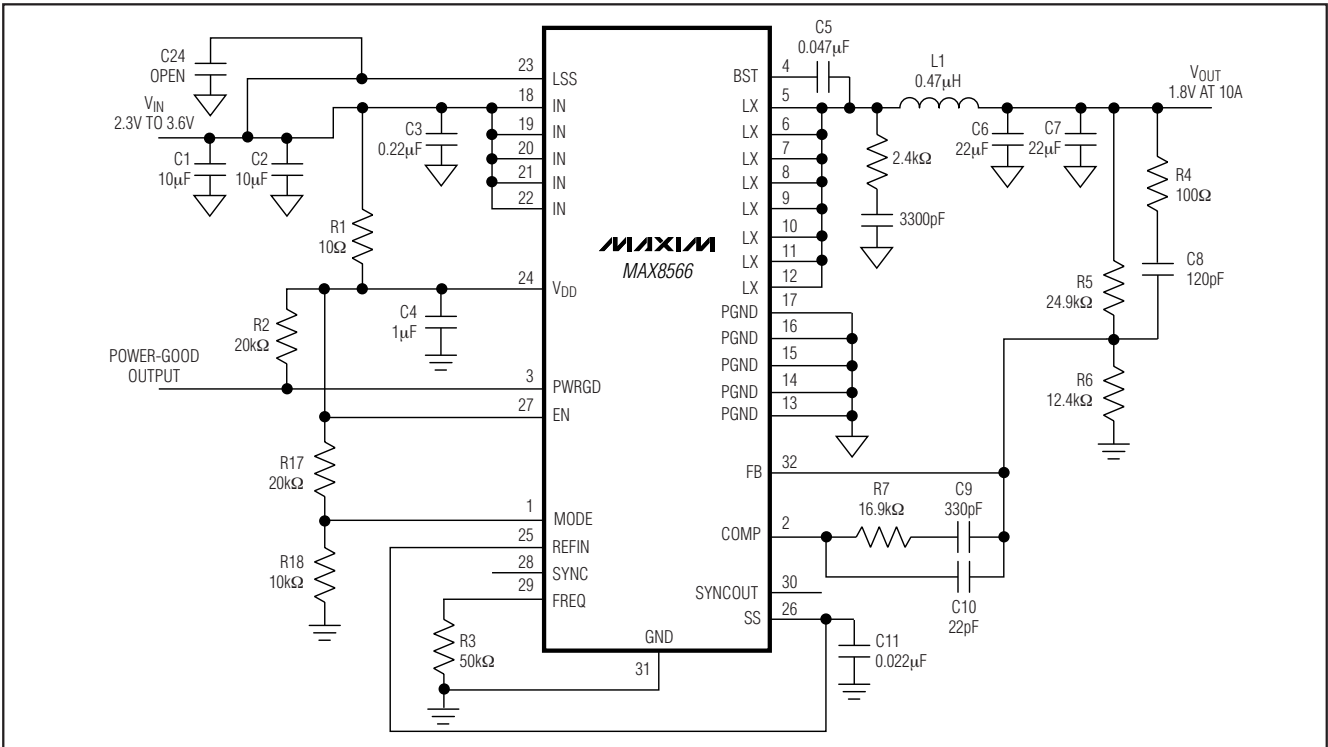


図3. 標準動作回路

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

ます。SYNCへの入力周波数は、 R_{FREQ} で設定される内蔵発振器の周波数よりも高くする必要があります。この機能をディセーブルし、内蔵発振器で動作させるには、SYNCには何も接続しないでください。

MAX8566は、内蔵発振器またはSYNCに印加された信号と180°逆位相のクロック信号を生成するSYNCOUT出力を備えています。このため、もう1つのレギュレータを180度逆位相で同期することができ、入力リップル電流を低減します。

パワーグッド出力(PWRGD)

PWRGDは、 V_{FB} が0.54Vを超えて、ソフトスタートの上昇が終了するとハイインピーダンスになるオープンドレイン出力です。 V_{FB} が50 μ s以上の間、0.54Vを下回ると、PWRGDがローに強制されます。PWRGDは、シャットダウンの間はローになります。

ローサイドMOSFETドライバ電源(LSS)

MAX8566は、ローサイドMOSFETドライバ電源(LSS)用の外部入力を用意しています。このことにより駆動電圧を高くして、低入力電圧の場合にコンバータ効率を最大化することができます。

シャットダウンモード

ENをGNDに駆動すると、ICがシャットダウンされ、自己消費電流が4 μ Aに低減します。シャットダウン時には、出力はハイインピーダンスです。ENをハイに駆動すると、MAX8566がイネーブルされます。

熱保護

熱過負荷保護によってデバイスの総消費電力が制限されます。ジャンクション温度が $T_J = +165^\circ\text{C}$ を超えると、サーマルセンサによってデバイスがシャットダウン状態に移行するため、ダイが冷却されます。ジャンクション温度が20 $^\circ\text{C}$ だけ冷却されるとサーマルセンサはデバイスを再度オンにするため、連続して過負荷状態の場合はパルス状の出力となります。サーマルシャットダウン状態が終わると、ソフトスタートシーケンスが始まります。

アプリケーション情報

V_{DD} デカップリング

高スイッチング周波数によるノイズの影響を低下させ、MAX8566の出力精度を最大限に高めるには、 V_{DD} とGNDの間に4.7 μ Fのコンデンサ、 V_{DD} と V_{IN} の間に2 Ω

の抵抗を接続して、 V_{DD} をデカップリングしてください。コンデンサは V_{DD} に可能な限り近接して配置してください。

インダクタの設計

次式を使って、インダクタを選択してください。

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{f_s \times V_{IN} \times LIR \times I_{OUT(MAX)}}$$

ここでは、LIRは、最小デューティサイクルにおける平均連続電流に対するインダクタリップル電流の比です。性能と安定性を最適化するには、20%~40%のLIRを選択してください。

割り当てられた大きさに収まる最小のDC抵抗を備える低損失インダクタを使用してください。多くの場合、粉末鉄フェライトコアタイプが性能的には最良の選択です。どのようなコア材料でも、コアは、ピークインダクタ電流(I_{PEAK})で飽和しないだけの大きさとする必要があります。 I_{PEAK} は次の式を使って算出されます：

$$I_{PEAK} = \left(1 + \frac{LIR}{2}\right) \times I_{OUT(MAX)}$$

出力コンデンサの選択

出力コンデンサの主な選択パラメータは、コンデンサの値、ESR、ESL、および電圧定格要件です。これらは、全体的な安定性、出力リップル電圧、およびDC-DCコンバータの過渡応答に影響を及ぼします。出力コンデンサに蓄積された電荷の変動と、コンデンサのESRとESLに起因する電圧降下によって出力リップルが発生します。次に示すように、出力コンデンサ、ESR、およびESLに起因する出力電圧リップルを算出してください：

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)} + V_{RIPPLE(ESL)}$$

ここで、出力コンデンサ、ESR、およびESLに起因する出力電圧リップルは、それぞれ、次のようになります：

$$V_{RIPPLE(C)} = \frac{I_{P-P}}{8 \times C_{OUT} \times f_s}$$

$$V_{RIPPLE(ESR)} = I_{P-P} \times ESR$$

$$V_{RIPPLE(ESL)} = \frac{I_{P-P}}{t_{ON}} \times ESL$$

または、 $V_{RIPPLE(ESL)} = \frac{I_{P-P}}{t_{OFF}} \times ESL$ 、のどちらか大きい方の値を取ります。

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

ピークインダクタ電流(I_{P-P})は、次の式で求められます：

$$I_{P-P} = \frac{V_{IN} - V_{OUT}}{f_s \times L} \times \frac{V_{OUT}}{V_{IN}}$$

最初のコンデンサ選択にはこれらの式を使用してください。最終値は、プロトタイプまたは評価回路を試験して決定してください。リップル電流を小さくすると、出力電圧リップルが低下します。インダクタのリップル電流はインダクタの値によって決まるため、出力電圧リップルはインダクタンスを大きくすると低下します。コンバータのスイッチング周波数においてESRとESLの小さいセラミックコンデンサを使用してください。セラミックコンデンサのESLは小さいため、それによるリップル電圧は無視することができます。

負荷過渡応答は、選択した出力コンデンサに依存します。過渡負荷時に、出力は即座に $ESR \times I_{LOAD}$ だけ変化します。コントローラが応答する前に、出力は大きく偏移しますが、これはインダクタと出力コンデンサの値に依存します。短期間(「標準動作特性」を参照)の後、コントローラは出力電圧をプリセットした値に調整して、応答します。コントローラの応答時間は、その閉ループの帯域幅によって決まります。帯域幅が広くなると、応答時間は速くなり、出力がレギュレーション値から大きく外れないようにします。詳細については、「補償設計」の項を参照してください。

入力コンデンサの選択

入力コンデンサは入力電源から引き出される電流ピークを低減し、ICのスイッチングノイズを低減します。高周波スイッチング電流が入力電源に流れ出るのではなく、入力コンデンサに分流するように、スイッチング周波数における入力コンデンサのインピーダンスは入力電源のインピーダンスよりも小さくする必要があります。大きい信号源のインピーダンスの場合には、大きい値の入力コンデンサが必要です。入力コンデンサは、スイッチング電流から生じるリップル電流の要件を満たす必要があります。RMS入力リップル電流は、次式から求められます：

$$I_{RIPPLE} = I_{LOAD} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

ここでは、 I_{RIPPLE} は、入力RMSリップル電流です。

補償設計

電源の伝達関数は、1つのダブルポールと1つのゼロから構成されています。ダブルポールは、出力フィルタ用

インダクタLと出力フィルタ用コンデンサ C_O によって生成されます。出力フィルタ用コンデンサのESRによって、ゼロが決定されます。ダブルポールとゼロの周波数は、次式のように求められます：

$$f_{P1_LC} = f_{P2_LC} = \frac{1}{2\pi \times \sqrt{L \times C_O \times \left(\frac{R_O + ESR}{R_O + R_L} \right)}}$$

$$f_{Z_ESR} = \frac{1}{2\pi \times ESR \times C_O}$$

ここでは、 R_L は出力インダクタのDCRと内蔵スイッチ抵抗 $R_{DS(ON)}$ の合計です。 $R_{DS(ON)}$ の標準値は8mΩです。 R_O は出力負荷抵抗であり、定格出力電流で定格出力電圧を割ったものです。ESRは、出力フィルタ用コンデンサの全等価直列抵抗です。同じタイプの複数の並列出力コンデンサがある場合は、上記の式のESRの値は一個の出力コンデンサのESRを出力コンデンサの総数で割った値と同じです。

MAX8566のスイッチング周波数が高い範囲にあるため、セラミック出力コンデンサを使用することができます。セラミックコンデンサのESRは通常極めて小さいため、これによって生じる伝達関数ゼロの周波数はユニティゲインクロスオーバー周波数 f_C よりも高く、ゼロを使って出力フィルタ用インダクタとコンデンサで生成されるダブルポールを補償することはできません。

ダブルポールは桁当たり40dBの利得低下と90度の位相シフトを作り出します。エラーアンプは、安定した広帯域幅の閉ループシステムを実現するためにこの利得低下と位相シフトを補償する必要があります。このため、図4に示すようにタイプ3補償を使用してください。タイプ3補償は、第1ポールの f_{P1_EA} を0周波数(DC)に持つ3つのポールと2つのゼロを備えています。タイプ3補償の他のポールとゼロの位置は、次式から求められます：

$$f_{Z1_EA} = \frac{1}{2\pi \times R1 \times C1}$$

$$f_{Z2_EA} = \frac{1}{2\pi \times R3 \times C3}$$

$$f_{P2_EA} = \frac{1}{2\pi \times R1 \times C2}$$

$$f_{P3_EA} = \frac{1}{2\pi \times R2 \times C3}$$

上記の式は、 $C1 \gg C2$ および $R3 \gg R2$ という前提に基づいています。この前提は大部分のアプリケーションに当てはまります。これらのポールとゼロの配置は、電源の伝達関数のダブルポールとESRゼロの周波数

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

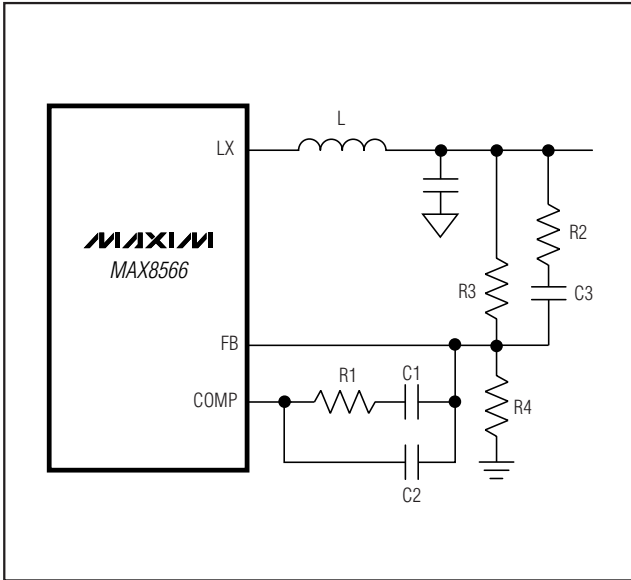


図4. タイプ3補償回路

によって決定されます。また、この配置は所望の閉ループ帯域幅の関数でもあります。以下の項では、必要な補償部品を算出するステップバイステップの設計手順を概説します。

所望の出力電圧の設定から始めてください。センタータップをFBに接続した、出力とGNDの間に接続する抵抗分圧器(図4のR3およびR4)を使って、出力電圧を設定してください。R4には20kΩを使用し、次のようにR3を算出してください：

$$R3 = R4 \times \left(\frac{V_{OUT}}{0.6V} - 1 \right)$$

閉ループのゼロクロス周波数、 f_c は、スイッチング周波数 f_s の20%を下回るようにしてください。

ゼロクロス周波数を高くすると、過渡応答が高速化されます。ゼロクロス周波数はスイッチング周波数の10%と20%の間になるように選択することを推奨します。 f_c を選択すると、C1は次式から算出されます：

$$C1 = \frac{20 \times V_{IN}}{f_c \times 2 \times \pi \times R3 \times \left(1 + \frac{R_L}{R_O} \right)}$$

出力のLCダブルポールの低減衰性のために、十分な位相の回復を得るためにはLCによるダブルポール周波数を

下回る、タイプ3補償の2つのゼロ周波数を設定してください。2つのゼロ周波数をLCによるダブルポール周波数の80%に設定してください。このためには、次のようになります：

$$R1 = \frac{1}{0.8 \times C1} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

$$C3 = \frac{1}{0.8 \times R3} \times \sqrt{\frac{L \times C_O \times (R_O + ESR)}{R_L + R_O}}$$

f_{Z_ESR} に第2補償ポール f_{P2_EA} を設定すると、次のようになります：

$$C2 = \frac{C_O \times C1 \times ESR}{R1 \times C1 - C_O \times ESR}$$

スイッチング周波数の1/2に第3補償ポールを設定して、位相マージンを確保してください。R2を次のように算出してください：

$$R2 = \frac{1}{\pi \times C3 \times f_s}$$

ゼロクロス周波数がダブルポール周波数に比べ大幅に高い場合は、上記の式は正確な補償を提供します。ゼロクロス周波数がダブルポール周波数に近い場合は、実際のゼロクロス周波数は算出周波数より高くなります。この場合は、R1の値を小さくすると、ゼロクロス周波数が低下します。また、ゼロクロス周波数が200kHzを上回る場合は位相マージンを増大するために、タイプ3補償の第3ポールをスイッチング周波数の近くに設定してください。R4の値を変更すると補償部品を実用的な値にすることができることに注意してください。R4の推奨範囲は、10kΩ~50kΩです。

プリント基板レイアウトの考慮事項と熱性能

MAX8566EVKITは最適なレイアウトを備えているため、これによく従う必要があります。カスタム設計の場合は、次のガイドラインに従ってください：

- 1) デカッピングコンデンサ(V_{DD} およびSS)をICにできるだけ近接して配置してください。(PGNDに接続された)パワーグランドプレーンと(GNDに接続された)信号グランドプレーンを分離してください。

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

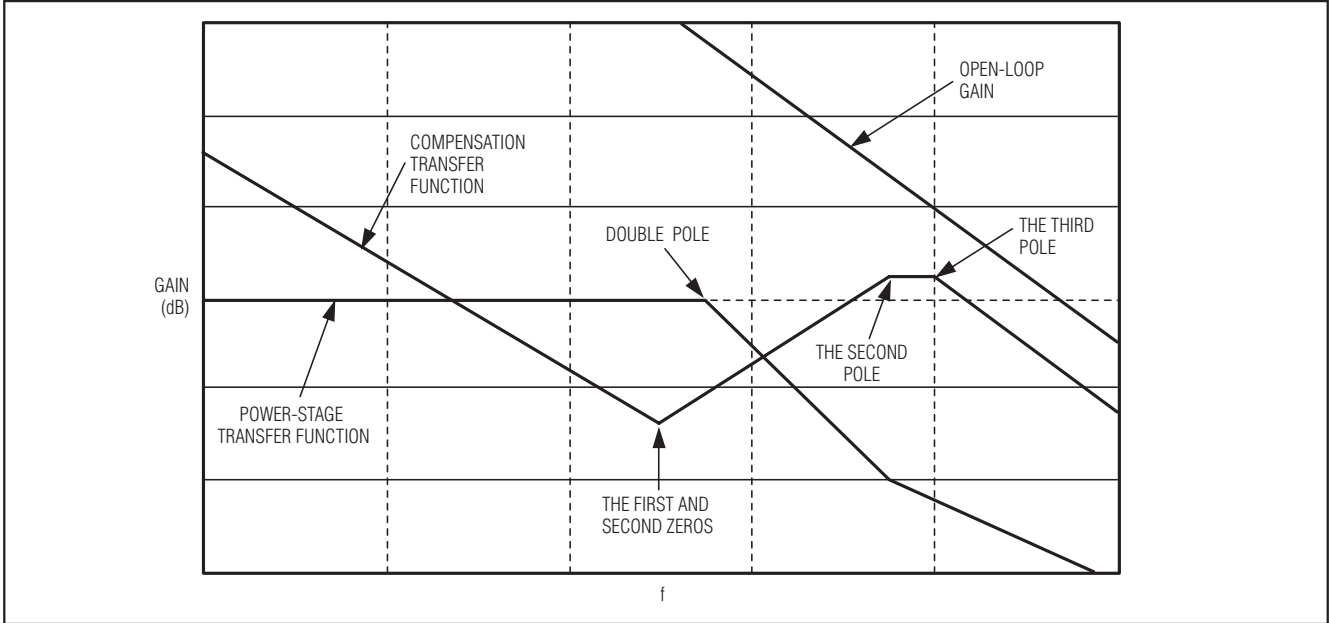


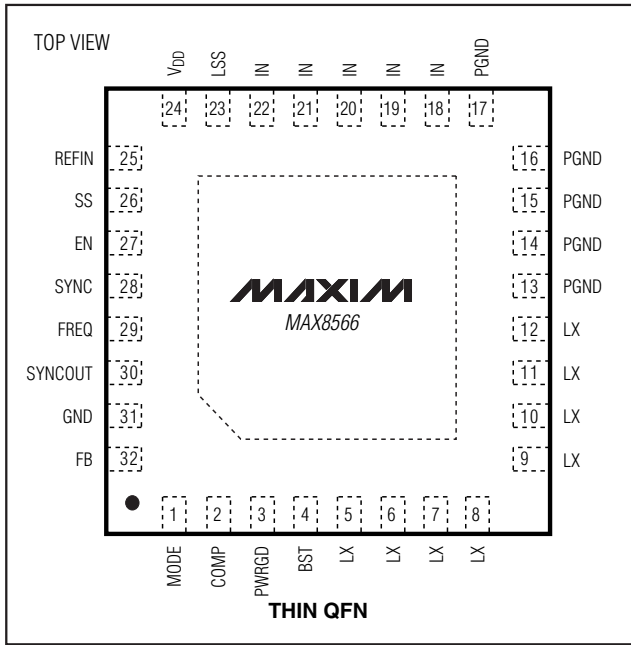
図5. タイプ3補償の伝達関数

- 2) 入力および出力コンデンサを電源グランドプレーンに接続し、その他すべてのコンデンサを信号グランドプレーンに接続してください。
- 3) 大電流経路はできるだけ短くかつ広くしてください。スイッチング電流の経路を短くして、LX、出力コンデンサ、および入力コンデンサで構成されるループ面積を最小限にしてください。
- 4) ICの冷却を助け、効率と長期的な信頼性をさらに向上するために、IN、LX、およびPGNDを広い銅領域に別々に接続してください。
- 5) すべてのフィードバック接続は短くし、直接行ってください。フィードバック用抵抗器および補償部品をICにできるだけ近接して配置してください。
- 6) 高速スイッチングノードを、敏感なアナログ領域 (FB、COMP)から離して、配線してください。

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

ピン配置



チップ情報

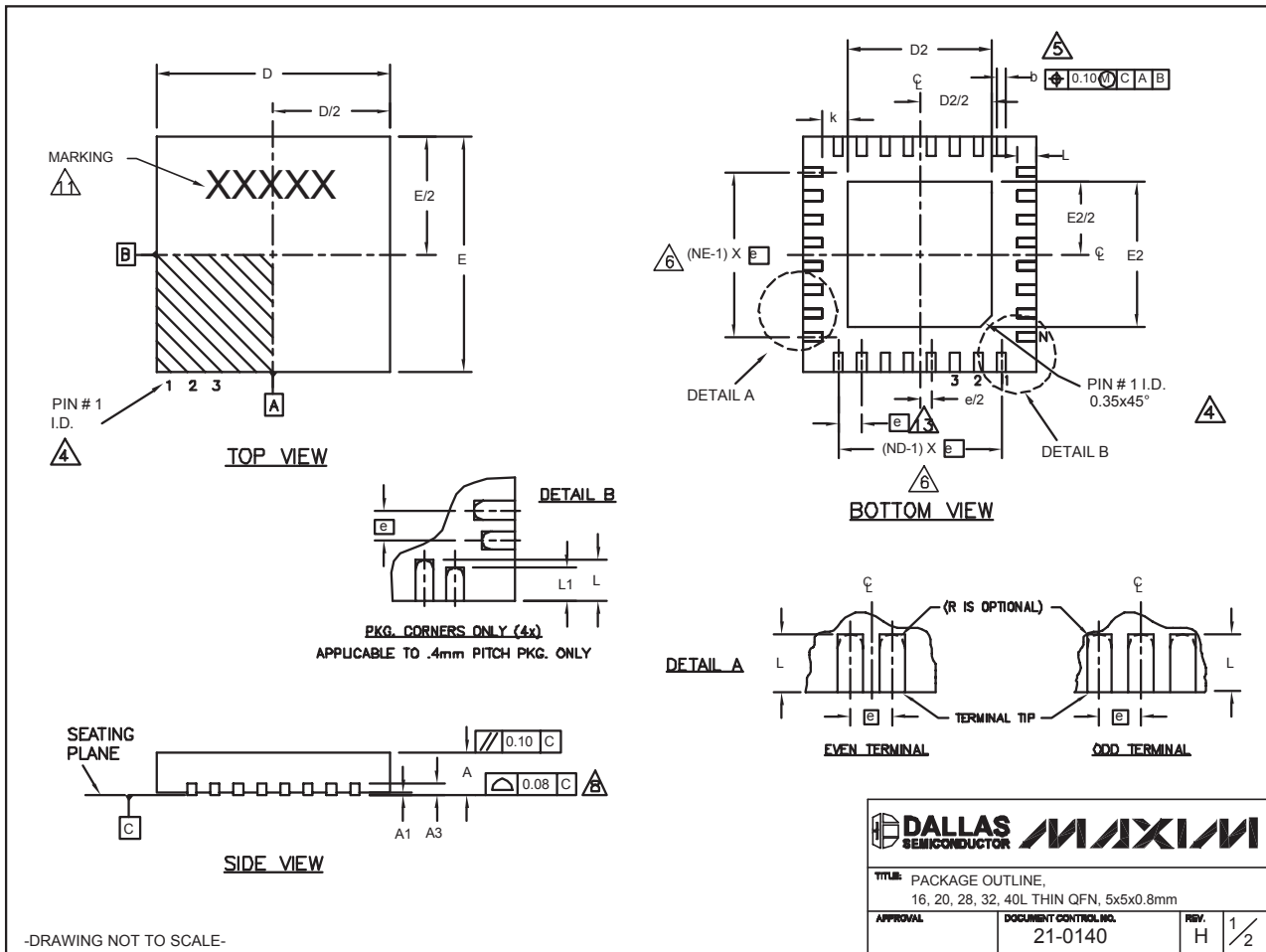
PROCESS: BiCMOS

高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



高効率、10A、スイッチ内蔵PWM ステップダウンレギュレータ

MAX8566

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS															
PKG.	16L 5x5			20L 5x5			28L 5x5			32L 5x5			40L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	0.35	0.45
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	-	-	-	-	-	-	-	-	-	-	-	-	0.30	0.40	0.50
N	16			20			28			32			40		
ND	4			5			7			8			10		
NE	4			5			7			8			10		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2			----		

EXPOSED PAD VARIATIONS									
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
T1655-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-2	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES	
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	YES	
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T3255-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T4055-1	3.20	3.30	3.40	3.20	3.30	3.40	**	YES	

** SEE COMMON DIMENSIONS TABLE

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

△ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT EXPOSED PAD DIMENSION FOR T2855-1, T2855-3, AND T2855-6.
10. WARPAGE SHALL NOT EXCEED 0.10 mm.
11. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
12. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
13. LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

-DRAWING NOT TO SCALE-

DALLAS SEMICONDUCTOR		MAXIM	
TITLE: PACKAGE OUTLINE, 16, 20, 28, 32, 40L THIN QFN, 5x5x0.8mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0140	REV. H	2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 21

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.