

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

概要

MAX7400/MAX7403/MAX7404/MAX7407は、8次、ローパス、エリプティック、スイッチトキャパシタフィルタ(SCF)です。MAX7400/MAX7403は+5V単一電源、MAX7404/MAX7407は+3V単一電源で動作します。これらの製品は消費電流が2mAで、1Hz～10kHzのコーナ周波数が可能なため、低電力アンチエイリアシング及びDACポストフィルタリングアプリケーションに最適です。また、消費電流を0.2μAに低減するシャットダウンモードを備えています。

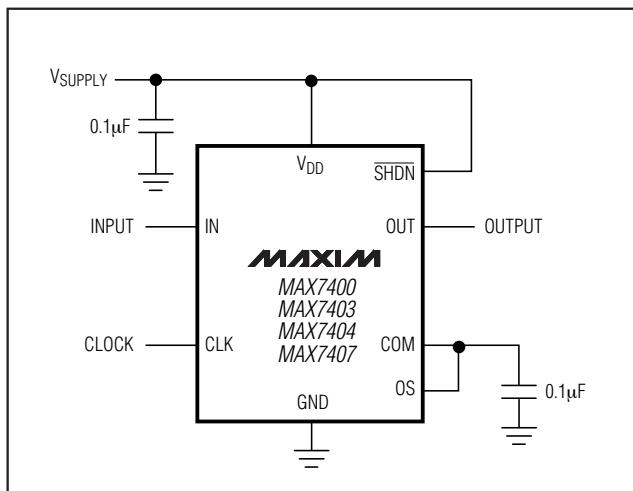
クロックは2種類選択できます。セルフクロック(外付けコンデンサが必要)又は、コーナ周波数の調整を正確に行うには外部クロックを使用します。オフセット調整ピン(OS)により、DC出力レベルも調整できます。

MAX7400/MAX7404は遷移比1.5という急峻なロールオフ特性を持ち、阻止帯域減衰量は82dBです。MAX7403/MAX7407は遷移比1.2という急峻なロールオフ特性を持ち、阻止帯域減衰量は60dBです。これらの固定応答により、設計はクロック周波数を選定するだけで完了します。MAX7400/MAX7403/MAX7404/MAX7407は、8ピンSOP及びDIPパッケージで提供されています。

アプリケーション

ADCアンチエイリアシング	音声処理
DACポスト フィルタリング	エアバッグ エレクトロニクス
CT2基地局	

標準動作回路



特長

- ◆ 8次ローパスエリプティックフィルタ
- ◆ 低ノイズおよび低歪み: -82dB THD + ノイズ (MAX7400)
- ◆ クロックによりコーナ周波数が調整可能 (1Hz ~ 10kHz)
- ◆ クロック/コーナ周波数比: 100:1
- ◆ 単一電源動作: +5V (MAX7400/MAX7403)
+3V (MAX7404/MAX7407)
- ◆ 低消費電力: 2mA (動作時)
0.2μA (シャットダウンモード)
- ◆ 8ピンDIP及びSOPパッケージ
- ◆ 低出力オフセット: ±5mV

型番

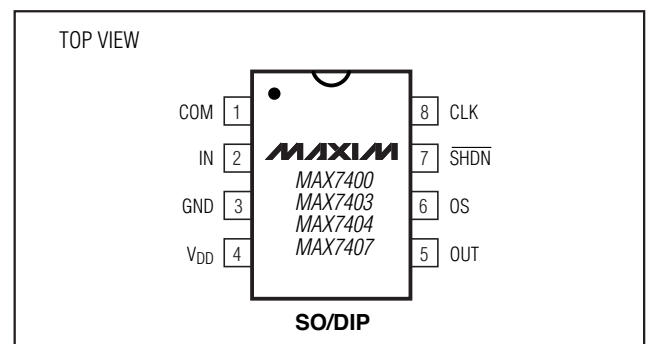
PART	TEMP. RANGE	PIN-PACKAGE
MAX7400CSA	0°C to +70°C	8 SO
MAX7400CPA	0°C to +70°C	8 Plastic DIP
MAX7400ESA	-40°C to +85°C	8 SO
MAX7400EPA	-40°C to +85°C	8 Plastic DIP

Ordering Information continued at end of data sheet.

選択ガイド

PART	FILTER RESPONSE	OPERATING VOLTAGE (V)
MAX7400	Elliptic (r = 1.5)	+5
MAX7403	Elliptic (r = 1.2)	+5
MAX7404	Elliptic (r = 1.5)	+3
MAX7407	Elliptic (r = 1.2)	+3

ピン配置



8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

ABSOLUTE MAXIMUM RATINGS

V _{DD} to GND		Continuous Power Dissipation (T _A = +70°C)
MAX7400/MAX7403	-0.3V to +6V	SO (derate 5.88mW/°C above +70°C)
MAX7404/MAX7407	-0.3V to +4V	DIP (derate 9.1mW/°C above +70°C)
IN, OUT, COM, OS, CLK	-0.3V to (V _{DD} + 0.3V)	Operating Temperature Ranges
SHDN	-0.3V to +6V	MAX740_C_A
OUT Short-Circuit Duration	1sec	MAX740_E_A
		Storage Temperature Range
		Lead Temperature (soldering, 10sec)

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX7400/MAX7403

(V_{DD} = +5V, filter output measured at OUT, 10kΩ || 50pF load to GND at OUT, SHDN = V_{DD}, OS = COM, 0.1μF from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS						
Corner Frequency	f _c	(Note 1)	0.001 to 10			kHz
Clock-to-Corner Ratio	f _{CLK} /f _c		100:1			
Clock-to-Corner Tempco			10			ppm/°C
Output Voltage Range			0.25	V _{DD} - 0.25		V
Output Offset Voltage	V _{OFFSET}	V _{IN} = V _{COM} = V _{DD} / 2	±5		±25	mV
DC Insertion Gain with Output Offset Removed		V _{COM} = V _{DD} / 2 (Note 2)	-0.1	0.15	0.3	dB
Total Harmonic Distortion plus Noise	THD+N	f _{IN} = 200Hz, V _{IN} = 4Vp-p, measurement bandwidth = 22kHz		-82		dB
				-80		
OS Voltage Gain to OUT	A _{OS}		1			V/V
Input Voltage Range at OS	V _{OS}		V _{COM} ±0.1			V
COM Voltage Range	V _{COM}	Input, COM externally driven	V _{DD} / 2 - 0.5	V _{DD} / 2	V _{DD} / 2 + 0.5	V
		Output, COM internally biased	V _{DD} / 2 - 0.2	V _{DD} / 2	V _{DD} / 2 + 0.2	
Input Resistance at COM	R _{COM}		75	125		kΩ
Clock Feedthrough			10			mVp-p
Resistive Output Load Drive	R _L		10	1		kΩ
Maximum Capacitive Load at OUT	C _L		50	500		pF
Input Leakage Current at COM		SHDN = GND, V _{COM} = 0 to V _{DD}	±0.1		±10	μA
Input Leakage Current at OS		V _{OS} = 0 to (V _{DD} - 1V) (Note 3)	±0.1		±10	μA
CLOCK						
Internal Oscillator Frequency	f _{OSC}	C _{OSC} = 1000pF (Note 4)	29	38	48	kHz
Clock Input Current	I _{CLK}	V _{CLK} = 0 or 5V	±15		±30	μA
Clock Input High	V _{IH}		V _{DD} - 0.5			V
Clock Input Low	V _{IL}				0.5	V

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

ELECTRICAL CHARACTERISTICS—MAX7400/MAX7403 (continued)

(V_{DD} = +5V, filter output measured at OUT, 10k Ω || 50pF load to GND at OUT, $\overline{\text{SHDN}}$ = V_{DD}, OS = COM, 0.1 μ F from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER REQUIREMENTS						
Supply Voltage	V _{DD}		4.5		5.5	V
Supply Current	I _{DD}	Operating mode, no load, IN = OS = COM		2	3.5	mA
Shutdown Current	I _{SHDN}	$\overline{\text{SHDN}}$ = GND, CLK driven from 0 to V _{DD}		0.2	1	μ A
Power-Supply Rejection Ratio	PSRR	Measured at DC		60		dB
SHUTDOWN						
$\overline{\text{SHDN}}$ Input High	V _{SDH}		V _{DD} - 0.5			V
$\overline{\text{SHDN}}$ Input Low	V _{SDL}				0.5	V
$\overline{\text{SHDN}}$ Input Leakage Current		V _{SHDN} = 0 to V _{DD}		± 0.1	± 10	μ A

ELECTRICAL CHARACTERISTICS—MAX7404/MAX7407

(V_{DD} = +3V, filter output measured at OUT, 10k Ω || 50pF load to GND at OUT, $\overline{\text{SHDN}}$ = V_{DD}, OS = COM, 0.1 μ F from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS						
Corner Frequency	f _c	(Note 1)		0.001 to 10		kHz
Clock-to-Corner Ratio	f _{CLK} /f _c			100:1		
Clock-to-Corner Tempco				10		ppm/°C
Output Voltage Range			0.25	V _{DD} - 0.25		V
Output Offset Voltage	V _{OFFSET}	V _{IN} = V _{COM} = V _{DD} / 2		± 5	± 25	mV
DC Insertion Gain with Output Offset Removed		V _{COM} = V _{DD} / 2 (Note 2)	-0.1	0.1	0.3	dB
Total Harmonic Distortion plus Noise	THD+N	f _{IN} = 200Hz, V _{IN} = 2.5Vp-p, measurement bandwidth = 22kHz		-79		dB
				-77		
OS Voltage Gain to OUT	A _{OS}			1		V/V
Input Voltage Range at OS	V _{OS}			V _{COM} \pm 0.1		V
COM Voltage Range	V _{COM}	COM internally biased or externally driven	V _{DD} / 2 - 0.1	V _{DD} / 2	V _{DD} / 2 + 0.1	V
Input Resistance at COM	R _{COM}		75	125		k Ω
Clock Feedthrough				10		mVp-p
Resistive Output Load Drive	R _L		10	1		k Ω
Maximum Capacitive Load at OUT	C _L		50	500		pF
Input Leakage Current at COM		$\overline{\text{SHDN}}$ = GND, V _{COM} = 0 to V _{DD}		± 0.1	± 10	μ A
Input Leakage Current at OS		V _{OS} = 0 to (V _{DD} - 1V) (Note 3)		± 0.1	± 10	μ A

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

ELECTRICAL CHARACTERISTICS—MAX7404/MAX7407 (continued)

($V_{DD} = +3V$, filter output measured at OUT, $10k\Omega \parallel 50pF$ load to GND at OUT, $\overline{SHDN} = V_{DD}$, OS = COM, $0.1\mu F$ from COM to GND, $f_{CLK} = 100kHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CLOCK						
Internal Oscillator Frequency	f_{OSC}	$C_{OSC} = 1000pF$ (Note 4)	26	34	43	kHz
Clock Input Current	I_{CLK}	$V_{CLK} = 0$ or $3V$		± 15	± 30	μA
Clock Input High	V_{IH}		$V_{DD} - 0.5$			V
Clock Input Low	V_{IL}				0.5	V
POWER REQUIREMENTS						
Supply Voltage	V_{DD}		2.7		3.6	V
Supply Current	I_{DD}	Operating mode, no load, IN = OS = COM		2	3.5	mA
Shutdown Current	$I_{\overline{SHDN}}$	$\overline{SHDN} = GND$, CLK driven from 0 to V_{DD}		0.2	1	μA
Power-Supply Rejection Ratio	PSRR	Measured at DC		60		dB
SHUTDOWN						
\overline{SHDN} Input High	V_{SDH}		$V_{DD} - 0.5$			V
\overline{SHDN} Input Low	V_{SDL}				0.5	V
\overline{SHDN} Input Leakage Current		$V_{\overline{SHDN}} = 0$ to V_{DD}		± 0.1	± 10	μA

ELLIPTIC ($r = 1.5$) FILTER CHARACTERISTICS—MAX7400/MAX7404

($V_{DD} = +5V$ for MAX7400, $V_{DD} = +3V$ for MAX7404; filter output measured at OUT; $10k\Omega \parallel 50pF$ load to GND at OUT; $\overline{SHDN} = V_{DD}$; $V_{COM} = V_{OS} = V_{DD} / 2$; $f_{CLK} = 100kHz$; $T_A = T_{MIN}$ to T_{MAX} ; unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Insertion Gain Relative to DC Gain (Note 5)	$f_{IN} = 0.371f_C$	-0.20	-0.10	0.20	dB
	$f_{IN} = 0.587f_C$	-0.20	0.02	0.20	
	$f_{IN} = 0.737f_C$	-0.20	-0.08	0.20	
	$f_{IN} = 0.868f_C$	-0.20	0.06	0.20	
	$f_{IN} = 0.940f_C$	-0.20	-0.03	0.20	
	$f_{IN} = 0.988f_C$	-0.20	0.09	0.25	
	$f_{IN} = 1.000f_C$	-0.20	0.02	0.25	
	$f_{IN} = 1.500f_C$		-82	-75	
	$f_{IN} = 1.601f_C$		-84	-78	
	$f_{IN} = 2.020f_C$		-83	-78	
	$f_{IN} = 4.020f_C$		-85	-78	

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

ELLIPTIC (r = 1.2) FILTER CHARACTERISTICS – MAX7403/MAX7407

(V_{DD} = +5V for MAX7403, V_{DD} = +3V for MAX7407; filter output measured at OUT; 10kΩ || 50pF load to GND at OUT; $\overline{\text{SHDN}}$ = V_{DD}; V_{COM} = V_{OS} = V_{DD} / 2; f_{CLK} = 100kHz; T_A = T_{MIN} to T_{MAX}; unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Insertion Gain Relative to DC Gain (Note 5)	f _{IN} = 0.408f _C	-0.20	-0.11	0.20	dB
	f _{IN} = 0.640f _C	-0.20	0.02	0.20	
	f _{IN} = 0.784f _C	-0.20	-0.06	0.20	
	f _{IN} = 0.902f _C	-0.20	0.10	0.20	
	f _{IN} = 0.956f _C	-0.20	0.02	0.20	
	f _{IN} = 0.992f _C	-0.20	0.14	0.30	
	f _{IN} = 1.000f _C	-0.20	0.09	0.30	
	f _{IN} = 1.200f _C		-58	-50	
	f _{IN} = 1.261f _C		-59	-54	
	f _{IN} = 1.533f _C		-60	-54	
	f _{IN} = 2.875f _C		-60	-54	

Note 1: The maximum f_C is defined as the clock frequency, f_{CLK} = 100 · f_C, at which the peak SINAD drops to 68dB with a sinusoidal input at 0.2f_C.

Note 2: DC insertion gain is defined as ΔV_{OUT} / ΔV_{IN}.

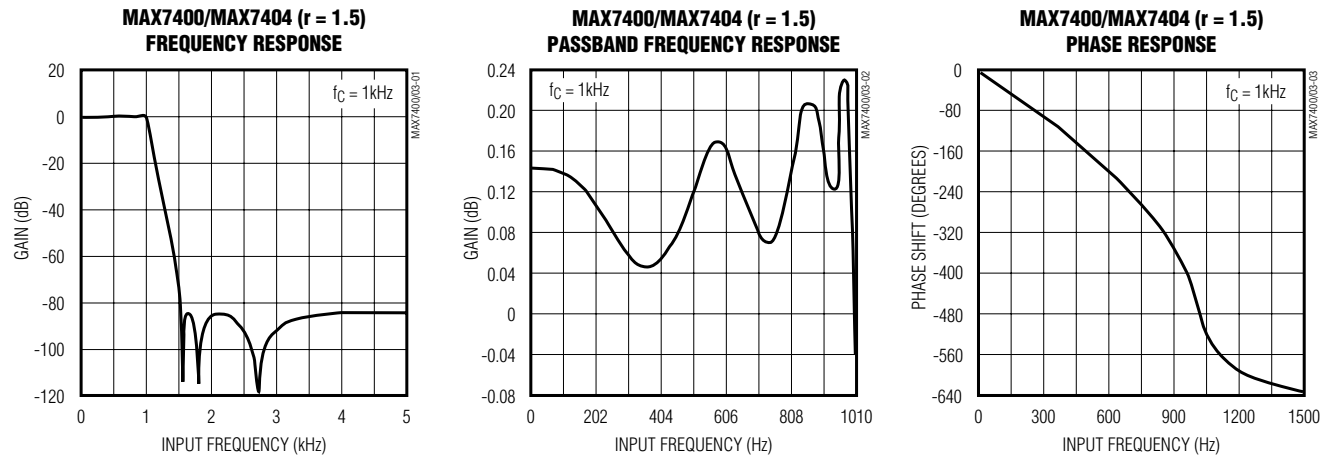
Note 3: OS voltages above V_{DD} - 1V saturate the input and result in a 75μA typical input leakage current.

Note 4: For MAX7400/MAX7403, f_{OSC} (kHz) ≈ 38 · 10³ / C_{OSC} (pF). For MAX7404/MAX7407, f_{OSC} (kHz) ≈ 34 · 10³ / C_{OSC} (pF).

Note 5: The input frequencies, f_{IN}, are selected at the peaks and troughs of the frequency responses.

標準動作特性

(V_{DD} = +5V for MAX7400/MAX7403, V_{DD} = +3V for MAX7404/MAX7407; V_{COM} = V_{OS} = V_{DD} / 2; $\overline{\text{SHDN}}$ = V_{DD}; f_{CLK} = 100kHz; T_A = +25°C; unless otherwise noted.)

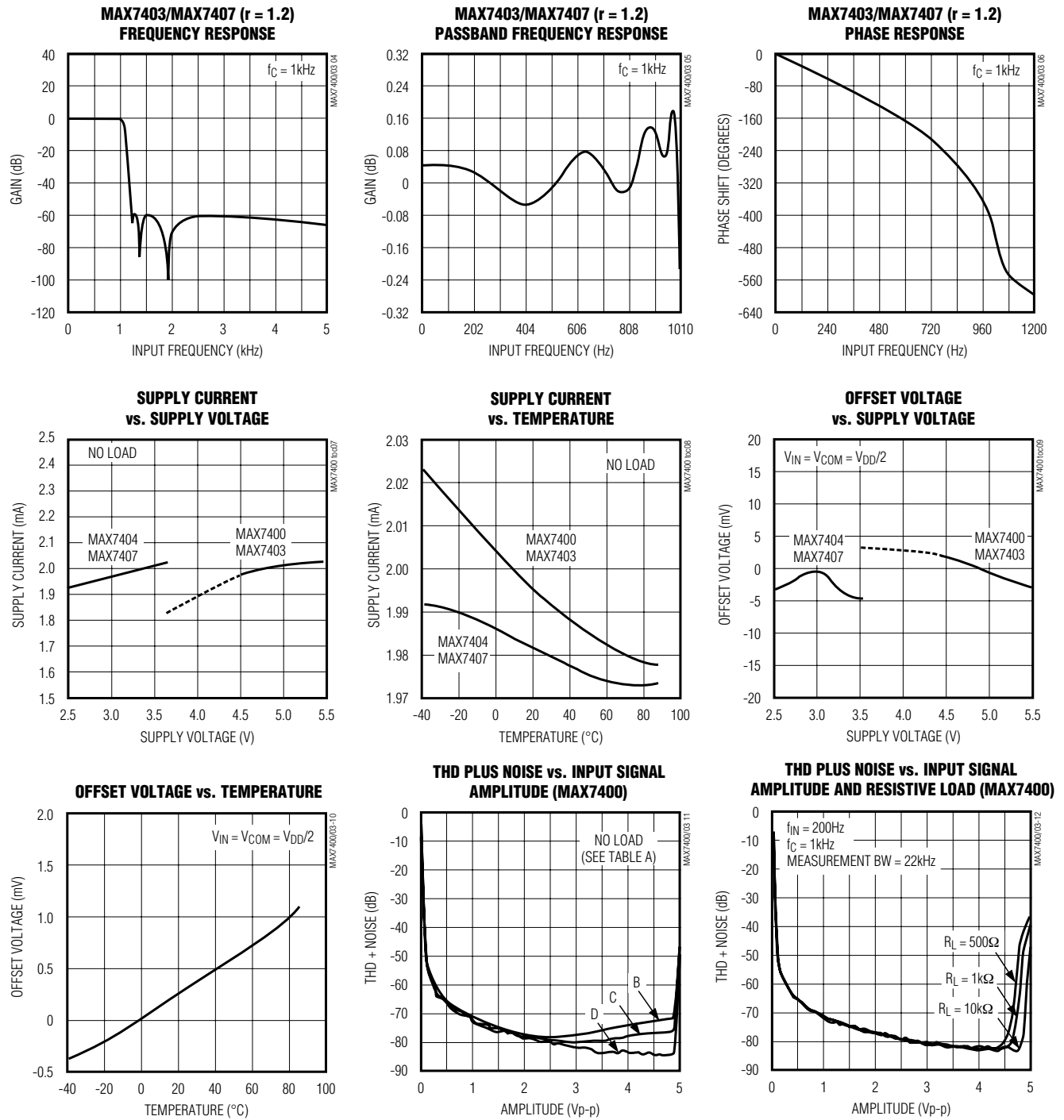


8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7400/MAX7403, $V_{DD} = +3V$ for MAX7404/MAX7407; $V_{COM} = V_{OS} = V_{DD} / 2$; $\overline{SHDN} = V_{DD}$; $f_{CLK} = 100kHz$; $T_A = +25^\circ C$; unless otherwise noted.)



8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7400/MAX7403, $V_{DD} = +3V$ for MAX7404/MAX7407; $V_{COM} = V_{OS} = V_{DD} / 2$; $\overline{SHDN} = V_{DD}$; $f_{CLK} = 100kHz$; $T_A = +25^\circ C$; unless otherwise noted.)

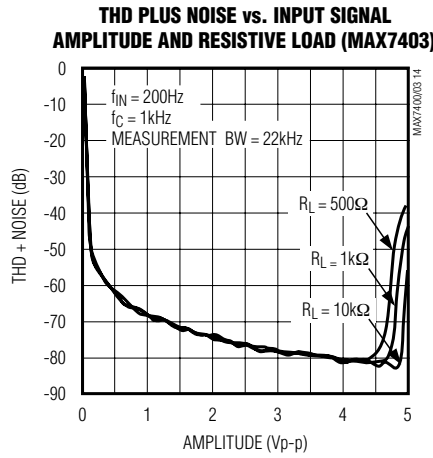
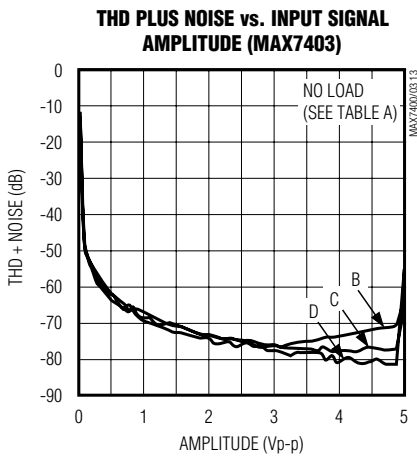
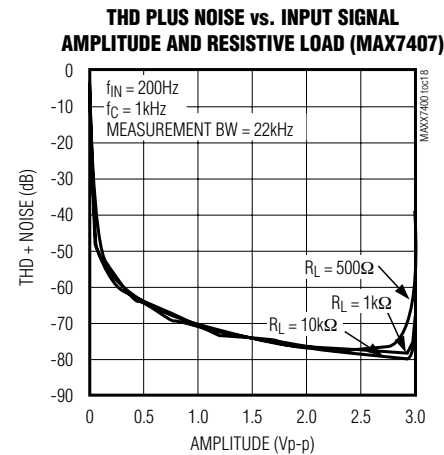
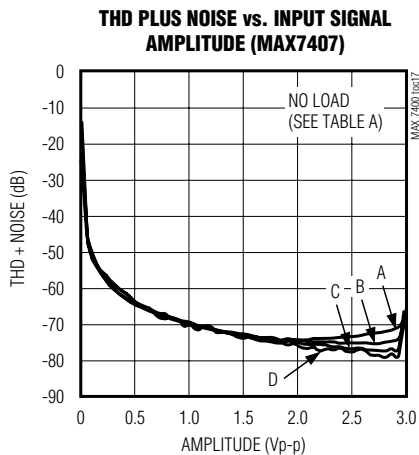
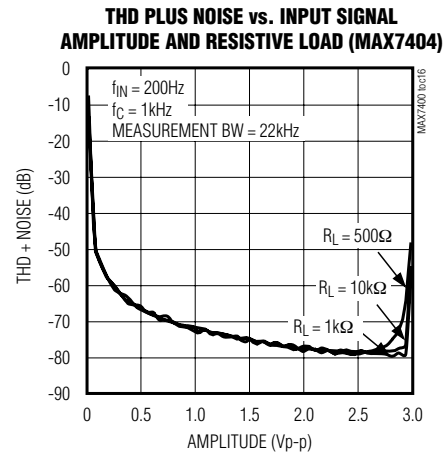
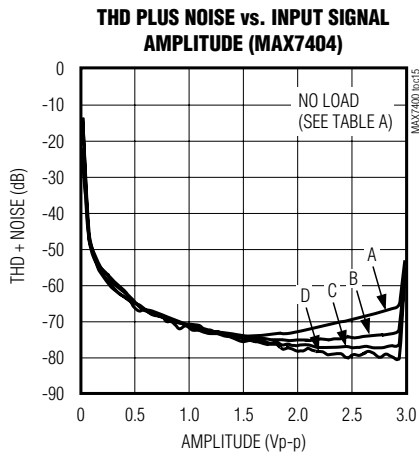


TABLE A. THD PLUS NOISE vs. INPUT SIGNAL AMPLITUDE TEST CONDITIONS

TRACE	f_{IN} (Hz)	f_C (kHz)	f_{CLK} (kHz)	MEASUREMENT BANDWIDTH (kHz)
A	2800	14	1400	80
B	2000	10	1000	80
C	1000	5	500	80
D	200	1	100	22

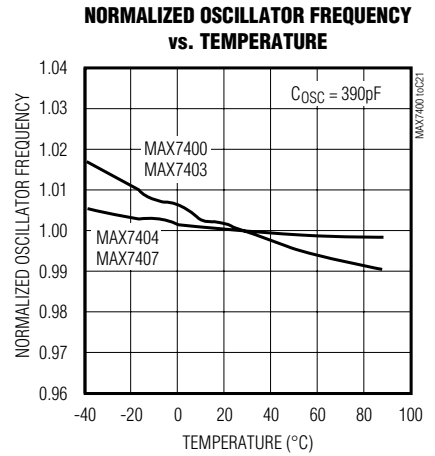
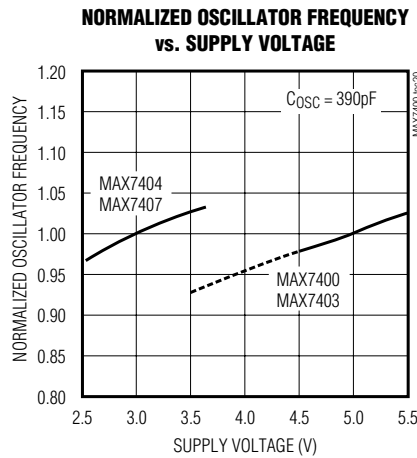
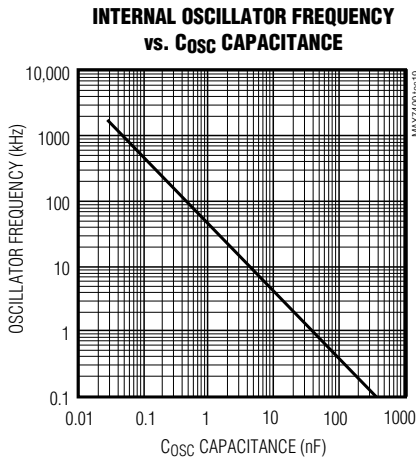


8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7400/MAX7403, $V_{DD} = +3V$ for MAX7404/MAX7407; $V_{COM} = V_{OS} = V_{DD} / 2$; $\overline{SHDN} = V_{DD}$; $f_{CLK} = 100kHz$; $T_A = +25^\circ C$; unless otherwise noted.)



端子説明

端子	名称	機能
1	COM	コモン入力ピン。内部で中間電源からバイアス。0.1 μ Fコンデンサを介し外部からGNDへバイパス。内部バイアスを無効とするには外部電圧で駆動。
2	IN	フィルタ入力
3	GND	グラウンド
4	V_{DD}	正電圧入力。MAX7400/MAX7403では+5V、MAX7404/MAX7407は+3V。
5	OUT	フィルタ出力
6	OS	オフセット調整入力。出力オフセットの調節にはOSを外部からバイアス。オフセット調整が不要の場合、OSとCOMを接続。オフセットとコモンモード入力調整の項を参照。
7	\overline{SHDN}	シャットダウン入力。ローに駆動することでシャットダウンします。通常動作ではハイ又は V_{DD} に接続。
8	CLK	クロック入力。内部発振器を使用しない場合、外部クロックへ接続。一方、内部発振周波数を設定するには、外付けコンデンサ(C_{OSC})をCLKおよびグラウンド間に接続。

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

詳細

MAX7400/MAX7403/MAX7404/MAX7407ファミリは8次、ローパスフィルタで、急峻なロールオフ特性ならびに良好な阻止特性を持っています。これらの製品はクロック/コーナ周波数比は100:1、最大コーナ周波数は10KHzです。MAX7400/MAX7403は+5V単一電源、MAX7404/MAX7407は+3V単一電源で動作します。図1に、機能ブロック図を示します。

スイッチトキャパシタフィルタ(SCF)の多くは、バイクワッドで設計されます。各ステージは2ポールとなっており、カスケード接続することによって高次のフィルタを構成できます。バイクワッド型の利点は設計が簡単なことです。しかしどれかのステージのQが高い場合、部品のばらつきによって特性が大きく変化しがちです。MAX7400ファミリでは、バイクワッド型に代わってスイッチトキャパシタ積分器を用い、加算およびスケリングを行って受動部品による回路を実現する方法を採用しました。受動部品による回路はCADを用いて合成し、これについては多くのフィルタ関連書籍があります。図2に、基本的な8次ラダーエリプティックフィルタの構成を示します。

受動部品型ラダータイプフィルタをエミュレートするスイッチトキャパシタフィルタは、ラダータイプの多くの利点を受け継ぐことができます。受動部品型ラダーフィルタの部品感度は、カスケード接続のバイクワッド型に比べ少なくなります。理由は各受動部品がシングルポールのゼロ極ペアよりもむしろフィルタ全体の特性を形成するからです。すなわちバイクワッドの設計で部品の不整合は、それに関わる極に誤差が集中しますが、ラダーフィルタの設計での同じ不整合は、全ての極にわたって誤差が分散します。

エリプティック特性

MAX7400/MAX7403/MAX7404/MAX7407のローパス、エリプティックフィルタは、一般の4形式のフィルタ(バターワース、ベッセル、チェビシェフ、エリプティック)の周波数に対してきわめて急峻なロールオフ特性を示します。図3に8次エリプティックフィルタ特性を示します。阻止帯域のゼロ点との組み合わせで通過帯域の端近くの極のQが高いため、エリプティックフィルタは急峻な減衰特性が得られます。そのため、これらのデバイスは単一電源システムのアンチエリアシングや、DACポストフィルタリングに最適です(「アンチエリアシング及びDACポストフィルタリング」の項を参照)。

さらに周波数領域で見ると、最初の伝達ゼロのところではフィルタ振幅が最低値に達します。このポイントを

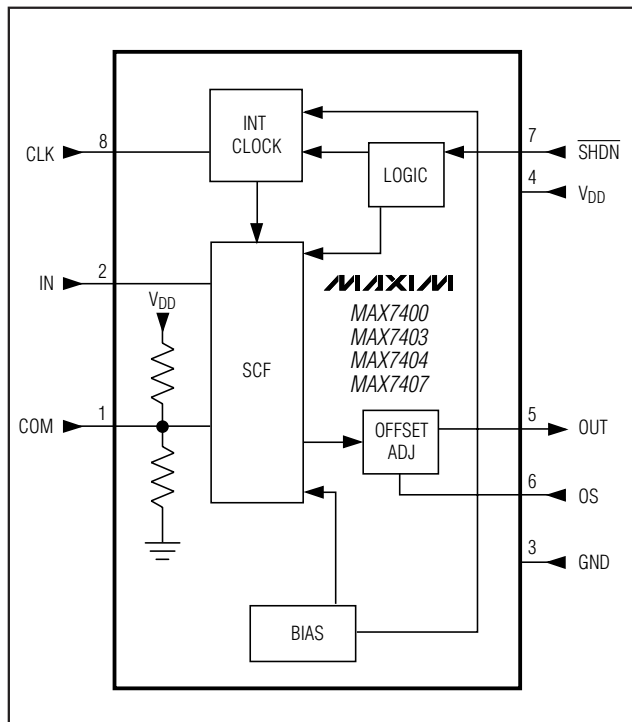


図1. ファンクションダイアグラム

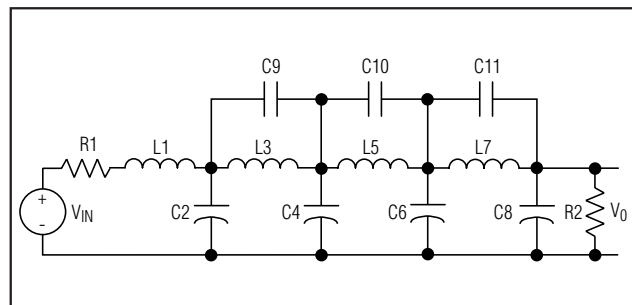


図2. 8次ラダーエリプティックフィルタネットワーク

越えると、周波数の増加と共に特性は立ち上がり次のゼロ点に至ります。阻止帯域は阻止周波数 f_s の点から上となります。 f_s 以上の周波数では、フィルタゲインは f_s でのゲイン以上の値にはなりません。コーナ周波数 f_c は、フィルタ出力の減衰量が通過帯域リップルを下回った点と定義されます。遷移比は、阻止周波数とコーナ周波数との比で定義されます；

$$r = f_s / f_c$$

MAX7400/MAX7404の遷移比は1.5で、阻止帯域減衰量は82dB(typ)です。MAX7403/MAX7404の遷移比は1.2(急峻なロールオフの場合)で、阻止帯域減衰量は60dB(typ)です。

8次、ローパス、エリプティック、スイッチトキャパシタフィルタ

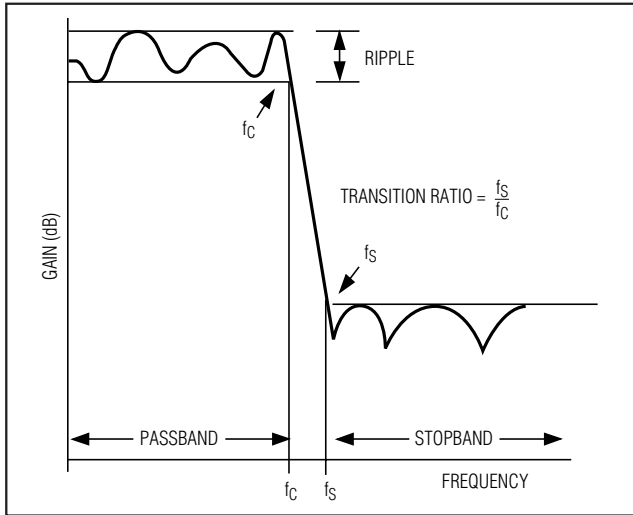


図3. エリプティックフィルタ応答

クロック信号

外部クロック

外部クロックの場合、MAX7400/MAX7403/MAX7404/MAX7407は、40%から60%のデューティサイクルの外部クロックで動作するように設計されています。外部クロックの使用時には、CMOSゲートでCLKを0からV_{DD}までドライブしてください。外部クロックレートを変えることによってフィルタのコーナ周波数を変更します。

$$f_c = f_{CLK} / 100$$

内部クロック

内部発振器を用いる場合、発振器周波数はCLK端子の容量(C_{OSC})によって決まります。

$$f_{OSC}(\text{kHz}) = \frac{K \cdot 10^3}{C_{OSC}}; C_{OSC} \text{ in pF}$$

ここでK=38 (MAX7400/MAX7403)及びK=34 (MAX7404/MAX7407)です。C_{OSC}は数pFと極めて小容量となるため、内部発振器に影響を与えないようにCLKの浮遊容量を最小とする必要があります。内部発振器の周波数を変えることで、フィルタのコーナ周波数をクロック対コーナ周波数比100:1で変更できます。例えば内部発振器周波数を100KHzとすると、コーナ周波数は公称1KHzとなります。

入力インピーダンスとクロック周波数の関係

MAX7400/MAX7403/MAX7404/MAX7407の入力インピーダンスは、実質上スイッチトキャパシタの抵抗であり、周波数に反比例します。次式で求められる入力インピーダンスの値は、入力インピーダンスの平均値です。理由は入力電流が連続して流れないためです。原則として、フィルタ入力インピーダンス10%以下の

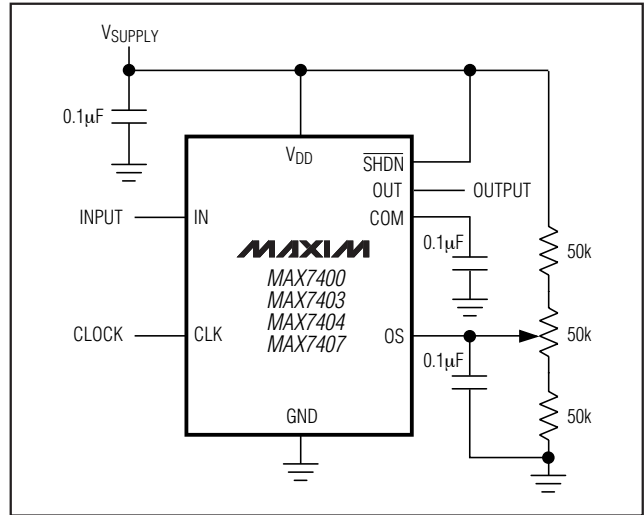


図4. オフセット調整回路

出カインピーダンスのドライバを使用してください。フィルタ入力インピーダンスは、次式で概算できます；

$$Z_{IN}(\Omega) = \frac{1}{(f_{CLK} \cdot C_{IN})}$$

ここで、f_{CLK}はクロック周波数、C_{IN}=0.85pFです。

ローパワーシャットダウンモード

これらのデバイスはシャットダウンモードを備え、SHDNをローにすることで動作します。フィルタをシャットダウンモードにすることで消費電流を0.2µA(typ)に抑え、フィルタ出力をハイインピーダンスにします。通常動作には、SHDNをハイとするかV_{DD}に接続します。

アプリケーション情報

オフセット及びコモンモード入力調整

COMの電圧はコモンモードの入力電圧を設定し、抵抗分圧回路によって内部で中間電源にバイアスされています。0.1µFのコンデンサを介してCOMをバイパスし、OS端子をCOMに接続します。オフセット調整、又はDCレベルシフトが必要なアプリケーションには、図4のように抵抗分圧回路を構成し外部からOSにバイアス電圧を供給します。(注：OSは無接続のままにしないでください。)出力電圧は、以下の式で表されます。

$$V_{OUT} = (V_{IN} - V_{COM}) + V_{OS}$$

ここでV_{COM}=V_{DD}/2(typ)で(V_{IN} - V_{COM})はスイッチトキャパシタフィルタによりローパスフィルタリングされた電圧、またV_{OS}は出力段で加えられる電圧です。COMおよびOSの入力電圧範囲については、「Electrical Characteristics」の項を参照して下さい。COM又はOSの電圧を中間電源から大幅に変更すると、フィルタのダイナミックレンジが小さくなります。

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

電源

MAX7400/MAX7403は+5V単一、またMAX7404/MAX7407は+3V単一電源で動作します。0.1 μ Fコンデンサを介しV_{DD}をGNDにバイパスして下さい。デュアル電源動作の場合はCOMピンをシステムグラウンドに、またGNDを負電源に接続します。図5にデュアル電源を使用した場合の回路例を示します。単一電源動作、及びデュアル電源動作でも性能は同じです。いずれの電源動作にあっても、CLK及びSHDNはGND(デュアル電源の場合V-)からV_{DD}でドライブします。MAX7400又はMAX7403には ± 2.5 V、MAX7404又はMAX7407には ± 1.5 Vを使用して下さい。 ± 5 Vデュアル電源のアプリケーションには、MAX291~MAX297を使用して下さい。

入力信号の振幅範囲

入力信号の最適範囲は、所定のコーナ周波数に対し全高調波歪み+ノイズ(THD+N)が最小になる電圧レベルを調べることによって決定します。「標準動作特性」に入力信号のピーク振幅を変化させた時の全高調波歪み+ノイズ応答を示します。これらの測定は、中間電源でバイアスされたOSとCOMで行っています。

アンチエリアシング及びDACポストフィルタリング

MAX7400/MAX7403/MAX7404/MAX7407をアンチエリアシング又はDACポストフィルタリングに使用する場合、DAC及びフィルタクロックを同期させて下さい。クロック同士が同期しないと、ビート周波数が発生して通過帯域にエリアスを生じます。

クロック対コーナ周波数比が高いため(100:1)、スイッチトキャパシタフィルタのプレフィルタリング、及びポストフィルタリングの必要条件が緩くなります。ローパスフィルタは、入力ではクロック周波数付近の周波数のエリアシングが通過帯域に生じるのを防ぎ、出力ではクロックのフィードスルーを減衰させます。

クロック/コーナ周波数比が高いため、カットオフ周波数をスイッチトキャパシタフィルタコーナ周波数以上に設定すれば、簡単なRCローパスフィルタでも入力アンチエリアシングおよび適度な出力クロックの減衰を得ることができます。

高調波歪み

高調波歪みは、フィルタ内部の非直線性によって生じます。フィルタ入力に純粋な正弦波が入力された場合、フィルタの非直線性により高調波が発生します。表1にT_A=+25 での、負荷10k、入力信号4Vp-p(MAX7400/MAX7403)又は4Vp-p(MAX7404/MAX7407)とした場合の高調波歪みの値を示します。

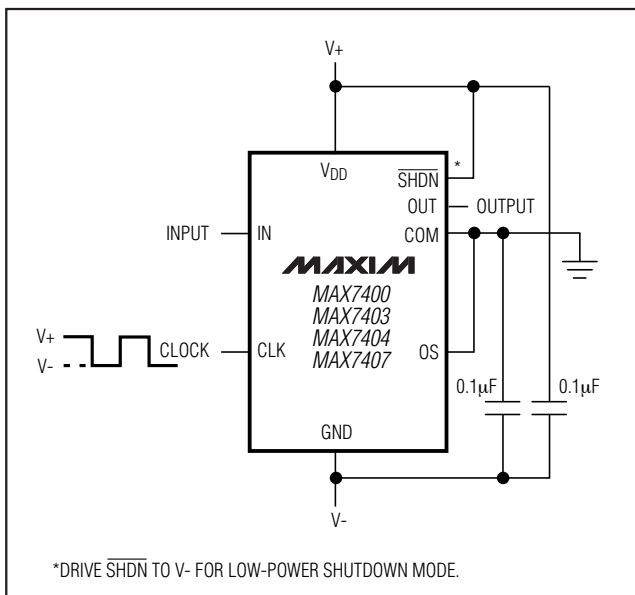


図5. デュアル電源動作

表1. 高調波歪み(typ)

FILTER	f _{CLK} (kHz)	f _c (kHz)	f _{IN} (Hz)	V _{IN} (Vp-p)	TYPICAL HARMONIC DISTORTION (dB)			
					2nd	3rd	4th	5th
MAX7400	100	1	200	4	-89	-82	-89	-86
	500	5	1000		-89	-77	-93	-88
MAX7403	100	1	200	4	-88	-81	-91	-87
	500	5	1000		-84	-80	-90	-91
MAX7404	100	1	200	2	-85	-82	-85	-86
	500	5	1000		-85	-81	-86	-84
MAX7407	100	1	200	2	-85	-82	-85	-86
	500	5	1000		-86	-84	-85	-86

8次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7400/MAX7403/MAX7404/MAX7407

型番(続き) _____

チップ情報 _____

PART	TEMP. RANGE	PIN-PACKAGE
MAX7403 CSA	0°C to +70°C	8 SO
MAX7403CPA	0°C to +70°C	8 Plastic DIP
MAX7403ESA	-40°C to +85°C	8 SO
MAX7403EPA	-40°C to +85°C	8 Plastic DIP
MAX7404 CSA	0°C to +70°C	8 SO
MAX7404CPA	0°C to +70°C	8 Plastic DIP
MAX7404ESA	-40°C to +85°C	8 SO
MAX7404EPA	-40°C to +85°C	8 Plastic DIP
MAX7407 CSA	0°C to +70°C	8 SO
MAX7407CPA	0°C to +70°C	8 Plastic DIP
MAX7407ESA	-40°C to +85°C	8 SO
MAX7407EPA	-40°C to +85°C	8 Plastic DIP

TRANSISTOR COUNT: 1116

パッケージ _____

INCHES		MILLIMETERS	
MIN	MAX	MIN	MAX
A	0.053	0.069	1.35
A1	0.004	0.010	0.10
B	0.014	0.019	0.35
C	0.007	0.010	0.19
e	0.050	1.27	
E	0.150	0.157	3.80
H	0.228	0.244	5.80
h	0.010	0.020	0.25
L	0.016	0.050	0.40

INCHES		MILLIMETERS		N	MS012	
MIN	MAX	MIN	MAX			
D	0.189	0.197	4.80	8	A	
D	0.337	0.344	8.55	14	B	
D	0.386	0.394	9.80	10.00	16	C

NOTES:
 1. D&E DO NOT INCLUDE MOLD FLASH
 2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .15mm (.006")
 3. LEADS TO BE COPLANAR WITHIN .102mm (.004")
 4. CONTROLLING DIMENSION: MILLIMETER
 5. MEETS JEDEC MS012-XX AS SHOWN IN ABOVE TABLE
 6. N = NUMBER OF PINS

MAXIM PACKAGE FAMILY OUTLINE: SOIC .150° 1/1 21-0041 A
12 PIN LABEL OR SYMBOL IS MANDATORY FOR ALL SOIC .150° PARTS PROPRIETARY INFORMATION TITLE DOCUMENT CONTROL NUMBER REV

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

12 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**