

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

## 概要

2線式、シリアルインタフェースペリフェラルのMAX7320は、電源投入時のロジック状態を選択可能な8個のプッシュ/プル出力を備えています。

+5.5V耐圧のRST入力によってシリアルインタフェースがクリアされ、MAX7320との間のI<sup>2</sup>C<sup>†</sup>通信は終了します。

MAX7320では4レベルロジックの2つのアドレス入力によって16個のI<sup>2</sup>Cスレーブアドレスが可能です。また、このスレーブアドレスによって、4個のポートずつ一組みで出力の電源投入状態のレベルも設定されます。

MAX7320はホット挿入をサポートしています。シリアルインタフェースのSDAとSCL、AD0、AD2、およびRSTは、パワーダウン(V<sub>+</sub> = 0V)時に、最大+6Vまで印加されてもハイインピーダンスを維持します。

MAX7320は、入力ポート、オープンドレイン/I/Oポート、およびプッシュ/プル出力ポートを選択可能なピンコンパチブルのポートエキスパンダファミリの中の1デバイスです(表1参照)。

MAX7320は16ピンQSOPおよび16ピンTQFNパッケージで提供され、-40°C ~ +125°Cの自動車用温度範囲での動作が保証されています。

## アプリケーション

携帯電話/PDA	車載用
衛星無線	RAID
ノートブック	サーバ

## 特長

- ◆ 400kHzの+5.5V耐圧I<sup>2</sup>Cシリアルインタフェース
- ◆ 動作電圧：+1.71V ~ +5.5V
- ◆ 電源投入ロジック状態を選択可能な8個のプッシュ/プル出力ポート
- ◆ RSTによってシリアルインタフェースがクリアされ、MAX7320との間のシリアル通信が終了
- ◆ AD0およびAD2入力は16個のスレーブアドレスから選択
- ◆ 低スタンバイ電流：0.6μA(typ)
- ◆ 温度範囲：-40°C ~ +125°C

## 型番

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX7320AEE+	-40°C to +125°C	16 QSOP	—	E16-4
MAX7320ATE+	-40°C to +125°C	16 TQFN 3mm x 3mm x 0.8mm	ADB	T1633-4

+は鉛フリーパッケージを示します。

ピン配置、標準動作回路、および機能図はデータシートの最後に記載されています。

## 選択ガイド

PART	INPUTS	INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS
MAX7319	8	Yes	—	—
MAX7320	—	—	—	8
MAX7321	Up to 8	—	Up to 8	—
MAX7322	4	Yes	—	4
MAX7323	Up to 4	—	Up to 4	4
MAX7328*	Up to 8	—	Up to 8	—
MAX7329**		—		—

\*PCF8574のセカンドソース

\*\*PCF8574Aのセカンドソース

†Maxim Integrated Products, Inc.または二次ライセンスを受けている同社の関連会社からI<sup>2</sup>C部品を購入することにより、これらの部品をI<sup>2</sup>Cシステムで使用するためのPhilips社のI<sup>2</sup>C特許権に基づくライセンスが許諾されたこととなります。但し、システムがPhilips社により定義されたI<sup>2</sup>C標準規格に合致していることを必要とします。

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

## ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

Supply Voltage V <sub>+</sub> .....	-0.3V to +6V
SCL, SDA, AD0, AD2, $\overline{\text{RST}}$ .....	-0.3V to +6V
O0–O7.....	0.3V to V <sub>+</sub> + 0.3V
O0–O7 Output Current.....	±25mA
SDA Input Current.....	10mA
Total V <sub>+</sub> Current.....	50mA
Total GND Current.....	100mA

Continuous Power Dissipation (T<sub>A</sub> = +70°C)

16-Pin QSOP (derate 8.3mW/°C over +70°C).....	667mW
16-Pin Thin QFN (derate 15.6mW/°C over +70°C).....	1250mW
Operating Temperature Range.....	-40°C to +125°C
Junction Temperature.....	+150°C
Storage Temperature Range.....	-65°C to +150°C
Lead Temperature (soldering, 10s).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>+</sub> = +1.71V to +5.5V, T<sub>A</sub> = -40°C to +125°C, unless otherwise noted. Typical values are at V<sub>+</sub> = +3.3V, T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage	V <sub>+</sub>		1.71		5.50	V
Power-On Reset Voltage	V <sub>POR</sub>				1.6	V
Standby Current Voltage (Interface Idle)	I <sub>STB</sub>	SCL and SDA and other digital inputs at V <sub>+</sub>		0.6	1.5	μA
Supply Current (Interface Running)	I <sub>+</sub>	f <sub>SCL</sub> = 400kHz; other digital inputs at V <sub>+</sub>		23	55	μA
Input High-Voltage SDA, SCL, AD0, AD2, $\overline{\text{RST}}$	V <sub>IH</sub>	V <sub>+</sub> < 1.8V	0.8 x V <sub>+</sub>			V
		V <sub>+</sub> ≥ 1.8V	0.7 x V <sub>+</sub>			
Input Low-Voltage SDA, SCL, AD0, AD2, $\overline{\text{RST}}$	V <sub>IL</sub>	V <sub>+</sub> < 1.8V			0.2 x V <sub>+</sub>	V
		V <sub>+</sub> ≥ 1.8V			0.3 x V <sub>+</sub>	
Input Leakage Current SDA, SCL, AD0, AD2, $\overline{\text{RST}}$	I <sub>IH</sub> , I <sub>IL</sub>	SDA, SCL, AD0, AD2, $\overline{\text{RST}}$ , O0–O7 at V <sub>+</sub> or GND	-0.2		+0.2	μA
Input Capacitance SDA, SCL, AD0, AD2, $\overline{\text{RST}}$				10		pF
Output Low Voltage O0–O7	V <sub>OL</sub>	V <sub>+</sub> = +1.71V, I <sub>SINK</sub> = 1mA		120	240	mV
		V <sub>+</sub> = +2.5V, I <sub>SINK</sub> = 2mA		140	280	
		V <sub>+</sub> = +3.3V, I <sub>SINK</sub> = 3mA		170	310	
		V <sub>+</sub> = +5V, I <sub>SINK</sub> = 5mA		220	380	
Output High Voltage O0–O7	V <sub>OH</sub>	V <sub>+</sub> = +1.71V, I <sub>SOURCE</sub> = 1mA	V <sub>+</sub> - 250	V <sub>+</sub> - 130	mV	
		V <sub>+</sub> = +2.5V, I <sub>SOURCE</sub> = 2mA	V <sub>+</sub> - 350	V <sub>+</sub> - 200		
		V <sub>+</sub> = +3.3V, I <sub>SOURCE</sub> = 3mA	V <sub>+</sub> - 290	V <sub>+</sub> - 150		
		V <sub>+</sub> = +5V, I <sub>SOURCE</sub> = 5mA	V <sub>+</sub> - 380	V <sub>+</sub> - 230		
Output Low Voltage SDA	V <sub>OLSDA</sub>	I <sub>SINK</sub> = 6mA			250	mV

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

## PORT AND TIMING CHARACTERISTICS

(V<sub>+</sub> = +1.71V to +5.5V, T<sub>A</sub> = -40°C to +125°C, unless otherwise noted. Typical values are at V<sub>+</sub> = +3.3V, T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Port Output Data Valid	t <sub>PPV</sub>	C <sub>L</sub> ≤ 100pF			4	μs

## TIMING CHARACTERISTICS

(V<sub>+</sub> = +1.71V to +5.5V, T<sub>A</sub> = -40°C to +125°C, unless otherwise noted. Typical values are at V<sub>+</sub> = +3.3V, T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial Clock Frequency	f <sub>SCL</sub>				400	kHz
Bus Free Time Between a STOP and a START Condition	t <sub>BUF</sub>		1.3			μs
Hold Time (Repeated) START Condition	t <sub>HD, STA</sub>		0.6			μs
Repeated START Condition Setup Time	t <sub>SU, STA</sub>		0.6			μs
STOP Condition Setup Time	t <sub>SU, STO</sub>		0.6			μs
Data Hold Time	t <sub>HD, DAT</sub>	(Note 3)			0.9	μs
Data Setup Time	t <sub>SU, DAT</sub>		100			ns
SCL Low to Data Out Valid	t <sub>VD, DAT</sub>	SCL low to SDA output valid			3.4	μs
SCL Clock Low Period	t <sub>LOW</sub>		1.3			μs
SCL Clock High Period	t <sub>HIGH</sub>		0.7			μs
Rise Time of Both SDA and SCL Signals, Receiving	t <sub>R</sub>	(Notes 2, 4)		20 + 0.1C <sub>b</sub>	300	ns
Fall Time of Both SDA and SCL Signals, Receiving	t <sub>F</sub>	(Notes 2, 4)		20 + 0.1C <sub>b</sub>	300	ns
Fall Time of SDA Transmitting	t <sub>F, TX</sub>	(Notes 2, 4)		20 + 0.1C <sub>b</sub>	250	ns
Pulse Width of Spike Suppressed	t <sub>SP</sub>	(Note 5)		50		ns
Capacitive Load for Each Bus Line	C <sub>b</sub>	(Note 2)			400	pF
RST Pulse Width	t <sub>W</sub>		500			ns
RST Rising to START Condition Setup Time	t <sub>RST</sub>		1			μs

**Note 1:** All parameters tested at T<sub>A</sub> = +25°C. Specifications over temperature are guaranteed by design.

**Note 2:** Guaranteed by design.

**Note 3:** A master device must provide a hold time of at least 300ns for the SDA signal (referred to V<sub>IL</sub> of the SCL signal) to bridge the undefined region of SCL's falling edge.

**Note 4:** C<sub>b</sub> = total capacitance of one bus line in pF. t<sub>R</sub> and t<sub>F</sub> measured between 0.3 × V<sub>+</sub> and 0.7 × V<sub>+</sub>, I<sub>SINK</sub> ≤ 6mA.

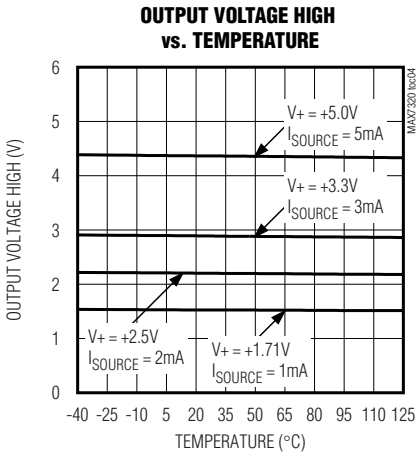
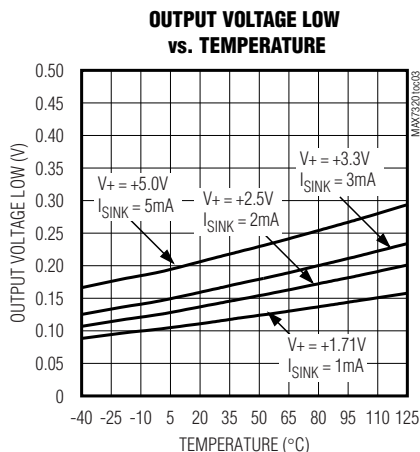
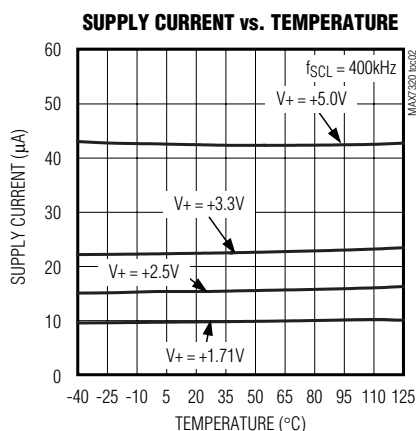
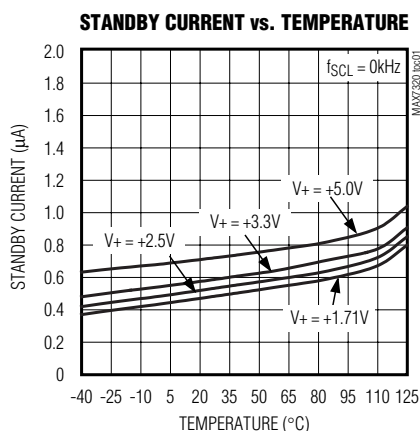
**Note 5:** Input filters on the SDA and SCL inputs suppress noise spikes less than 50ns.

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

## 標準動作特性

(T<sub>A</sub> = +25°C, unless otherwise noted.)



## 端子説明

端子		名称	機能
QSOP	TQFN		
1, 3	15, 1	AD0, AD2	アドレス入力。AD0とAD2を使って、デバイススレーブアドレスを選択してください。AD0およびAD2をGND、V <sub>+</sub> 、SCL、またはSDAのいずれかに接続すると、4種類のロジックの組合せが生成されます(表3参照)。
2	16	RST	リセット入力、アクティブロー。2線式インタフェースをクリアするには、RSTをローに駆動してください。
4-7, 9-12	2-5, 7-10	O0-O7	出力ポート。O0~O7はプッシュ/プル出力です。
8	6	GND	グランド
13	11	N.C.	接続なし。内部接続なし。
14	12	SCL	I <sup>2</sup> C対応シリアルクロック入力
15	13	SDA	I <sup>2</sup> C対応シリアルデータI/O
16	14	V <sub>+</sub>	正電源電圧。0.047µFのセラミックコンデンサでV <sub>+</sub> をGNDにバイパスしてください。
—	EP	EP	エクスポーズドパッド。エクスポーズドパッドをGNDに接続してください。

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

## 詳細

### MAX7319~MAX7329ファミリの比較

MAX7319~MAX7323のファミリは、5種類のピンコンパチブルで8ポートのエキスパンダから構成されています。それぞれのバージョンは、各種アプリケーションに最適化されています。MAX7328およびMAX7329は、PCF8574およびPCF8574Aのセカンドソースです。

MAX7324~MAX7327のファミリは、MAX7320の機能と、MAX7319、MAX7321、MAX7322、またはMAX7323のいずれか1つの機能を搭載する4種類のピンコンパチブル、16ポートエキスパンダから構成されています。

## 機能概要

MAX7320は、8個のプッシュ/プル出力ポートを備える+1.71V~+5.5Vの電源で動作する汎用ポートエキスパンダです。MAX7320は8個の全出力の組合せから合計100mAをシンクし、合計50mAをソースする定格を備えています。

MAX7320はアドレス選択入力のAD0およびAD2を使って16個のI<sup>2</sup>Cスレーブアドレス(0x50~0x5F)のいずれか1つに設定され、最高400kHzまでのI<sup>2</sup>Cシリアルインタフェースを通じてアクセスされます。MAX7320は、MAX7319、MAX7321、MAX7322、およびMAX7323(これらのエキスパンダはアドレス範囲0x60~0x6Fを採用)とは異なるI<sup>2</sup>Cスレーブアドレス範囲を提供します。

表1. MAX7319~MAX7329ファミリの比較

PART	I <sup>2</sup> C SLAVE ADDRESS	INPUTS	INPUT INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	APPLICATION
<b>8-PORT EXPANDERS</b>						
MAX7319	110xxxx	8	Yes	—	—	Input-only versions: Eight input ports with programmable latching transition detection interrupt and selectable pullups. Offers maximum versatility for automatic input monitoring. An interrupt mask selects which inputs cause an interrupt on transitions, and transition flags identify which inputs have changed (even momentarily) since the ports were last read.
MAX7320	101xxxx	—	—	—	8	Output-only versions: Eight push-pull outputs with selectable power-up default states. Push-pull outputs offer faster rise time than open-drain outputs, and require no pullup resistors.
MAX7321	110xxxx	Up to 8	—	Up to 8	—	I/O versions: Eight open-drain I/O ports with latching transition detection interrupt and selectable pullups. Open-drain outputs can level shift the logic-high state to a higher or lower voltage than V+ using external pullup resistors. Any port can be used as an input by setting the open-drain output to logic-high. Transition flags identify which inputs have changed (even momentarily) since the ports were last read.
MAX7322	110xxxx	4	Yes	—	4	Four input-only, four output-only versions: Four input ports with programmable latching transition detection interrupt and selectable pullups. Four push-pull outputs with selectable power-up default levels.

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

表1. MAX7320~MAX7329ファミリの比較(続き)

PART	I <sup>2</sup> C SLAVE ADDRESS	INPUTS	INPUT INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	APPLICATION
MAX7323	110xxxx	Up to 4	—	Up to 4	4	Four I/O, four output-only versions: Four open-drain I/O ports with latching transition detection interrupt and selectable pullups. Four push-pull outputs with selectable power-up default levels.
MAX7328 MAX7329	0100xxx 0111xxx	Up to 8	—	Up to 8	—	PCF8574-, PCF8574A-compatible versions: Eight open-drain I/O ports with nonlatching transition detection interrupt and pullups on all ports. All ports power up as inputs (or logic-high outputs). Any port can be used as an input by setting the open-drain output to logic-high.
<b>16-PORT EXPANDERS</b>						
MAX7324	101xxxx and 110xxxx	8	Yes	—	8	Software equivalent to a MAX7320 plus a MAX7321.
MAX7325		Up to 8	—	Up to 8	8	Software equivalent to a MAX7320 plus a MAX7319.
MAX7326		4	Yes	—	12	Software equivalent to a MAX7320 plus a MAX7322.
MAX7327		Up to 4	—	Up to 4	12	Software equivalent to a MAX7320 plus a MAX7323.

表2. 8ポートエキスパンダファミリと間の読取り/書取りアクセス

PART	I <sup>2</sup> C SLAVE ADDRESS	INPUTS	INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	I <sup>2</sup> C DATA WRITE	I <sup>2</sup> C DATA READ
MAX7319	110xxxx	8	Yes	—	—	<I7-I0 interrupt mask>	<I7-I0 port inputs> <I7-I0 transition flags>
MAX7320	101xxxx	—	—	—	8	<O7-O0 port outputs>	<O7-O0 port inputs>
MAX7321	110xxxx	Up to 8	—	Up to 8	—	<P7-P0 port outputs>	<P7-P0 port inputs> <P7-P0 transition flags>
MAX7322	110xxxx	4	Yes	—	4	<O7, O6 outputs, I5-I2 interrupt mask, O1, O0 outputs>	<O7, O6, I5-I2, O1, O0 port inputs> <O, 0, I5-I2 transition flags, 0, 0>
MAX7323	110xxxx	Up to 4	—	Up to 4	4	<port outputs>	<O7, O6, P5-P2, O1, O0 port inputs> <O, 0, P5-P2 transition flags, 0, 0>
MAX7328	0100xxx	Up to 8	—	Up to 8	—	<P7-P0 port outputs>	<P7-P0 port inputs>
MAX7329	0111xxx	Up to 8	—	Up to 8	—	<P7-P0 port outputs>	<P7-P0 port inputs>

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

表3. MAX7320のアドレスマップ

PIN CONNECTION		DEVICE ADDRESS							OUTPUTS POWER-UP DEFAULT							
AD2	AD0	A6	A5	A4	A3	A2	A1	A0	O7	O6	O5	O4	O3	O2	O1	O0
SCL	GND	1	0	1	0	0	0	0	1	1	1	1	0	0	0	0
SCL	V+	1	0	1	0	0	0	1	1	1	1	1	1	1	1	1
SCL	SCL	1	0	1	0	0	1	0	1	1	1	1	1	1	1	1
SCL	SDA	1	0	1	0	0	1	1	1	1	1	1	1	1	1	1
SDA	GND	1	0	1	0	1	0	0	1	1	1	1	0	0	0	0
SDA	V+	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1
SDA	SCL	1	0	1	0	1	1	0	1	1	1	1	1	1	1	1
SDA	SDA	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1
<b>GND</b>	<b>GND</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>
<b>GND</b>	<b>V+</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>
GND	SCL	1	0	1	1	0	1	0	0	0	0	0	1	1	1	1
GND	SDA	1	0	1	1	0	1	1	0	0	0	0	1	1	1	1
<b>V+</b>	<b>GND</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>
<b>V+</b>	<b>V+</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>1</b>
V+	SCL	1	0	1	1	1	1	0	1	1	1	1	1	1	1	1
V+	SDA	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1

バスがハングアップした場合はRST入力によってシリアルインタフェースがクリアされ、MAX7320との間のシリアル通信が終了します。

MAX7320がシリアルインタフェースを通じて読取られると、ポートの実際のロジック状態がリードバックされます。

出力ポートの電源投入時のロジック状態は、アドレス選択入力AD0およびAD2によって選択されます。ポートは、電源投入時に4個ずつ一組でロジックハイまたはロジックローのデフォルト状態となります(表3参照)。

## RST入力

RST入力はMAX7320が関わるいずれのI<sup>2</sup>C処理も無効にして、MAX7320をI<sup>2</sup>CのSTOP状態にします。リセットによって、出力レジスタの内容は変更されません。RSTは最大+5.5Vまで過電圧保護されます。

## スタンバイモード

シリアルインタフェースがアイドル状態になると、MAX7320はスタンバイモードに自動的に移行し、消費電流がごくわずかになります。

## スレーブアドレスおよび電源投入時のロジックのデフォルト状態

アドレス入力AD0およびAD2によってMAX7320のスレーブアドレスが決定され、電源投入時の出力ロジック状態が設定されます。電源投入時のロジック状態は、4つずつ一組で設定されます(表3参照)。MAX7320は、

MAX7319、MAX7321、MAX7322、およびMAX7323(110xxx)とは異なるスレーブアドレス範囲(101xxx)を採用しています。

MAX7320のスレーブアドレスは各I<sup>2</sup>C転送時に決定されます。これは、その転送がMAX7320を実際にアドレス指定しているかどうかとは関係しません。MAX7320は、アドレス入力AD0およびAD2が、この転送時に固定ロジックレベルV+やGNDではなくSDAまたはSCLに接続されているかどうかを識別します。すなわち、デバイス電源をサイクルせずにMAX7320のスレーブアドレスをアプリケーションで動的に設定することができます。

最初の電源投入時には、MAX7320は最初のI<sup>2</sup>C転送までアドレス入力AD0およびAD2を完全にデコードすることはできません。AD2およびAD0は、最初はV+またはGNDに接続されているように見えます。アドレスの選択によって出力ポートの電源投入時のロジックレベルが決定されるため、このことは重要です。しかし、電源投入時にI<sup>2</sup>CのSDAおよびSCLバスインタフェースラインは、MAX7320などのバスに接続された全デバイス(マスタまたはスレーブ)の端子においてハイインピーダンス状態になります。これは、I<sup>2</sup>C仕様の一環として保証されています。このため、SDAまたはSCLに接続されたアドレス入力AD0およびAD2は、通常電源投入時にV+に接続されているように見えます。電源投入時の出力状態の選択ロジックではAD0によってポートO3~O0の電源投入時の状態を選択し、AD2によってポートO7~O4の電源投入時の状態を選択します。ロジックハイのSDAまたはSCL接続では4個のポートセットごと

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

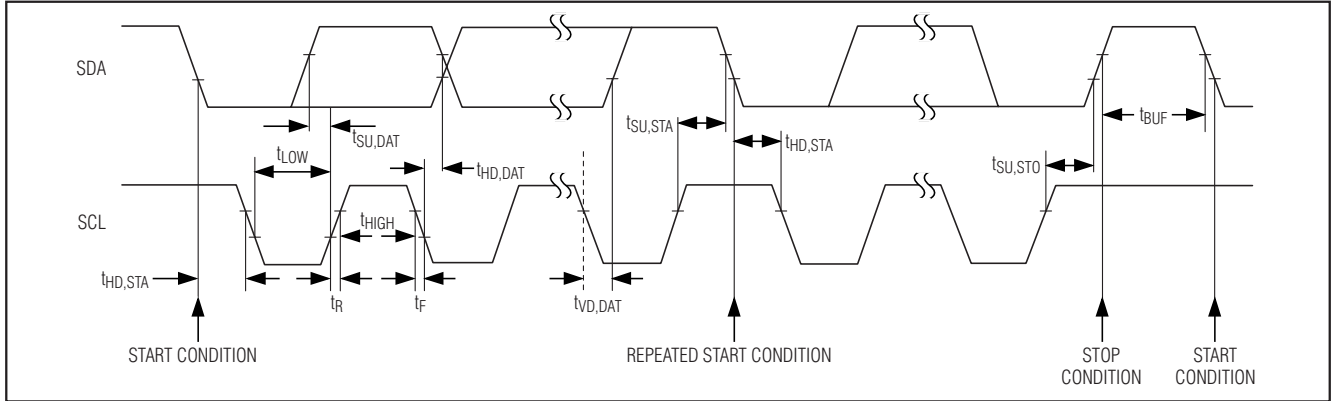


図1. 2線式シリアルインタフェースタイミング詳細

にロジックハイの電源投入状態を選択し、ロジックローではロジックローの電源投入状態を選択するルールになっています(表3参照)。

標準I<sup>2</sup>C構成では、SDAまたはSCLは外付けI<sup>2</sup>CプルアップによってV+に接続されているように見えるのが、出力の電源投入時ロジックレベル構成として適正です。

電源投入時に正規なバス動作が行われている真のホットスワップアプリケーションなどでは電源投入時のSDA = SCL = V+という前提が真でない場合があります。また、SDAとSCLがMAX7320の電源電圧とは異なる電源電圧へのプルアップ抵抗によって終端処理され、そのプルアップ電源がMAX7320の電源よりも後に立ち上がる場合は、SDAまたはSCLは電源投入時にGNDに接続されているように見える場合があります。このようなアプリケーションでは、アドレス入力AD0およびAD2をGNDまたはV+に接続することによって選択される4通りのアドレスの組合せを使用してください(表3において太字で表示)。

このような選択とすると、SDAおよびSCLの動作とは無関係に電源投入時に適正であることが保証されます。他の12アドレスの組合せのいずれか1つを使用する場合は、(MAX7320などのいずれかのデバイスへの)最初の12転送まで、予期しないポートの電源投入時のデフォルト状態が発生する場合がありますことに注意してください。

## ポート出力

MAX7320に1バイトを書き込むと、すべての出力ポートの状態が同時に設定されます。

## シリアルインタフェース

### シリアルアドレス指定

MAX7320は、I<sup>2</sup>Cインタフェースを通じてデータを送受信するスレーブとして動作します。このインタフェースはシリアルデータライン(SDA)とシリアルクロックライン(SCL)を使って、マスタ(単数または複数)

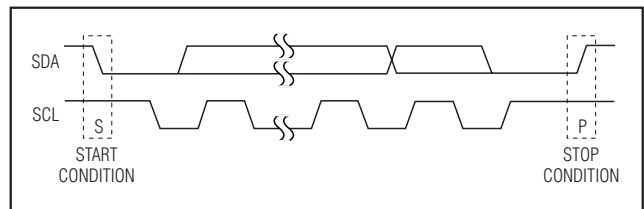


図2. STARTおよびSTOP状態

とスレーブ(単数または複数)間の双方向通信を実現します。MAX7320との間のすべてのデータ転送はマスタが開始して、データ転送を同期化するSCLクロックを生成します(図1)。

SDAラインは、入力およびオープンドレイン出力として動作します。4.7kΩ (typ)のプルアップ抵抗が、SDAに必要です。SCLは、入力としてのみ動作します。2線式インタフェースに複数のマスタがある場合や、シングルマスタシステム内のマスタがオープンドレインSCL出力を備えている場合は、4.7kΩ (typ)のプルアップ抵抗がSCLに必要です。

各転送は、マスタが送信するSTART状態、それに後続するMAX7320の7ビットスレーブアドレスおよびR/Wビット、1バイトまたは複数バイトのデータバイト、最後にSTOP状態から構成されます(図2)。

### STARTおよびSTOP状態

インタフェースがビジーでない場合は、SCLおよびSDAはともにハイを維持します。SCLがハイの間に、マスタはSDAをハイからローに遷移させて、START(S)状態で転送開始を通知します。マスタはスレーブとの通信を終了すると、SCLがハイの間に、SDAをローからハイに遷移させて、STOP(P)状態を発行します。この後は、バスは他の転送に開放されます(図2)。

### ビット転送

1つのデータビットが、各クロックパルスの中に転送されます。SDA上のデータは、SCLがハイの間、安定を維持する必要があります(図3)。

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

## 確認応答

確認応答ビットはクロック制御された第9ビットであり、受信側はこのビットを使って各データバイトの受信を確認応答します(図4)。転送される各バイトには、実質的に9ビットが必要です。マスタは第9クロックパルスを生成し、受信側はSDAラインが、クロックパルスがハイである間はローで安定しているように確認応答クロックパルスの中にSDAをプルダウンします。マスタがMAX7320に送信している場合は、MAX7320が受信側であるため、MAX7320が肯定応答ビットを生成します。MAX7320がマスタに送信している場合は、マスタが受信側であるため、マスタが確認応答ビットを生成します。

## スレーブアドレス

MAX7320は、7ビットのスレーブアドレスを備えています(図5)。7ビットのスレーブアドレスに後続する第8ビットは、R/Wビットです。書込みコマンドの場合はR/Wビットはローで、読取りコマンドの場合はハイです。MAX7320のスレーブアドレスの第1(A6)、第2(A5)、および第3(A4)ビットは、それぞれ常に1、0、および1です。スレーブアドレスビットA3、A2、A1、およびA0を選択するには、AD0およびAD2をGND、V+、SDA、またはSCLに接続します。MAX7320では16個のスレーブアドレス(表3)が可能のため、I<sup>2</sup>Cバス上に最大16個のMAX7320デバイスを接続することができます。

MAX7320は、MAX7319、MAX7321、MAX7322、およびMAX7323とは異なるI<sup>2</sup>Cスレーブアドレス範囲を提供し、そのスレーブアドレスの第1(A6)、第2(A5)、および第3(A4)ビットはそれぞれ常に、1、1、および0です。

## MAX7320へのアクセス

MAX7320からの**1バイトの読取り**は、8個の出力ポートの状態を入力としてリードバックします。

**2バイトの読取り**は、8個の出力ポートの状態を入力として反復してリードバックします。

(I<sup>2</sup>C STOPビットまでに3バイト以上の)**マルチバイトの読取り**は、8個の出力ポートの状態を入力として反復的にリードバックします。

MAX7320への**1バイトの書込み**によって、8個の全出力のロジック状態が設定されます。

MAX7320への**マルチバイトの書込み**によって、8個の全出力のロジック状態が反復的に設定されます。

## MAX7320からの読取り

MAX7320からの読取りは、R/Wビットがハイに設定されたMAX7320のスレーブアドレスを送信するマスタ

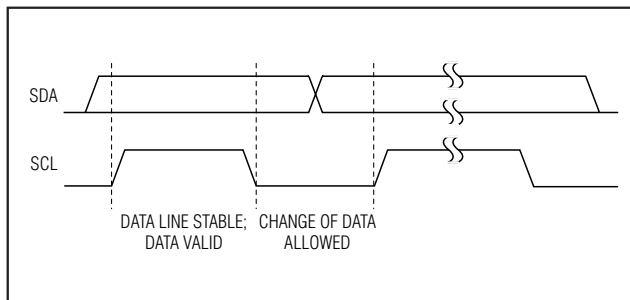


図3. ビット転送

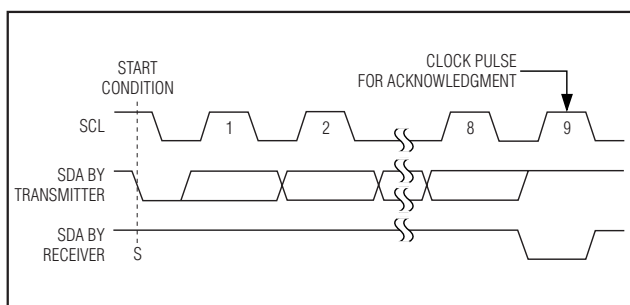


図4. 確認応答

から開始されます。MAX7320はスレーブアドレスを確認応答し、確認応答ビット時に出力ポートのロジック状態をサンプリングします。マスタはMAX7320から1バイトまたは複数バイトを読取り、次にSTOP状態を発行することができます(図6)。MAX7320は、確認応答時に(ポート出力ラッチではなく)実際のポート出力からリードバックされた最新のポートデータを送信します。ポートが設定した状態以外のロジック状態に強制された場合は、そのリードバックによってこれが反映されます。容量性負荷を駆動する場合は、場合によってはリードバックポートレベル検証アルゴリズムではRC立上り/立下り時間を考慮する必要があります。

通常はマスタがMAX7320から1バイトを読取り、次にSTOP状態を発行します(図6)。ただし、マスタはMAX7320から2バイト以上を読取り、次にSTOP状態を発行することができます。この場合、MAX7320は各確認応答時にポート出力を再サンプリングし、新規のデータを毎回送信します。

## MAX7320への書込み

MAX7320への書込みは、R/Wビットがローに設定されたMAX7320のスレーブアドレスを送信するマスタから開始されます。MAX7320はスレーブアドレスを確認応答し、確認応答ビット時にポートをサンプリングします。マスタは1バイトまたは複数バイトのデータを送信することができます。MAX7320は後続する各データバイトを確認応答し、マスタがSTOP状態を発行するまで出力ポートを更新します(図7)。

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

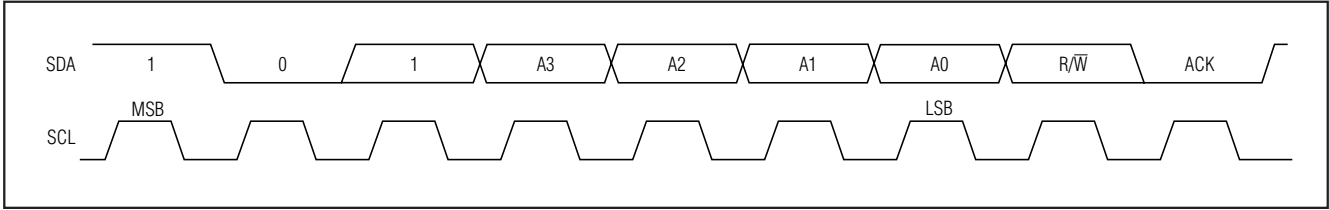


図5. スレーブアドレス

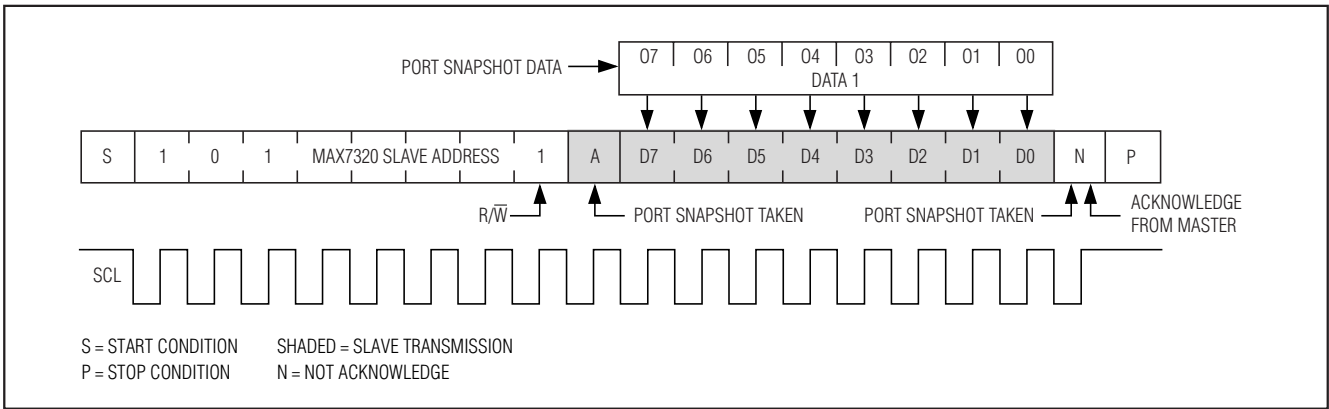


図6. MAX7320の読取り

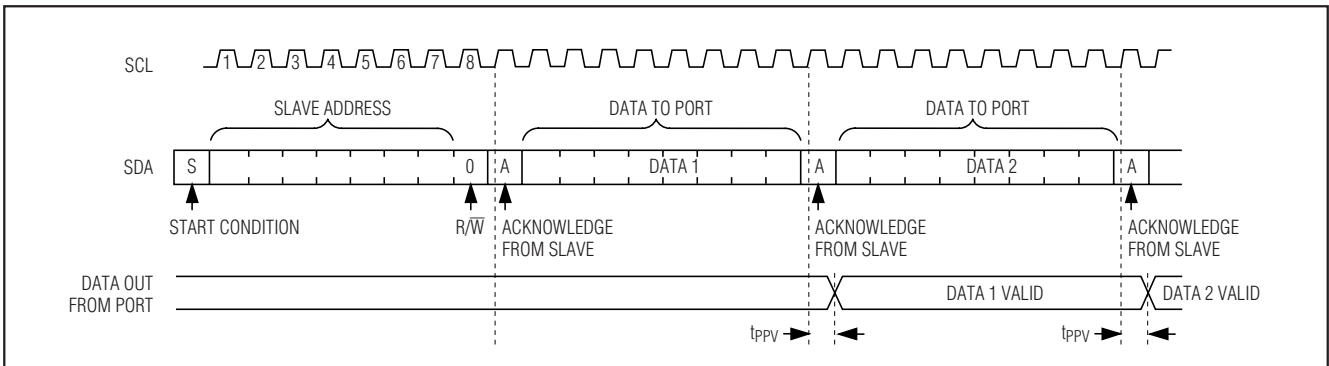
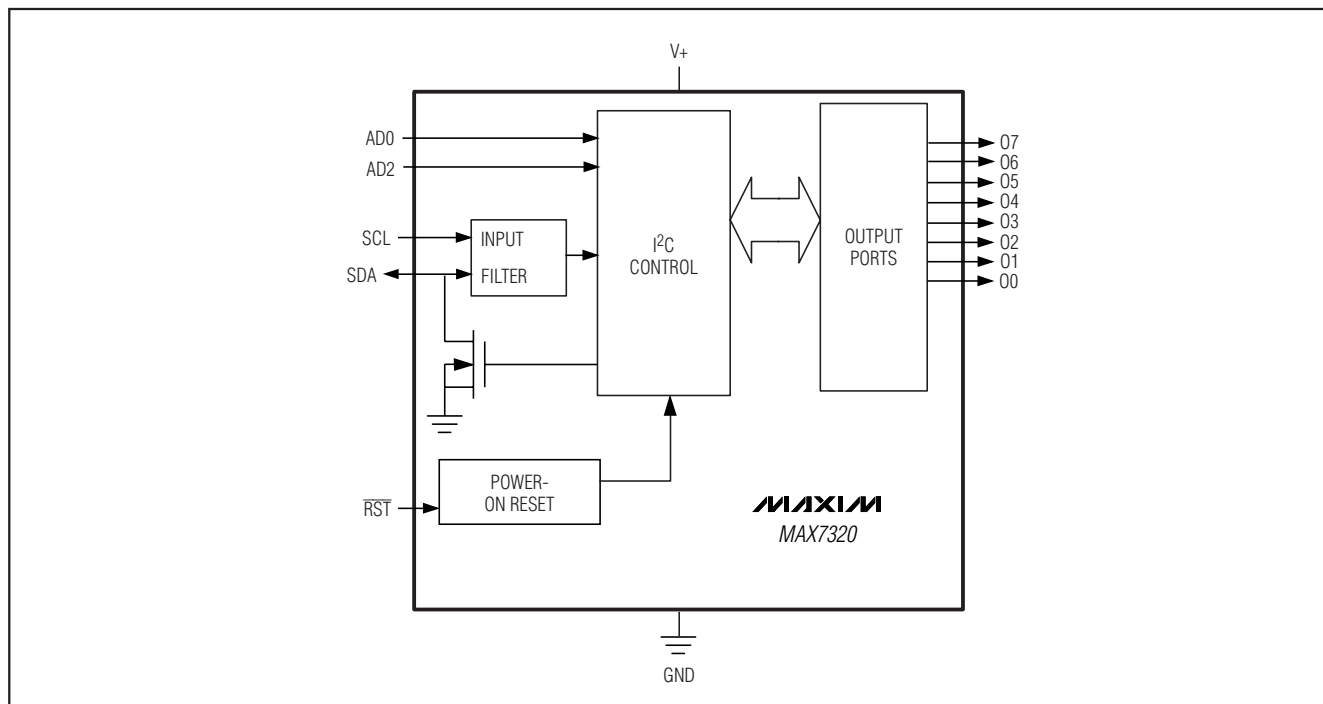


図7. MAX7320への書き込み

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

## 機能ブロック図



## アプリケーション情報

### ホット挿入

SDA、SCL、AD0、AD2、およびRSTは、V+とは無関係に最大+6Vまで過電圧保護されます。このため、MAX7320は+3.3Vなどの低電源電圧で動作しながら、I<sup>2</sup>Cインタフェースを+5Vなどのより高いロジックレベルで駆動することができます。

出力ポート00~07はそれぞれ、V+およびGNDへの保護ダイオードを備えています(図8)。ポート出力がV+より高い電圧またはGNDより低い電圧にされると、該当する保護ダイオードはその出力をV+からダイオード1個分上に、またはGNDからダイオード1個分下にクランプします。MAX7320がパワーダウンされると(V+ = 0V)、各出力ポートはGNDと接続されたダイオードとして見えます(図8)。

### 電源に関して

MAX7320は、-40°C~+125°Cの温度範囲にわたって+1.71V~+5.5Vの電源電圧で動作します。デバイスにできるだけ近接した最低0.047μFのセラミックコンデンサでV+をGNDにバイパスしてください。TQFNバージョンの場合は、エクスポーズドパッドをGNDに追加接続してください。

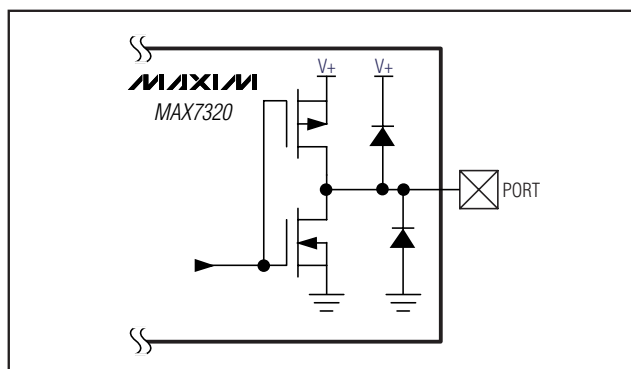


図8. 出力ポート構造

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

**MAX7320**

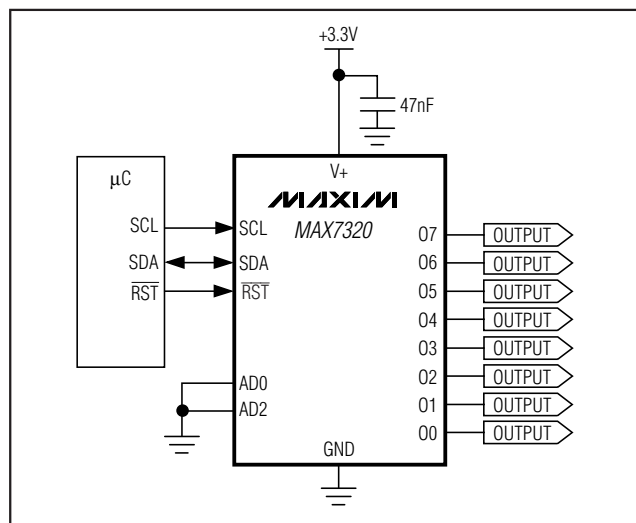
## MAX6965、MAX7315、およびMAX7316との互換性

MAX7320は、MAX6965、MAX7315、およびMAX7316とピンコンパチブルのサブセットです。端子の相違点は、表4に記載されています。MAX7320は、MAX6965、MAX7315、またはMAX7316とソフトウェアコンパチブルではありません。ほとんどの場合、これらのどのポートエキスパンダとも連携するようにプリント基板を設計することができ、設計が柔軟になります。

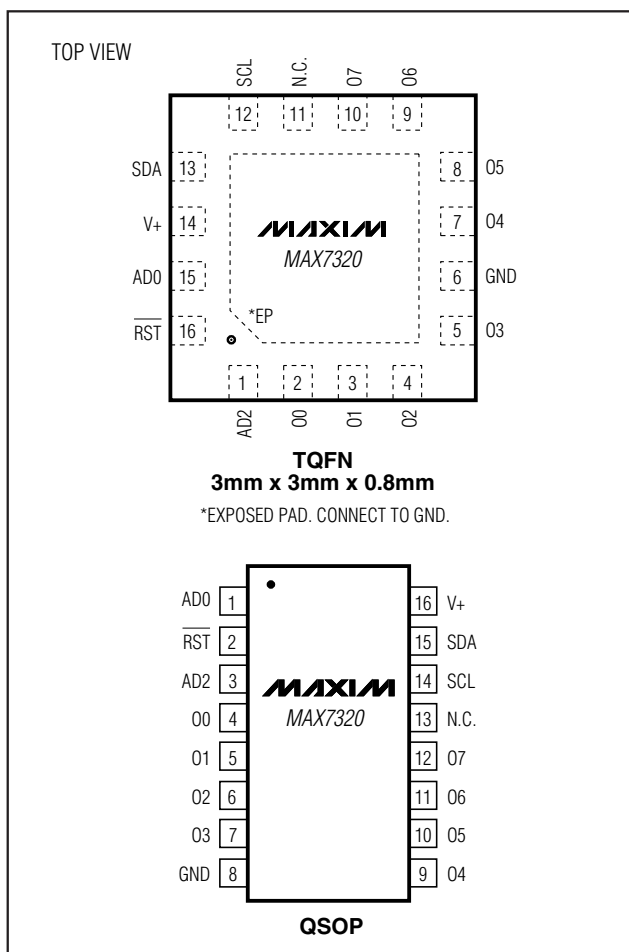
**表4. MAX7320、MAX6965、MAX7315、およびMAX7316のピン互換性**

PIN-PACKAGE		PIN FUNCTION		
16 QSOP	16 TQFN	MAX7320	MAX7315	MAX6965 AND MAX7316
1	15	AD0	AD0	BLINK
2	16	RST	AD1	RST
3	1	AD2	AD2	AD0

## 標準動作回路



## ピン配置



## チップ情報

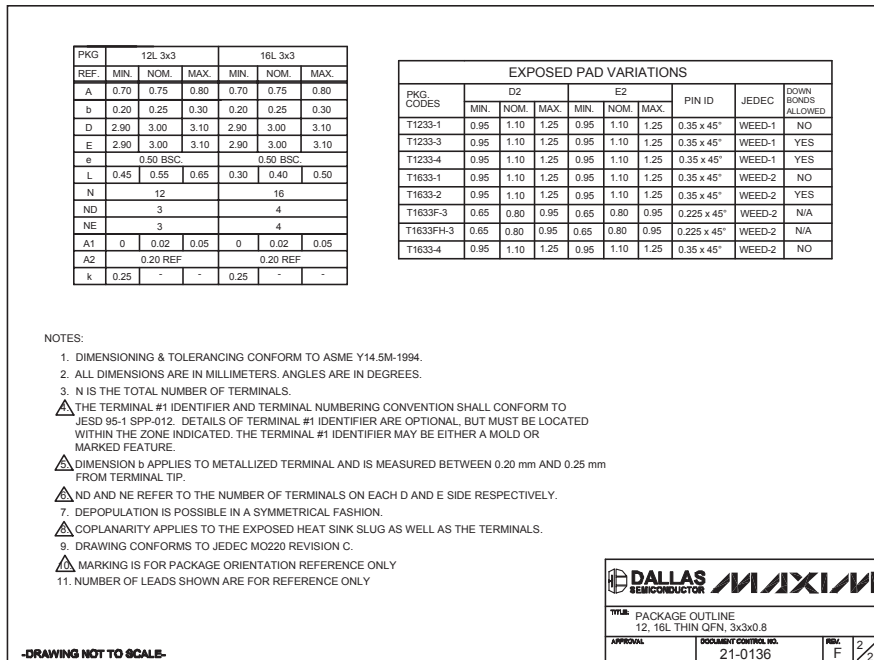
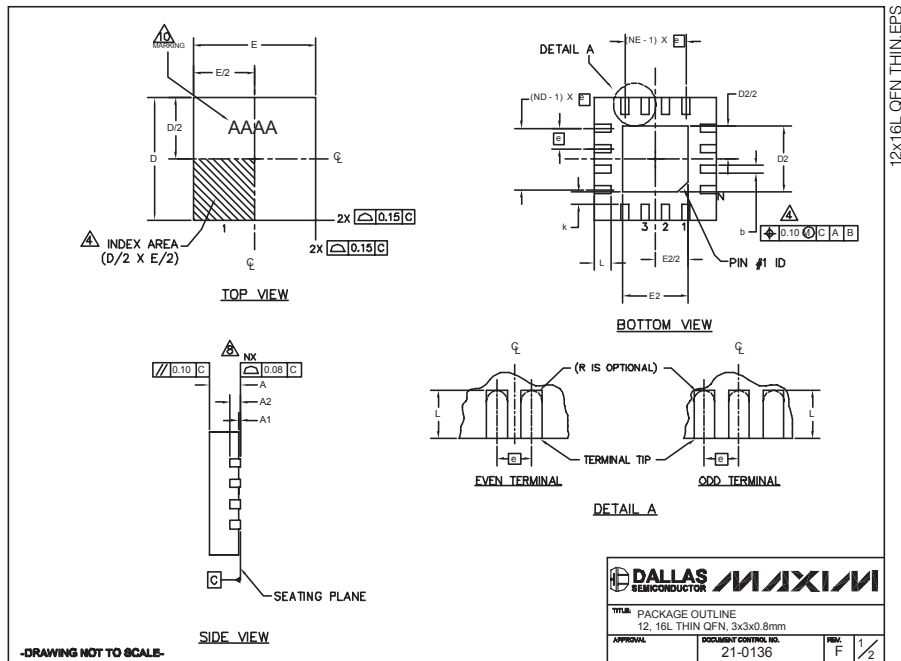
PROCESS: BiCMOS  
Connect EP to GND

# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)

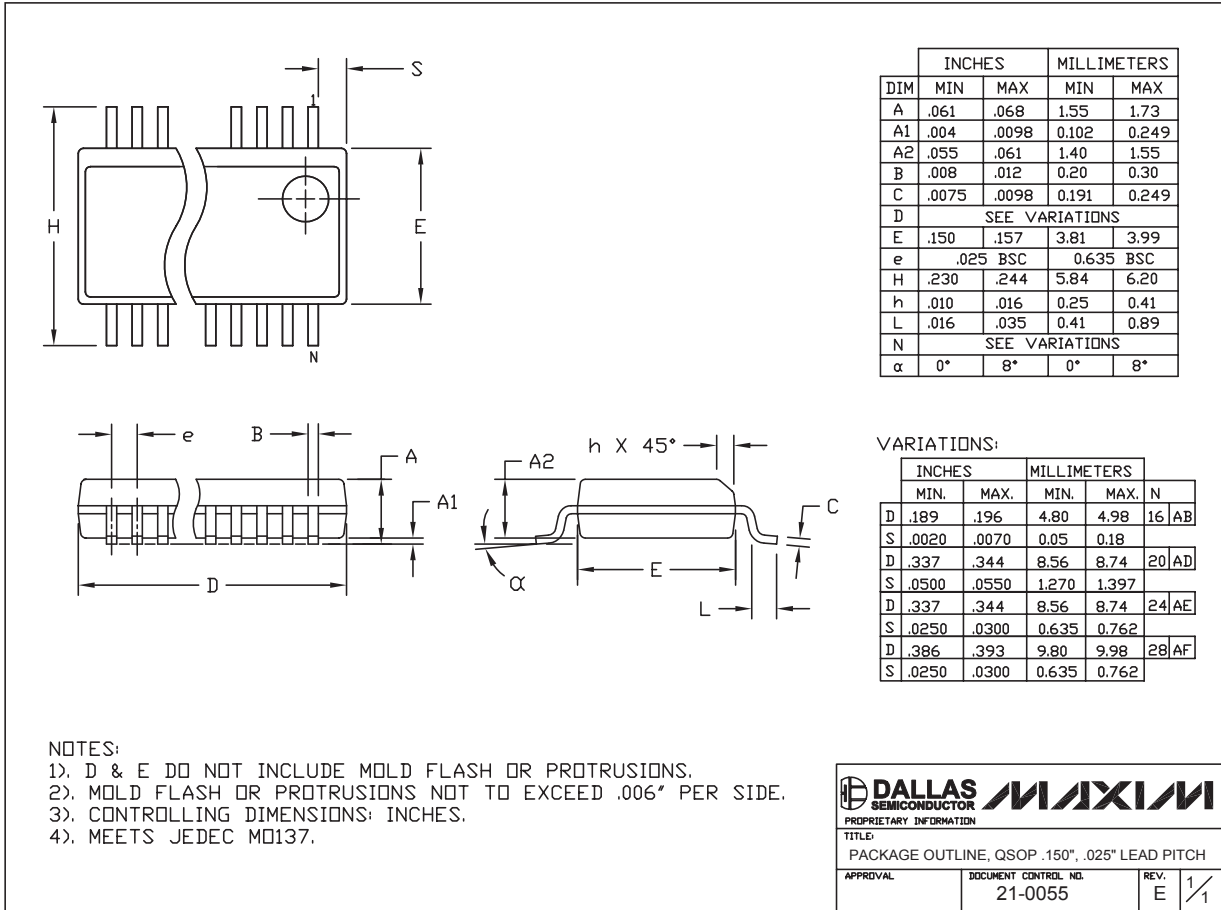


# 8つのプッシュ/プル出力付き、I<sup>2</sup>Cポートエキスパンダ

MAX7320

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



QSOP/EP

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

14 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2005 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.