

輝度制御付、 17出力LEDドライバ/GPO

概要

MAX6964はI²C™コンパチブルのシリアルインタフェースを備える周辺回路用デバイスで、マイクロプロセッサ用に17個の出力ポートを備えています。各出力はオープンドレイン出力型で、定格7V、50mAの電流シンク能力を持ちます。出力はLEDを駆動したり、最大7Vに外付け抵抗でプルアップするロジックレベル出力を備えています。

8ビットPWM電流制御も内蔵されています。8ビットのうち4ビットはグローバル制御用で、全LED出力に使用され、完全オフから完全オンまで14の輝度ステップで電流を粗調整します。また、各出力は個別に4ビットの制御を備え、グローバルに電流はさらに16のステップに設定されます。あるいは、全出力を一斉に設定する単一の8ビット制御を行う電流制御設定にすることもできます。

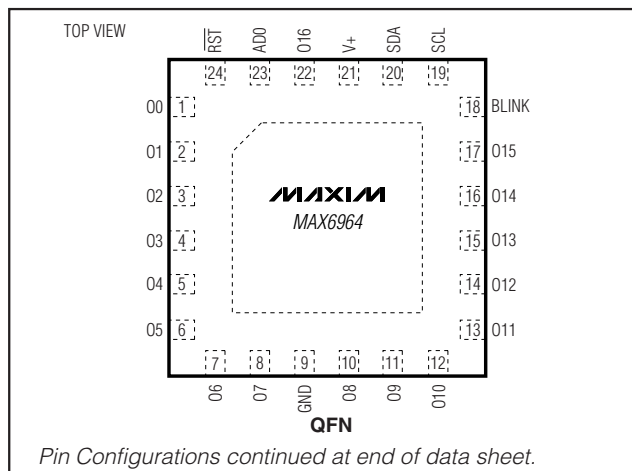
各出力は、2つのプリック位相付プリックタイミング回路を個別に備えています。LEDをどちらのプリック位相時にもオンまたはオフに個別設定したり、あるいはプリック制御を無視するように個別設定することができます。プリックの周期は、BLINKにクロック(最大1kHz)を外部から入力するか、またはレジスタによって制御されます。また、BLINK入力、LEDをオンやオフにするロジック制御や汎用入力(GPI)として使用することもできます。

MAX6964は2線式I²Cシリアルインタフェースを通じて制御され、4個のI²Cアドレスのいずれかが1つに設定することができます。

アプリケーション

LCDバックライト キーパッドバックライト
LEDステータス表示 RGB LEDドライバ

ピン配置



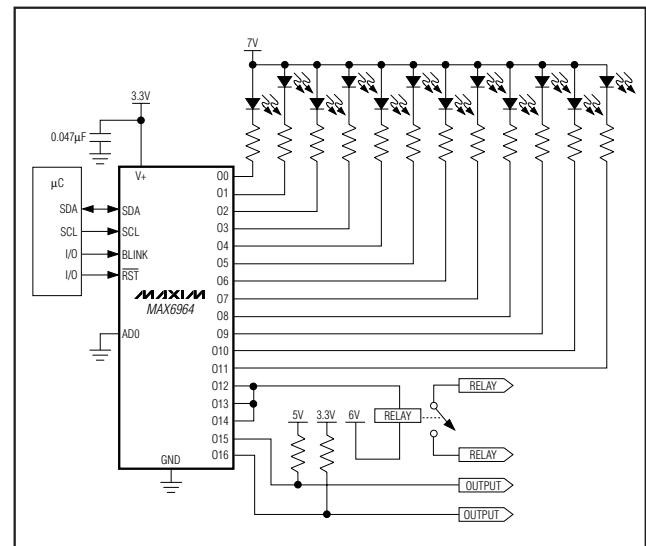
特長

- ◆ 400kbpsの2線式シリアルインタフェース、5.5V許容
- ◆ 動作電圧：2V~3.6V
- ◆ 全8ビットのPWM LED輝度制御
グローバルな16ステップの輝度制御
プラス個別の16ステップの輝度制御
- ◆ 2相LEDプリック
- ◆ 高ポート出力電流—各ポート50mA(max)
- ◆ RST入力により、シリアルインタフェースをクリア、パワーアップ時のデフォルト状態を復元
- ◆ 7V定格のオープンドレイン型出力
- ◆ 低スタンバイ電流：1.2μA(typ)、3.3μA(max)
- ◆ 小型、4mm x 4mm、高さ0.8mm、Thin QFNパッケージ
- ◆ 温度範囲：-40℃~+125℃

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX6964ATG	-40°C to +125°C	24 Thin QFN 4mm x 4mm x 0.8mm
MAX6964AEG	-40°C to +125°C	24 QSOP

標準動作回路



Maxim Integrated Products, Inc.または二次ライセンスを受けている同社の関連会社のI²C部品の購入により、これらの部品をI²Cシステムで使用するためのPhilips社のI²C特許権に基づくライセンスが許諾されたこととなります。但し、システムがPhilips社により定義されたI²C標準規格に合致していることを必要とします。

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

ABSOLUTE MAXIMUM RATINGS

Voltage (with respect to GND)	
V+	-0.3V to +4V
SCL, SDA, AD0, BLINK, $\overline{\text{RST}}$	-0.3V to +6V
O0–O16	-0.3V to +8V
DC Current on O0 to O16	55mA
DC Current on SDA	10mA
Maximum GND Current	350mA

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
24-Pin QSOP (derate 9.5mW/ $^\circ\text{C}$ over $+70^\circ\text{C}$)	761mW
24-Pin QFN (derate 20.8mW/ $^\circ\text{C}$ over $+70^\circ\text{C}$)	1666mW
Operating Temperature Range	-40°C to $+125^\circ\text{C}$
Junction Temperature	$+150^\circ\text{C}$
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Lead Temperature (soldering, 10s)	$+300^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Typical Operating Circuit, $V_+ = 2\text{V}$ to 3.6V , $T_A = T_{\text{MIN}}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_+ = 3.3\text{V}$, $T_A = +25^\circ\text{C}$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage	V_+		2.0		3.6	V
Output Load External Supply Voltage	V_{EXT}		0		7	V
Standby Current (Interface Idle, PWM Disabled)	I_+	SCL and SDA at V_+ ; other digital inputs at V_+ or GND; PWM intensity control disabled	$T_A = +25^\circ\text{C}$	1.2	2.3	μA
			$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		2.6	
			$T_A = T_{\text{MIN}}$ to T_{MAX}		3.3	
Supply Current (Interface Idle, PWM Enabled)	I_+	SCL and SDA at V_+ ; other digital inputs at V_+ or GND; PWM intensity control disabled	$T_A = +25^\circ\text{C}$	8.5	15.1	μA
			$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		16.5	
			$T_A = T_{\text{MIN}}$ to T_{MAX}		17.2	
Supply Current (Interface Running, PWM Disabled)	I_+	$f_{\text{SCL}} = 400\text{kHz}$; other digital inputs at V_+ or GND; PWM intensity control enabled	$T_A = +25^\circ\text{C}$	50	95.3	μA
			$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		99.2	
			$T_A = T_{\text{MIN}}$ to T_{MAX}		102.4	
Supply Current (Interface Running, PWM Enabled)	I_+	$f_{\text{SCL}} = 400\text{kHz}$; other digital inputs at V_+ or GND; PWM intensity control enabled	$T_A = +25^\circ\text{C}$	57	110.2	μA
			$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		117.4	
			$T_A = T_{\text{MIN}}$ to T_{MAX}		122.1	
Input High Voltage SDA, SCL, AD0, BLINK, $\overline{\text{RST}}$	V_{IH}		0.7 x V_+			V
Input Low Voltage SDA, SCL, AD0, BLINK, $\overline{\text{RST}}$	V_{IL}			0.3 x V_+		V
Input Leakage Current SDA, SCL, AD0, BLINK, $\overline{\text{RST}}$	$I_{\text{IH}}, I_{\text{IL}}$	$0 \leq \text{input voltage} \leq 5.5\text{V}$	-0.2		+0.2	μA
Input Capacitance SDA, SCL, AD0, BLINK, $\overline{\text{RST}}$				8		pF

MAXIM

MAXIM

ELECTRICAL CHARACTERISTICS (continued)

(Typical Operating Circuit, V+ = 2V to 3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V+ = 3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Low Voltage O0–O16	VOL	V+ = 2V, I _{SINK} = 20mA	T _A = +25°C	0.15	0.26	V
			T _A = -40°C to +85°C		0.3	
			T _A = T _{MIN} to T _{MAX}		0.32	
		V+ = 2.5V, I _{SINK} = 20mA	T _A = +25°C	0.13	0.23	V
			T _A = -40°C to +85°C		0.26	
			T _A = T _{MIN} to T _{MAX}		0.28	
		V+ = 3.3V, I _{SINK} = 20mA	T _A = +25°C	0.12	0.23	V
			T _A = -40°C to +85°C		0.24	
			T _A = T _{MIN} to T _{MAX}		0.26	
Output Low-Voltage SDA	VOLSDA	I _{SINK} = 6mA			0.4	V
PWM Clock Frequency	f _{PWM}			32		kHz

TIMING CHARACTERISTICS

(Typical Operating Circuit, V+ = 2V to 3.6V, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V+ = 3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between a STOP and a START Condition	t _{BUF}		1.3			μs
Hold Time, Repeated START Condition	t _{HD, STA}		0.6			μs
Repeated START Condition Setup Time	t _{SU, STA}		0.6			μs
STOP Condition Setup Time	t _{SU, STO}		0.6			μs
Data Hold Time	t _{HD, DAT}	(Note 2)			0.9	μs
Data Setup Time	t _{SU, DAT}		180			ns
SCL Clock Low Period	t _{LOW}		1.3			μs
SCL Clock High Period	t _{HIGH}		0.7			μs
Rise Time of Both SDA and SCL Signals, Receiving	t _R	(Notes 3, 4)		20 + 0.1C _b	300	ns
Fall Time of Both SDA and SCL Signals, Receiving	t _F	(Notes 3, 4)		20 + 0.1C _b	300	ns
Fall Time of SDA Transmitting	t _{F, TX}	(Notes 3, 5)		20 + 0.1C _b	250	ns
Pulse Width of Spike Suppressed	t _{SP}	(Note 6)		50		ns

輝度制御付、 17出力LEDドライバ/GPO

TIMING CHARACTERISTICS (continued)

(Typical Operating Circuit, $V_+ = 2V$ to $3.6V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_+ = 3.3V$, $T_A = +25^\circ C$.)
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Capacitive Load for Each Bus Line	C_b	(Note 3)			400	pF
RST Pulse Width	t_W		1			ns
Output Data Valid	t_{DV}	Figure 10			5	ns

Note 1: All parameters tested at $T_A = +25^\circ C$. Specifications over temperature are guaranteed by design.

Note 2: A master device must provide a hold time of at least 300ns for the SDA signal (referred to V_{IL} of the SCL signal) to bridge the undefined region of SCL's falling edge.

Note 3: Guaranteed by design.

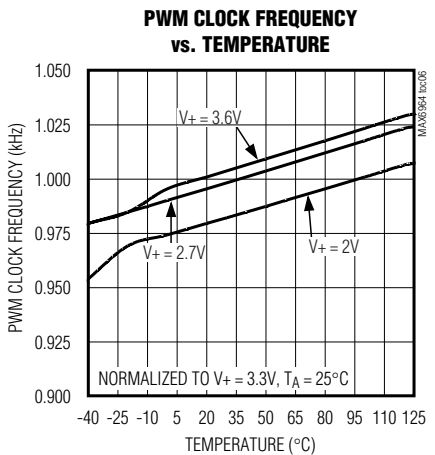
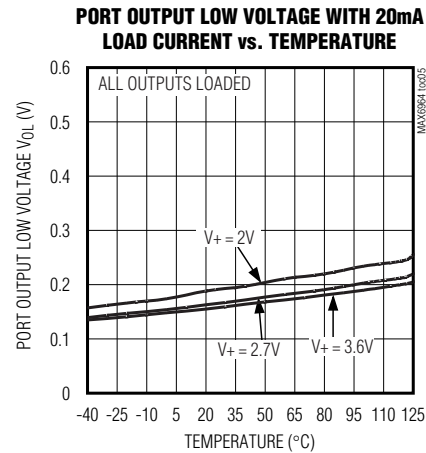
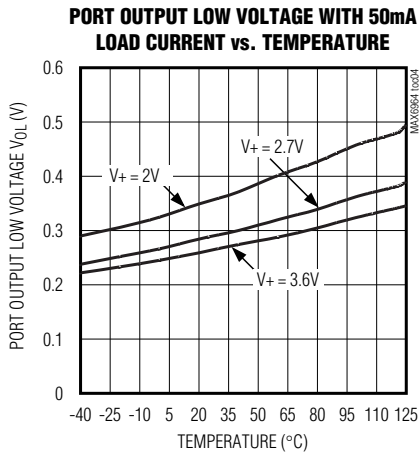
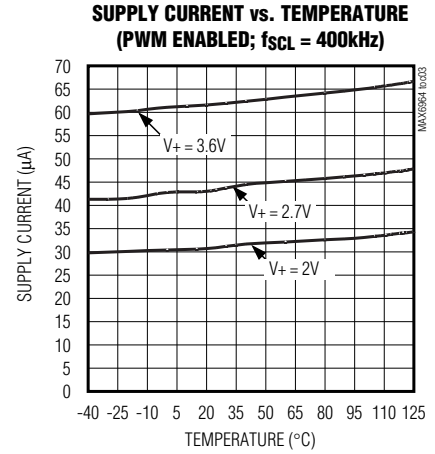
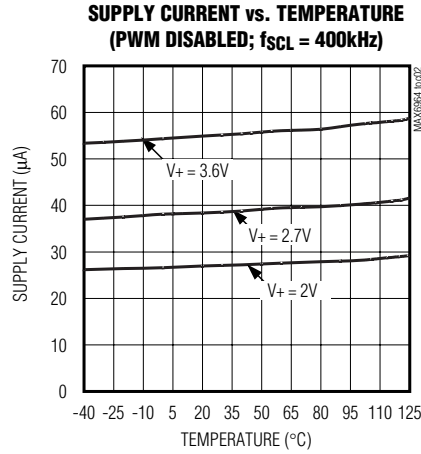
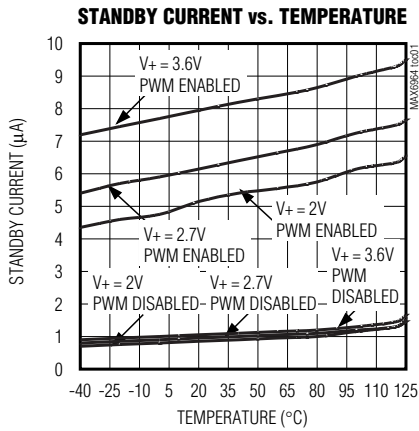
Note 4: C_b = total capacitance of one bus line in pF. t_R and t_F measured between $0.3 \times V_{DD}$ and $0.7 \times V_{DD}$.

Note 5: $I_{SINK} \leq 6mA$. C_b = total capacitance of one bus line in pF. t_R and t_F measured between $0.3 \times V_{DD}$ and $0.7 \times V_{DD}$.

Note 6: Input filters on the SDA and SCL inputs suppress noise spikes less than 50ns.

標準動作特性

($T_A = +25^\circ C$, unless otherwise noted.)

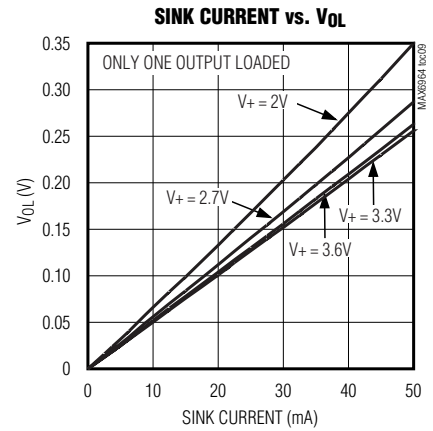
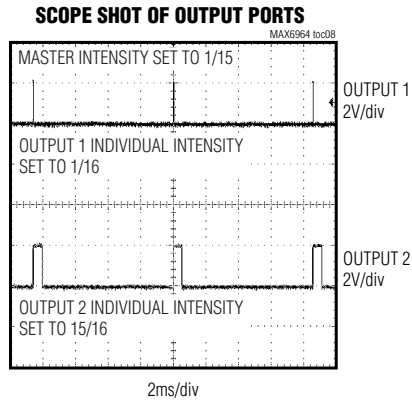
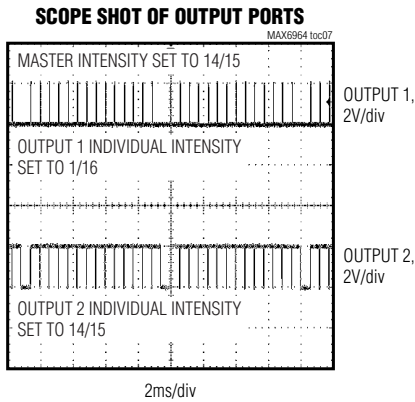


輝度制御付、 17出力LEDドライバ/GPO

MAX6964

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



端子説明

端子		名称	機能
QSOP	QFN		
1, 4-11, 13-20	1-8, 10-17, 22	O0-O16	出力ポート。7V、50mA定格のオープンドレイン出力。
2	24	$\overline{\text{RST}}$	リセット入力。アクティブローによって2線式インタフェースをクリアし、デバイスをパワーアップ時のリセットと同じ状態にします。
3	23	AD0	アドレス入力。デバイススレップアドレスを設定します。GND、 V_+ 、SCL、またはSDAに接続して、4つのロジックの組み合わせを生成します。表1を参照してください。
12	9	GND	グランド。GND端子に350mA以上の電流をシンクしないでください。
21	18	BLINK	入力ポート。ブリンク制御または汎用入力として設定することができます。
22	19	SCL	I ² Cコンパチブルシリアルクロック入力
23	20	SDA	I ² CコンパチブルシリアルデータI/O
24	21	V_+	正電源電圧。0.047 μF セラミックコンデンサで V_+ をGNDにバイパスします。
—	Pad	Exposed Pad	パッケージ下面の裏面放熱パッド。GNDに接続します。

輝度制御付、 17出力LEDドライバ/GPO

機能概要

MAX6964は、17個の出力ポート、O0~O16を備える汎用出力(GPO)周辺回路用デバイスで、I²Cコンパチブルシリアルインタフェースを通じて制御されます。全出力は、MAX6964の電源電圧とは別の、最大7Vの外付け電源に接続して最大50mAまで負荷をシンクします。MAX6964はグラウンド電流が350mA定格で、17個の全出力が同時に20mAをシンクすることができます。図1は、MAX6964の出力構造を示しています。出力は、パワーアップ時にデフォルトでロジックハイ(外付けプルアップ抵抗を使用していない場合は、ハイインピーダンス)になります。

出力制御及びLEDブリンクング

2つのブリンク位相0レジスタで、16個の出力O0~O15の出力ロジックレベルを設定します(表6)。ブリンク機能がディセーブルされている場合は、これらのレジスタによってポート出力を制御します。ブリンク機能がイネーブルされている場合は、ブリンク位相1レジスタと呼ばれるレジスタの複製ペアも使用されます(表7)。ブリンクモードで、ブリンク位相0レジスタを使って出力を切り替えたり、ハードウェア制御(BLINK入力)やソフトウェア制御(コンフィギュレーションレジスタのブリンクフリップフラグ)を使ってブリンク位相1レジスタを切り替えることができます(表4)。

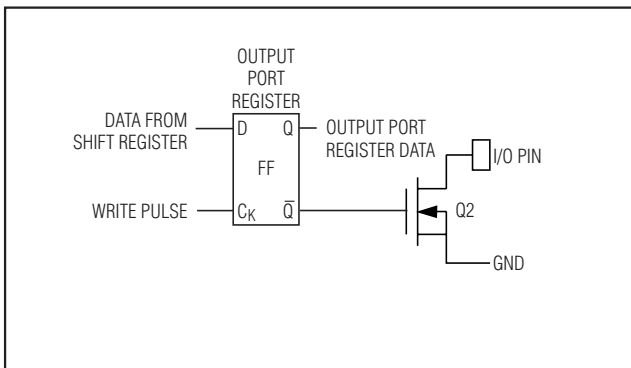


図1. I/Oポートの簡略図

第17出力のO16は、コンフィギュレーションレジスタの2ビットを通じて制御されます。これらのビットは、その他の16個の出力と同じスタティック制御やブリンク制御を行います(表4)。

BLINK入力のロジックレベルを、コンフィギュレーションレジスタ(表4)のブリンクステータスビットを通じて読み返すことができます。このため、ブリンク機能が不要の場合は、BLINK入力を汎用ロジック入力(GPIポート)として使うことができます。

PWM輝度制御

MAX6964は、LED輝度制御用にPWMタイミングを生成する公称32kHzの発振器を内蔵しています。PWM輝度制御は出力ごとのイネーブルが可能で、MAX6964はPWM LED駆動とグリッチフリーロジック出力を任意に組み合わせることができます(表8)。PWMを完全ディセーブルすることができます。この場合、内蔵発振器がターンオフされているため、全出力がスタティックになり、MAX6964の動作電流は最低状態です。

PWM輝度制御では、出力ごとに4ビットマスタ制御と4ビットの個別制御を使用します(表11及び表12)。4ビットマスタ制御によって、全16レベルの輝度制御が行われ、PWMイネーブル状態の出力に行われます。マスタ制御を通じて、PWM期間の最大パルス幅を1/15~15/15で設定します。個別設定は4ビット値からなり、デューティサイクルをマスタ制御で設定したタイムウインドウをさらに1/16~15/16に減らします。

全出力ポートで同じPWM設定が必要なアプリケーションの場合は、個別制御の代わりに単一のグローバルPWM制御を使って制御ソフトウェアを簡素化し、240ステップの輝度制御を行うことができます(表8及び表11)。

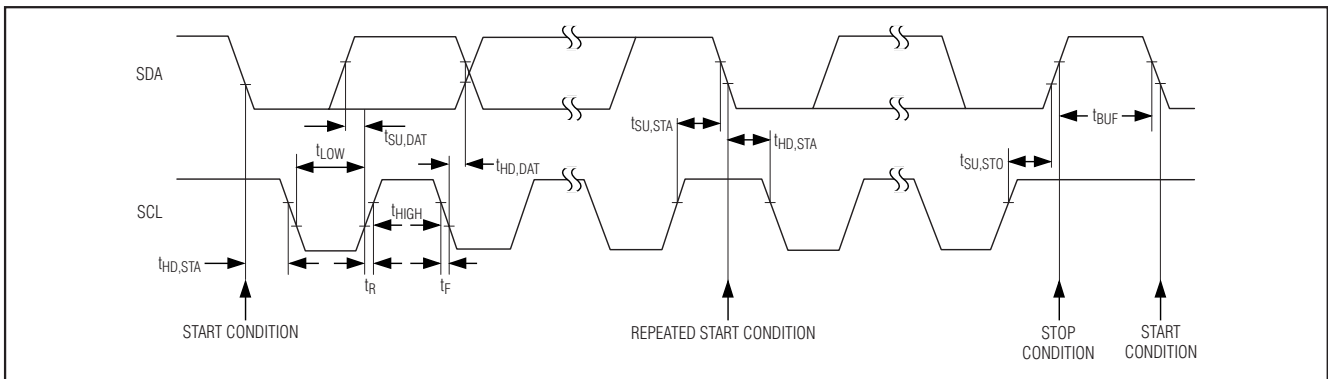


図2. 2線式シリアルインタフェースタイミング詳細

ユーザRAM

MAX6964は、汎用ユーザRAMとして使用可能な2レジスタバイトを備えています(表2)。これらのバイトは、パワーアップ時やRST入力が高レベルになると、値0xFFにリセットされます(表3)。

スタンバイモード

シリアルインタフェースがアイドル状態でPWM輝度制御が未使用の場合は、MAX6964はスタンバイモードに自動的に移行します。PWM輝度制御が使用されている場合は、内蔵PWM発振器が動作しているため、動作電流がわずかに大きくなります。シリアルインタフェースがアクティブのときも、すべてのI²Cスレーブと同様にMAX6964は転送をすべて監視する必要があるため、動作電流が増加します。

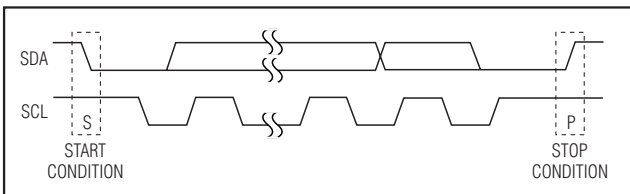


図3. START及びSTOP条件

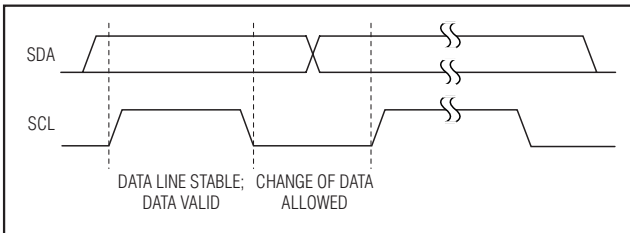


図4. ビット転送

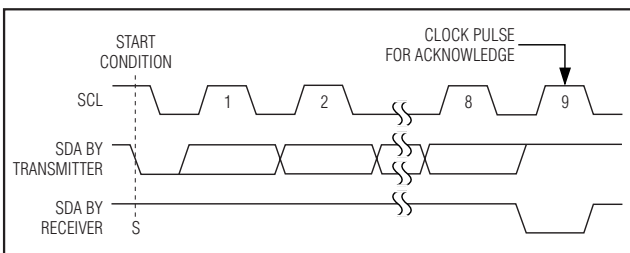


図5 確認応答

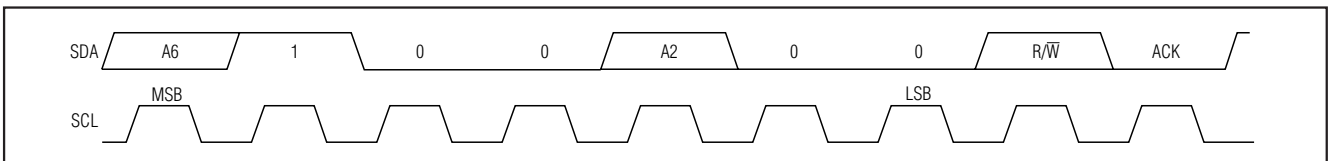


図6. スレーブアドレス

シリアルインタフェース

シリアルアドレス指定

MAX6964は、I²Cコンパチブル2線式インタフェースを通じてデータを送受信するスレーブとして動作します。インタフェースはシリアルデータライン(SDA)とシリアルクロックライン(SCL)を使って、マスタ(単数または複数)とスレーブ(単数または複数)間の双方向通信を行います。マスタ(通常はマイクロコントローラ)はMAX6964との間の全データ転送を開始して、データ転送を同期化するSCLクロックを生成します(図2)。

MAX6964のSDAラインは、入力及びオープンドレイン出力として動作します。通常4.7kΩのプルアップ抵抗が、SDAに必要です。MAX6964のSCLラインは、入力としてのみ動作します。2線式インタフェースに複数マスタがある場合や、シングルマスタシステムの場合でマスタのSCL出力がオープンドレインの場合は、通常4.7kΩのプルアップ抵抗がSCLに必要です。

各転送は、マスタが転送するSTART条件(図3)、その後続するMAX6964の7ビットスレーブアドレス及びR/Wビット、1レジスタアドレスバイト、1または複数のデータバイト、最後のSTOP条件(図3)から構成されています。

START及びSTOP状態

インタフェースがビジーでない場合は、SCL及びSDAはともにハイを維持します。SCLがハイの間に、マスタはSDAをハイからローに遷移させるSTART(S)条件で転送開始を通知します。マスタはスレーブとの通信を終了すると、SCLがハイの間に、SDAをローからハイに遷移させて、STOP(P)条件を発行します。この時、バスは他の転送に対してフリー状態です(図3)。

ビット転送

1データビットは、各クロックサイクルの間に転送されます。SDA上のデータは、SCLがハイの間、安定を維持する必要があります(図4)。

確認応答

確認ビットは、受信側が各データバイトの受信をハンドシェイクするために使用するクロック制御された第9ビットです(図5)。このため、転送される各バイトには、実質的に9ビットが必要です。マスタは第9クロックパルスを生成し、確認応答クロックパルス期間に受信側がSDAをプルダウンするため、SDAラインはクロックパルス

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

表1. MAX6964のアドレスマップ

PIN ADO	DEVICE ADDRESS						
	A6	A5	A4	A3	A2	A1	A0
SCL	1	1	0	0	0	0	0
SDA	1	1	0	0	1	0	0
GND	0	1	0	0	0	0	0
V+	0	1	0	0	1	0	0

表2. レジスタアドレスマップ

REGISTER	ADDRESS CODE (hex)	AUTOINCREMENT ADDRESS
Blink phase 0 outputs O7–O0	0x02	0x03
Blink phase 0 outputs O15–O8	0x03	0x02
User RAM0	0x06	0x07
User RAM1	0x07	0x06
Blink phase 1 outputs O7–O0	0x0A	0x0B
Blink phase 1 outputs O15–O8	0x0B	0x0A
Master and global/O16 intensity	0x0E	—
Configuration	0x0F	—
Outputs intensity O1, O0	0x10	0x11
Outputs intensity O3, O2	0x11	0x12
Outputs intensity O5, O4	0x12	0x13
Outputs intensity O7, O6	0x13	0x14
Outputs intensity O9, O8	0x14	0x15
Outputs intensity O11, O10	0x15	0x16
Outputs intensity O13, O12	0x16	0x17
Outputs intensity O15, O14	0x17	0x10

がハイである間はローで安定しています。マスタがMAX6964に転送しているときは、MAX6964は受信側であるため、このデバイスが確認応答ビットを生成します。MAX6964がマスタに転送しているときは、マスタは受信側であるため、マスタが確認応答ビットを生成します。

スレーブアドレス

MAX6964は、7ビット長のスレーブアドレスを備えています(図6)。7ビットスレーブアドレスに後続する第8ビットは、R/Wビットです。書き込みコマンドの場合はR/Wビットはローで、読取りコマンドの場合はハイです。MAX6964スレーブアドレスの第2(A5)、第3(A4)、第4(A3)、第6(A1)、及び最後のビット(A0)は、それぞれ常に1、0、0、0、0です。スレーブアドレスビットA6及びA2は、アドレス入力AD0で選択されます。AD0は、GND、V+、SDA、またはSCLに接続することができます。

ます。MAX6964は4つのスレーブアドレス(表1)を備えているため、最大4つのMAX6964デバイスを同じインタフェースから個別に制御することができます。

MAX6964への書き込み用メッセージフォーマット

MAX6964への書き込みは、ゼロに設定されたR/Wビットとその後に最低1バイトの情報が続くMAX6964スレーブアドレスを転送することから行われます。情報の第1バイトは、コマンドバイトです。コマンドバイトは、受信された場合に次のバイトによって書き込まれるMAX6964のレジスタを設定します(表2)。コマンドバイトが受信された後にSTOP状態が検出された場合は、MAX6964はコマンドバイトの保存以外のアクションを起こしません。

コマンドバイトの後に受け取るバイトは、データバイトです。第1データバイトは、コマンドバイトで選択するMAX6964の内部レジスタに移動しません(図8)。

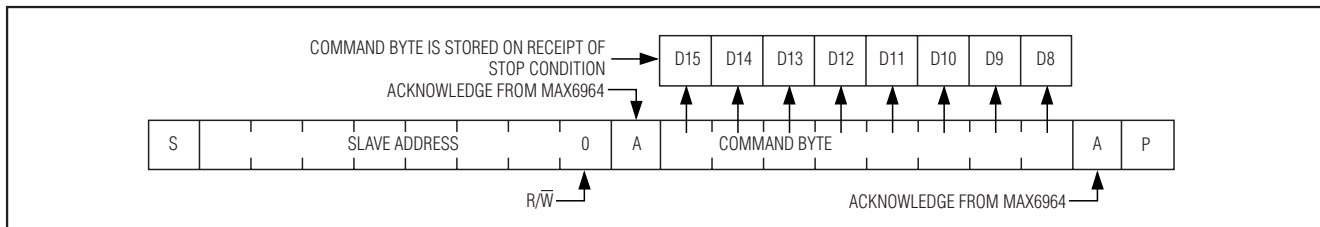


図7. 受信コマンドバイト

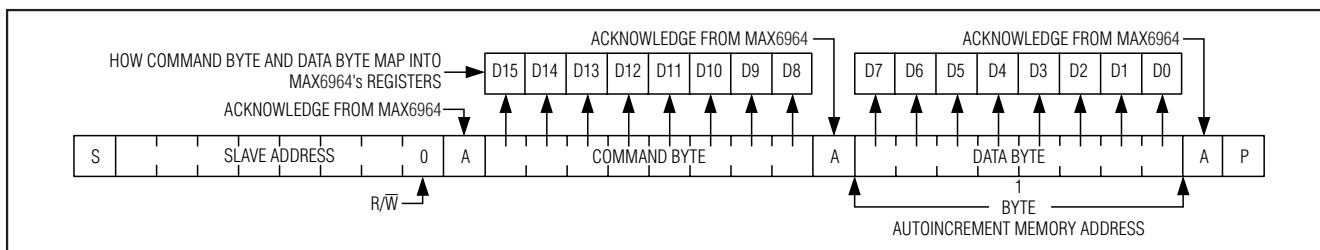


図8. 受信コマンドバイト及びシングルデータバイト

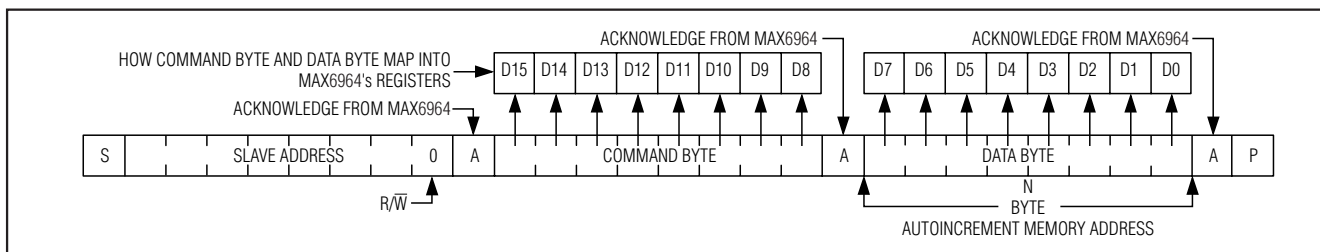


図9. 受信nデータバイト

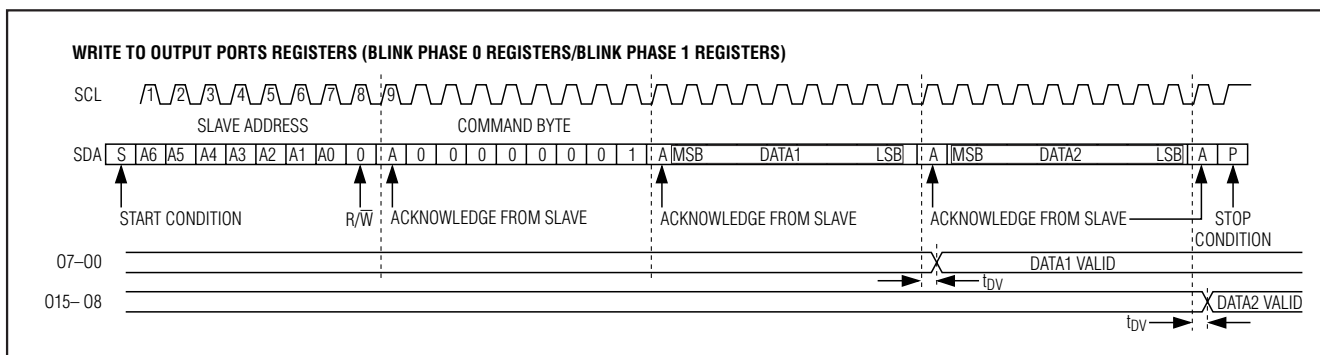


図10. 書き込みタイミング図

STOP状態の検出前に、複数データバイトが転送される場合は、コマンドバイトアドレスが自動的にインクリメントされるため、通常これらのバイトは次のMAX6964内部レジスタに保存されます(表2)。出力ポートレジスタ(ブリンク位相0レジスタまたはブリンク位相1レジスタ)への書き込みについては、図10に示されています。

読取り用メッセージフォーマット

保存コマンドバイトを書込み用のアドレスポイントとして使用すると同様に、MAX6964の内部保存コマンドをアドレスポイントとして使用して、MAX6964が読み取られます。各データバイトが書き込み用と同じルール

で読み取られると、ポインタは自動インクリメントします(表2)。このため、書き込みを実行してMAX6964のコマンドバイトをまず設定することによって、読取りが開始されます(図7)。これで、最初のデータバイトは初期化されたコマンドバイトでアドレス指定されたレジスタから読み取られ、マスタはMAX6964からn個の連続バイトを読み取ることができます。リードアフターライト検証を実行する際には、コマンドバイトのアドレスを必ずリセットしてください。というのは、保存コマンドバイトアドレスが書き込み後に自動インクリメントしているからです(表2)。

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

複数マスタでの動作

MAX6964が複数マスタと2線式インタフェースで動作する場合は、MAX6964を読み取るマスタは、(MAX6964のアドレスポインタを設定する)書込みと、一つ以上の場所からデータを取り出す読取りの間で起動を繰り返す必要があります(表2)。これは、マスタ1がMAX6964のアドレスポインタを設定した後でかつマスタ1がデータを読み取る前に、マスタ2がバスを占有するおそれがあるからです。マスタ2がその後、MAX6964のアドレスポインタを変更する場合は、マスタ1の遅延読取りは予期しない場所から行われることもあります。

コマンドアドレスの自動インクリメント

MAX6964に保存されたコマンドアドレスは、各データバイトの書込みや読取りが行われた後に、グループ化されたレジスタ機能を循環させます(表2)。

デバイスのリセット

リセット入力RSTは、アクティブロー入力です。RSTはローにされると、シリアルインタフェース上のMAX6964との間の処理をクリアし、内蔵レジスタをパワーアップ時のリセット(表3)と同じ状態に設定します。次に、MAX6964はシリアルインタフェース上でSTART条件を待ちます。

詳細

起動パワーアップ

パワーアップ時や、RST入力が入力がローにプルダウンされるごとに、すべての制御レジスタがリセットされ、MAX6964はスタンバイモードに移行します(表3)。パワーアップ状態では、全出力がロジックハイになり(外付けプルアップ抵抗が未実装の場合は、ハイインピーダンス)、PWM発振器とブリンク機能がともにディセーブルされます。RST入力をハードウェアシャットダウン入力として使用することができます。この入力によって、LED(またはその他の)負荷は効率的にターンオフされ、デバイスは最低電力状態になります。

コンフィギュレーションレジスタ

コンフィギュレーションレジスタを使って、PWM輝度モードとブリンク動作を設定し、O16出力を動作させ、BLINK入力ロジックレベルを読み返すことができます(表4)。

ブリンクモード

ブリンクモードでは、出力をブリンク位相0レジスタまたはブリンク位相1レジスタを使って、切り替えることができます。フリップ制御は、ハードウェア(BLINK入力)制御及びソフトウェア制御(コンフィギュレーションレジスタ(表4)のブリンクフリップフラグB)です。

各種ディスプレイパターンを2組の出力ポートレジスタで設定したり、ソフトウェアやハードウェア制御によってパターンを切り替えたりして、ブリンク機能をLED効果用に使用することができます。

ブリンク位相1レジスタに0xFFが書き込まれると、ブリンク位相0レジスタに設定されたLEDパターンを即時ターンオフするなどのハードウェアディセーブルとしてBLINK入力を用いることができます。LED電流を変調してフェーディング効果が出るように、PWM信号でBLINK入力を駆動します。

ブリンクモードは、コンフィギュレーションレジスタ(表4)にブリンクイネーブルフラグEを設定すると、イネーブルされます。ブリンクモードがイネーブルされると、ブリンクフリップフラグ及びBLINK入力の状態は位相設定でEXORになり、出力はブリンク位相0レジスタまたはブリンク位相1レジスタ(図11、表5)によって設定されます。

ブリンクモードは、コンフィギュレーションレジスタ(表4)のブリンクイネーブルフラグEをクリアすると、ディセーブルされます。ブリンクモードがディセーブルされると、ブリンクフリップフラグの状態は無視され、ブリンク位相0レジスタのみが出力を制御します。

BLINKのロジックステータスをコンフィギュレーションレジスタ(表4)の読取り専用ブリンクステータスフラグブリンクとして利用することができます。このフラグによって、BLINKはブリンク機能を用いないアプリケーションで追加の汎用入力(GPI)として使用することができます。BLINKをGPIとして使用しようとする場合は、コンフィギュレーションレジスタ(表4)のブリンクイネーブルフラグEをクリアして、ブリンクモードをディセーブルする必要があります。

ブリンク位相レジスタ

ブリンク機能がディセーブルされている場合は、2つのブリンク位相0レジスタによって、16個の出力(O0~O15)のロジックレベルを設定します(表6)。ブリンク機能がイネーブルされている場合は、ブリンク位相1レジスタと呼ばれるレジスタの複製ペアも使用されます(表7)。ロジックハイは該当する出力をハイインピーダンスに設定し、またロジックローはポートをローにします。

ブリンク位相レジスタの読取りでは、実際のポート状態ではなく、レジスタに保存されている値が読み取られます。接続された外部負荷に応じて、ポート出力自体は有効なロジックレベルである場合とそうでない場合があります。

第17出力のO16は、コンフィギュレーションレジスタの2ビットを通じて制御されます。これらのビットは、その他の16個の出力ポートと同じスタティック制御やブリンク制御を行います。

表3. パワーアップコンフィギュレーション

REGISTER FUNCTION	POWER-UP CONDITION	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Blink phase 0 outputs O7–O0	High-impedance outputs	0x02	1	1	1	1	1	1	1	1
Blink phase 0 outputs O15–O8	High-impedance outputs	0x03	1	1	1	1	1	1	1	1
User RAM0	0xFF	0x06	1	1	1	1	1	1	1	1
User RAM1	0xFF	0x07	1	1	1	1	1	1	1	1
Blink phase 1 outputs O7–O0	High-impedance outputs	0x0A	1	1	1	1	1	1	1	1
Blink phase 1 outputs O15–O8	High-impedance outputs	0x0B	1	1	1	1	1	1	1	1
Master and global/O16 intensity	PWM oscillator is disabled; O16 is static logic output	0x0E	0	0	0	0	1	1	1	1
Configuration	O16 is high-impedance output; blink is disabled; global intensity is enabled	0x0F	0	0	1	1	0	1	0	0
Outputs intensity O1, O0	O1, O0 are static logic outputs	0x10	1	1	1	1	1	1	1	1
Outputs intensity O3, O2	O3, O2 are static logic outputs	0x11	1	1	1	1	1	1	1	1
Outputs intensity O5, O4	O5, O4 are static logic outputs	0x12	1	1	1	1	1	1	1	1
Outputs intensity O7, O6	O7, O6 are static logic outputs	0x13	1	1	1	1	1	1	1	1
Outputs intensity O9, O8	O9, O8 are static logic outputs	0x14	1	1	1	1	1	1	1	1
Outputs intensity O11, O10	O11, O10 are static logic outputs	0x15	1	1	1	1	1	1	1	1
Outputs intensity O13, O12	O13, O12 are static logic outputs	0x16	1	1	1	1	1	1	1	1
Outputs intensity O15, O14	O15, O14 are static logic outputs	0x17	1	1	1	1	1	1	1	1

表4. コンフィギュレーションレジスタ

REGISTER	R/W	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
CONFIGURATION		0x0F	0	BLINK STATUS	OUTPUT O16	0	GLOBAL INTENSITY	BLINK FLIP	BLINK ENABLE	
Write device configuration	0		X	BLINK	O1	O0	X	G	B	E
Read back device configuration	1		0		0					
Disable blink	—		X	X	X	X	X	X	X	0
Enable blink	—		X	X	X	X	X	X	X	1
Flip blink register (see text)	—		X	X	X	X	X	X	X	0
	—		X	X	X	X	X	X	X	1

X = 任意

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

表4. コンフィギュレーションレジスタ(続き)

REGISTER	R/W	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
CONFIGURATION			0	BLINK STATUS	OUTPUT O16		0	GLOBAL INTENSITY	BLINK FLIP	BLINK ENABLE
Write device configuration	0		X	BLINK	O1	O0	X	G	B	E
Read back device configuration	1		0				0			
Disable global intensity control—intensity is set by registers 0x10–0x17 for ports O0 through O15 when configured as outputs, and by D3–D0 of register 0x0E for output	—		X	X	X	X	X	0	X	X
Enable global intensity control—intensity for all ports configured as outputs is set by D3–D0 of register 0x0E	—		X	X	X	X	X	1	X	X
O16 output is low (blink is disabled)	—	0x0F	X	X	X	0	0	X	X	0
O16 output is high impedance (blink is disabled)	—		X	X	X	1	0	X	X	0
O16 output is low during blink phase 0	—		X	X	X	0	0	X	X	1
O16 output is high impedance during blink phase 0	—		X	X	X	1	0	X	X	1
O16 output is low during blink phase 1	—		X	X	0	X	0	X	X	1
O16 output is high impedance during blink phase 1	—		X	X	1	X	0	X	X	1
Read back BLINK input pin status; input is low	1		X	0	X	X	X	X	X	X
Read back BLINK input pin status; input is high	1		X	1	X	X	X	X	X	X

X = 任意

表5. ブリンク制御

BLINK ENABLE FLAG E	BLINK FLIP FLAG B	BLINK INPUT PIN	BLINK FLIP FLAG EXOR BLINK INPUT PIN	BLINK FUNCTION	OUTPUT REGISTERS USED
0	X	X	X	Disabled	Blink phase 0
1	0	0	0	Enabled	Blink phase 0
	0	1	1		Blink phase 1
	1	0	1		Blink phase 1
	1	1	0		Blink phase 0

X = 任意

表6. ブリンク位相0レジスタ

REGISTER	R/W	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Write outputs O7–O0 phase 0	0	0x02	OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0
Read back outputs O7–O0 phase 0	1		OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0
Write outputs O15–O8 phase 0	0	0x03	OP15	OP14	OP13	OP12	OP11	OP10	OP9	OP8
Read back outputs O15–O8 phase 0	1		OP15	OP14	OP13	OP12	OP11	OP10	OP9	OP8

表7. ブリンク位相1レジスタ

REGISTER	R/W	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
Write outputs O7–O0 phase 1	0	0x0A	OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0
Read back outputs O7–O0 phase 1	1		OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0
Write outputs O15–O8 phase 1	0	0x0B	OP15	OP14	OP13	OP12	OP11	OP10	OP9	OP8
Read back outputs O15–O8 phase 1	1		OP15	OP14	OP13	OP12	OP11	OP10	OP9	OP8

表8. PWMアプリケーションシナリオ

APPLICATION	RECOMMENDED CONFIGURATION
All outputs static without PWM	Set the master and global intensity register 0x0E to any value from 0x00 to 0x0F. The global intensity G bit in the configuration register is don't care. The output intensity registers 0x10 through 0x17 are don't care.
A mix of static and PWM outputs, with PWM outputs using different PWM settings	Set the master and global intensity register 0x0E to any value from 0x10 to 0xFF. Clear global intensity G bit to zero in the configuration register to disable global intensity control. For the static outputs, set the output intensity value to 0xF. For the PWM outputs, set the output intensity value in the range 0x0 to 0xE.
A mix of static and PWM outputs, with PWM outputs all using the same PWM setting	As above. Global intensity control cannot be used with a mix of static and PWM outputs, so write the individual intensity registers with the same PWM value.
All outputs PWM using the same PWM setting	Set the master and global intensity register 0x0E to any value from 0x10 to 0xFF. Set global intensity G bit to 1 in the configuration register to enable global intensity control. The master and global intensity register 0x0E is the only intensity register used. The output intensity registers 0x10 through 0x17 are don't care.

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

PWM輝度制御

MAX6964は、LED輝度制御やPWM設定DACなどの他のアプリケーション用にPWMタイミングを生成する公称32kHzの発振器を内蔵しています。全出力のPWMを全体的にディセーブルすることができます。この場合、内蔵PWM発振器がターンオフされているため、全出力はスタティックで、MAX6964の動作電流は最低状態です。PWM出力とグリッチフリーロジック出力を組み合わせるようMAX6964を設定することができます。

各PWM出力は、個別の4ビット輝度制御を備えています(表12)。全出力が同じPWM設定で使用される場合は、代わりにグローバル輝度制御によって出力をまとめて制御することができます(表11)。表8は、特定アプリケーションに対応させるMAX6964の設定方法を示しています。

PWMタイミング

PWM制御は、15のマスタ輝度タイムスロットに区分された240ステップのPWM期間を使用します。各マスタ輝度タイムスロットは、さらに16のPWMサイクルに区分されます(図12)。

マスタ輝度はゲートとして動作し、個別出力設定をPWM期間当たり1~15タイムスロットでイネールすることができます(図13、14、及び15)(表11)。

各出力の個別4ビット輝度制御は、マスタ輝度でゲート

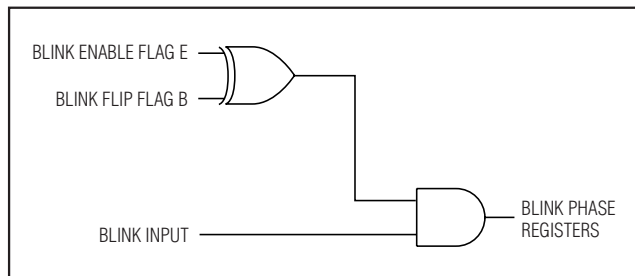


図11. BLINKロジック

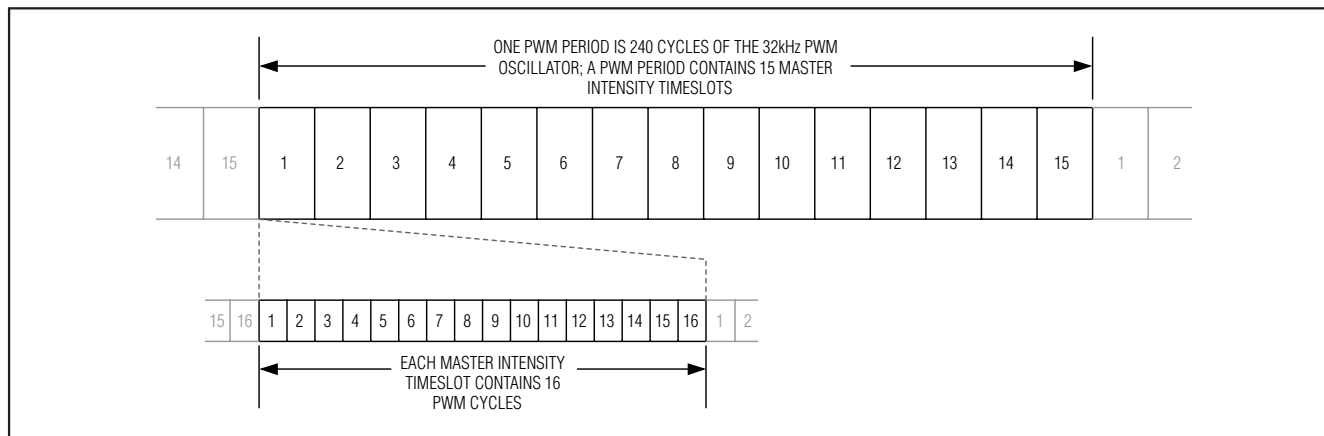


図12. PWMタイミング

制御されるタイムスロット数の間のみ動作します。個別制御では、1/16~16/16の16の輝度設定を行います(表12)。

図16、17、及び18は、個別輝度制御の設定例を示しています。個別設定やグローバル設定の設定可能な最高値は、16/16です。この設定によって、出力はマスタ制御を無視し、該当するブリンク位相レジスタビットで設定されたロジックレベルに従います。出力は、PWMがないグリッチフリーのスタティック出力になります。

ブリンクディセーブル時のPWM輝度制御の使用

ブリンクのディセーブル時に(表5)、ブリンク位相0レジスタは、PWMオン時間の中に各出力のロジックレベルを設定します(表6)。出力のブリンク位相0レジスタビットをゼロか1に設定したときの効果が、表9に示されています。出力ビットをゼロに設定すると、1/16のデューティから完全オンまでの16の輝度設定でLEDを制御可能ですが、PWM輝度制御によって完全にターンオフにすることはできません。出力ビットを1に設定すると、完全オフから15/16のデューティまでの16の輝度設定でLEDを制御することができます。

ブリンクイネール時のPWM輝度制御の使用

ブリンクのイネール時に(表5)、ブリンク位相0レジスタ及びブリンク位相1レジスタは、各ブリンク位相時のPWMオン時間の中の各出力のロジックレベルを設定します(表6及び表7)。出力のブリンク位相 x レジスタビットをゼロか1に設定したときの効果が、表10に示されています。直接オンとオフ間、または各ハイとローのPWM輝度間でLEDを切り替えることができます。

グローバル/O16輝度制御

出力O16のPWM個別輝度設定に使用される4ビットは、グローバル輝度制御も兼ねます(表11)。バックライトアプリケーションなどのアプリケーションで全PWM設定が同一である必要がある場合に、17の個別設定を1つの設定に置き換えて、グローバル輝度はPWM設定を簡素化します。グローバル輝度は、コンフィギュレーションレジスタ(表4)のグローバル輝度フラグGによってイネーブルされます。グローバルPWM制御が使用されると、4ビットのマスタ輝度と4ビットのグローバル輝度が効果的に組み合わせ、全出力に対して8ビット、240ステップの輝度制御が行えます。

グローバルPWM制御をポートのサブセットに利用して、その他をロジック出力として使用することはできません。スタティックロジック出力とPWM出力を組み合わせるには、PWM制御を選択する必要があります(表8)。

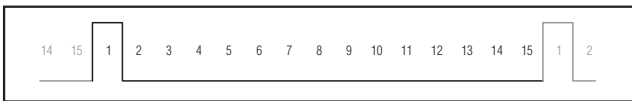


図13. 1/15に設定したマスタ

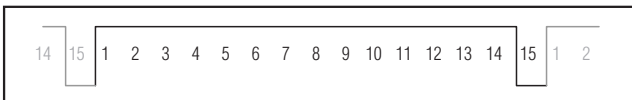


図14. 14/15に設定したマスタ

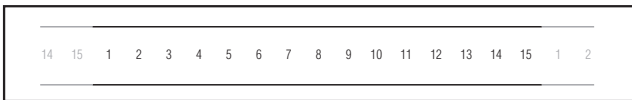


図15. 15/15に設定したマスタ

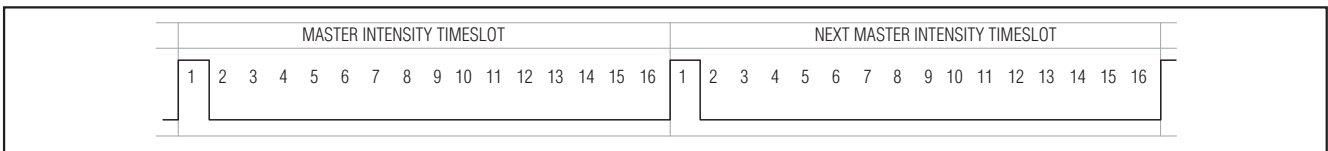


図16. 1/16に設定した個別(またはグローバル)設定

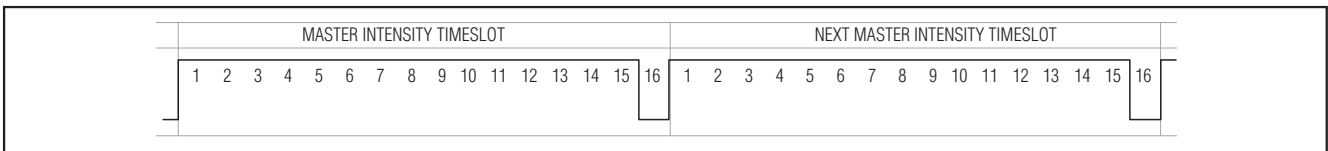


図17. 15/16に設定した個別(またはグローバル)設定

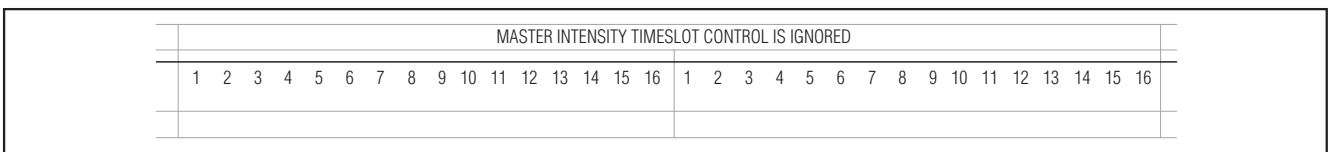


図18. 16/16に設定した個別(またはグローバル)設定

アプリケーション情報

出力レベル変換

オープンドレイン出力アーキテクチャによって、ポートで出力をMAX6964電源より高いまたは低い電圧にレベル変換することができます。外付けプルアップ抵抗を出力に使用して、ハイインピーダンスロジックハイ状態を正電圧レベルに変換することができます。抵抗を最大7Vまでの電圧に接続することができます。CMOS入力とインタフェースするには、220kΩのプルアップ抵抗値が適切な最大値です。消費電力が比較的重要でないアプリケーションでノイズ耐性を向上させるときや、決められた容量性負荷で比較的早い立上り時間が必要な場合には低い抵抗を使用します。

LED負荷の駆動

LEDを駆動するときは、LEDと直列の抵抗を使って、LED電流を50mA以下に制限する必要があります。次の式に従って、抵抗値を選びます。

$$R_{LED} = (V_{SUPPLY} - V_{LED} - V_{OL}) / I_{LED}$$

ここで、 R_{LED} は、LED(Ω)と直列の抵抗器の抵抗です。

V_{SUPPLY} は、LED(V)の駆動用の電源電圧です。

V_{LED} は、LED(V)の順方向電圧です。

V_{OL} は、 I_{LED} (V)をシンクする際のMAX6964の出力低電圧です。

I_{LED} は、所望のLED(A)動作電流です。

たとえば、5V電源から14mAで2.2V赤色LEDを動作させるには、次のようになります。

$$R_{LED} = (5 - 2.2 - 0.25) / 0.014 = 182\Omega$$

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

50mA以上の負荷電流の駆動

MAX6964を使用して、出力をパラレル化することでリレー及び高電流白色LEDなどの50mA以上を消費する負荷を駆動することができます。負荷電流50mA当たり最低1個の出力を使用します。たとえば、6V、330mWリレーは55mAを必要とし、この負荷電流を駆動するのに2個のパラレル出力が必要です。選択したパラレル出力は同じプリnk位相レジスタで制御してください。すなわち、00~07の範囲の出力、または08~015の範囲の出力を選択します。この方法によって、パラレル出力はまとめてターンオン、ターンオフされます。出力016を負荷共有設計の一部として使用しないでください。016を任意の他の出力と同じ時間に切り替えることはできません。理由は、別個のレジスタで制御されているからです。

リレーなどの誘導負荷をオフにする際に発生する負電圧過渡からMAX6964を保護する必要があります(図19)。ダイオードを流れるピーク電流は、誘導負荷の動作電流です。

電源の考慮事項

MAX6964は、2V~3.6Vの電源電圧で動作します。デバイスにできるだけ近接して最低0.047μFで電源をGNDにバイパスします。

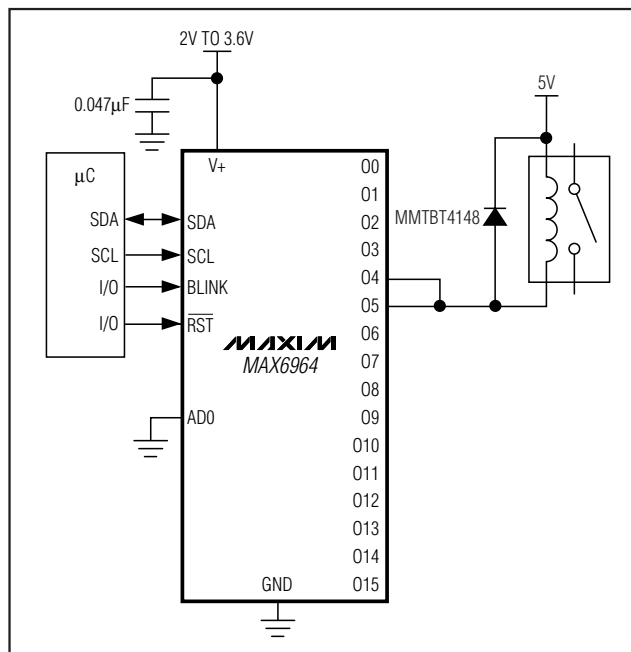


図19. ダイオード保護スイッチング誘導負荷

表9. PWM輝度設定(プリnkディセーブル時)

OUTPUT (OR GLOBAL) INTENSITY SETTING	PWM DUTY CYCLE OUTPUT BLINK PHASE 0 REGISTER BIT = 0		LED BEHAVIOR WHEN OUTPUT BLINK PHASE 0 REGISTER BIT = 0 (LED IS ON WHEN OUTPUT IS LOW)	PWM DUTY CYCLE OUTPUT BLINK PHASE 0 REGISTER = 1		LED BEHAVIOR WHEN OUTPUT BLINK PHASE 0 REGISTER BIT = 1 (LED IS ON WHEN OUTPUT IS LOW)
	LOW TIME	HIGH TIME		LOW TIME	HIGH TIME	
0x0	1/16	15/16	← Increasing PWM intensity	15/16	1/16	Increasing PWM intensity →
0x1	2/16	14/16		14/16	2/16	
0x2	3/16	13/16		13/16	3/16	
0x3	4/16	12/16		12/16	4/16	
0x4	5/16	11/16		11/16	5/16	
0x5	6/16	10/16		10/16	6/16	
0x6	7/16	9/16		9/16	7/16	
0x7	8/16	8/16		8/16	8/16	
0x8	9/16	7/16		7/16	9/16	
0x9	10/16	6/16		6/16	10/16	
0xA	11/16	5/16		5/16	11/16	
0xB	12/16	4/16		4/16	12/16	
0xC	13/16	3/16		3/16	13/16	
0xD	14/16	2/16		2/16	14/16	
0xE	15/16	1/16		Highest PWM intensity	1/16	
0xF	Static low	Static low	Full intensity, no PWM (LED on continuously)	Static high impedance	Static high impedance	LED off continuously

表10. PWM輝度設定(ブリンクイネーブル時)

OUTPUT (OR GLOBAL) INTENSITY SETTING	PWM DUTY CYCLE OUTPUT BLINK PHASE X REGISTER BIT = 0		PWM DUTY CYCLE OUTPUT BLINK PHASE X REGISTER = 1		EXAMPLES OF LED BLINK BEHAVIOR (LED IS ON WHEN OUTPUT IS LOW)	
	LOW TIME	HIGH TIME	LOW TIME	HIGH TIME	BLINK PHASE 0 REGISTER BIT = 0 BLINK PHASE 1 REGISTER BIT = 1	BLINK PHASE 0 REGISTER BIT = 1 BLINK PHASE 1 REGISTER BIT = 0
0x0	1/16	15/16	15/16	1/16	Phase 0: LED on at low intensity Phase 1: LED on at high intensity	Phase 0: LED on at high intensity Phase 1: LED on at low intensity
0x1	2/16	14/16	14/16	2/16		
0x2	3/16	13/16	13/16	3/16		
0x3	4/16	12/16	12/16	4/16		
0x4	5/16	11/16	11/16	5/16		
0x5	6/16	10/16	10/16	6/16		
0x6	7/16	9/16	9/16	7/16		
0x7	8/16	8/16	8/16	8/16	Output is half intensity during both blink phases	
0x8	9/16	7/16	7/16	9/16	Phase 0: LED on at high intensity Phase 1: LED on at low intensity	Phase 0: LED on at low intensity Phase 1: LED on at high intensity
0x9	10/16	6/16	6/16	10/16		
0xA	11/16	5/16	5/16	11/16		
0xB	12/16	4/16	4/16	12/16		
0xC	13/16	3/16	3/16	13/16		
0xD	14/16	2/16	2/16	14/16		
0xE	15/16	1/16	1/16	15/16		
0xF	Static low	Static low	Static high impedance	Static high impedance	Phase 0: LED on continuously Phase 1: LED off continuously	Phase 0: LED off continuously Phase 1: LED on continuously

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

表11. マスタ、O16輝度レジスタ

REGISTER	R/ \bar{W}	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
MASTER AND GLOBAL INTENSITY		0X0E	MSB				LSB			
			MASTER INTENSITY				O16 INTENSITY			
Write master and global intensity	0		M3	M2	M1	M0	G3	G2	G1	G0
Read back master and global intensity	1		0	0	0	0	—	—	—	—
Master intensity duty cycle is 0/15 (off); internal oscillator is disabled; all outputs will be static with no PWM	—		0	0	1	0	—	—	—	—
Master intensity duty cycle is 1/15	—		0	0	1	1	—	—	—	—
Master intensity duty cycle is 2/15	—		—	—	—	—	—	—	—	—
Master intensity duty cycle is 3/15	—		1	1	0	1	—	—	—	—
—	—		1	1	1	0	—	—	—	—
Master intensity duty cycle is 13/15	—		1	1	1	1	—	—	—	—
Master intensity duty cycle is 14/15	—		—	—	—	—	0	0	0	0
Master intensity duty cycle is 15/15 (full)	—		—	—	—	—	0	0	0	1
			—	—	—	—	0	0	1	0
O/16 intensity duty cycle is 1/16	—		—	—	—	—	—	—	—	—
O/16 intensity duty cycle is 2/16	—		—	—	—	—	1	1	0	1
O/16 intensity duty cycle is 3/16	—		—	—	—	—	1	1	1	0
—	—		—	—	—	—	1	1	1	1
O/16 intensity duty cycle is 14/16	—		—	—	—	—	—	—	—	—
O/16 intensity duty cycle is 15/16	—		—	—	—	—	—	—	—	—
O/16 intensity duty cycle is 16/16 (static output, no PWM)	—		—	—	—	—	—	—	—	—

表12. 出力輝度レジスタ

REGISTER	R/W	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
OUTPUTS O1, O0 INTENSITY		0x10	MSB				LSB			
			OUTPUT O1 INTENSITY				OUTPUT O0 INTENSITY			
Write output O1, O0 intensity	0		O13	O12	O11	O10	O03	O02	O01	O00
Read back output O1, O0 intensity	1		0	0	0	0	—	—	—	—
Output O1 intensity duty cycle is 1/16	—		0	0	0	1	—	—	—	—
Output O1 intensity duty cycle is 2/16	—		0	0	1	0	—	—	—	—
Output O1 intensity duty cycle is 3/16	—		—	—	—	—	—	—	—	—
—	—		—	—	—	—	—	—	—	—
Output O1 intensity duty cycle is 14/16	—		1	1	0	1	—	—	—	—
Output O1 intensity duty cycle is 15/16	—		1	1	1	0	—	—	—	—
Output O1 intensity duty cycle is 16/16 (static logic level, no PWM)	—		1	1	1	1	—	—	—	—
—	—		—	—	—	—	—	—	—	—
Output O0 intensity duty cycle is 1/16	—		—	—	—	—	0	0	0	0
Output O0 intensity duty cycle is 2/16	—		—	—	—	—	0	0	0	1
Output O0 intensity duty cycle is 3/16	—		—	—	—	—	0	0	1	0
—	—		—	—	—	—	—	—	—	—
Output O0 intensity duty cycle is 14/16	—		—	—	—	—	1	1	0	1
Output O0 intensity duty cycle is 15/16	—	—	—	—	—	1	1	1	0	
Output O0 intensity duty cycle is 16/16 (static logic level, no PWM)	—	—	—	—	—	1	1	1	1	
OUTPUTS O3, O2 INTENSITY		0x11	MSB				LSB			
			OUTPUT O3 INTENSITY				OUTPUT O2 INTENSITY			
Write output O3, O2 intensity	0		O33	O32	O31	O30	O23	O22	O21	O20
Read back output O3, O2 intensity	1									
OUTPUTS O5, O4 INTENSITY		0x12	MSB				LSB			
			OUTPUT O5 INTENSITY				OUTPUT O4 INTENSITY			
Write output O5, O4 intensity	0		O53	O52	O51	O50	O43	O42	O41	O40
Read back output O5, O4 intensity	1									
OUTPUTS O7, O6 INTENSITY		0x13	MSB				LSB			
			OUTPUT O7 INTENSITY				OUTPUT O6 INTENSITY			
Write output O7, O6 intensity	0		O73	O72	O71	O70	O63	O62	O61	O60
Read back output O7, O6 intensity	1									

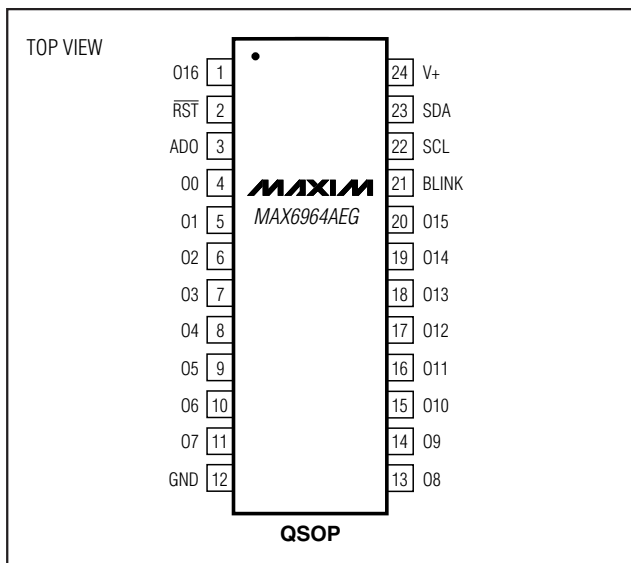
輝度制御付、 17出力LEDドライバ/GPO

MAX6964

表12. 出力輝度レジスタ(続き)

REGISTER	R/W	ADDRESS CODE (hex)	REGISTER DATA							
			D7	D6	D5	D4	D3	D2	D1	D0
OUTPUTS O9, O8 INTENSITY		0x14	MSB				LSB			
			OUTPUT O9 INTENSITY				OUTPUT O8 INTENSITY			
Write output O9, O8 intensity	0		O9I3	O9I2	O9I1	O9I0	O8I3	O8I2	O8I1	O8I0
Read back output O9, O8 intensity	1									
OUTPUTS O11, O10 INTENSITY		0x15	MSB				LSB			
			OUTPUT O11 INTENSITY				OUTPUT O10 INTENSITY			
Write output O11, O10 intensity	0		O11I3	O11I2	O11I1	O11I0	O10I3	O10I2	O10I1	O10I0
Read back output O11, O10 intensity	1									
OUTPUTS O13, O12 INTENSITY		0x16	MSB				LSB			
			OUTPUT O13 INTENSITY				OUTPUT O12 INTENSITY			
Write output O13, O12 intensity	0		O13I3	O13I2	O13I1	O13I0	O12I3	O12I2	O12I1	O12I0
Read back output O13, O12 intensity	1									
OUTPUTS O15, O14 INTENSITY		0x17	MSB				LSB			
			OUTPUT O15 INTENSITY				OUTPUT O14 INTENSITY			
Write output O15, O14 intensity	0		O15I3	O15I2	O15I1	O15I0	O14I3	O14I2	O14I1	O14I0
Read back output O15, O14 intensity	1									
OUTPUT O16 INTENSITY			See master, O16 register (Table 11).							

ピン配置(続き)



チップ情報

TRANSISTOR COUNT: 25,991

TECHNOLOGY: BiCMOS

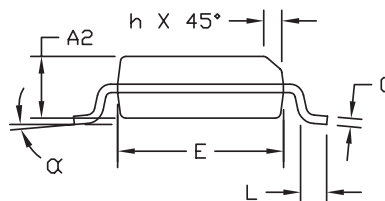
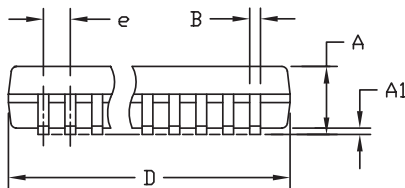
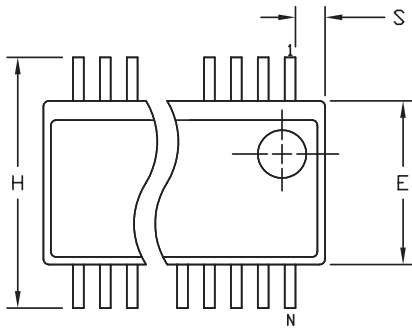
輝度制御付、 17出力LEDドライバ/GPO

MAX6964

QSOP.EPS

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.102	0.249
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.30
C	.0075	.0098	0.191	0.249
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025 BSC		0.635 BSC	
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
α	0°	8°	0°	8°

VARIATIONS:

DIM	INCHES		MILLIMETERS		N
	MIN.	MAX.	MIN.	MAX.	
D	.189	.196	4.80	4.98	16 AB
S	.0020	.0070	0.05	0.18	
D	.337	.344	8.56	8.74	20 AD
S	.0500	.0550	1.270	1.397	
D	.337	.344	8.56	8.74	24 AE
S	.0250	.0300	0.635	0.762	
D	.386	.393	9.80	9.98	28 AF
S	.0250	.0300	0.635	0.762	

NOTES:

- 1). D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.
- 2). MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006" PER SIDE.
- 3). CONTROLLING DIMENSIONS: INCHES.
- 4). MEETS JEDEC MO137.

DALLAS SEMICONDUCTOR **MAXIM**

PROPRIETARY INFORMATION

TITLE:
PACKAGE OUTLINE, QSOP .150", .025" LEAD PITCH

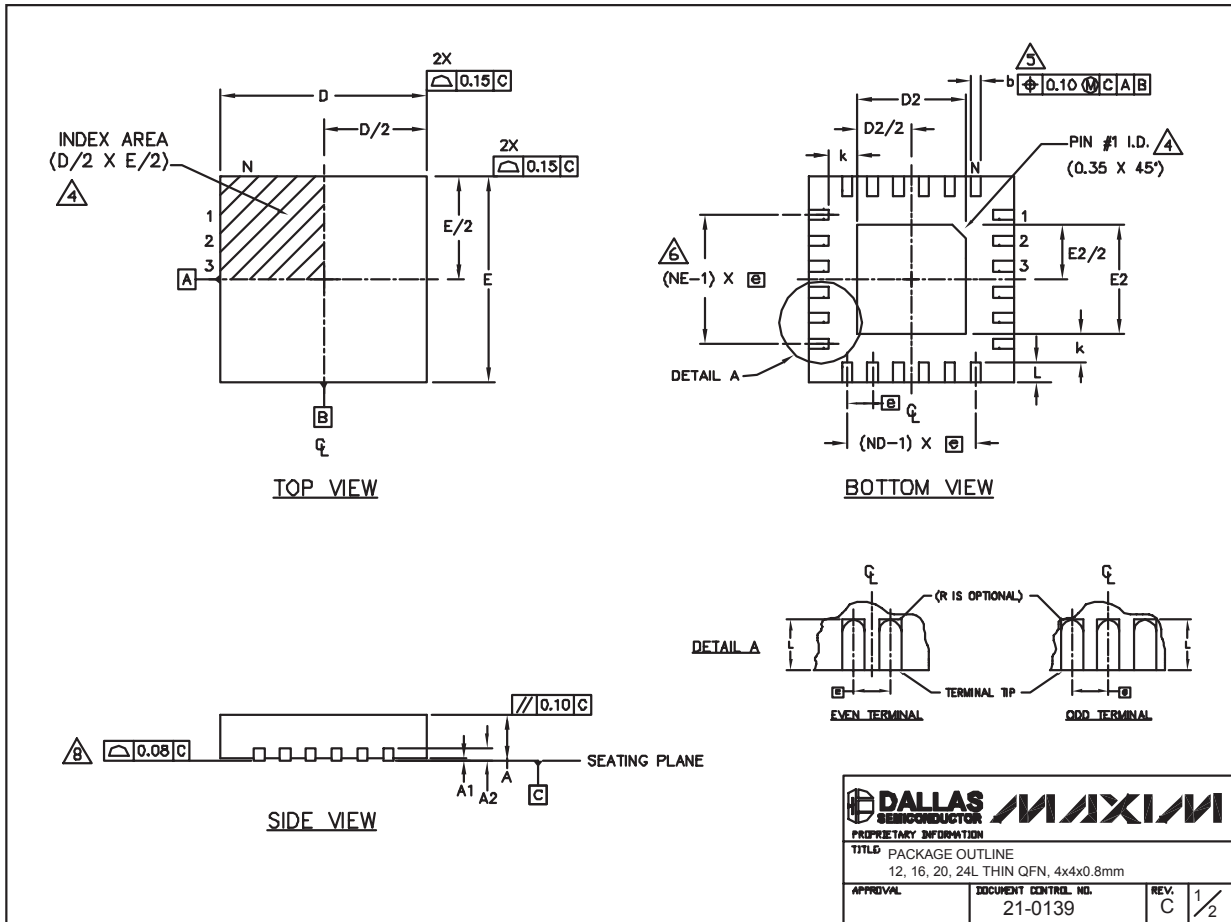
APPROVAL	DOCUMENT CONTROL NO. 21-0055	REV. E	1/1
----------	---------------------------------	-----------	-----

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



24L QFN THINLEPS

輝度制御付、 17出力LEDドライバ/GPO

MAX6964

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

COMMON DIMENSIONS												
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4		
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50
N	12			16			20			24		
ND	3			4			5			6		
NE	3			4			5			6		
JeDEC Var.	WGGB			WGGC			VGGD-1			WGGD-2		

EXPOSED PAD VARIATIONS							
PKG. CODES	D2			E2			DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T1244-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-2	1.95	2.10	2.25	1.95	2.10	2.25	NO
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	YES
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-1	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25	NO
T2444-1	2.45	2.60	2.63	2.45	2.60	2.63	NO
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	YES
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	YES
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	NO

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-1, T2444-3 AND T2444-4.

	
PROPRIETARY INFORMATION TITLE PACKAGE OUTLINE 12, 16, 20, 24L THIN QFN, 4x4x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0139
REV. C	2/2

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 23