

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

概要

MAX5972Aは、Power over Ethernet (PoE)システムにおけるIEEE® 802.3af/at規格に準拠する受電機器(PD)用の完全なインタフェースを提供します。MAX5972Aは、検出シグネチャ、分類シグネチャ、および突入電流制御付きの内蔵アイソレーションパワースイッチをPDに提供します。突入期間の間、MAX5972Aは、アイソレーションパワーMOSFETが完全エンハンスされたときに大電流制限に(720mAから880mAへ)切り替える前まで、電流を180mA以下に制限します。これらのデバイスは、幅の広いヒステリシスと長いデグリッチ時間付きの入力UVLOを備えており、ツイストペアケーブルの抵抗によるドロップを補償し、パワーオン/オフ状態時のグリッチフリー遷移を保証します。MAX5972Aは、入力時に最大100Vに耐えることができます。

MAX5972Aは、IEEE 802.3at規格に規定された2イベント分類方式をサポートし、タイプ2電源機器(PSE)によるプローブ時に示す信号を提供します。各デバイスは、AC電源アダプタの電源接続の存在を検出して、PoE電源からAC電源アダプタへのスムーズな切替えを可能にします。

また、MAX5972Aはパワーグッド(PG)信号、2段階の電流制限およびフォールドバック、過昇温度保護、およびdi/dt制限も提供します。

MAX5972Aは、5mm x 5mmの16ピンTQFNパワーパッケージで提供されます。各デバイスは、-40°C~+85°Cの拡張温度範囲で動作します。

アプリケーション

IEEE 802.3af/at受電機器

IP電話、ワイヤレスアクセスノード、IPセキュリティカメラ

WiMAX™基地局

WiMAXはWiMAX Forumの商標です。
IEEEはInstitute of Electrical and Electronics Engineers, Inc.の登録サービスマークです。

特長

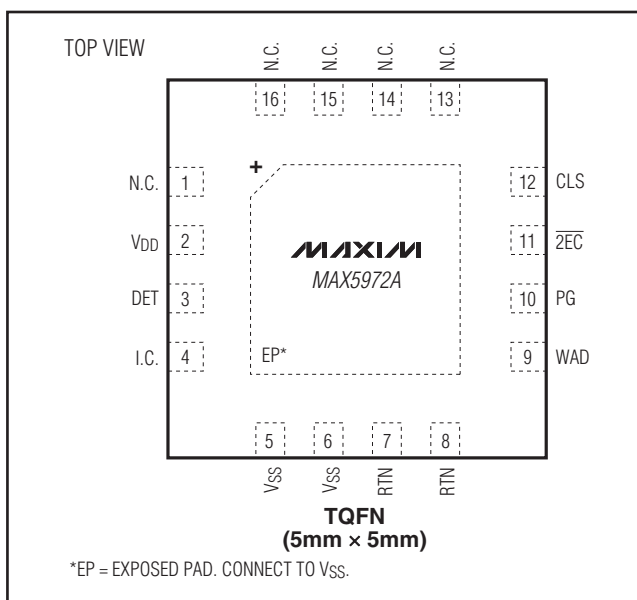
- ◆ IEEE 802.3af/at準拠
- ◆ 2イベント分類または外部AC電源アダプタインジケータ出力
- ◆ AC電源アダプタインタフェースを簡素化
- ◆ PoEクラス0~5
- ◆ 入力の絶対最大定格：100V
- ◆ 突入電流制限：180mA (max)
- ◆ 通常動作時の電流制限：720mA~880mA
- ◆ 電流制限およびフォールドバック
- ◆ レガシーUVLO (36V時)
- ◆ 過昇温度保護
- ◆ 放熱特性を高めた5mm x 5mmの16ピンTQFN

型番

PART	TEMP RANGE	PIN-PACKAGE	SLEEP MODE
MAX5972AETE+	-40°C to +85°C	16 TQFN-EP*	—

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。
*EP = エクスポーズドパッド

ピン配置



パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

MAX5972A

ABSOLUTE MAXIMUM RATINGS

V _{DD} to V _{SS}	-0.3V to +100V	Package Thermal Resistance (Note 2)	
DET, RTN, WAD, PG, $\overline{2EC}$ to V _{SS}	-0.3V to +100V	θ_{JA}	35°C/W
CLS to V _{SS}	-0.3V to +6V	θ_{JC}	2.7°C/W
Maximum Current on CLS (100ms maximum)	100mA	Operating Temperature Range	-40°C to +85°C
Continuous Power Dissipation (T _A = +70°C) (Note 1)		Maximum Junction Temperature	+150°C
16-Pin TQFN (derate 28.6mW/°C above +70°C)		Storage Temperature Range	-65°C to +150°C
Multilayer Board	2285.7mW	Lead Temperature (soldering, 10s)	+300°C

Note 1: Maximum power dissipation is obtained using JEDEC JESD51-5 and JESD51-7 specifications.

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to japan.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = (V_{DD} - V_{SS}) = 48V, R_{DET} = 24.9k Ω and R_{CLS} = 615 Ω . RTN, WAD, PG, and $\overline{2EC}$ unconnected, all voltages are referenced to V_{SS}, unless otherwise noted. T_A = T_J = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
DETECTION MODE							
Input Offset Current	I _{OFFSET}	V _{IN} = 1.4V to 10.1V (Note 4)			10	μ A	
Effective Differential Input Resistance	dR	V _{IN} = 1.4V up to 10.1V with 1V step, V _{DD} = RTN = WAD = PG = $\overline{2EC}$ (Note 5)	23.95	25.00	25.50	k Ω	
CLASSIFICATION MODE							
Classification Disable Threshold	V _{TH,CLS}	V _{IN} rising (Note 6)	22.0	22.8	23.6	V	
Classification Stability Time				0.2		ms	
Classification Current	I _{CLASS}	V _{IN} = 12.5V to 20.5V, V _{DD} = RTN = WAD = PG = $\overline{2EC}$	Class 0, R _{CLS} = 615 Ω	0		3.96	mA
			Class 1, R _{CLS} = 117 Ω	9.12		11.88	
			Class 2, R _{CLS} = 66.5 Ω	17.2		19.8	
			Class 3, R _{CLS} = 43.7 Ω	26.3		29.7	
			Class 4, R _{CLS} = 30.9 Ω	36.4		43.6	
Class 5, R _{CLS} = 21.3 Ω	52.7		63.3				
TYPE 2 (802.3at) CLASSIFICATION MODE							
Mark Event Threshold	V _{THM}	V _{IN} falling	10.1	10.7	11.6	V	
Hysteresis on Mark Event Threshold				0.84		V	
Mark Event Current	I _{MARK}	V _{IN} falling to enter mark event, 5.2V \leq V _{IN} \leq 10.1V	0.25		0.85	mA	
Reset Event Threshold	V _{THR}	V _{IN} falling	2.8	4	5.2	V	
POWER MODE							
V _{IN} Supply Voltage Range					60	V	
V _{IN} Supply Current	I _Q			0.27	0.55	mA	

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

MAX5972A

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = (V_{DD} - V_{SS}) = 48V$, $R_{DET} = 24.9k\Omega$ and $R_{CLS} = 615\Omega$. RTN, WAD, PG, and $\overline{2EC}$ unconnected, all voltages are referenced to V_{SS} , unless otherwise noted. $T_A = T_J = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN} Turn-On Voltage	V_{ON}	V_{IN} rising	34.3	35.4	36.6	V
V_{IN} Turn-Off Voltage	V_{OFF}	V_{IN} falling	30			V
V_{IN} Turn-On/-Off Hysteresis	V_{HYST_UVLO}	(Note 7)	4.2			V
V_{IN} Deglitch Time	t_{OFF_DLY}	V_{IN} falling from 40V to 20V (Note 8)	30	120		μs
Inrush to Operating Mode Delay	t_{DELAY}	t_{DELAY} = minimum PG current pulse width after entering into power mode	80	96	112	ms
Isolation Power MOSFET On-Resistance	R_{ON_ISO}	$I_{RTN} = 600mA$	$T_J = +25^\circ C$	0.7	1.1	Ω
			$T_J = +85^\circ C$	0.9	1.5	
			$T_J = +125^\circ C$	1.15		
RTN Leakage Current	I_{RTN_LKG}	$V_{RTN} = 12.5V$ to 30V			10	μA
CURRENT LIMIT						
Inrush Current Limit	I_{INRUSH}	During initial turn-on period, $V_{RTN} = 1.5V$	90	135	180	mA
Current Limit During Normal Operation	I_{LIM}	After inrush completed, $V_{RTN} = 1V$	720	800	880	mA
Foldback Threshold		V_{RTN} (Note 9)	13		16.5	V
LOGIC						
WAD Detection Threshold	V_{WAD_REF}	V_{WAD} rising, $V_{IN} = 14V$ to 48V (referenced to RTN)	8	9	10	V
WAD Detection Threshold Hysteresis		V_{WAD} falling, $V_{RTN} = 0V$, V_{SS} unconnected		0.725		
WAD Input Current	I_{WAD_LKG}	$V_{WAD} = 10V$ (referenced to RTN)			3.5	μA
$\overline{2EC}$ Sink Current		$V_{\overline{2EC}} = 3.5V$ (referenced to RTN), V_{SS} unconnected	1	1.5	2.25	mA
$\overline{2EC}$ Off-Leakage Current		$V_{\overline{2EC}} = 48V$			1	μA
PG Sink Current		$V_{RTN} = 1.5V$, $V_{PG} = 0.8V$, during inrush period	125	230	375	μA
PG Off-Leakage Current		$V_{PG} = 60V$			1	μA
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold	T_{SD}	T_J rising		+140		$^\circ C$
Thermal-Shutdown Hysteresis		T_J falling		+28		$^\circ C$

Note 3: This device is 100% production tested at $T_A = +25^\circ C$. Limits over temperature are guaranteed by design.

Note 4: The input offset current is illustrated in Figure 1.

Note 5: Effective differential input resistance is defined as the differential resistance between V_{DD} and V_{SS} . See Figure 1.

Note 6: Classification current is turned off whenever the device is in power mode.

Note 7: UVLO hysteresis is guaranteed by design, not production tested.

Note 8: A 20V glitch on input voltage that takes V_{DD} below V_{ON} shorter than or equal to t_{OFF_DLY} does not cause the MAX5972A to exit power-on mode.

Note 9: In power mode, current-limit foldback is used to reduce the power dissipation in the isolation MOSFET during an overload condition across V_{DD} and RTN.

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

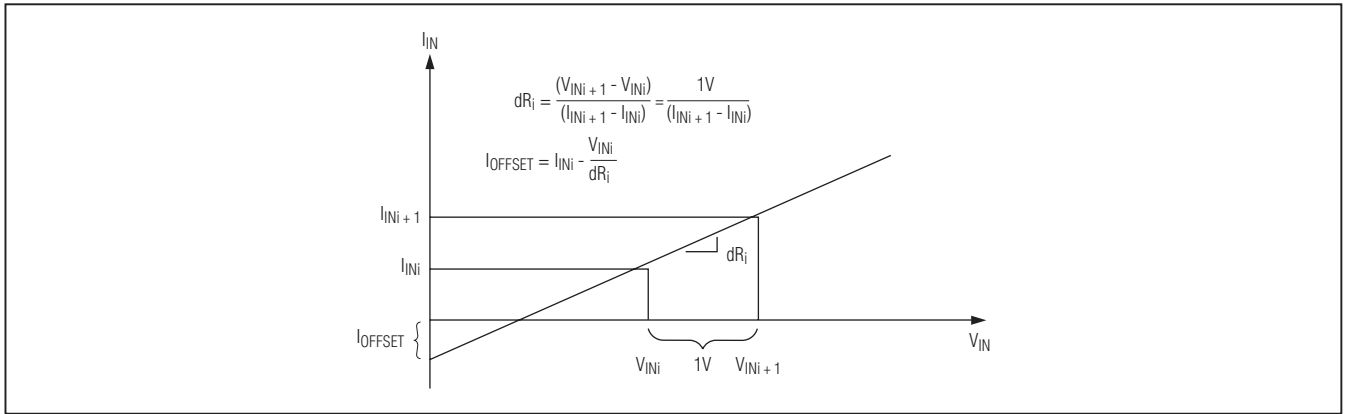
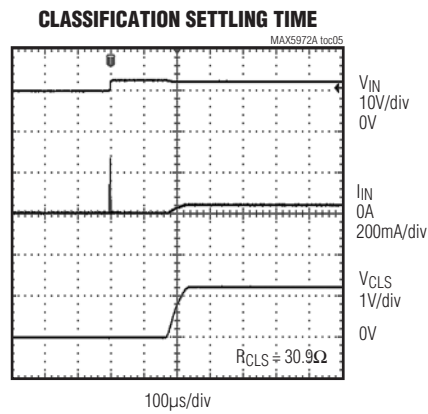
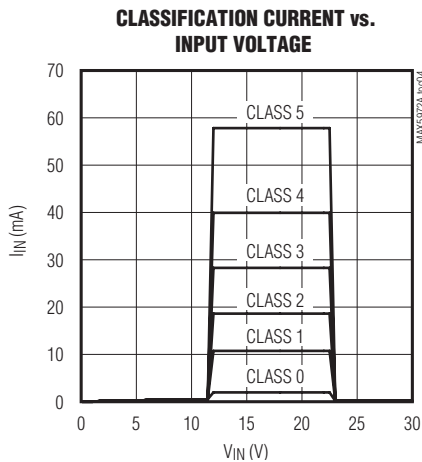
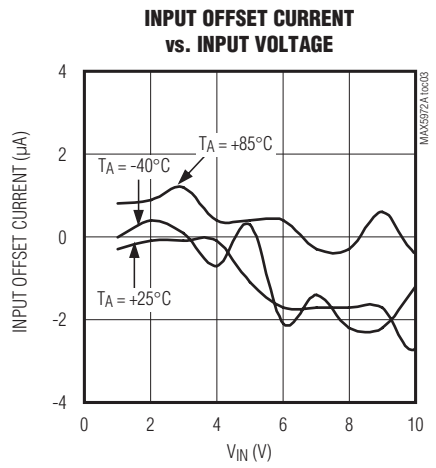
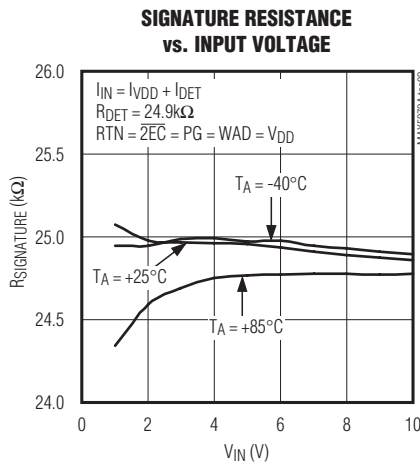
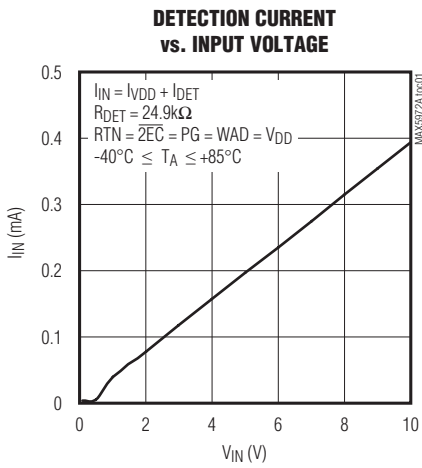


図1. 実効差動入力抵抗/オフセット電流

標準動作特性

($V_{IN} = (V_{DD} - V_{SS}) = 54V$, $R_{DET} = 24.9k\Omega$ and $R_{CLS} = 615\Omega$. R_{TN} , WAD , PG , and $\overline{2EC}$ unconnected; all voltages are referenced to V_{SS} .)

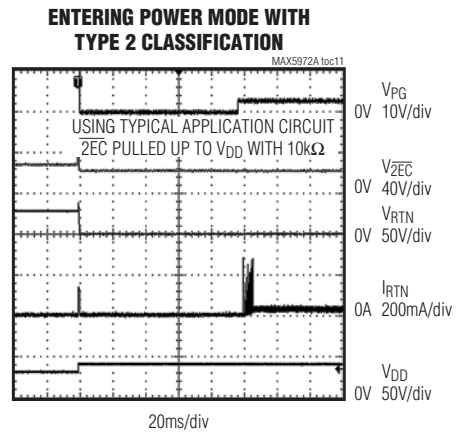
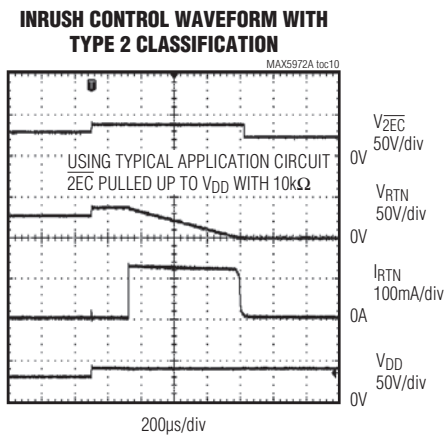
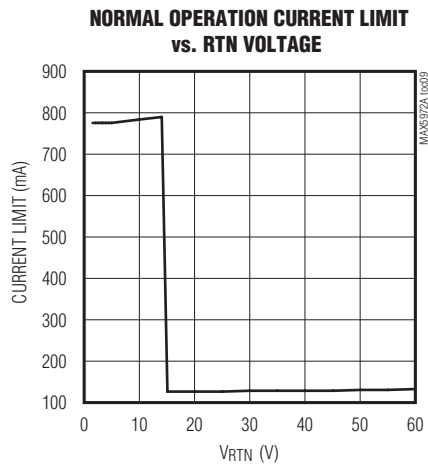
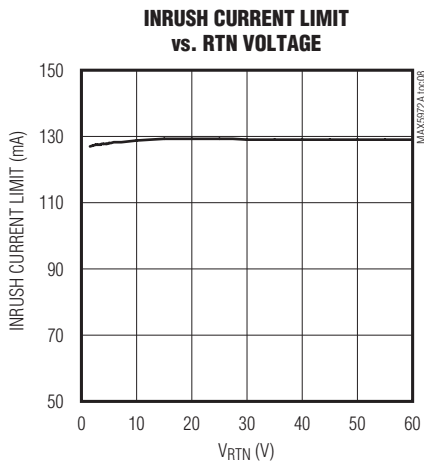
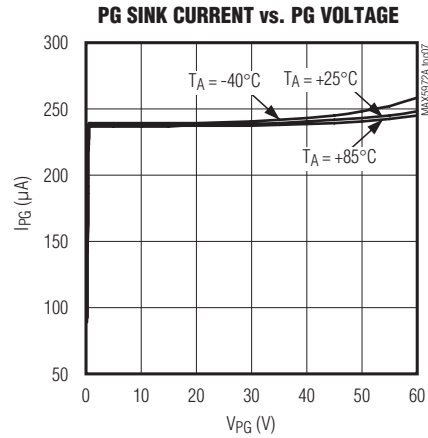
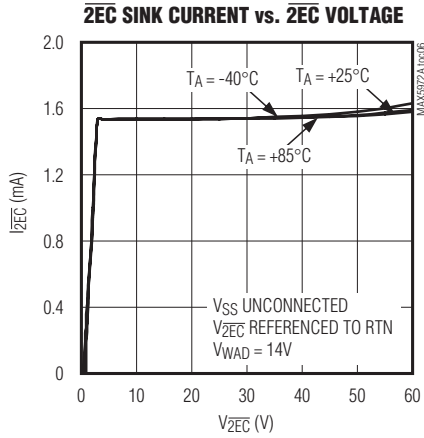


パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

MAX5972A

標準動作特性(続き)

($V_{IN} = (V_{DD} - V_{SS}) = 54V$, $R_{DET} = 24.9k\Omega$ and $R_{CLS} = 615\Omega$. R_{TN} , WAD , PG , and $\overline{2EC}$ unconnected; all voltages are referenced to V_{SS} .)



パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

MAX5972A

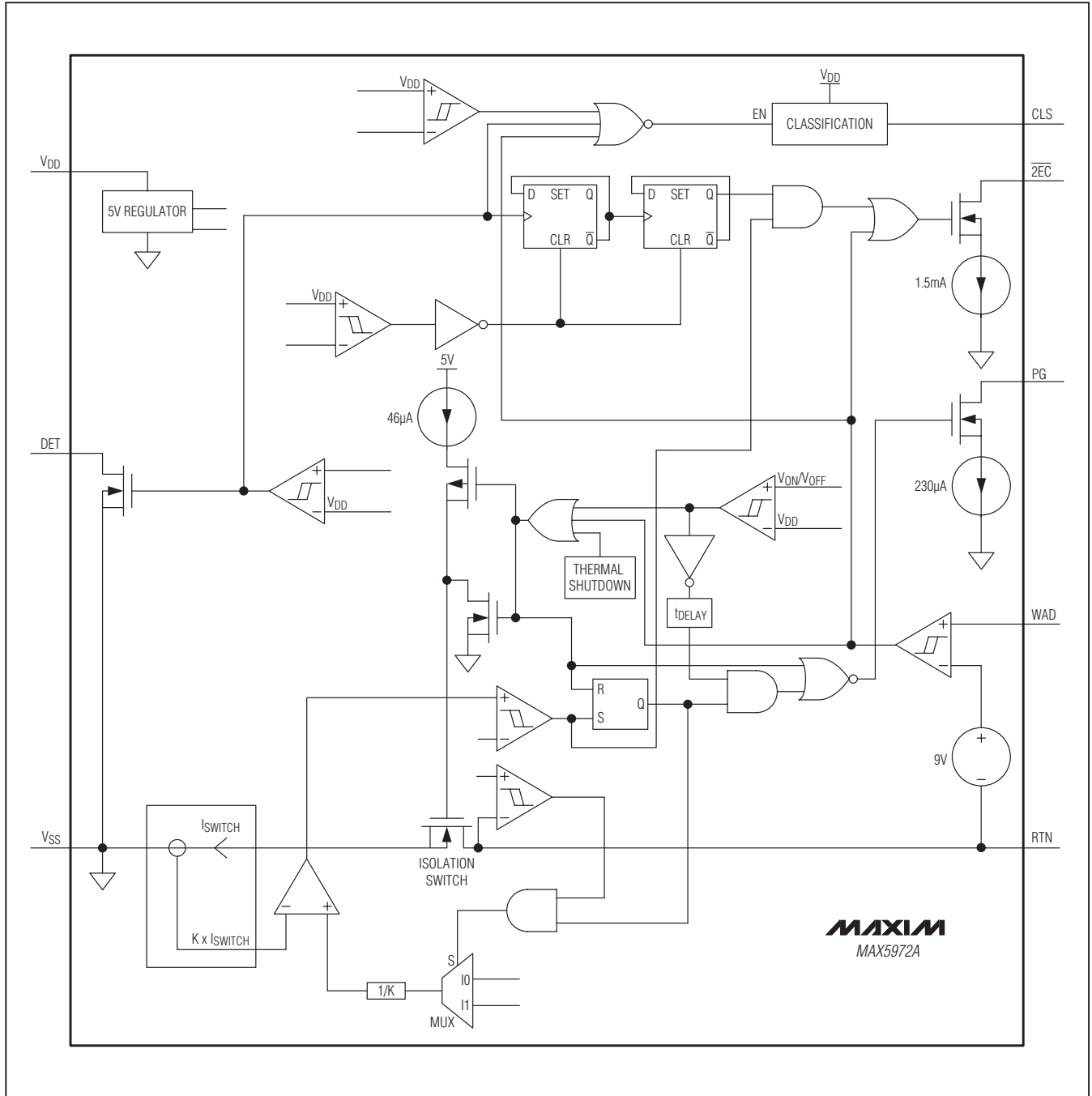
端子説明

端子	名称	機能
1, 13-16	N.C.	接続なし。内部接続されていません。
2	V _{DD}	正の電源入力。68nF (min)のバイパスコンデンサをV _{DD} とV _{SS} 間に接続します。
3	DET	検出抵抗入力。シグネチャ抵抗(R _{DET} = 24.9kΩ)をDETとV _{DD} 間に接続します。
4	I.C.	内部接続されています。未接続のままにします。
5, 6	V _{SS}	負の電源入力。V _{SS} は内蔵アイソレーションnチャネルパワーMOSFETのソースに接続します。
7, 8	RTN	アイソレーションMOSFETのドレイン。RTNは内蔵アイソレーションnチャネルパワーMOSFETのドレインに接続されます。RTNをダウストリームDC-DCコンバータグラウンドに接続します(「標準アプリケーション回路」を参照)。
9	WAD	AC電源アダプタディテクタ入力。AC電源アダプタ検出はV _{DD} - V _{SS} がマークイベントスレッショルドを超えるとイネーブルされます。検出はWADとRTN間の電圧が9Vを超えると発生します。AC電源アダプタが存在する場合、アイソレーションnチャネルパワーMOSFETがオフになり、2EC電流シンクがオンになります。AC電源アダプタその他の補助電源が使用されていない場合は、WADをRTNにじかに接続します。
10	PG	オープンドレインパワーグッドインジケータ出力。PGは230μAをシンクし、ホットスワップMOSFETスイッチングをオンにしながら、ダウストリームDC-DCコンバータをディセーブルします。PG電流シンクは、検出や分類時、および定常状態パワーモード時にディセーブルされます。デバイスがスリープモード時にダウストリームDC-DCコンバータをディセーブルする場合、PG電流シンクはオンになります。
11	2EC	アクティブロー2イベント分類検出またはAC電源アダプタ検出出力。タイプ2 PSEまたはAC電源アダプタが検出された場合、2ECの1.5mA電流シンクがイネーブルされます。タイプ2 PSEによって給電される場合、V _{IN} がUVLOスレッショルドを下回るまでアイソレーションMOSFETが完全にオンになると、2ECの電流シンクはイネーブルされます。V _{IN} がリセットスレッショルドを下回るまでタイプ2 PSEによって給電されると、2ECはラッチされます。また、AC電源アダプタ電源(標準では9V以上)がWADとRTN間に印加されると、2ECはアサートします。WADによってアサートされる場合、2ECはラッチされません。
12	CLS	分類抵抗入力。希望する分類電流を設定するには、抵抗(R _{CLS})をCLSとV _{SS} 間に接続します。特定のPD分類の抵抗値については、「Electrical Characteristics (電気的特性)」表の分類電流仕様をご覧ください。
—	EP	エクスポーズドパッド。EPをV _{SS} への電氣的接続として使用しないでください。EPは、内部で抵抗経路を通じてV _{SS} に接続されており、外部でV _{SS} に接続する必要があります。電力損失を最適化するために、エクスポーズドパッドを大型の銅製電源プレーンにはんだ付けします。

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

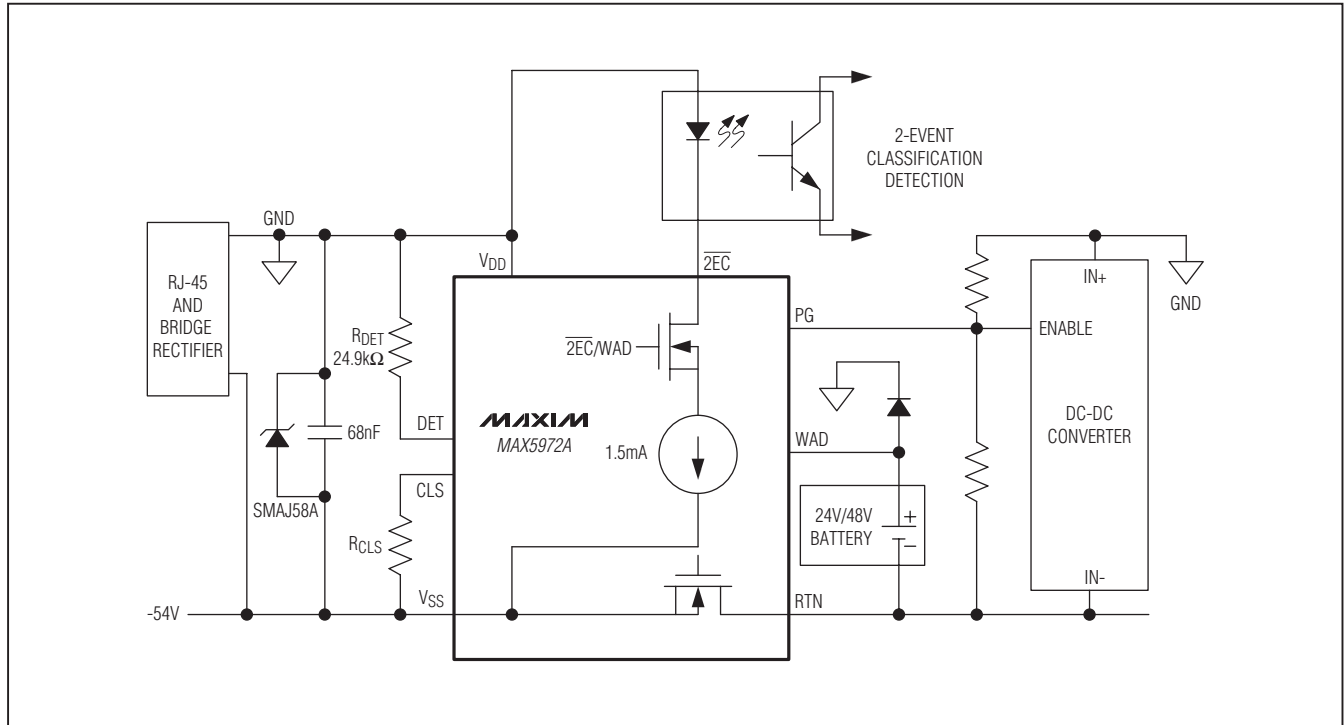
簡略ブロック図

MAX5972A



パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

標準動作回路



詳細

動作モード

MAX5972Aは、入力電圧($V_{IN} = V_{DD} - V_{SS}$)に従って、PD検出、PD分類、マークイベント、およびPD電源の4種類のモードで動作します。入力電圧が1.4V~10.1Vの範囲にある場合、各デバイスはPD検出モードに入ります。入力電圧が12.6V~20Vの範囲にある場合、デバイスはPD分類モードに入ります。入力電圧が V_{ON} を超えると、デバイスはPDパワーモードに入ります。

検出モード($1.4V \leq V_{IN} \leq 10.1V$)

検出モードでは、電源機器(PSE)は1.4V~10.1Vの範囲(ステップ最小値1V)で2つの電圧を V_{IN} に印加して、2つのポイントの電流測定を記録します。その後、PSEは $\Delta V/\Delta I$ を計算し、24.9k Ω シグネチャ抵抗の存在を保証します。適切なシグネチャ検出を得るために、シグネチャ抵抗(R_{DET})を V_{DD} とDET間に接続します。MAX5972Aは、検出モードでDETをローにプルします。DETは、入力電圧が12.5V

を超えると、ハイインピーダンスに移行します。検出モードでは、MAX5972Aの大部分の内部回路はオフとなり、オフセット電流は10 μ A以下となります。

PDに印加される電圧が反転される場合、MAX5972Aへの内部損傷を防止するために、入力端子に保護ダイオードを取り付けます(「標準アプリケーション回路」を参照)。PSEがスロープ技法($\Delta V/\Delta I$)を使用してシグネチャ抵抗を計算するため、保護ダイオードに起因するDCオフセットが差し引かれて検出処理には影響しません。

分類モード($12.6V \leq V_{IN} \leq 20V$)

分類モードでは、PSEはPDが必要とする消費電力に基づいてPD进行分类します。これによって、PSEは配電を効果的に管理することができます。表1に示すように、クラス0~5が定義されます(IEEE 802.3af/at規格はクラス0~4のみを定義し、クラス5は特別要件の場合)。CLSと V_{SS} 間に接続される外付け抵抗(R_{CLS})が分類電流を設定します。

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

MAX5972A

表1. 分類電流の設定

CLASS	MAXIMUM POWER USED BY PD (W)	RCLS (Ω)	VIN* (V)	CLASS CURRENT SEEN AT VIN (mA)		IEEE 802.3at PD CLASSIFICATION CURRENT SPECIFICATION (mA)	
				MIN	MAX	MIN	MAX
0	0.44 to 12.95	615	12.6 to 20	0	4	0	5
1	0.44 to 3.94	117	12.6 to 20	9	12	8	13
2	3.84 to 6.49	66.5	12.6 to 20	17	20	16	21
3	6.49 to 12.95	43.7	12.6 to 20	26	30	25	31
4	12.95 to 25.5	30.9	12.6 to 20	36	44	35	45
5	> 25.5	21.3	12.6 to 20	52	64	51	68

*VINはMAX5972Aの入力V_{DD}とV_{SS}間で測定されます。

PSEは、PD入力に電圧を印加してPSEから供給される電流を測定することによって、PDのクラスを決定します。PSEが12.6V~20Vの電圧を印加する場合、MAX5972Aは表1に示される値を持つ電流特性を示します。PSEは、分類電流情報を使用して、PDの電力要件を分類します。分類電流は、RCLSに流れ込む電流とMAX5972Aの消費電流を含み、PDに流れ込む総電流がIEEE 802.3af/at規格の数字以内となるようにします。デバイスがパワーモードになると常に、分類電流はオフになります。

2イベント分類および検出

2イベント分類の間、タイプ2のPSEは分類のためPDを2回プローブします。最初の分類イベントでは、PSEは12.6V~20.5Vの入力電圧を示し、MAX5972Aはプログラムされた負荷I_{CLASS}を示します。その後、PSEはプローブする電圧を10.1Vのマークイベントスレッショルドより下げて、MAX5972Aはマーク電流(I_{MARK})を示します。このシーケンスがもう1回繰り返されます。

MAX5972Aがタイプ2 PSEによって給電される場合、2イベントID出力の $\overline{2EC}$ は、内蔵アイソレーションnチャネルMOSFETが完全にオンにされると、ローをアサートします。V_{DD}がV_{THR}より低下してタイプ2 PSE検出フラグのラッチ出力をリセットしない限り、 $\overline{2EC}$ 電流シンクは、V_{DD}がUVLOスレッショルド(V_{OFF})を下回るとオフになり、V_{DD}がUVLOスレッショルド(V_{ON})を上回るとオンになります。

あるいは、MAX5972Aが外部AC電源アダプタによって給電される場合、 $\overline{2EC}$ 出力はAC電源アダプタ検出出力としても機能します。詳しくは、「AC電源アダプタの検出と動作」の項をご覧ください。

パワーモード(ウェイクモード)

MAX5972Aは、VINが低電圧ロックアウトスレッショルド(V_{ON})を超えると、パワーモードに入ります。VINがV_{ON}を上回ると、MAX5972Aは内蔵nチャネルアイソレーションMOSFETをオンにして、V_{SS}を135mA (typ)に内部設定された突入電流制限付きRTNに接続します。RTNの電圧がV_{SS}に近く、突入電流が突入制限を下回ると、アイソレーションMOSFETは完全にオンになります。アイソレーションMOSFETが完全にオンになると、MAX5972Aは電流制限を800mAに切り替えます。突入時、ダウンストリームDC-DCコンバータをディセーブル状態に維持するためにパワーMOSFETが完全にオンになるまで、オープンドレインのパワーグッド出力(PG)は最低t_{DELAY}の間ローのままです。

低電圧ロックアウト

MAX5972Aは、最大60Vの電源電圧で動作し、35.4VのターンオンUVLOスレッショルド(V_{ON})および31VのターンオフUVLOスレッショルド(V_{OFF})を備えています。入力電圧がV_{ON}を超えると、MAX5972Aはパワーモードに入り、内蔵MOSFETがオンになります。入力電圧がt_{OFF_DLY}以上の間V_{OFF}を下回ると、MOSFETはオフになります。

パワーグッド出力

オープンドレイン出力(PG)は、nチャネルアイソレーションMOSFETが完全にオンになるまでの間、ダウンストリームDC-DCコンバータのディセーブルを可能にするために使用されます。t_{DELAY}の間、内蔵アイソレーションMOSFETが完全にオンになるまでの間、PGはV_{SS}へローにプルされます。また、PGはスリープモード時やサーマルシャットダウンから抜け出す場合にもローにプルされます。

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

サーマルシャットダウン保護

MAX5972Aは、過剰な加温からの熱保護を備えています。接合部温度が +140°Cのサーマルシャットダウンスレッショルドを超えると、MAX5972Aは内蔵パワーMOSFETおよび $\overline{2EC}$ 電流シンクをオフにします。接合部温度が+112°Cより下がると、デバイスは突入モードに入った後、パワーモードに戻ります。突入モードは、内蔵パワーMOSFETのオン時にダウンストリームDC-DCコンバータがオフになるよう保証します。

AC電源アダプタの検出と動作

AC電源アダプタなどの補助電源がPDへの給電に使用されるアプリケーションでは、MAX5972Aは、AC電源アダプタ検出を備えています。MAX5972Aは、WADに最優先順位を与え、WADが検出されると電源をWADにスムーズに切り替えます。入力電圧($V_{DD} - V_{SS}$)がマークイベントスレッショルドを超えると、MAX5972AはAC電源アダプタ検出をイネーブルします。AC電源アダプタはWADとRTN間に接続されます。MAX5972Aは、WADとRTN間の電圧が9Vを超えると、AC電源アダプタを検出します。AC電源アダプタが検出されると、内蔵nチャンネルアイソレーションMOSFETはオフになり、 $\overline{2EC}$ 電流シンクがオンになり、 V_{IN} が分類範囲の場合は分類電流がディセーブルされます。

アプリケーション情報

12Vアダプタによる動作

レイアウト手順

高効率と低EMIを達成するために、注意深いPCBレイアウトが重要です。最良の性能を得るために、以下のレイアウトガイドラインをお守りください。

- 1) 入力コンデンサ、分類抵抗、および過渡電圧サプレッサをMAX5972Aのできるだけ近くに配置します。
- 2) MAX5972Aなどの電力を消費するデバイスや外部ダイオードの場合は、大型のSMT部品パッドを使用します。
- 3) 高電力経路を得るために、短くて幅広いトレースを使用します。
- 4) MAX5972Aの評価キットレイアウトを参考に使用します。
- 5) MAX5972AのEPのパッドに十分なビアを配置し、内部で発生した熱がPCBの銅で効果的に放熱することができるようになります。ビアの推奨間隔は1mm~1.2mmのピッチです。放熱ビアは、めっき加工(1oz銅)され、小型バレル直径(0.3mm~0.33mm)を持っている必要があります。

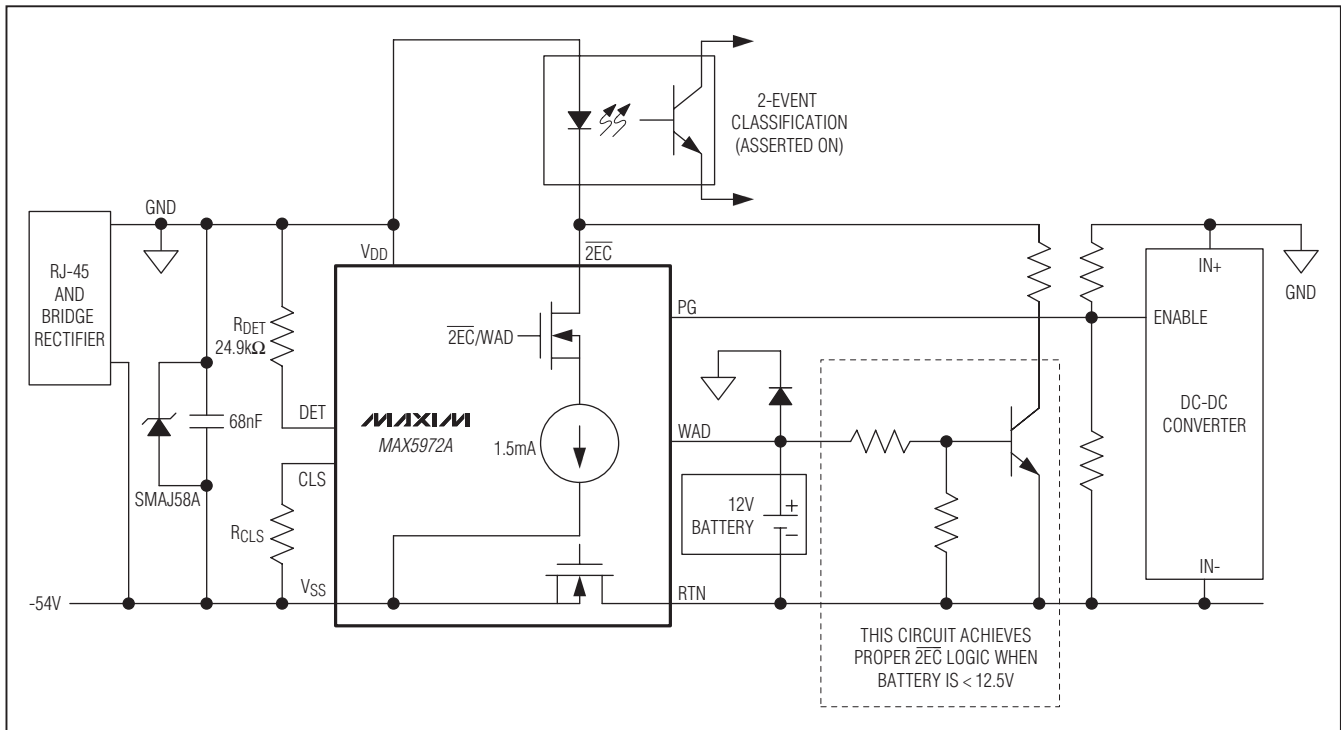
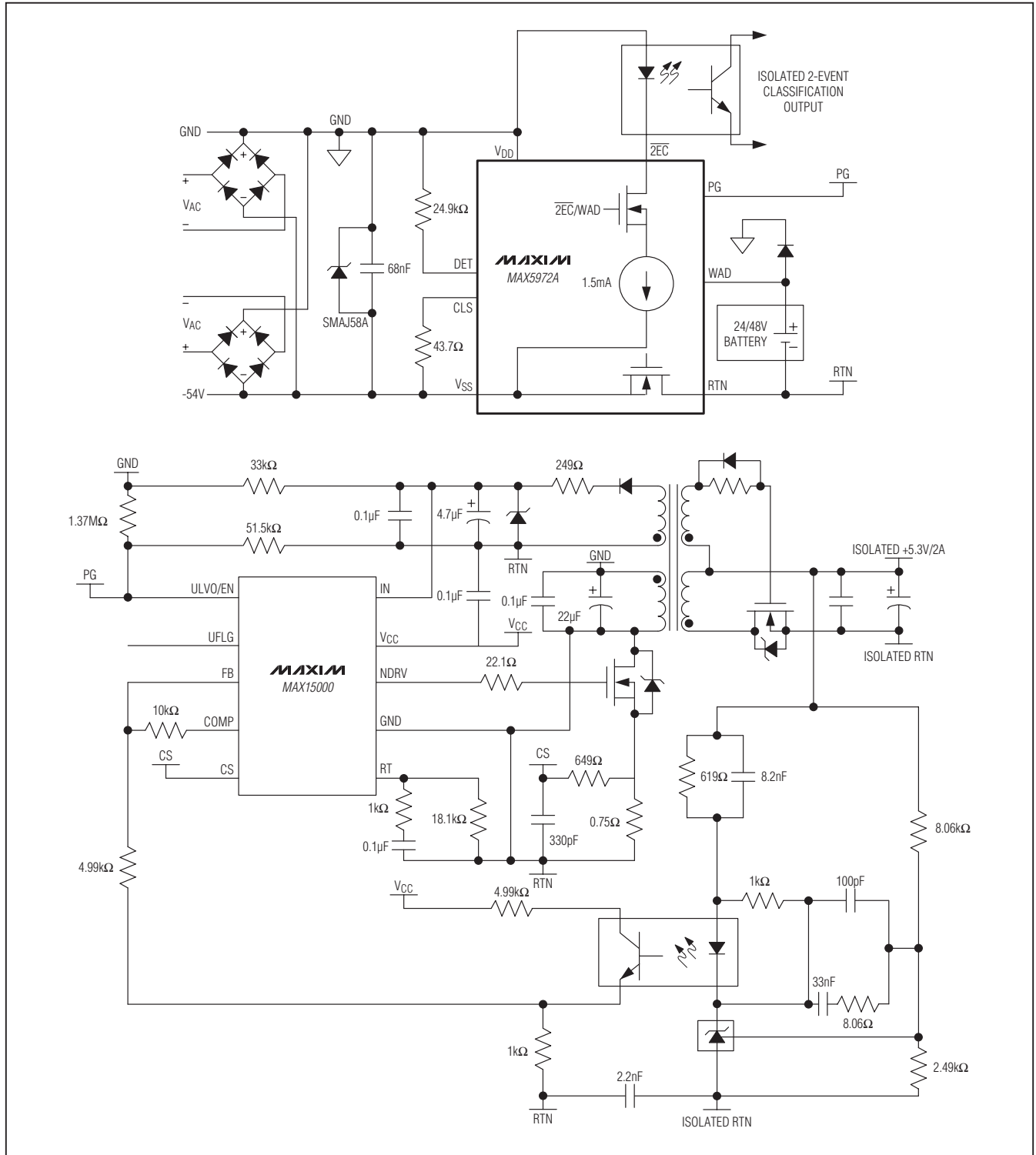


図2. 12VのAC電源アダプタを使用した場合の標準構成

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

標準アプリケーション回路

MAX5972A



パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターンはjapan.maxim-ic.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
16 TQFN-EP	T1655+4	21-0140

パワーMOSFET内蔵、IEEE 802.3af/at準拠 パワーデバイスインタフェースコントローラ

MAX5972A

改訂履歴

版数	改訂日	説明	改訂ページ
0	8/09	初版	—
1	2/10	データシートからMAX5972Bを削除	1-13

マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maximは完全にMaxim製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **13**

© 2010 Maxim Integrated Products

MaximはMaxim Integrated Products, Inc.の登録商標です。