

# IEEE 802.3af準拠、受電機器用Power over Ethernet インタフェース/PWMコントローラ

## 概要

MAX5941A/MAX5941Bは、Power over Ethernet(PoE)システムの受電機器(PD)用電源ICをすべて内蔵しています。MAX5941A/MAX5941Bは、PDインタフェース、及び絶縁型または非絶縁型のフライバック及びフォワードコンバータに適した小型DC-DC PWMコントローラを備えています。

MAX5941A/MAX5941BのPDインタフェースは、IEEE 802.3af規格に準拠しており、PDに検出シグネチャ、区分シグネチャ、及びプログラマブル突入電流制御付きの集積化アイソレーションスイッチを提供します。また、これらのデバイスは、ヒステリシスの大きい電源モード低電圧ロックアウト(UVLO)、及びパワーグッドステータス出力を備えています。

さらに、MAX5941A/MAX5941Bは、DC-DC固定周波数絶縁電源の構成に必要な構成要素すべてを搭載しています。これらのデバイスは、絶縁型テレコム/工業用電圧範囲の電源に適した集積化高電圧スタートアップ回路を備えた電流モードコントローラです。高電圧スタートアップ回路によって、PWMコントローラはスタートアップ時に18V~67V入力電源から直接電源を得ることができます。スイッチング周波数は内部で275kHz ±10%にトリミングされているため、磁性部品とフィルタ部品が小型化されています。MAX5941Aは85%の動作デューティサイクルが可能で、このデバイスを使用するとフライバックコンバータを実現することができます。MAX5941Bは、動作デューティサイクルが50%以下に制限されており、シングルエンドのフォワードコンバータに使用することができます。MAX5941A/MAX5941Bは、PDの前にダイオードブリッジを外付けするか否かに関係なく動作するように設計されています。

MAX5941A/MAX5941Bは、16ピンのSOPパッケージで提供されます。

## アプリケーション

- IP電話
- 無線アクセスノード
- インターネット機器
- コンピュータ電話
- 監視カメラ
- Power over Ethernet / Power over MDIの受電機器

標準動作回路はデータシートの最後に記載されています。

## 特長

### ◆ 受電機器インタフェース

- 完全集積化IEEE 802.3af準拠PDインタフェース
- PD検出とプログラマブル区分シグネチャ
- 検出中のリーク電流オフセット: 10µA以下
- アイソレーション及び突入電流制限用MOSFET内蔵
- ゲート出力による内蔵アイソレーションFETの外部制御が可能
- プログラマブル突入電流制御
- プログラマブル低電圧ロックアウト

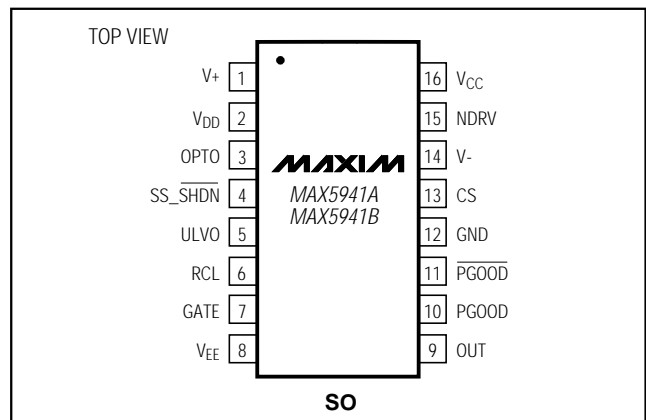
### ◆ PWMコントローラ

- 広い入力範囲: 18V~67V
- 電流モード制御
- 立上りエッジのブランキング
- 内部トリミング済みの275kHz ±10%発振器
- ソフトスタート

## 型番

PART	TEMP RANGE	PIN-PACKAGE	MAX DUTY CYCLE (%)
MAX5941AESE	-40°C to +85°C	16 SO	85
MAX5941ACSE	0°C to +70°C	16 SO	85
MAX5941BESE	-40°C to +85°C	16 SO	50
MAX5941BCSE	0°C to +70°C	16 SO	50

## ピン配置



# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## ABSOLUTE MAXIMUM RATINGS

(All voltages are referenced to  $V_{EE}$ , unless otherwise noted.)

GND	-0.3V to +80V
OUT, $\overline{\text{PGOOD}}$	-0.3V to (GND + 0.3V)
RCL, GATE	-0.3V to +12V
UVLO	-0.3V to +8V
$\overline{\text{PGOOD}}$ to OUT	-0.3V to (GND + 0.3V)
V+ to V-	-0.3V to +80V
$V_{DD}$ to V-	-0.3V to +40V
$V_{CC}$ to V-	-0.3V to +12.5V
OPTO, NDRV, SS, $\overline{\text{SHDN}}$ , CS to V-	-0.3V to ( $V_{CC}$ + 0.3V)
Maximum Input/Output Current (Continuous)	
OUT to $V_{EE}$	500mA
GND, RCL to $V_{EE}$	70mA

UVLO, $\overline{\text{PGOOD}}$ , $\overline{\text{PGOOD}}$ to $V_{EE}$	20mA
GATE to $V_{EE}$	80mA
$V_{DD}$ , $V_{CC}$	20mA
NDRV Continuous	25mA
NDRV (Pulsed for less than 1 $\mu$ s)	$\pm 1$ A
Continuous Power Dissipation ( $T_A = +70^\circ\text{C}$ )	
16-Pin SO (derate 9.1mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$ )	727mW
Operating Temperature Range	
MAX5941_CSE	0 $^\circ\text{C}$ to +70 $^\circ\text{C}$
MAX5941_ESE	-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
Storage Temperature Range	-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Junction Temperature	+150 $^\circ\text{C}$
Lead Temperature (soldering, 10s)	+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{IN} = (\text{GND} - V_{EE}) = 48\text{V}$ , GATE =  $\overline{\text{PGOOD}}$  =  $\overline{\text{PGOOD}}$  = OPEN, V- tied to OUT, V+ tied to GND, UVLO =  $V_{EE}$ ,  $T_A = T_{MIN}$  to + $T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ\text{C}$ . All voltages are referenced to  $V_{EE}$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>PD INTERFACE</b>							
<b>DETECTION MODE</b>							
Input Offset Current	$I_{\text{OFFSET}}$	$V_{IN} = 1.4\text{V}$ to 10.1V, GND = V- = OUT = V+ (Note 2)			10	$\mu\text{A}$	
Effective Differential Input Resistance	dR	$V_{IN} = 1.4\text{V}$ up to 10.1V with 1V step, OUT = $\overline{\text{PGOOD}}$ = GND = OUT = V+ (Note 3)	550			k $\Omega$	
<b>CLASSIFICATION MODE</b>							
Classification Current Turn-Off Threshold	$V_{\text{TH,CLSS}}$	$V_{IN}$ rising (Note 4)	20.8	21.8	22.5	V	
Classification Current (Notes 5, 6)	$I_{\text{CLASS}}$	$V_{IN} = 12.6\text{V}$ to 20V, $R_{\text{DISC}} = 25.5\text{k}\Omega$	Class 0, $R_{\text{CL}} = 10\text{k}\Omega$	0		2	mA
			Class 1, $R_{\text{CL}} = 732\Omega$	9.17		11.83	
			Class 2, $R_{\text{CL}} = 392\Omega$	17.29		19.71	
			Class 3, $R_{\text{CL}} = 255\Omega$	26.45		29.55	
			Class 4, $R_{\text{CL}} = 178\Omega$	36.6		41.4	
<b>POWER MODE</b>							
Operating Supply Voltage	$V_{IN}$	$V_{IN} = (\text{GND} - V_{EE})$			67	V	
Operating Supply Current	$I_{IN}$	Measure at GND, not including $R_{\text{DISC}}$		0.4	1	mA	
Default Power Turn-On Voltage	$V_{\text{UVLO, ON}}$	$V_{IN}$ increasing, UVLO = $V_{EE}$	37.4	38.6	40.1	V	
Default Power Turn-Off Voltage	$V_{\text{UVLO, OFF}}$	$V_{IN}$ decreasing, UVLO = $V_{EE}$	30			V	
Default Power Turn-On/Off Hysteresis	$V_{\text{HYST, UVLO}}$		7.4			V	
External UVLO Programming Range	$V_{IN, EX}$	Set UVLO externally (Note 7)	12		67	V	
UVLO External Reference Voltage	$V_{\text{REF, UVLO}}$	$V_{\text{UVLO}}$ increasing	2.400	2.460	2.522	V	

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = (GND - V_{EE}) = 48V$ ,  $GATE = \overline{PGOOD} = PGOOD = OPEN$ ,  $V-$  tied to  $OUT$ ,  $V+$  tied to  $GND$ ,  $UVLO = V_{EE}$ ,  $T_A = T_{MIN}$  to  $+T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ . All voltages are referenced to  $V_{EE}$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
UVLO External Reference Voltage Hysteresis	HYST	Ratio to $V_{REF,UVLO}$	19.2	20	20.9	%	
UVLO Bias Current	$I_{UVLO}$	$UVLO = 2.460V$	-1.5		+1.5	$\mu A$	
UVLO Input Ground Sense Threshold	$V_{TH,G,UVLO}$	(Note 8)	50		440	mV	
UVLO Input Ground Sense Glitch Rejection		$UVLO = V_{EE}$		7		$\mu s$	
Power Turn-Off Voltage, Undervoltage Lockout Deglitch Time	$t_{OFF\_DLY}$	$V_{IN}$ , $V_{UVLO}$ falling (Note 9)	0.32			ms	
Isolation Switch N-Channel MOSFET On-Resistance	$R_{ON}$	Output current = 300mA, $V_{GATE} = 5.6V$ , measured between $OUT$ and $V_{EE}$	$T_A = +25^\circ C$ (Note 11)		0.6	1.1	$\Omega$
			$T_A = +85^\circ C$		0.8	1.5	
Isolation Switch N-Channel MOSFET Off-Threshold Voltage	$V_{GSTH}$	$OUT = GND$ , $V_{GATE} - V_{EE}$ , output current $< 1\mu A$	0.5			V	
GATE Pulldown Switch Resistance	$R_G$	Power-off mode, $V_{IN} = 12V$ , $UVLO = V_{EE}$		38	80	$\Omega$	
GATE Charging Current	$I_G$	$V_{GATE} = 2V$	5	10	15	$\mu A$	
GATE High Voltage	$V_{GATE}$	$I_{GATE} = 1\mu A$	5.58	5.76	5.93	V	
$PGOOD$ , $\overline{PGOOD}$ Assertion $V_{OUT}$ Threshold	$V_{OUTEN}$	$V_{OUT} - V_{EE}$ , $ V_{OUT} - V_{EE} $ decreasing, $V_{GATE} = 5.75V$	1.15	1.23	1.31	V	
			Hysteresis		70		mV
$PGOOD$ , $\overline{PGOOD}$ Assertion $V_{GATE}$ Threshold	$V_{GSEN}$	(GATE - $V_{EE}$ ) increasing, $OUT = V_{EE}$	4.62	4.76	4.91	V	
			Hysteresis		80		mV
$PGOOD$ Output Low Voltage		$I_{SINK} = 2mA$ (Note 10)			0.4	V	
$PGOOD$ Output Low Voltage	$V_{OLDCDC}$	$I_{SINK} = 2mA$ , $OUT \leq (GND - 5V)$ (Note 10)			0.2	V	
$PGOOD$ Leakage Current		GATE = high, $GND - V_{OUT} = 67V$ (Note 10)			1	$\mu A$	
$PGOOD$ Leakage Current		GATE = $V_{EE}$ , $\overline{PGOOD} - V_{EE} = 67V$ (Note 10)			1	$\mu A$	

## ELECTRICAL CHARACTERISTICS (PWM Controller)

(All voltages referenced to  $V-$ .  $V_{DD} = 13V$ , a  $10\mu F$  capacitor connects  $V_{CC}$  to  $V-$ ,  $V_{CS} = V-$ ,  $V+ = 48V$ ,  $0.1\mu F$  capacitor connected to  $SS\_SHDN$ ,  $NDRV = open$  circuit,  $OPTO = V-$ ,  $T_A = T_{MIN}$  to  $+T_{MAX}$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>SUPPLY CURRENT</b>						
$V+$ Supply Current	$I_{V+(NS)}$	$V_{DD} = 0V$ , $V+ = 67V$ , driver not switching		0.85	1.3	mA
	$I_{V+(S)}$	$V+ = 67V$ , $V_{DD} = 0V$ , $V_{OPTO} = 4V$ , driver switching		1.4	2.6	
$V+$ Supply Current After Startup		$V+ = 67V$ , $V_{DD} = 13V$ , $V_{OPTO} = 4V$		11		$\mu A$
$V_{DD}$ Supply Current	$I_{VDD(NS)}$	$V_{DD} = 36V$ , driver not switching		0.9	1.3	mA
	$I_{VDD(S)}$	$V_{DD} = 36V$ , driver switching, $V_{OPTO} = 4V$		1.9	2.7	

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## ELECTRICAL CHARACTERISTICS (PWM Controller) (continued)

(All voltages referenced to V-. V<sub>DD</sub> = 13V, a 10μF capacitor connects V<sub>CC</sub> to V-, V<sub>CS</sub> = V-, V+ = 48V, 0.1μF capacitor connected to SS\_SHDN, NDRV = open circuit, OPTO = V-, T<sub>A</sub> = T<sub>MIN</sub> to +T<sub>MAX</sub>, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V+ Shutdown Current		V <sub>SS_SHDN</sub> = 0V, V+ = 67V		190	290	μA
V <sub>DD</sub> Shutdown Current		V <sub>SS_SHDN</sub> = 0V		8	20	μA
<b>PREREGULATORS/STARTUP</b>						
V+ Input Voltage			18		67	V
V <sub>DD</sub> Supply Voltage			13		36	V
<b>INTERNAL REGULATORS</b>						
V <sub>CC</sub> Output Voltage		Powered from V+, I <sub>CC</sub> = 7.5mA, V <sub>DD</sub> = 0V	7.5	9.8	12	V
		Powered from V <sub>DD</sub> , I <sub>CC</sub> = 7.5mA	9.0	10.0	11.0	
V <sub>CC</sub> Undervoltage Lockout	V <sub>CC_UVLO</sub>	V <sub>CC</sub> falling		6.6		V
<b>OUTPUT DRIVER</b>						
Peak Source Current		V <sub>CC</sub> = 11V (externally forced)		570		mA
Peak Sink Current		V <sub>CC</sub> = 11V (externally forced)		1000		mA
NDRV High-Side Driver Resistance	R <sub>OH</sub>	V <sub>CC</sub> = 11V, externally forced, NDRV sourcing 50mA		4	12	Ω
NDRV Low-Side Driver Resistance	R <sub>OL</sub>	V <sub>CC</sub> = 11V, externally forced, NDRV sinking 50mA		1.6	4	Ω
<b>PWM COMPARATOR</b>						
OPTO Input Bias Current		V <sub>OPTO</sub> = V <sub>SS_SHDN</sub>	-1.00		+1.00	μA
OPTO Control Range			2		3	V
Slope Compensation	V <sub>SCOMP</sub>	MAX5941A		26		mV/μs
<b>THERMAL SHUTDOWN</b>						
Thermal Shutdown Temperature				150		°C
Thermal Hysteresis				25		°C
<b>CURRENT LIMIT</b>						
CS Threshold Voltage	V <sub>ILIM</sub>	V <sub>OPTO</sub> = 4V	419	465	510	mV
CS Input Bias Current		0V ≤ V <sub>CS</sub> ≤ 2V, V <sub>OPTO</sub> = 4V	-1		+1	μA
Current-Limit Comparator Propagation Delay		25mV overdrive on CS, V <sub>OPTO</sub> = 4V		180		ns
CS Blanking Time		V <sub>OPTO</sub> = 4V		70		ns
<b>OSCILLATOR</b>						
Clock Frequency Range		V <sub>OPTO</sub> = 4V	235	275	314	kHz
Max Duty Cycle		MAX5941A, V <sub>OPTO</sub> = 4V	75		85	%
		MAX5941B, V <sub>OPTO</sub> = 4V	44		50	
<b>SOFT-START</b>						
SS Source Current	I <sub>SSO</sub>	V <sub>SS(SHDN)</sub> = 0V	2.0	4.6	6.5	μA
SS Sink Current			1			mA
Peak Soft-Start Voltage Clamp		No external load	2.331	2.420	2.500	V
Shutdown Threshold		V <sub>SS_SHDN</sub> falling (Note 11)	0.25	0.37	0.41	V
		V <sub>SS_SHDN</sub> rising (Note 11)	0.53	0.59	0.65	

# IEEE 802.3af準拠、受電機器用Power over Ethernet インタフェース/PWMコントローラ

MAX5941A/MAX5941B

- Note 1:** All min/max limits for the PD interface are production tested at +85°C (extended grade)/+70°C (commercial grade). Limits at +25°C and -40°C are guaranteed by design. All PWM controller min/max limits are 100% production tested at +25°C and +85°C (extended grade)/+70°C (commercial grade). Limits at -40°C are guaranteed by design, unless otherwise noted.
- Note 2:** The input offset current is illustrated in Figure 1.
- Note 3:** Effective differential input resistance is defined as the differential resistance between GND and V<sub>EE</sub> without any external resistance.
- Note 4:** Classification current is turned off whenever the IC is in power mode.
- Note 5:** See Table 2 in the *PD Classification Mode* section. R<sub>DISC</sub> and R<sub>CL</sub> must be 100ppm or better.
- Note 6:** See *Thermal Dissipation* section for details.
- Note 7:** When UVLO is connected to the midpoint of an external resistor-divider with a series resistance of 25.5kΩ (±1%), the turn-on threshold set point for the power mode is defined by the external resistor-divider. Make sure the voltage on the UVLO pin does not exceed its maximum rating of 8V when V<sub>IN</sub> is at the maximum voltage.
- Note 8:** When the V<sub>UVLO</sub> is below V<sub>TH, G, UVLO</sub>, the MAX5941 sets the turn-on voltage threshold internally (V<sub>UVLO,ON</sub>).
- Note 9:** An input voltage or V<sub>UVLO</sub> glitch below their respective thresholds shorter than or equal to t<sub>OFF\_DLY</sub> does not cause the MAX5941A/MAX5941B to exit power-on mode (as long as the input voltage remains above an operable voltage level of 12V).
- Note 10:** PGOOD references to OUT while PGOOD references to V<sub>EE</sub>.
- Note 11:** Guaranteed by design.

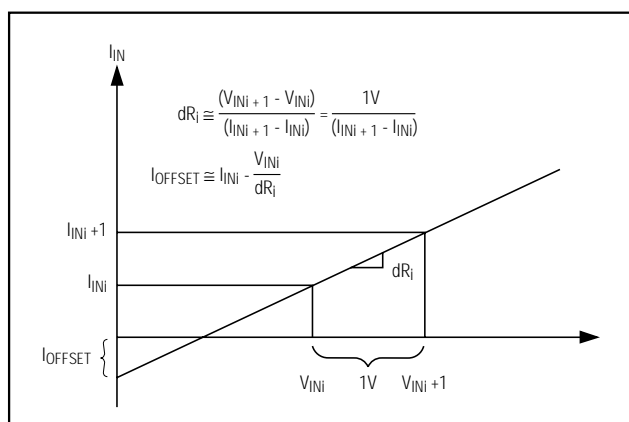


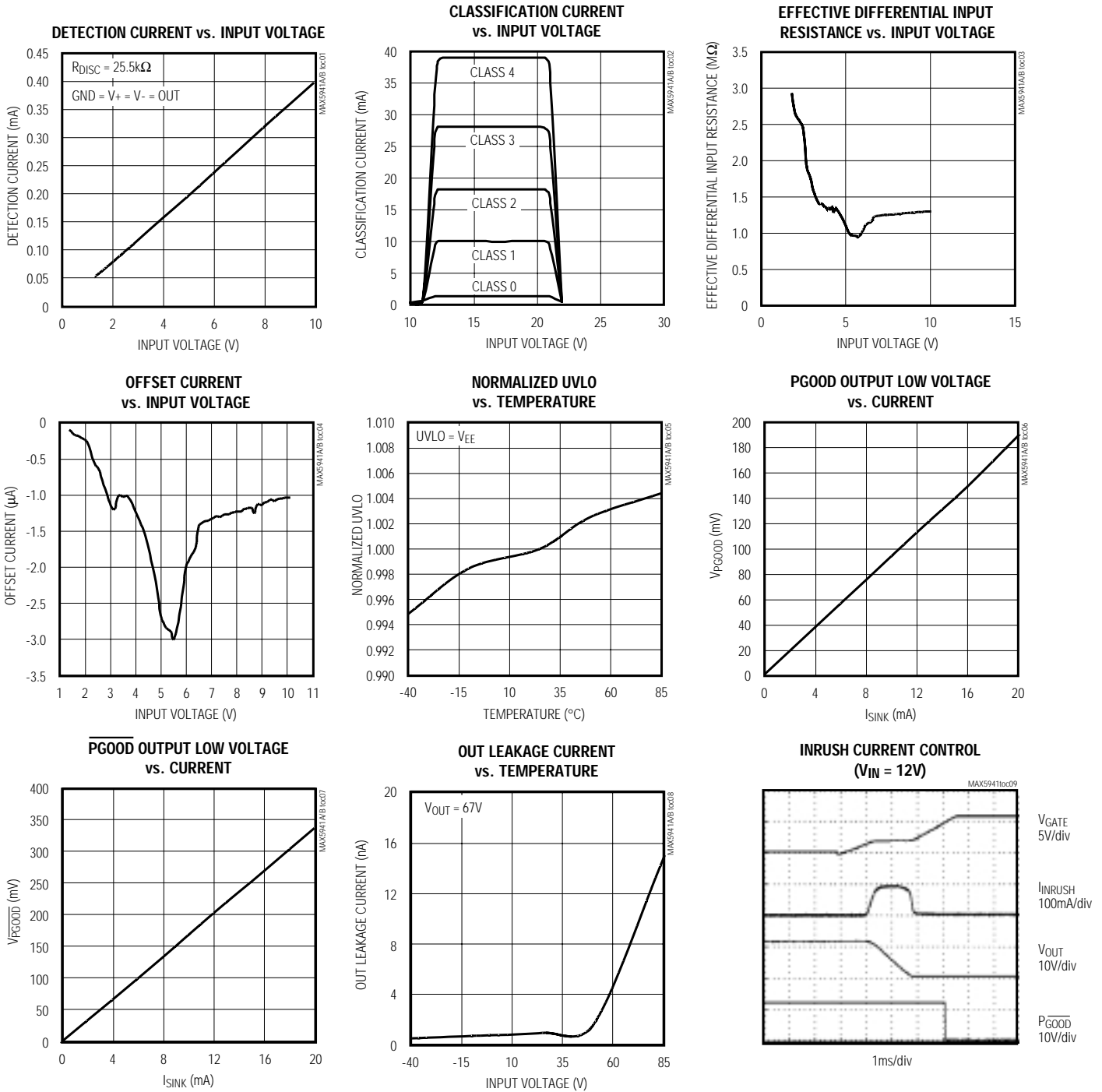
図1. 実効差動入力抵抗/オフセット電流

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## 標準動作特性

( $V_{IN} = (GND - V_{EE}) = 48V$ ,  $GATE = \overline{PGOOD} = PGOOD = OUT = OPEN$ ,  $UVLO = V_{EE}$ ,  $V_{DD} = 13V$ ,  $NDRV$  floating,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$ . All voltages are referenced to  $V_{EE}$  (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to  $V_-$  (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)



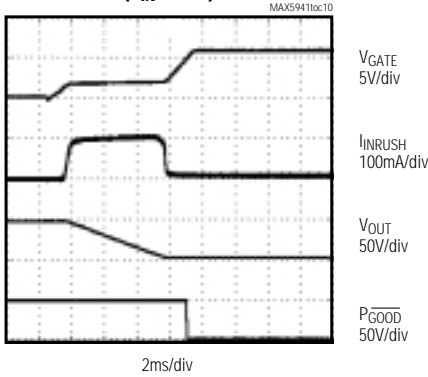
# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

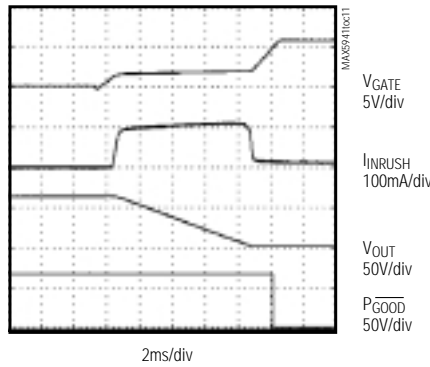
## 標準動作特性(続き)

( $V_{IN} = (GND - V_{EE}) = 48V$ , GATE =  $\overline{PGOOD}$  = PGOOD = OUT = OPEN, UVLO =  $V_{EE}$ ,  $V_{DD} = 13V$ , NDRV floating,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$ . All voltages are referenced to  $V_{EE}$  (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to  $V_-$  (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)

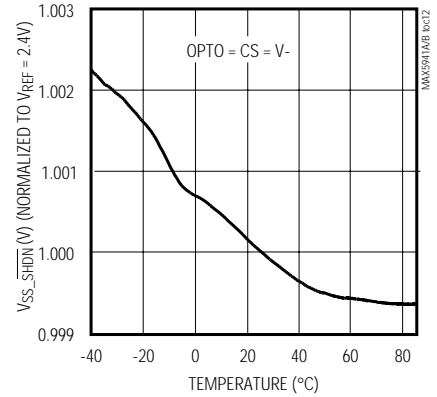
**INRUSH CURRENT CONTROL**  
( $V_{IN} = 48V$ )



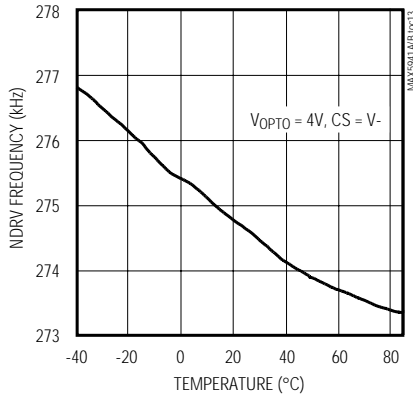
**INRUSH CURRENT CONTROL**  
( $V_{IN} = 67V$ )



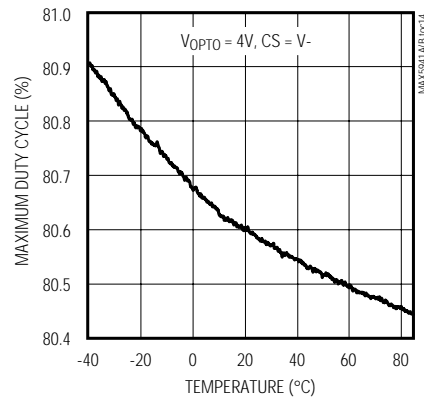
**$V_{SS\_SHDN}$  vs. TEMPERATURE**  
(AT THE END OF SOFT-START)



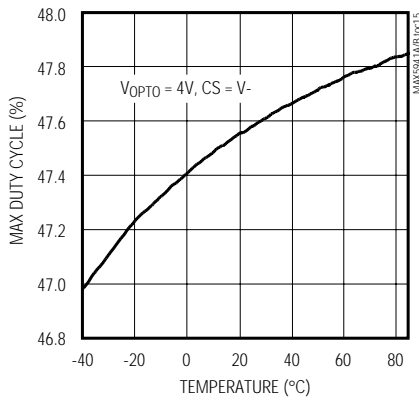
**NDRV FREQUENCY**  
vs. TEMPERATURE



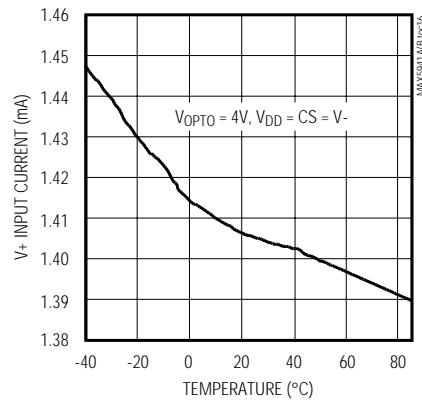
**MAXIMUM DUTY CYCLE**  
vs. TEMPERATURE



**MAXIMUM DUTY CYCLE**  
vs. TEMPERATURE



**$V_+$  SUPPLY CURRENT**  
vs. TEMPERATURE

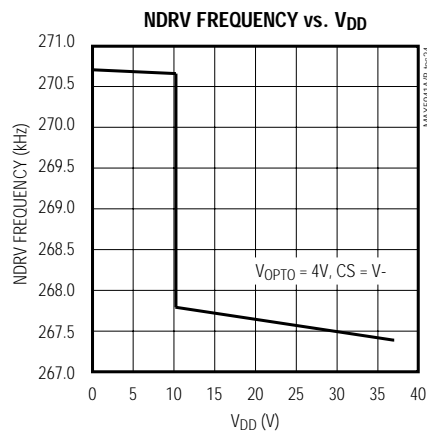
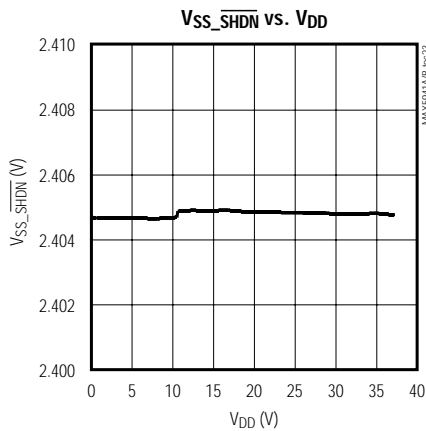
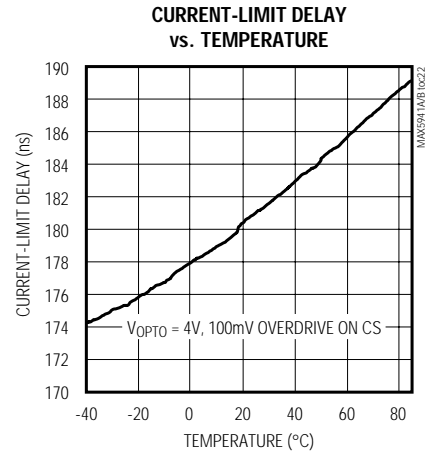
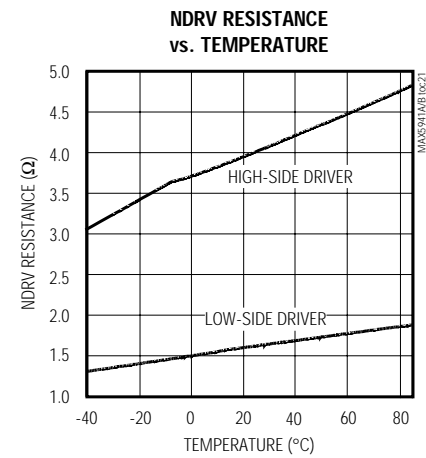
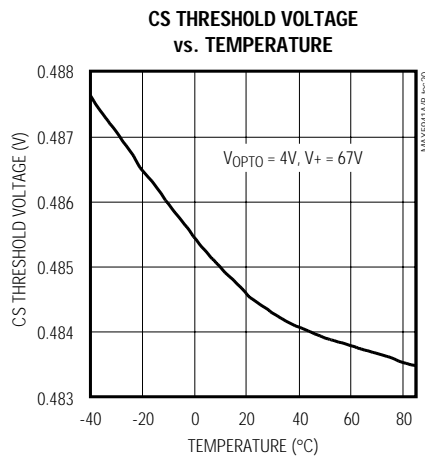
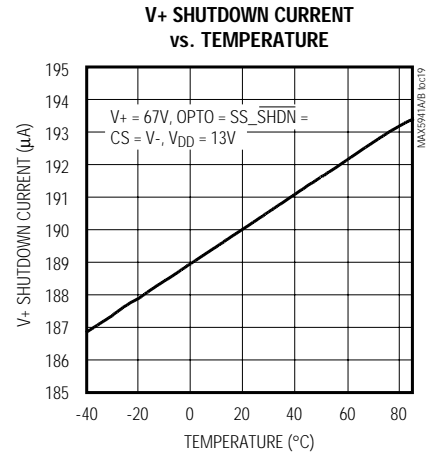
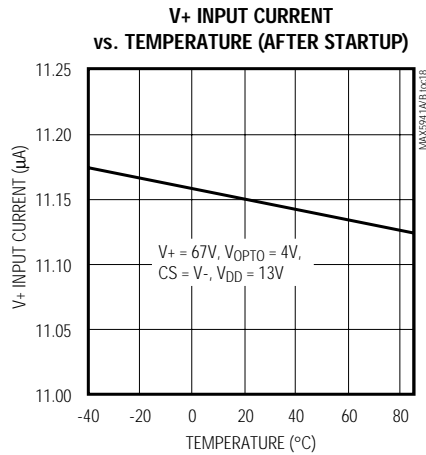
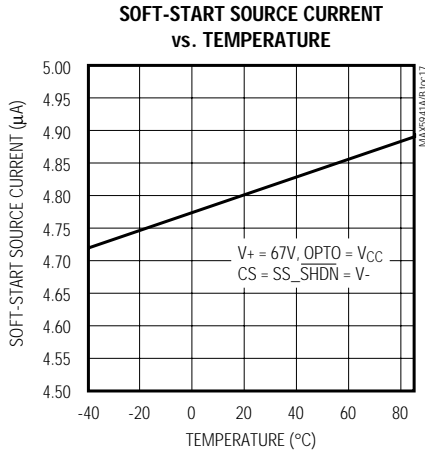


# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## 標準動作特性(続き)

( $V_{IN} = (GND - V_{EE}) = 48V$ , GATE =  $\overline{PGOOD}$  = PGOOD = OUT = OPEN, UVLO =  $V_{EE}$ ,  $V_{DD} = 13V$ , NDRV floating,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$ . All voltages are referenced to  $V_{EE}$  (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to  $V_-$  (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)

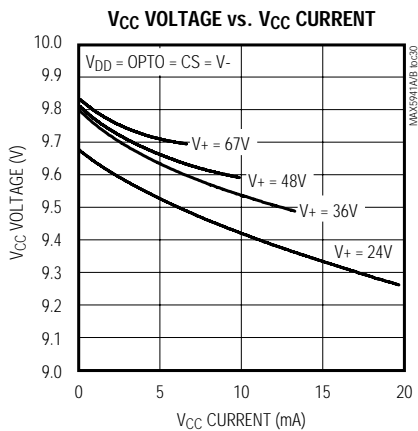
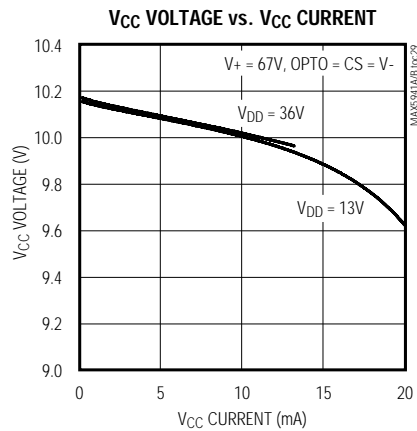
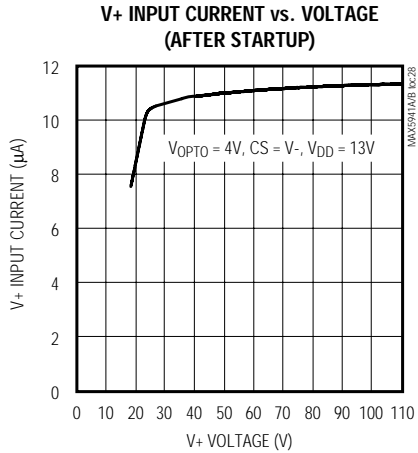
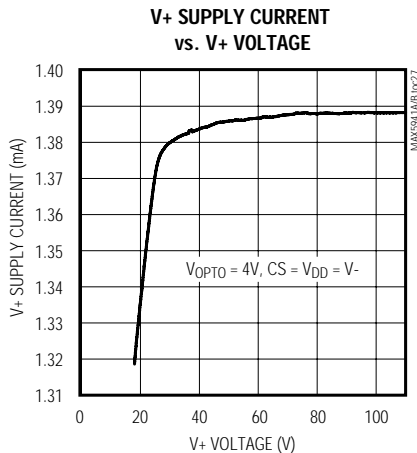
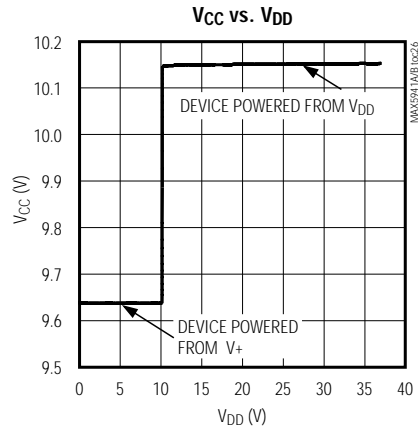
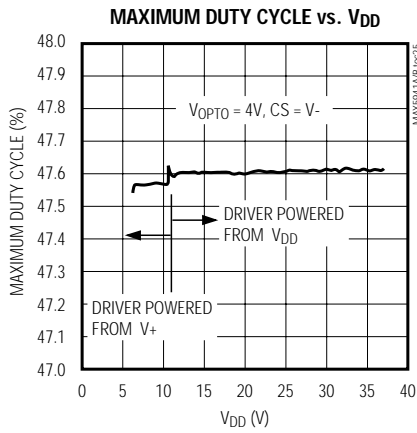


# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## 標準動作特性(続き)

( $V_{IN} = (GND - V_{EE}) = 48V$ , GATE =  $\overline{PGOOD}$  = PGOOD = OUT = OPEN, UVLO =  $V_{EE}$ ,  $V_{DD} = 13V$ , NDRV floating,  $T_A = T_{MIN}$  to  $T_{MAX}$ . Typical values are at  $T_A = +25^\circ C$ . All voltages are referenced to  $V_{EE}$  (for graphs 1–11 in the *Typical Operating Characteristics*), all voltages are referenced to  $V_-$  (for graphs 12–30 in the *Typical Operating Characteristics*), unless otherwise noted.)



# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## 端子説明

端子	名称	機能
1	V+	高電圧スタートアップ入力。V-が基準。18V ~ 67Vの範囲の入力電圧に直接接続してください。スタートアップ時にV <sub>CC</sub> を発生する高電圧リニアレギュレータに内部で接続します。V+をGNDに接続してください。
2	V <sub>DD</sub>	ラインレギュレータ入力。V-が基準。V <sub>DD</sub> は、V <sub>CC</sub> を発生するリニアレギュレータの入力です。電源電圧が36V以下の場合、V <sub>DD</sub> とV+を電源に接続してください。電源電圧が36V以上の場合、V <sub>DD</sub> は、トランスの三次巻線から13V ~ 36Vの電圧を受け取ります。4.7μFのコンデンサでV <sub>DD</sub> をV-にバイパスしてください。
3	OPTO	フォトカブラ入力。V-が基準。この入力に印加する制御電圧は、2V ~ 3Vです。
4	SS_SHDN	ソフトスタートタイミングコンデンサ接続用。V-が基準。最大電流制限値に達するまでの時間は、約0.45ms/nFです。最小10nFのコンデンサでV-にバイパスしてください。2.4Vのリファレンス電圧がこのコンデンサの両端に発生します。SS_SHDNを0.25V以下にすることによってPWMコントローラはディセーブルになります。PWMコントローラをPDインタフェースから自動的にイネーブルするには、PGOODに接続してください。
5	UVLO	電源モード用低電圧ロックアウトプログラミング入力。V <sub>EE</sub> が基準。UVLOがそのスレッシュホールドを超えると、デバイスは電源モードに入ります。デフォルトの低電圧ロックアウトスレッシュホールドを使用するには、UVLOをV <sub>EE</sub> に接続してください。スレッシュホールドを外で設定するには、UVLOを外付け抵抗分圧に接続してください。外付け抵抗の直列抵抗値は25.5k (±1%)に加える必要があり、検出抵抗を置き換えなければなりません。デバイスを低電圧ロックアウト状態に保つには、UVLOをV <sub>TH,G,UVLO</sub> とV <sub>REF,UVLO</sub> の間に接続してください。
6	RCL	区分設定。V <sub>EE</sub> が基準。RCLとV <sub>EE</sub> の間に抵抗を接続し、PDのクラスを設定してください(表1及び2参照)。
7	GATE	内部NチャネルパワーMOSFETのゲート。V <sub>EE</sub> が基準。デバイスが電源モードに入ると、GATEは10μAを供給します。100VセラミックコンデンサをGATEとV <sub>OUT</sub> の間に外付けし、突入電流を設定してください。内部MOSFETをターンオフするには、GATEをV <sub>EE</sub> に接続してください。GATEがV <sub>EE</sub> に接続されているとき、検出及び区分機能が正常に働きます。
8	V <sub>EE</sub>	負入力電源。内蔵アイソレーションNチャネルパワーMOSFETのソース。V <sub>EE</sub> を-48Vに接続してください。
9	OUT	出力電圧。V <sub>EE</sub> が基準。内蔵アイソレーションNチャネルパワーMOSFETのドレイン。OUTをV-に接続してください。
10	PGOOD	パワーグッドインジケータ出力、アクティブハイ、オープンドレイン。PGOODは、OUTが基準です。V <sub>OUT</sub> がV <sub>EE</sub> の1.2V以内にありかつGATEがV <sub>EE</sub> よりも5V高くなると、PGOODはハイインピーダンスになります。これ以外の状態では、PGOODはOUTに接続されています(V <sub>OUT</sub> がGNDより5V以上低いものとして)。PWMコントローラをイネーブル/ディセーブルするには、PGOODをSS_SHDNに直接接続して(外付けプルアップ不要)してください。
11	$\overline{\text{PGOOD}}$	パワーグッドインジケータ出力、アクティブロー、オープンドレイン。 $\overline{\text{PGOOD}}$ は、V <sub>EE</sub> が基準です。V <sub>OUT</sub> がV <sub>EE</sub> の1.2V以内にありかつGATEがV <sub>EE</sub> よりも5V高くなると、 $\overline{\text{PGOOD}}$ はV <sub>EE</sub> に接続されます。これ以外の状態では、 $\overline{\text{PGOOD}}$ はハイインピーダンスになります。
12	GND	グラウンド。V <sub>EE</sub> が基準。GNDは、正の入力電源です。V+に接続してください。
13	CS	電流検出入力。V-が基準。各サイクルの電流制限の期間、V <sub>CS</sub> が465mV以上に上昇すると、パワースイッチはターンオフします。また、CSは電流モードコントローラ用のフィードバックです。CSは、立上りエッジのブランキング回路を経由してPWMコントローラに接続されています。
14	V-	V-は、PWMコントローラのグラウンド端子です。GNDに接続してください。
15	NDRV	ゲートドライブ。V-が基準。高電圧の外付けNチャネルパワーMOSFETを駆動します。
16	V <sub>CC</sub>	安定化IC電源。V-が基準。MAX5941_に給電します。V <sub>CC</sub> は、通常動作中はV <sub>DD</sub> から、またスタートアップ中はV+から安定化されます。10μFのタンタルコンデンサと0.1μFのセラミックコンデンサを並列にしてV <sub>CC</sub> をV-にバイパスしてください。

# IEEE 802.3af準拠、受電機器用Power over Ethernet インタフェース/PWMコントローラ

表1. PD電源区分/R<sub>CL</sub>の選択

CLASS	USAGE	R <sub>CL</sub> (Ω)	MAXIMUM POWER USED BY PD (W)
0	Default	10k	0.44 to 12.95
1	Optional	732	0.44 to 3.84
2	Optional	392	3.84 to 6.49
3	Optional	255	6.49 to 12.95
4	Not allowed	178	Reserved*

\*Class 4 reserved for future use.

## 詳細

MAX5941A/MAX5941Bは、Power over Ethernet (PoE)システムを受電機器(PD)用電源ICをすべて内蔵しています。MAX5941A/MAX5941Bは、PDインタフェース、及び絶縁または非絶縁型のフライバック及びフォワードコンバータに適した小型DC-DC PWMコントローラを備えています。

MAX5941A/MAX5941B受電機器(PD)インタフェースは、IEEE 802.3af規格に準拠しており、PDに検出シグネチャ、区分シグネチャ、及びプログラマブル突入電流制御付きの集積化アイソレーションスイッチを提供します。また、これらのデバイスは、ヒステリシスの大きい電源モード低電圧ロックアウト(UVLO)、及びパワーグッドステータス出力を備えています。

内蔵のMOSFETは、検出と区分の期間中にPDを分離します。MAX5941A/MAX5941Bは、検出フェーズで10μA以下のリーク電流オフセットを保証します。プログラマブル電流制限は、パワーオン時の過大な突入電流を防止します。このデバイスは、ツイストケーブルの抵抗による電圧降下の補償を行うため、及び、検出、区分及びパワーオン/オフフェーズの間のグリッチフリーの遷移を確実にするために、広いヒステリシスを持ち、グリッチ除去時間の長い電源モードUVLOを備えています。MAX5941A/MAX5941Bは、アクティブハイ(PGOOD)とアクティブロー(PGOOD)の両出力を備えています。両デバイスは、デフォルト値がIEEE 802.3af規格に準拠した可変UVLOスレッシュホールドを内蔵しています。MAX5941A/MAX5941Bは、PDの前にダイオードブリッジを外付けするか否かに関係なく動作します。

フライバック、またはフォワードモード電源を設計するには、MAX5941A/MAX5941BのPWM電流モードコントローラを使用してください。電流モードを使用すると、制御ループの設計が簡素化されると同時にループの安定性が向上します。高電圧スタートアップレギュレータを内蔵しているため、スタートアップ抵抗を外付けせずにデバイスを入力電源に直接接続することが

できます。コントローラは、内蔵レギュレータの電流で始動します。三次巻線の電圧が確立すると内蔵レギュレータの電源が切れ、PWMコントローラを駆動するバイアス電流が三次巻線から供給されます。内部発振器は275kHzに設定されており、±10%にトリミングされています。このため、小型の磁性部品を採用して基板スペースを最小限に抑えることができます。MAX5941AとMAX5941Bはともに、複数の出力電圧を供給する電源に使用することができます。PWMコントローラのファンクションダイアグラムを図4に示します。フォワード及びフライバック構成の標準動作回路を図5と図6にそれぞれ示します。

## 受電機器インタフェース

### 動作モード

MAX5941A/MAX5941Bの受電機器(PD)フロントエンドセクションは、その入力電圧( $V_{IN} = GND - V_{EE}$ )に従ってPD検出シグネチャ、PD区分、及びPD電源の3種類のモードで動作します。電圧スレッシュホールドはすべて、オプションのダイオードブリッジの有無に関係なく動作しますが、IEEE 802.3af規格に対応しています(図7参照)。

### 検出モード( $1.4V \leq V_{IN} \leq 10.1V$ )

検出モードでは、給電機器(PSE)が1.4V~10.1V(最小1V刻み)の範囲の2種類の電圧を $V_{IN}$ に印加して、この2点における電流測定値を記録します。その際、PSEは $\Delta V/\Delta I$ を計算し、25.5kΩのシグネチャ抵抗の存在を確認します。このモードでは、MAX5941A/MAX5941B内部回路のほとんどがオフ状態にあり、オフセット電流は10μA以下です。

PDに印加される電圧を反転する場合は、入力端子に保護ダイオードを接続してMAX5941A/MAX5941Bの内部が損傷しないようにしてください(図7参照)。PSEでは、スロープ法( $\Delta V/\Delta I$ )でシグネチャ抵抗を計算するため、保護ダイオードに起因するDCオフセットは差し引かれて検出方法に影響を与えません。

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

表2. 区分電流の設定

CLASS	R <sub>CL</sub> (Ω)	V <sub>IN</sub> * (V)	CLASS CURRENT SEEN AT V <sub>IN</sub> (mA)		IEEE 802.3af PD CLASSIFICATION CURRENT SPECIFICATION (mA)	
			MIN	MAX	MIN	MAX
0	10k	12.6 to 20	0	4	0	4
1	732	12.6 to 20	9	12	9	12
2	392	12.6 to 20	17	20	17	20
3	255	12.6 to 20	26	30	26	30
4	178	12.6 to 20	36	42	36	44

\*V<sub>IN</sub> is measured across the MAX5941 input pins (V<sub>EE</sub> and GND), which does not include the diode bridge voltage drop.

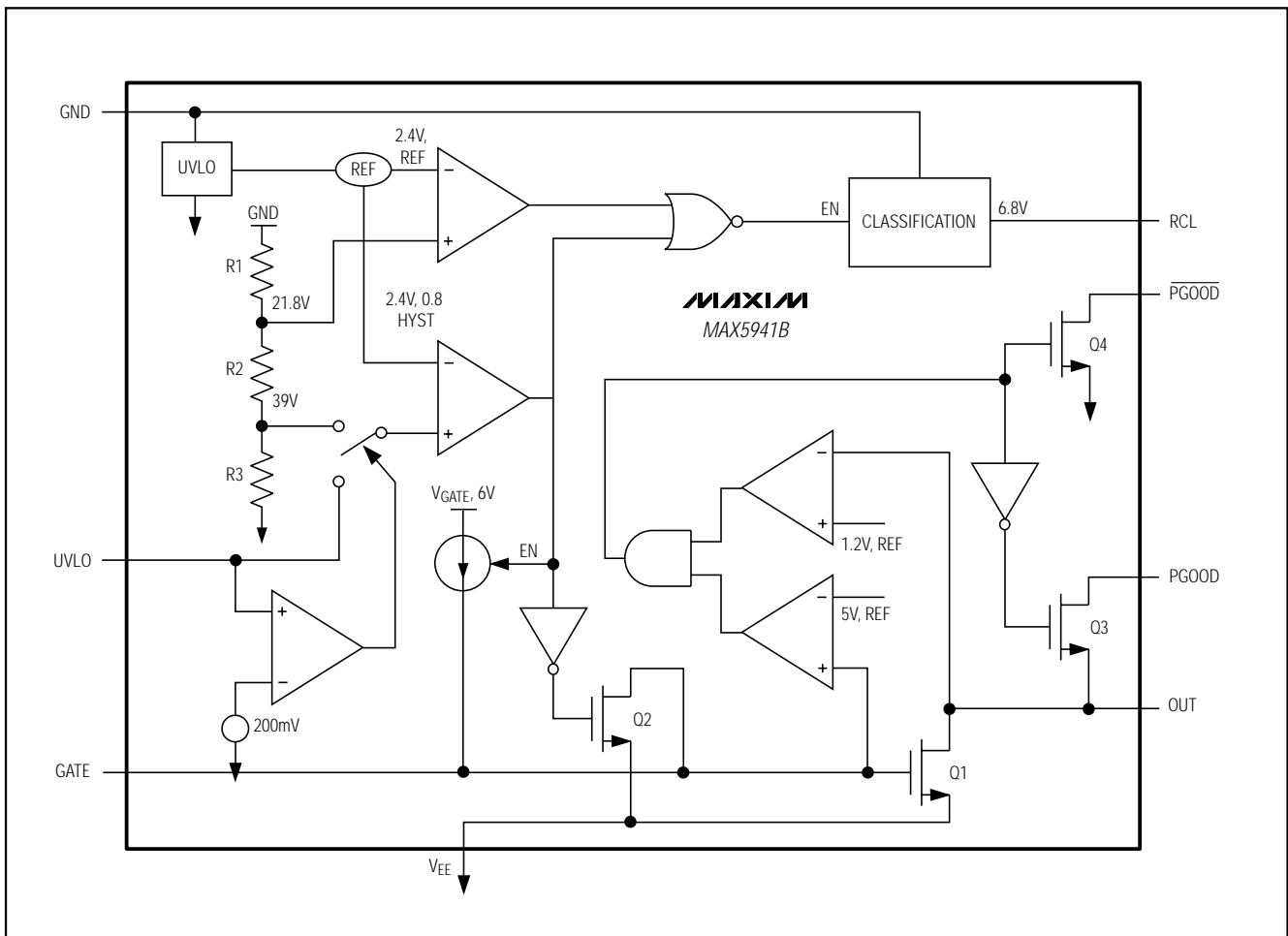


図2. 受電機器インタフェースのブロックダイアグラム

# IEEE 802.3af準拠、受電機器用Power over Ethernet インタフェース/PWMコントローラ

## 区分モード( $12.6V \leq V_{IN} \leq 20V$ )

区分モードでは、PSEがPDの要求する消費電力に基づいてPDを区分します。これによって、PSEは電力の分配を有効に管理することができます。IEEE 802.3af規格は、表1に示すように5つのクラスを規定しています。RCLと $V_{EE}$ の間に接続される外付け抵抗( $R_{CL}$ )により区分電流を設定します。

PSEは、PD入力に電圧を印加することによってPDのクラスを決定し、PSEから出力される電流を測定します。PSEが12.6V~20Vの間の電圧を印加すると、MAX5941A/MAX5941Bは表2に示す値の電流特性を示します。PSEは、区分電流情報を利用してPDの電源要件を分別します。PDに流れる全電流がIEEE 802.3af規格の数値以内に収まるように、区分電流には、25.5k の検出シグネチャ抵抗に流れる電流、及びMAX5941A/MAX5941Bの消費電流が含まれます。デバイスが電源モードにある場合は、区分電流は常に遮断されます。

## 電源モード

電源モード中に、 $V_{IN}$ が低電圧ロックアウトスレッシュホールド( $V_{UVLO,ON}$ )以上に上昇すると、MAX5941A/MAX5941Bが内部NチャンネルMOSFET Q1(図2参照)を徐々に導通させます。MAX5941A/MAX5941Bは、Q1のゲートを定電流源(10 $\mu$ A、typ)で充電します。Q1のドレイン-ゲート間容量は、MOSFETのドレインにおける電圧上昇率を制限するため、突入電流が制限されます。突入電流をさらに抑制するには、ドレイン-ゲート間容量を外部で追加してください(「突入電流制限」の項を参照してください)。Q1のドレインがそのソース電圧の1.2V以内にあり、かつそのゲート-ソース間電圧が5V以上のとき、MAX5941A/MAX5941Bは $\overline{PGOOD} / \overline{PGOOD}$ 出力をアクティブにします。MAX5941A/MAX5941Bは、ツイストペアケーブルのハイインピーダンスを補償するために、広いUVLOヒステリシスとターンオフグリッチ除去時間を備えています。

## 低電圧ロックアウト

MAX5941A/MAX5941Bは、39Vに設定されたデフォルトのUVLOターンオン及び30Vに設定されたUVLOターンオフを持ち、最高67Vの電源電圧で動作します。UVLOに抵抗分圧を接続してUVLOスレッシュホールドを調整してください(図3参照)。入力電圧がUVLOスレッシュホールド( $V_{UVLO,ON}$ )を超えると、ICが電源モードに入り、MOSFETがオンになります。入力電圧が $t_{OFF\_DLY}$ よりも長い間UVLOスレッシュホールド( $V_{UVLO,OFF}$ )以下の値を持続するとMOSFETがターンオフします。

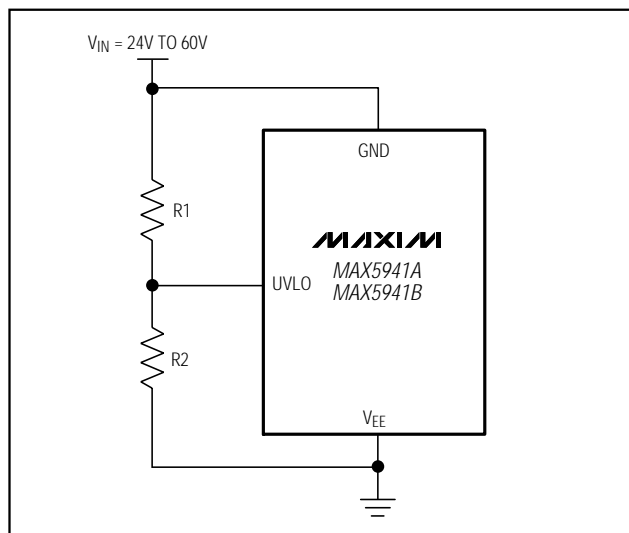


図3. 外付け抵抗分圧による低電圧ロックアウトの設定

UVLOスレッシュホールドを調整するには、GNDとUVLOの間及びUVLOと $V_{EE}$ の間に抵抗分圧を外付けしてください。次式から、希望のUVLOスレッシュホールドに対するR1とR2を計算します。

$$R2 = 25.5k\Omega \times \frac{V_{REF,UVLO}}{V_{IN,EX}}$$

$$R1 = 25.5k\Omega - R2$$

ここで、 $V_{IN,EX}$ は、希望のUVLOスレッシュホールドです。抵抗分圧は25.5k のPD検出抵抗に置き換わるため、R1とR2の和が $25.5k \pm 1\%$ に等しくなるようにしてください。外付け抵抗分圧を使用する場合、MAX5941では外部リファレンス電圧のヒステリシスが20%(typ)になります。換言すれば、UVLOを外で設定する際のターンオフスレッシュホールドは、新たなUVLOターンオンスレッシュホールドの80%(typ)です。

## 突入電流制限

MAX5941A/MAX5941Bは、定電流源(10 $\mu$ A、typ)によって内部MOSFETのゲートを充電します。MOSFETのドレイン-ゲート間容量はドレインにおける電圧上昇率を制限するため、突入電流が制限されます。突入電流をさらに抑制するには、GATEとOUTの間にコンデンサを外付けしてください。突入電流は、次式から計算します。

$$I_{INRUSH} = I_G \times \frac{C_{OUT}}{C_{GATE}}$$

PoEアプリケーションの推奨突入電流は、100mAです。

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## PGOOD/ $\overline{\text{PGOOD}}$ 出力

PGOOD は、オープンドレイン、アクティブハイのロジック出力です。V<sub>OUT</sub> が V<sub>EE</sub> の 1.2V 以内にありかつ GATE が V<sub>EE</sub> よりも 5V 高くなると、PGOOD はハイインピーダンスになります。これ以外の状態では、PGOOD は V<sub>OUT</sub> に接続されています (V<sub>OUT</sub> が GND より 5V 以上低いものとして)。PWM コントローラをイネーブルするには、PGOOD を SS $\overline{\text{SHDN}}$  に接続してください。外付けプルアップ抵抗は不要です。

$\overline{\text{PGOOD}}$  は、オープンドレイン、アクティブローのロジック出力です。V<sub>OUT</sub> が V<sub>EE</sub> の 1.2V 以内にありかつ GATE が V<sub>EE</sub> よりも 5V 高くなると、 $\overline{\text{PGOOD}}$  は V<sub>EE</sub> に接続されます。これ以外の状態では、 $\overline{\text{PGOOD}}$  はハイインピーダンスになります。

## 熱放散

区分モード中に、PSE が最大 DC 電圧を印加すると、GND と V<sub>RCL</sub> の間の最大電圧降下は 13V になります。42mA の最大区分電流が MAX5941A/MAX5941B に流れると、最大 DC 電力損失はほぼ 546mW になります。これは、最大動作温度における IC の最大 DC 電力損失よりもわずかに大きい値です。ただし、IEEE 802.3af 規格では区分モードの持続時間が 75ms(max) に制限されています。MAX5941A/MAX5941B は、最大持続時間にわたって内部損傷を受けることなく最大区分電力損失に対応できます。PSE が IEEE 802.3af 規格に反して 75ms を超える最大区分時間に設定されると、IC に内部損傷が発生することがあります。

## PWM コントローラ

### 電流モード制御

MAX5941A/MAX5941B は、立上りエッジのブランキングなどの機能を追加することによって電流モード制御を行います。立上りエッジのブランキングは、PWM コンパレータの入力に加えらる検出電流信号を単に無効にする 2 つの内部パスを備えたものです。電流制限コンパレータは、CS 端子を常時監視しており、サイクル単位で電流制限を行い電流制限が無効になることはありません。CS 信号の立上りエッジのブランキングは、PWM コンパレータによるオンサイクルの早期終了を防止します。CS 信号は、MOSFET ゲートの充電電流、電源回路の容量性及びダイオードの逆回復電流によって生じる立上りエッジのスパイクを含んでいます。この立上りエッジのスパイクは、通常、電流制限コンパレータのスレッシュホールドよりも小さいため電流制限が無効にされることはなく、あらゆる条件下でサイクル単位の電流制限が有効な状態にあります。

MAX5941A は、ライン電圧と負荷電流の広範囲の変動が予想される不連続フライバックアプリケーションに使用してください。MAX5941B は、最大デューティサイクルを 50% 以下に制限する必要がある単トランジスタフォワードコンバータに使用してください。

状況によって、デューティサイクルが 50% 以上のフォワードコンバータを使用する方が有利な場合があります。このような場合は、MAX5941A を使用してください。デューティサイクルが大きくなると、MOSFET スイッチを流れる電流の一次側換算 RMS 値が著しく減少し、多くの場合出力フィルタインダクタが小さくて済みます。この場合の最大の難点は、MOSFET の電圧定格を大きくし、かつスロープ補償を行って内部の電流ループを安定化する必要があります。MAX5941A は、スロープ補償を内蔵しています。

## フォトカプラフィードバック

図 5 に示すように、フォトカプラとシャントレギュレータを使用することによって絶縁型電圧フィードバックを実現することができます。出力電圧の設定点の精度は、シャントレギュレータとフィードバック抵抗分圧の許容差で決まります。

## 内蔵レギュレータ

MAX5941A/MAX5941B の内蔵レギュレータは、損失のあるスタートアップ抵抗を使用せずに初期スタートアップを行って、三次 (バイアス) 巻線の出力電圧を安定化し IC に給電します。スタートアップの際、V<sub>+</sub> は V<sub>CC</sub> に安定化されてデバイスにバイアスを供給します。V<sub>DD</sub> レギュレータは、さらに三次巻線の出力を安定化して V<sub>CC</sub> を発生します。この構成によれば、三次巻線の出力に小さいフィルタコンデンサを設けるだけですので、フィルタインダクタのコストが削減されます。

三次巻線を設計する際には、最小反射電圧が必ず 12.7V 以上になるように巻数を計算してください。最大反射電圧は、36V 以下とします。

電力損失低減のため、V<sub>DD</sub> 電圧が 12.7V に達すると高電圧レギュレータがディセーブルされます。これで、電力損失が大幅に減少して効率が改善されます。V<sub>CC</sub> が低電圧ロックアウトスレッシュホールド (V<sub>CC</sub> = 6.6V) 以下に低下すると、低電圧レギュレータがディセーブルされ、ソフトスタートが再開します。低電圧ロックアウトでは、MOSFET ドライバ出力 (NDRV) がローに保たれます。

入力電圧が 13V ~ 36V の範囲にあると、最大電力損失を超えない場合に限り V<sub>+</sub> と V<sub>DD</sub> をライン電圧に接続することができます。こうすると、三次巻線が不要になります。



# IEEE 802.3af準拠、受電機器用Power over Ethernet インタフェース/PWMコントローラ

MAX5941A/MAX5941B

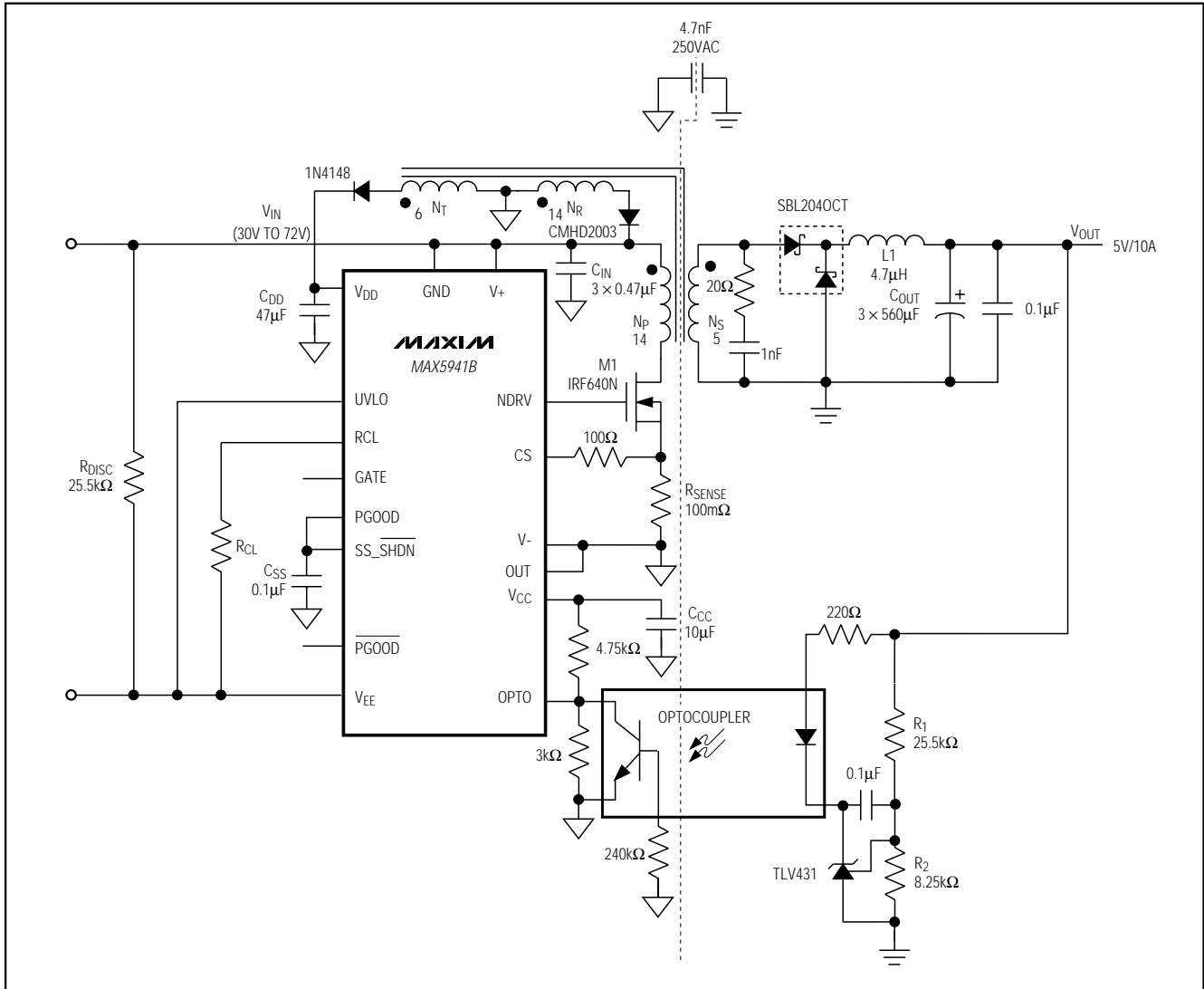


図5. フォワードコンバータ

PWMコントローラ低電圧ロックアウト、  
ソフトスタート、及びシャットダウン

MAX5941A/MAX5941Bのソフトスタート機能によって、負荷電圧を制御して緩やかに上昇させることができるため、出力電圧のオーバーシュートがなくなります。

コントローラが低電圧ロックアウト状態にある間、SS\_SHDN端子に接続されたコンデンサが放電します。低電圧ロックアウトから抜け出ると、内部電流源がコンデンサの充電を開始してソフトスタートサイクルが始まります。ソフトスタート時間は、次式から計算してください。

$$t_{\text{startup}} = 0.45 \frac{\text{ms}}{\text{nF}} \times C_{\text{SS}}$$

ここで、 $C_{\text{SS}}$ は、図5に示すソフトスタートコンデンサです。

$V_{\text{SS\_SHDN}}$ が緩やかに上昇して0.6Vを超えると動作が開始します。ソフトスタートが完了すると、 $V_{\text{SS\_SHDN}}$ が2.4V(内部電圧リファレンス)に安定化されます。コントローラをディセーブルするには、 $V_{\text{SS\_SHDN}}$ を0.25V以下にしてください。

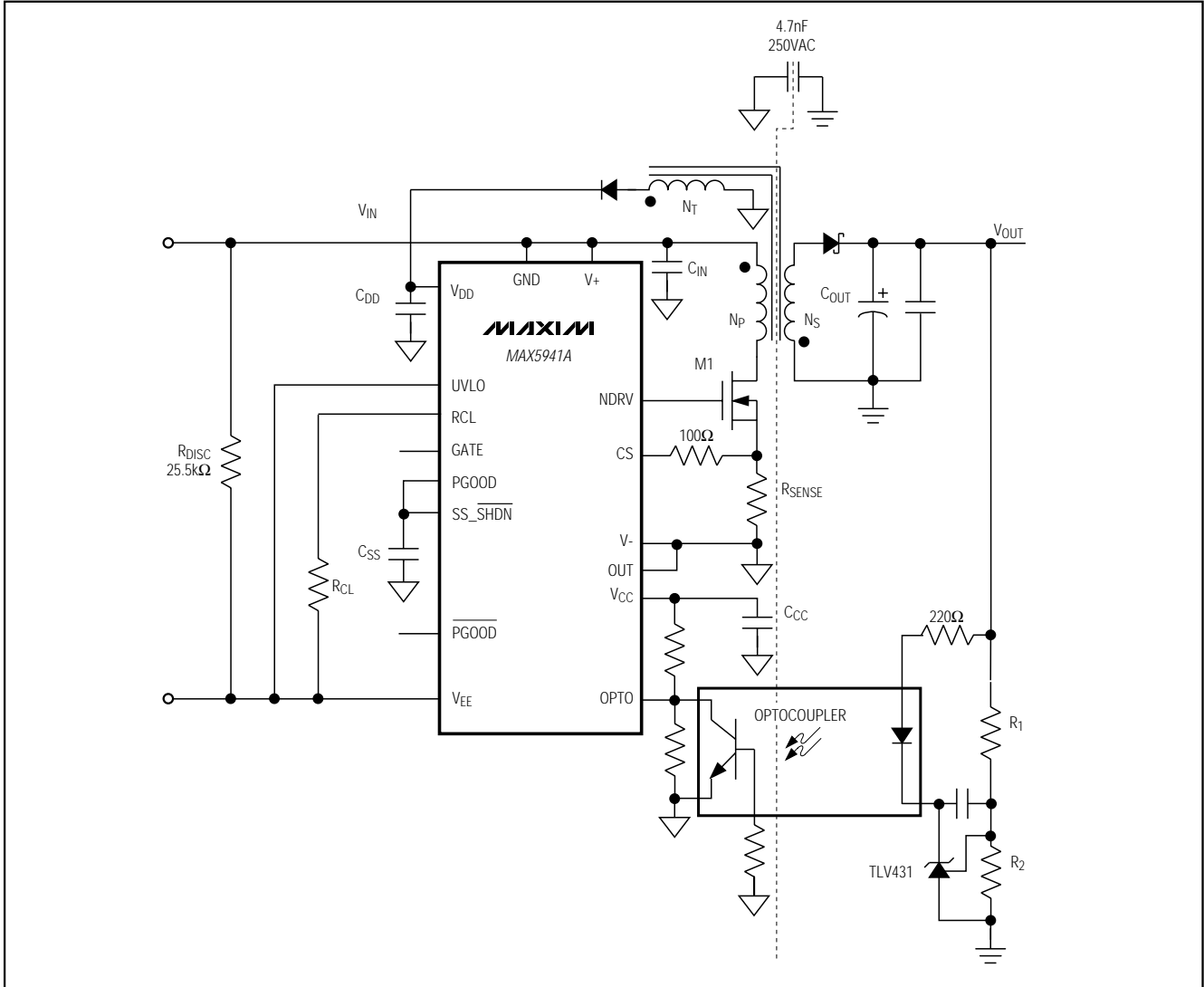


図6. フライバックコンバータ

$V_{CC}$ が6.6V以下になると、低電圧ロックアウトがコントローラをシャットダウンします。V+のレギュレータとリファレンスは、シャットダウン中もオンのままです。

### 電流検出コンパレータ

電流検出(CS)コンパレータとこの関連ロジックは、MOSFETを流れるピーク電流を制限します。この電流は、MOSFETのソースとGNDに接続された検出抵抗両端の電圧としてCSで検出されます。スイッチングノイズを低減するには、CSを100 の抵抗またはRCローパスフィルタを介して外付けMOSFETのソースに接続してください(図5と6参照)。電流検出抵抗 $R_{SENSE}$ は、次式に従って選択します。

$$R_{SENSE} = 0.465V / I_{LimPrimary}$$

ここで、 $I_{LimPrimary}$ は、一次側の最大ピーク電流です。

$V_{CS} > 465mV$ のとき、パワーMOSFETはオフになります。スイッチ電流がトリップレベルに達した時点からドライバターンオフ時点までの伝播遅延は、170nsです。

### PWMコンパレータ及びスローブ補償

内蔵の275kHz発振器は、コントローラのスイッチング周波数を決定します。各サイクルの始めに、NDRVがNチャネルMOSFETをターンオンします。最大デューティサイクルに達すると、NDRVはフィードバックに関係なく外付けMOSFETをターンオフします。

MAX5941Bは、内蔵のランプ発生器を使用してスローブ補償を行います。内部のランプ信号は、各サイクルの始めにリセットされ、26mV/μsで上昇します。

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

PWM コンパレータは、瞬時電流、誤差電圧、内部リファレンス、及びスロープ補償(MAX5941Aのみ)を利用して、NチャンネルMOSFETをターンオフするタイミングを決定します。通常の動作では、下記の条件を満たすときNチャンネルMOSFETがターンオフします。

$$I_{\text{PRIMARY}} \times R_{\text{SENSE}} > V_{\text{OPTO}} - V_{\text{REF}} - V_{\text{SCOMP}}$$

ここで、 $I_{\text{PRIMARY}}$ はNチャンネルMOSFETを流れる電流、 $V_{\text{REF}}$ は2.4Vの内部リファレンス、 $V_{\text{SCOMP}}$ はゼロから始まり26mV/ $\mu\text{s}$ で上昇するランプ関数です(MAX5941Aのみ)。MAX5941Aをフォワードコンバータ構成で使用する場合、制御ループの分数調波振動を回避するために以下の条件を満たす必要があります。

$$\frac{N_s}{N_p} \times \frac{k \times R_{\text{SENSE}} \times V_{\text{OUT}}}{L} = 26\text{mV}/\mu\text{s}$$

ここで、 $k = 0.75 \sim 1$ で、 $N_s$ と $N_p$ はトランスのそれぞれ二次側及び一次側の巻数です。Lは、出力フィルタインダクタです。上記条件が満たされると、 $R_{\text{SENSE}}$ 両端に電圧として現れる出力インダクタ電流の下り勾配がスロープ補償されていることとなります。この条件が満たされるとき、コントローラは1サイクル以内に過渡現象に応答します。

## NチャンネルMOSFETのゲートドライバ

NDRVは、NチャンネルMOSFETを駆動します。NDRVは、過渡的に大きなソース及びシンク電流を流してMOSFETゲートの充放電を行います。こうしたスイッチング過渡現象を容易にするために、セラミックコンデンサで $V_{\text{CC}}$ をバイパスしてください。MOSFETのスイッチングによって流れる平均電流は、全ゲート電荷と動作周波数の積となります。この電流とDC自己消費電流の和によって、全動作電流が決まります。

## アプリケーション情報

### 設計例

MAX5941Bを使用したフォワードコンバータ(図5)の一般的な設計法を以下に示します。

- 1) 必要事項を明確にします。
- 2) 出力電圧を設定します。
- 3) トランスの一次巻線と二次巻線の巻数比を計算します。
- 4) リセット巻線と一次巻線の巻数比を計算します。
- 5) 三次巻線と一次巻線の巻数比を計算します。

- 6) 電流検出抵抗の値を計算します。
- 7) 出力インダクタの値を計算します。
- 8) 出力コンデンサを選択します。

図5の回路は、以下のように設計されています。

- 1)  $30\text{V} \leq V_{\text{IN}} \leq 67\text{V}$ 、 $V_{\text{OUT}} = 5\text{V}$ 、 $I_{\text{OUT}} = 10\text{A}$ 、 $V_{\text{RIPPLE}} \leq 50\text{mV}$ 。ターンオンのスレッシュホールドを38.6Vに設定します。
- 2) 出力電圧を設定するには、次式に従って抵抗 $R_1$ と $R_2$ の値を計算します。

$$\frac{V_{\text{REF}}}{V_{\text{OUT}}} = \frac{R_2}{R_1 + R_2}$$

ここで、 $V_{\text{REF}}$ はシャントレギュレータのリファレンス電圧で、 $R_1$ と $R_2$ は図5と6に示す抵抗です。

- 3) トランスの巻数比を最小入力電圧及びMAX5941Bの最大デューティサイクルの下限(44%)に基づいて計算します。ドレイン-ソース間の降伏電圧が200V以下のMOSFETを使用できるようにするには、50%の最大デューティサイクルでMAX5941Bを使用します。次式に従って、巻数比を計算します。

$$\frac{N_s}{N_p} \geq \frac{V_{\text{OUT}} + (V_{\text{D1}} \times D_{\text{MAX}})}{D_{\text{MAX}} \times V_{\text{IN\_MIN}}}$$

ここで、

$N_s/N_p$  = 巻数比( $N_s$ は二次巻線の巻数で、 $N_p$ は一次巻線の巻数です)

$V_{\text{OUT}}$  = 出力電圧(5V)

$V_{\text{D1}}$  = D1の電圧降下(パワーショットキダイオードでは、通常0.5V)

$D_{\text{MAX}}$  = 最大動作デューティサイクルの最小値(44%)

$V_{\text{IN\_MIN}}$  = 最小入力電圧(30V)

この例では、

$$\frac{N_s}{N_p} \geq \frac{5\text{V} + (0.5\text{V} \times 0.44)}{0.44 \times 30\text{V}} = 0.395$$

鉄損とDC抵抗に基づいて $N_p$ を選定します。巻数から $N_s$ を計算し、最も近い整数に切り上げます。この例では、 $N_p = 14$ で、 $N_s = 6$ です。

フォワードコンバータでは、励磁インダクタンスが約200 $\mu\text{H}$ のトランスを選定します。フォワードコンバータの励磁インダクタンスに蓄えられるエネルギーは、負荷に放出せずに入力に戻す必要があります。これは、リセット巻線によって行われます。

# IEEE 802.3af準拠、受電機器用Power over Ethernet インタフェース/PWMコントローラ

MAX5941A/MAX5941B

トランスの一次-二次間の漏洩インダクタンスは、 $1\mu\text{H}$ 以下にしてください。漏洩エネルギーはすべて、MOSFETで消費されます。スナバ回路を採用して、漏洩エネルギーの一部または全部を抵抗で消費させることもできます。

次式に従って、最小デューティサイクル( $D_{\text{MIN}}$ )を計算します。

$$D_{\text{MIN}} = \frac{V_{\text{OUT}}}{V_{\text{IN\_MAX}} \times \frac{N_{\text{S}}}{N_{\text{P}}} - V_{\text{D1}}} = 17.7$$

ここで、 $V_{\text{IN\_MAX}}$ は、最大入力電圧(67V)です。

- 4) リセット巻線の巻数比( $N_{\text{R}}/N_{\text{P}}$ )は、トランスの全エネルギーが最大デューティサイクルにおいてオフサイクル以内にV+に確実に戻るような小さい値でなければなりません。次式から、リセット巻線の巻数比を決定します。

$$N_{\text{R}} \leq N_{\text{P}} \times \frac{1 - D_{\text{MAX}}'}{D_{\text{MAX}}'}$$

ここで、

$N_{\text{R}}/N_{\text{P}}$  = リセット巻線の巻数比

$D_{\text{MAX}}'$  = 最大デューティサイクルの最大値

$$N_{\text{R}} \leq 14 \times \frac{1 - 0.5}{0.5} = 14$$

$N_{\text{R}}$ を最も近い最小整数に丸めます。

リセット巻線の巻数比( $N_{\text{R}}/N_{\text{P}}$ )によって、NチャンネルMOSFET両端のピーク電圧が決まります。

次式から、NチャンネルMOSFETの最大ドレイン-ソース間電圧を決定します。

$$V_{\text{DSMAX}} \geq V_{\text{IN\_MAX}} \times \left(1 + \frac{N_{\text{P}}}{N_{\text{R}}}\right)$$

$V_{\text{DSMAX}}$  = MOSFETの最大ドレイン-ソース間電圧

$V_{\text{IN\_MAX}}$  = 最大入力電圧

$$V_{\text{DSMAX}} \geq 67\text{V} \times \left(1 + \frac{14}{14}\right) = 134\text{V}$$

漏洩エネルギーを吸収する適切なアバランシェエネルギー耐量のMOSFETを選定します。

- 5) 最小入力電圧によって $V_{\text{DD}}$ (13V)の最小動作電圧が得られるように三次巻線の巻数比( $N_{\text{T}}/N_{\text{P}}$ )を選定します。次式から、三次巻線の巻数比を計算します。

$$\frac{V_{\text{DDMIN}} + 0.7}{V_{\text{IN\_MIN}}} \times N_{\text{P}} \leq N_{\text{T}} \leq \frac{V_{\text{DDMAX}} + 0.7}{V_{\text{IN\_MAX}}} \times N_{\text{P}}$$

ここで、

$V_{\text{DDMIN}}$ は、最小 $V_{\text{DD}}$ 電源電圧(13V)

$V_{\text{DDMAX}}$ は、最大 $V_{\text{DD}}$ 電源電圧(30V)

$V_{\text{IN\_MIN}}$ は、最小入力電圧(30V)

$V_{\text{IN\_MAX}}$ は、最大入力電圧(この設計例では67V)

$N_{\text{P}}$ は、一次巻線の巻数です。

$N_{\text{T}}$ は、三次巻線の巻数です。

$$\frac{13.7}{30} \times 14 \leq N_{\text{T}} \leq \frac{36.7}{67} \times 14$$

$$6.39 \leq N_{\text{T}} \leq 7.67$$

$N_{\text{T}} = 7$ を選定します。

- 6) 次式に従って、 $R_{\text{SENSE}}$ を選定します。

$$R_{\text{SENSE}} \leq \frac{V_{\text{ILIM}}}{\frac{N_{\text{S}}}{N_{\text{P}}} \times 1.2 \times I_{\text{OUTMAX}}}$$

ここで、

$V_{\text{ILIM}}$ は、電流検出コンパレータのトリップスレッシュホールド電圧(0.465V)です。

$N_{\text{S}}/N_{\text{P}}$ は、二次側の巻数比(この例では5/14)です。

$I_{\text{OUTMAX}}$ は、最大DC出力電流(この例では10A)です。

$$R_{\text{SENSE}} \leq \frac{0.465\text{V}}{\frac{5}{14} \times 1.2 \times 10} = 90.4\text{m}\Omega$$

- 7) インダクタのピークリップル電流(LIR)が最大出力電流の10% ~ 20%になるようにインダクタ値を選定します。

$$L \geq \frac{(V_{\text{OUT}} + V_{\text{D}}) \times (1 - D_{\text{MIN}})}{2 \times \text{LIR} \times 275\text{kHz} \times I_{\text{OUTMAX}}}$$

ここで、 $V_{\text{D}}$ は出力ショットキダイオードの順方向電圧降下(0.5V)で、LIRはインダクタリップル電流とDC出力電流の比です。

$$L \geq \frac{(5.5) \times (1 - 0.198)}{0.4 \times 275\text{kHz} \times 10\text{A}} = 4.01\mu\text{H}$$

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

表3. 部品メーカー

COMPONENT	SUPPLIERS	WEBSITE
Power FETS	International Rectifier	www.irf.com
	Fairchild	www.fairchildsemi.com
	Vishay-Siliconix	www.vishay.com/brands/siliconix/main.html
Current-Sense Resistors	Dale-Vishay	www.vishay.com/brands/dale/main.html
	IRC	www.irctt.com/pages/index.cfm
Diodes	ON Semi	www.onsemi.com
	General Semiconductor	www.gensemi.com
	Central Semiconductor	www.centrasemi.com
Capacitors	Sanyo	www.sanyo.com
	Taiyo Yuden	www.t-yuden.com
	AVX	www.avxcorp.com
Magnetics	Coiltronics	www.cooperet.com
	Coilcraft	www.coilcraft.com
	Pulse Engineering	www.pulseeng.com

- 8) 出力フィルタコンデンサの寸法と ESR から出力リップルが決まります。必要なリップル電圧となるように、低 ESR のコンデンサを選定します。

次式から、ピークトゥピーク出力リップルを計算します。

$$V_{\text{RIPPLE}} = \sqrt{V_{\text{RIPPLE,ESR}}^2 + V_{\text{RIPPLE,C}}^2}$$

ここで、

$V_{\text{RIPPLE}}$  は、 $V_{\text{RIPPLE,ESR}}$  (ESR リップル)、及び  $V_{\text{RIPPLE,C}}$  (コンデンサリップル) に起因する複合的な RMS 出力リップルです。ESR リップルと容量性リップルを次式から計算します。

$$V_{\text{RIPPLE,ESR}} = I_{\text{RIPPLE}} \times \text{ESR}$$

$$V_{\text{RIPPLE,C}} = I_{\text{RIPPLE}} / (2 \times \pi \times 275\text{kHz} \times C_{\text{OUT}})$$

## 推奨レイアウト

パルス電流が流れる接続部はすべて、非常に短くかつできる限り幅広くして、グランドプレーンをリターンパスとして使用します。これら接続のインダクタンスは、できる限り小さくする必要があります。これは、高周波スイッチングパワーコンバータに流れる電流の  $di/dt$  が大きいからです。

いかなる提案レイアウトも、電流ループを検討し、ループ内部の面積を最小限に抑えて放射 EMI を低減する必要があります。グランドプレーンは、できる限り完全なものにしておく必要があります。

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

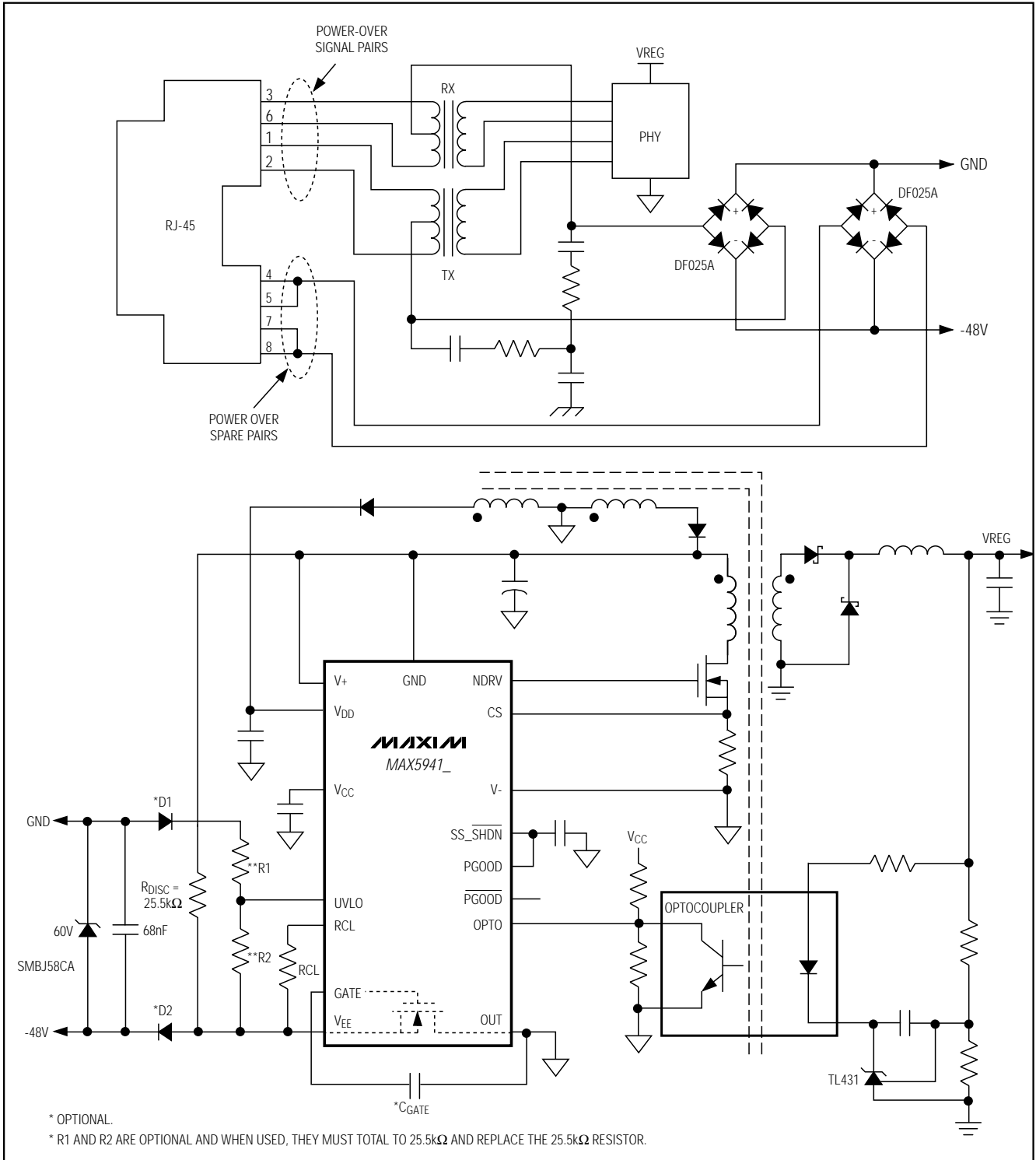


図7. Power over Ethernetを備えたPD(信号ペアまたはスペアペアのいずれかによって給電されます)

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

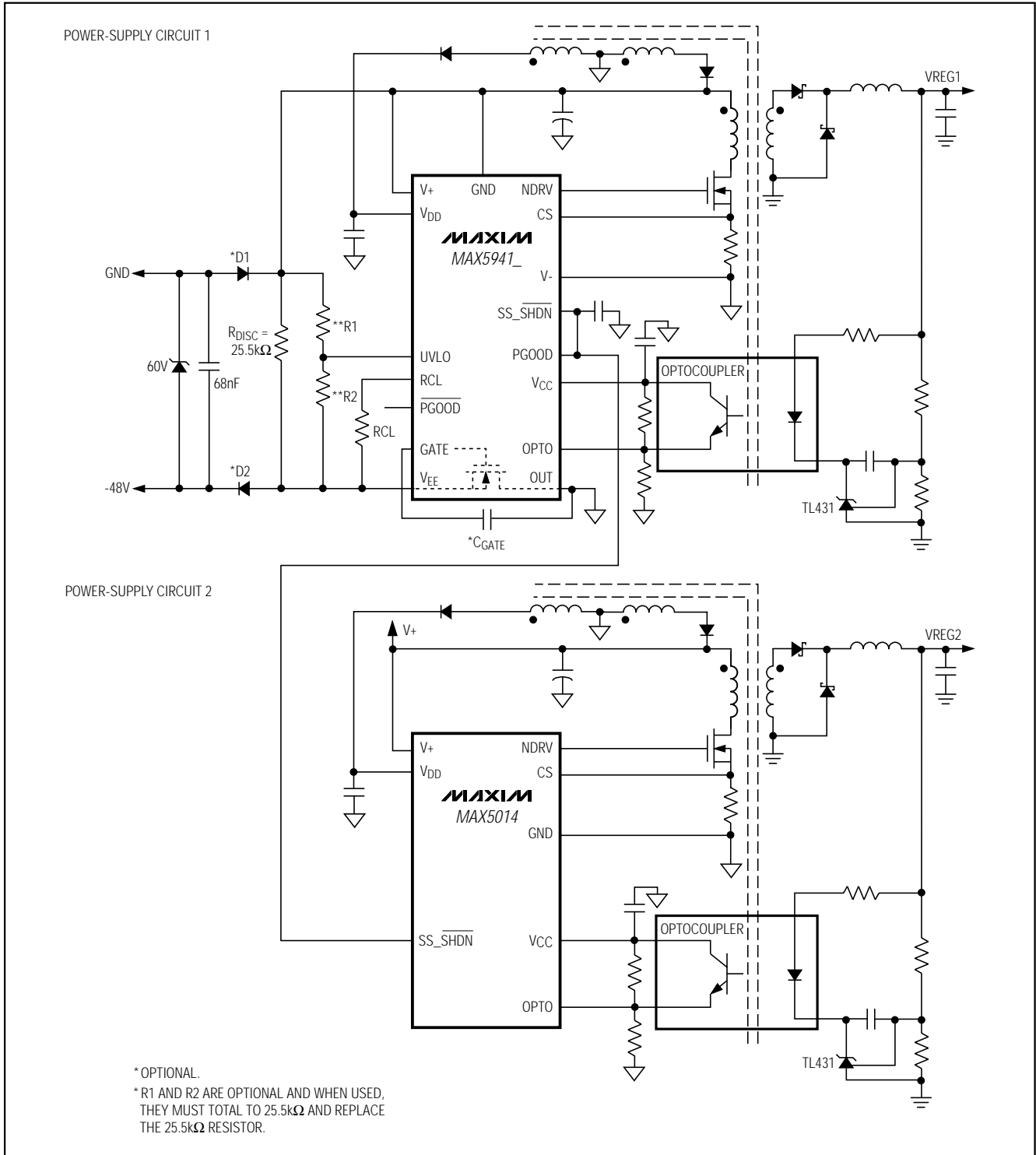
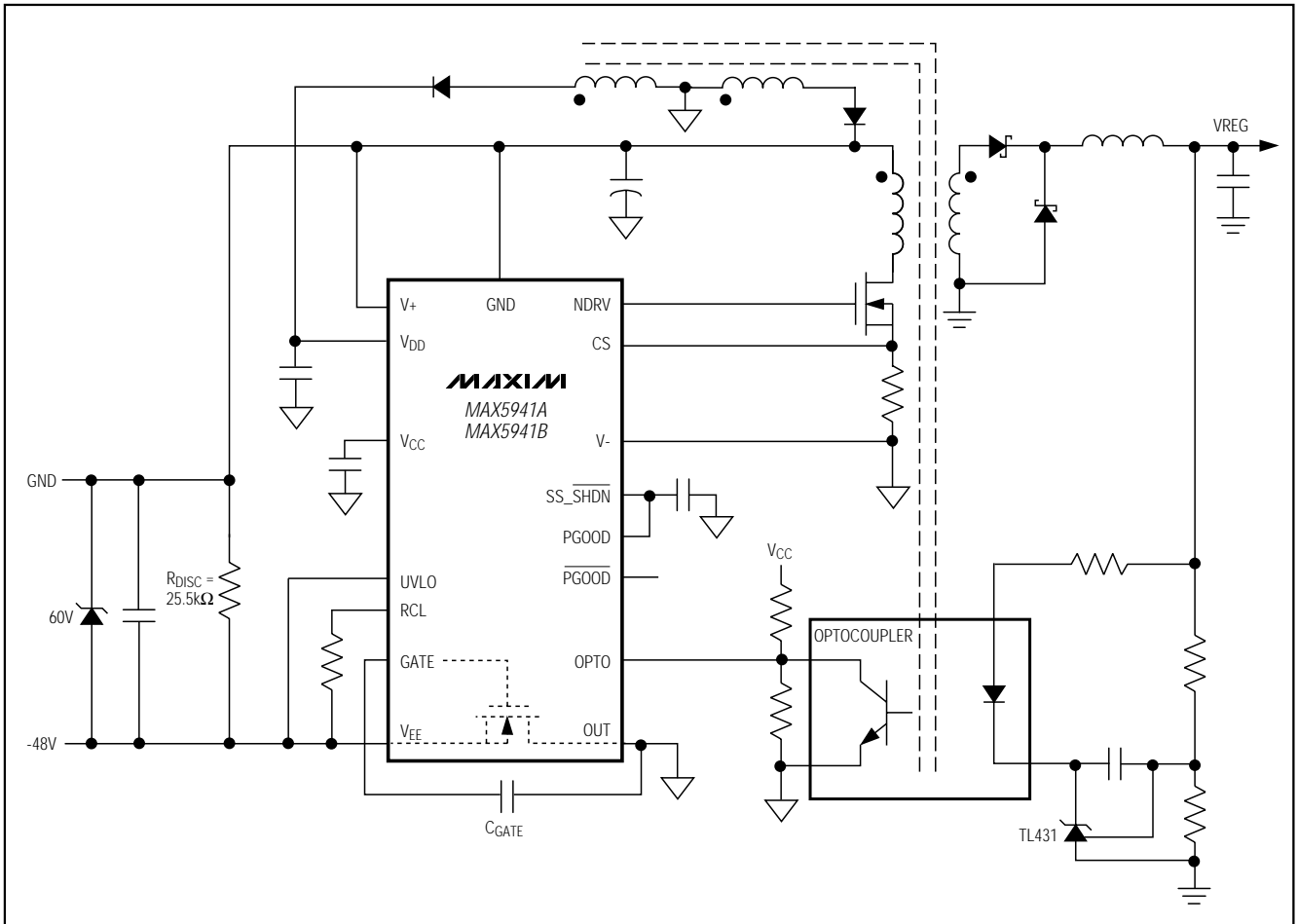


図8. 電源回路2のPWMコントローラをイネーブする電源回路1

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

標準動作回路



MAX5941A/MAX5941B

## チップ情報

TRANSISTOR COUNT: 4232

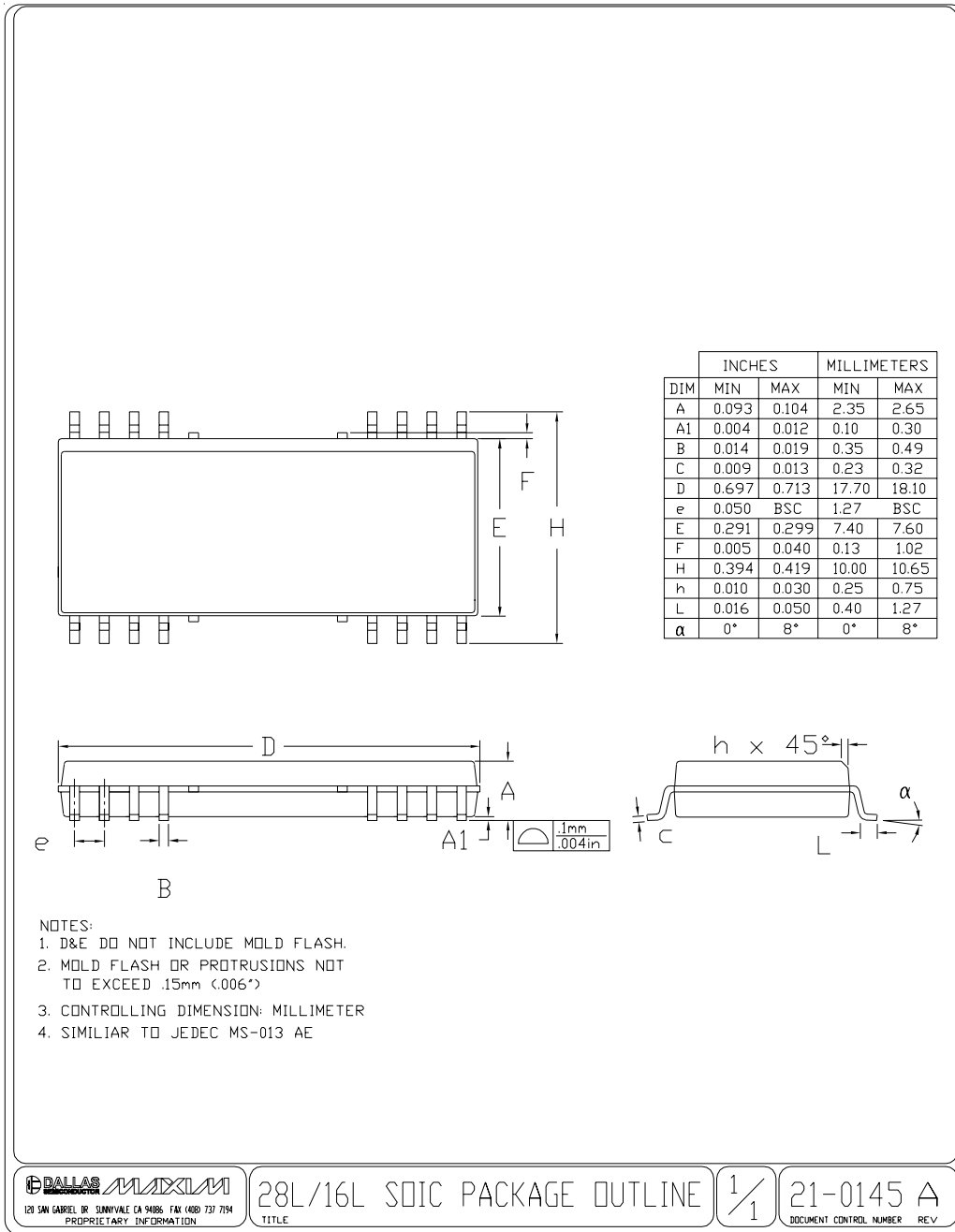
PROCESS: BiCMOS

# IEEE 802.3af 準拠、受電機器用 Power over Ethernet インタフェース/PWM コントローラ

MAX5941A/MAX5941B

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、<http://japan.maxim-ic.com/packages>をご参照下さい。)



**マキシム・ジャパン株式会社**

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 24