

MAXIM

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

概要

MAX5865の評価キット(EVキット)は、40MspsアナログフロントエンドのMAX5865の性能評価に必要な全部品を備えた完全実装および試験済みの回路ボードです。MAX5865には、デュアルチャネルのアナログ-デジタルコンバータ(ADC)、デュアルチャネルのデジタル-アナログコンバータ(DAC)、および1.024V内部電圧リファレンスが集積化されています。このEVキットボードは、ACまたはDC結合の差動またはシングルエンドの受信ADC用アナログ入力を受け取り、送信DACの差動出力信号をシングルエンドのアナログ出力に変換する回路を搭載しています。このEVキットは、AC正弦波入力信号からクロック信号を生成する回路も搭載しています。このEVキットは、+3.0Vアナログ電源、+3.0Vデジタル電源、および±5Vのバイポーラ電源で動作します。

このEVキットには、MAX5865の機能を実行するためのインタフェースを提供する、Windows® 98/2000/XP対応のソフトウェアが付属しています。このプログラムはメニュー方式で、制御ボタンとステータス表示を備えたグラフィカルユーザインタフェース(GUI)を提供します。このGUIを使用して、MAX5865のSPI互換シリアルインタフェースを制御します。

MAX5865のEVキットは、22MspsのMAX5864または7.5MspsのMAX5863アナログフロントエンドの評価にも使用することができます(ICの交換が必要です)。

WindowsはMicrosoft Corp.の登録商標です。

部品選択表

PART	MAXIMUM SAMPLING SPEED (Msps)
MAX5863ETM	7.5
MAX5864ETM	22
MAX5865ETM	40

部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
AVX	843-946-0238	843-626-3123	www.avxcorp.com
Kemet	864-963-6300	864-963-6322	www.kemet.com
Murata	770-436-1300	770-436-3030	www.murata.com
Pericom	800-435-2336	408-435-1100	www.pericom.com
Taiyo Yuden	800-348-2496	847-925-0899	www.t-yuden.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com
Texas Instruments	972-644-5580	214-480-7800	www.ti.com

注：これらの部品メーカーに連絡する際は、MAX5865を使用していることをお伝えください。

特長

- ◆ 迅速にダイナミック性能を評価
- ◆ 50Ωに整合されたクロック入力およびアナログ信号ライン
- ◆ シングルエンドから完全差動に変換するアナログ入力信号構成
- ◆ 差動からシングルエンドへの出力信号変換回路
- ◆ ACまたはDC結合の入力信号構成
- ◆ クロック入力、アナログ入力、アナログ出力用のSMA同軸コネクタ
- ◆ クロック整形回路を搭載
- ◆ 高速PCB設計
- ◆ 完全実装および試験済み
- ◆ Windows対応ソフトウェア

型番

PART	TEMP RANGE	IC PACKAGE
MAX5865EVKIT	0°C to +70°C	48 Thin QFN-EP*

*EP = エクスポーズドパッド。

MAX5865のEVキットのソフトウェアファイル

PROGRAM	DESCRIPTION
INSTALL.EXE	Installs the EV kit software
MAX5865.EXE	Application program
HELPPFILE.HTM	MAX5865 EV kit Help file
PORT95NT.EXE	SST's freeware DLPortIO driver
IMAGE 1.GIF	Interface figure
UNINST.INI	Uninstalls the EV kit software



Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

部品リスト

DESIGNATION	QTY	DESCRIPTION
C1–C8	8	0.1 μ F \pm 10%, 10V X5R ceramic capacitors (0402) Taiyo Yuden LMK105BJ104KV or TDK C1005X5R1A104K
C9–C15, C27, C68–C71	12	2.2 μ F \pm 10%, 10V X5R ceramic capacitors (0603) Taiyo Yuden JMK107BJ225KA or TDK C1608X5R0J225K
C16–C19	4	22pF \pm 5%, 50V C0H ceramic capacitors (0402) Murata GRP1555C1H220J or Taiyo Yuden UMK105CH220JW
C20, C21, C22, C26	4	1000pF \pm 10%, 50V X7R ceramic capacitors (0402) Taiyo Yuden UMK105BJ102KW or TDK C1005X7R1H102KT
C23, C24, C25	3	0.33 μ F \pm 10%, 10V X5R ceramic capacitors (0603) Taiyo Yuden LMK107BJ334KA
C28–C34, C36–C39, C41–C55, C66, C67	28	0.1 μ F \pm 10%, 25V X7R ceramic capacitors (0603) Murata GRM188R71E104K or TDK C1608X7R1E104K
C56–C59	0	Not installed, ceramic capacitors (0402)
C60–C65	6	10 μ F \pm 10%, 10V tantalum capacitors (A) AVX TAJA106K010R or Kemet T494A106K010AS
IA, IAP, IAN, QA, QAP, QAN, CLOCK, ID, QD	9	SMA PC-mount vertical connectors
J1, J2, J3	3	2 x 10 pin headers
J4	1	DB25 right-angle male plug
JU1–JU8	8	3-pin headers
JU9, JU10, JU11	3	2-pin headers
L1	1	Ferrite bead (1206) Panasonic EXC-CL3216U1

DESIGNATION	QTY	DESCRIPTION
R1–R4	4	24.9 Ω \pm 1% resistors (0402)
R5–R9	5	2k Ω \pm 1% resistors (0603)
R10, R11	2	4.02k Ω \pm 1% resistors (0603)
R12	1	6.04k Ω \pm 1% resistor (0603)
R13	1	5k Ω \pm 10% 1/4in potentiometer, 12 turn
R14–R21	8	10k Ω \pm 1% resistors (0603)
R22–R25	0	Not installed resistors (0402)
R26, R27, R28, R36, R71–R80	0	Not installed resistors (0603)
R29–R35	7	49.9 Ω \pm 1% resistors (0603)
R37–R44	8	100 Ω \pm 5% resistors (0603)
R45–R66, R70	23	51 Ω \pm 5% resistors (0603)
R67, R68, R69	3	10k Ω \pm 5% resistors (0603)
T1, T2	2	Transformers (1:1) Coilcraft TTWB3010-1
U1	1	MAX5865ETM (48-pin thin QFN-EP)
U2	1	Dual-CMOS differential line receiver (8-pin SO) Maxim MAX9113ESA
U3, U4	2	Low-jitter operational amplifiers (8-pin SO) Maxim MAX4108ESA
U5	1	Buffer/driver tri-state output (48-pin TSSOP) Texas Instruments SN74ALVCH16244DGGR or Pericom PI74ALVCH16244A
U6	1	Hex buffer/driver (14-pin TSSOP) Texas Instruments SN74LV07APWR
None	1	MAX5865 PC board
None	1	Software CD-ROM disk MAX5865 EV kit
None	11	Shunts (JU1–JU11)

クイックスタート

推奨機器

- +3.0V DC電源 x 2
- +2.0V DC電源 x 2
- ±5.0VパイポーラDC電源 x 1
- クロック入力用の低位相ノイズ/低ジッタのファンクションジェネレータ(HP 8662Aなど) x 1
- シングルエンドのアナログ入力用のファンクションジェネレータ(HP 8662Aなど) x 2
- データ入力用の10ビットデジタルパターンジェネレータ(Tektronix DG2020Aなど) x 1
- スペクトルアナライザ(HP 8560Eなど) x 2
- ロジックアナライザまたはデータアキュジションシステム(HP 1663EP、HP 16500Cなど) x 1
- 電圧計
- オンロスコープ
- MAX5865評価ソフトウェア
- 空きプリンタポートのあるWindows 98/2000/XPコンピュータ
- 25ピンのメス-オスI/O延長ケーブル
- アナログ入力フィルタ(個々のアプリケーションに応じて適切なADC入力フィルタを選択してください)

手順

MAX5865のEVキットは、完全実装および試験済みの表面実装ボードです。以下のステップに従って、ボードの動作を確認してください。すべての接続が完了するまで、電源をオンにしたり、信号発生器を動作させたりしないでください。

- 1) ジャンパJU1、JU2、JU3、およびJU4のピン1-2間にジャンパプラグが装着されていることを確認してください(シングルエンドアナログ信号IAおよびQAをトランスT1およびT2で差動入力信号に変換)。
- 2) ジャンパJU5、JU6、JU7、およびJU8のピン2-3間にジャンパプラグが装着されていることを確認してください(差動アナログ出力信号をオペアンプ回路U3およびU4でシングルエンド信号IDおよびQDに変換)。
- 3) ジャンパJU9およびJU10にジャンパプラグが装着されていないことを確認してください。
- 4) ジャンパJU11にジャンパプラグが装着されていることを確認してください(内部リファレンス)。
- 5) 25ピンのI/O延長ケーブルでコンピュータの平行ポートとMAX5865のEVキットのボードのDB25

直角オスプラグJ4を接続してください。EVキット用ソフトウェアはループバック接続を使用して正しいポートが選択されていることを確認します。

- 6) CD-ROM内のINSTALL.EXEプログラムを実行して、評価ソフトウェアをコンピュータにインストールしてください。プログラムファイルがコピーされ、スタートメニュー内にそれらのアイコンが作成されます。
- 7) クロックファンクション信号発生器(HP 8662A)をEVキットのCLOCK SMAコネクタに接続してください。
- 8) 2台のファンクションジェネレータをSMAコネクタIAおよびQAに接続してください。
- 9) 2台のファンクションジェネレータをクロックファンクションジェネレータに同期させてください。
- 10) ロジックアナライザを2 x 10の角ピンヘッダJ1に接続してください。CLOCK信号はピンJ1-2に、ビットDA0~DA7はJ1-4~J1-18の各偶数ピンに現れます。ヘッダJ1のその他のピンは、すべてグランドに接続されています。クロックピンおよびデータピンには、EVボード上にCLKおよびDA0~DA7という表記があります。
- 11) ロジックアナライザがCMOS電圧レベルの8ビット入力用に設定されていることを確認してください。
- 12) 10ビットのデジタルパターンジェネレータが適正なCMOS出力電圧レベル用に設定されていることを確認してください。
- 13) デジタルパターンジェネレータDG2020Aの出力をEVキットのボード上のJ3入力ヘッダコネクタに接続してください。入力ヘッダのピンには、デジタルパターンジェネレータと正しく接続するための表記が施されています(すなわち、ビット0はDD0と書かれたJ3-19ヘッダピンに、ビット1はDD1と書かれたJ3-17ヘッダピンに、というように接続してください。入力データピンはヘッダJ3の奇数ピンです。他のピンはすべてグランドに接続されています)。
- 14) デジタルパターンジェネレータをクロックファンクションジェネレータに同期させてください。
- 15) +3.0V電源の1つをVDDパッドに接続してください。その電源のグランド端子をGNDパッドに接続してください。
- 16) +3.0V電源の1つをVCLKパッドに接続してください。その電源のグランド端子をGNDパッドに接続してください。
- 17) +2.0V電源の1つをOVDDパッドに接続してください。その電源のグランド端子をOGNDパッドに接続してください。

MAX5865の評価キット

- 18) +2.0V電源の1つをVDDRVパッドに接続してください。その電源のグランド端子をOGNDパッドに接続してください。
- 19) バイポーラ電源の+5.0V端子をVCCパッドに接続してください。その電源のグランド端子をGNDパッドに接続してください。
- 20) バイポーラ電源の-5.0V端子をVEEパッドに接続してください。
- 21) 5つの電源をオンにしてください。
- 22) 抵抗パッドR28にオシロスコープを接続し、ポテンシオメータR13を調節してクロックのデューティサイクルを50%に設定してください。
- 23) スタートメニュー内のアイコンをクリックして、MAX5865のプログラムを起動してください。
- 24) Xcvr control command (Xcvrコントロールコマンド) をクリックして、MAX5865を受信/送信(トランシーバ)動作モードにしてください。
- 25) クロック用ファンクションジェネレータ(HP 8662A) を作動させてください。クロック用ファンクションジェネレータの出力を2.4V_{p-p} (11.6dBm)に、周波数(f_{CLK})を22MHzより高かつ40MHz以下に設定してください。
- 26) 各ファンクションジェネレータを作動させてください。
- 27) IAのファンクションジェネレータの出力信号を1.024V_{p-p}に、周波数を $f_{CLK}/2$ 以下に設定してください。
- 28) QAのファンクションジェネレータの出力信号を1.024V_{p-p}に、周波数を $f_{CLK}/2$ 以下に設定してください。
- 29) ロジックアナライザを使用して、8ビットADCのデジタル出力を解析してください。IAチャンネルのデジタルデータは、クロックの立下りエッジで取得することができます。QAのデジタルデータは、クロックの立上りエッジで取得することができます。出力のデジタルコードを観察し、フルスケールの-0.5dBのコードになるように入力信号のレベルを調整して、ADCの入力が過大にならないようにしてください。
- 30) デジタルパターンジェネレータを作動させてください。DACのIチャンネルのデジタルデータをクロックの立下りエッジで送信し、Qチャンネルのデジタルデータをクロックの立上りエッジで送信するようにデジタルパターンジェネレータを設定してください。
- 31) アナログ出力を解析するため、スペクトルアナライザをIDおよびQDのSMAコネクタに接続してください。

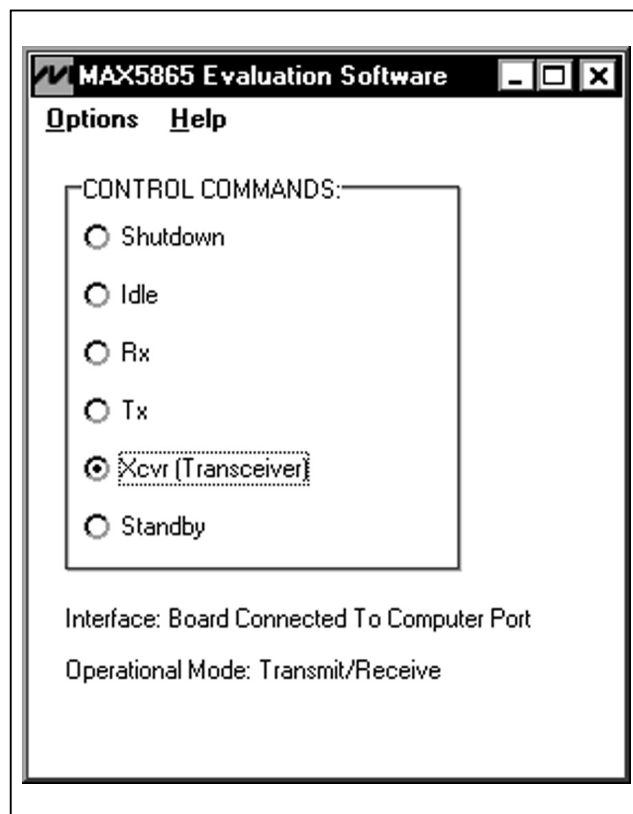


図1. MAX5865のEVキット用ソフトウェアのメインウィンドウ

- 32) スペクトルアナライザを使用してアナログ出力のスペクトルを解析するか、またはオシロスコープを使用してアナログ出力の波形を観察してください。

ソフトウェアの詳細

評価ソフトウェアのメインウィンドウ(図1)を使用して、シャットダウン、アイドル、受信(Rx)、送信(Tx)、トランシーバ(Xcvr)、およびスタンバイの6種類の動作モードの内の1つにMAX5865を設定することができます。

EVキットへの通電後、いずれかのボタンをクリックして所望の動作モードにMAX5865を設定します。キーボードの矢印キーを使用して各コントロールコマンド間を巡回することができます。各動作モードの説明は表1を参照してください。

MAX5865の評価ソフトウェアは、SPI™/QSPI™/MICROWIRE™/DSPインタフェースと互換性のある3線式ビットバンギングインタフェースを使用して、コンピュータの平行ポート経由でMAX5865の設定を行います。表1に、各動作モードにおけるバイトコマンドの一覧を示します。

SPIおよびQSPIはMotorola, Inc.の商標です。
MICROWIREはNational Semiconductor Corp.の商標です。

表1. 動作モード

MODE	EV KIT FUNCTION	COMMAND BYTE SENT TO MAX5865
Shutdown	Device shutdown. REF is off, ADCs are off, the ADC bus is tri-stated, and DACs are off. The DAC input bus must be set to zero or OV _{DD} to achieve the lowest shutdown-mode power consumption.	xxxx x000
Idle	REF is on, ADCs are off, the ADC bus is tri-stated, and DACs are off. The DAC input bus must be set to zero or OV _{DD} to achieve the lowest Idle Mode™ power consumption.	xxxx x001
Receive (Rx)	REF is on, ADCs are on, and DACs are off. The DAC input bus must be set to zero or OV _{DD} to achieve the lowest Rx-mode power consumption.	xxxx x010
Transmit (Tx)	REF is on, ADCs are off, the ADC bus is tri-stated, and DACs are on.	xxxx x011
Transceive (Xcvr)	REF is on, ADCs and DACs are on.	xxxx x100
Standby	REF is on, ADCs are off, the ADC bus is tri-stated, and DACs are off. The DAC input bus must be set to zero or OV _{DD} to achieve the lowest standby-mode power consumption.	xxxx x101

x = 任意

ハードウェアの詳細

MAX5865のEVキットは、MAX5865、MAX5864、またはMAX5863アナログフロントエンドの性能を評価するために必要なすべてのコンポーネントを含んだ、完全実装および試験済みの回路ボードです。MAX5863/MAX5864/MAX5865には、温度安定性の高い1.024Vの電圧リファレンス、8ビットのデュアル入力パラレル出力受信ADC、および10ビットのパラレル入力デュアル出力送信DACが集積化されています。MAX5863/MAX5864/MAX5865の受信ADCは、ACまたはDC結合された差動またはシングルエンドのアナログ入力を受け取ります。ADCによって生成されるデジタル出力は、高速のロジックアナライザまたはデータアキュイジションシステムで容易に捕捉することができます。MAX5863/MAX5864/MAX5865の送信DACにおけるデジタル入力は、CMOS互換の電圧レベルに設計されています。このDACは、コモンモードが1.4VDCの差動アナログ出力を生成します。

このEVキットは、最高40Mspsの速度で動作するMAX5865を装着した状態で出荷されます。このEVキットは、+3.0Vアナログ電源、+3.0Vデジタル電源、および±5Vバイポーラオペアンプ電源で動作します。最高の動特性を得るために、デジタル電源を+2Vに設定してください。このEVキットには、ユーザが供給するAC正弦波からクロック信号を生成する回路が含まれています。その他の機能には、シングルエンド入力を差動入力アナログ信号に変換する回路と、DACの差動出力をシングルエンドのアナログ信号に変換する回路があります。MAX5865のEVキットは、MAX5865を取り替えて、22MspsのMAX5864または7.5MspsのMAX5863の評価にも使用することができます。

電源

MAX5865のEVキットは、単純なボードの動作とする場合、VDD、OVDD、VCLK、およびVDDRVの各入力電源パッドおよびそれぞれと対になるグランドパッドに接続した+3.0Vの単一電源によって動作させることができます。オペアンプ差動/シングルエンド出力回路(U3およびU4)を使用する場合は、それに加えてVCCとVEEに±5Vのバイポーラ電源が必要になります。詳細については「送信デュアルDAC出力」の項を参照してください。しかし、最高の動特性を得るためには、2つの+3.0V (VDDとVCLK)と2つの+2V (OVDDとVDDRV)電源の使用を推奨します。EVキットのPCBのグランド層は、デジタル(OGND)とアナログ(GND)の2つのセクションに分かれています。EVキットのPCBの電源プレーンは、VDD (MAX5865アナログ回路)、OVDD (MAX5865出力ドライバ回路)、VCLK (クロック整形回路U2)、およびVDDRV (デジタルコンポーネントU5およびU6)の4つのセクションに分かれています。VDD、VCLK、VCC、およびVEEの各入力は、アナロググランドGNDが基準になります。OVDDとVDDRVの各入力は、OGNDグランドが基準になります。入力セクションごとに個別の電源を使用することによって、クロストークノイズが低減し、出力信号の完全性が向上します。個別の電源を使用するもう1つのメリットは、各入力電源が同じ電圧レベルでなくてもEVキットの回路が正常に動作するという点です。VDDの入力範囲は+2.7V~+3.3V、OVDDの入力範囲は+1.8V~VDD、VCLKの入力範囲は+2.7V~+3.3V、そしてVDDRVの入力範囲は+2.0V~+3.3Vです。

Idle ModeはMaxim Integrated Products, Inc.の商標です。

MAX5865の評価キット

クロック信号

オンボードのクロック整形回路が、CLOCK SMAコネクタに印加されたAC正弦波信号からクロック信号を生成します。入力クロック信号の大きさが2.6V_{p-p}を超えないようにしてください。この信号の周波数によって、MAX5865のEVキットの回路のサンプリング周波数(f_{CLK})が決まり、それは40MHzを超えてはなりません。差動ラインレシーバ(U2)が入力信号を処理して、CMOSクロック信号を生成します。クロック信号のデューティサイクルは、ポテンショメータR13で調整可能です。50%デューティサイクルを推奨します。クロック信号はJ1-2ヘッダピン(CLK)に取り出すことができ、ロジックアナライザの外部クロックとして使用することができます。

送信デュアル10ビットDAC入力

MAX5865には、最高40MSPSのクロック速度で動作可能なデュアル10ビットDACが集積化されています。IおよびQチャンネルに対するデジタルデータは、DACのバスDD0~DD9上に交互に入力されます。Iチャンネルのデータはクロック信号の立下りエッジでラッチされ、Qチャンネルのデータはクロック信号の立上りエッジでラッチされます。MAX5865のEVキットは、10ビットCMOSパターンジェネレータをEVキットに接続するための、0.1in 2x10のヘッダ(J3)を備えています。このヘッダのデータピンには、該当するデータビットの名称がボード上に表記されています。EVキット上の表記を使用して、パターンジェネレータからのデータビットをヘッダJ3上の該当するデータピンに対応させてください。

表2. DACのIDチャンネルのアナログ出力選択

JU5 POSITION	JU6 POSITION	EV KIT FUNCTION
1-2	1-2	ID channel DC-coupled differential output available at the IDP (DAC voltage output) and IDN (complementary DAC voltage output) PC pads
2-3	2-3	ID channel differential output converted to single-ended signal using operational-amplifier configuration; available at ID SMA connector

ヘッダピンJ3-1~J3-19(奇数ピン)が、データピンDD0~DD9です。その他のヘッダピンは、すべてデジタルグランドOGNDに接続されています。

送信デュアルDAC出力

MAX5865の送信DAC出力は、 $\pm 400\text{mV}_{p-p}$ フルスケールの差動アナログ信号であり、1.4VDCのコモンモードにバイアスされます。フルスケール出力とDCコモンモードレベルは、内部の電圧リファレンスから設定されます。リファレンス電圧の変動は、それに比例したDACフルスケール出力とDCコモンモードレベルの変化になります。IDとQDの各出力は、クロック信号の立上りエッジで同時に更新されます。差動IDおよびQD出力信号は、IDP、IDN、QDP、およびQDNの各PCパッドでサンプリングするか、またはオンボードのオペアンプ回路を使用してシングルエンドの信号に変換することができます。ジャンパJU5、JU6、JU7、およびJU8の設定によって、出力信号の形式を選択します。表2および表3を参照して、ジャンパJU5~JU8の設定を行ってください。ジャンパJU5~JU8がオペアンプ変換用に設定されている場合、差動信号はオペアンプU3およびU4を使って50 Ω のシングルエンド信号に変換されます。シングルエンドの出力信号は、IDチャンネルをIDのSMAコネクタ、QDチャンネルをQDのSMAコネクタでサンプリングすることができます。ジャンパJU5~JU8が、DC結合された差動出力用に設定されている場合は、IDPとIDNの各PCパッドでIDチャンネルのDC結合された差動信号をサンプリングすることができます。QDチャンネルは、QDPとQDNの各PCパッドで調べることができます。

表3. DACのQDチャンネルのアナログ出力選択

JU7 POSITION	JU8 POSITION	EV KIT FUNCTION
1-2	1-2	QD channel DC-coupled differential output available at the QDP (DAC voltage output) and QDN (complementary DAC voltage output) PC pads
2-3	2-3	QD channel differential output converted to single-ended signal using operational-amplifier configuration; available at QD SMA connector

受信デュアルADCアナログ入力

MAX5865には、差動またはシングルエンドのアナログ入力信号に対応するデュアル8ビットADCが集積化されています。各入力には、クロックの立上りエッジで同時にサンプリングされます。このEVキットは、差動またはシングルエンドの、ACまたはDC結合された、大きさがフルスケール1.024V_{p-p} (+4dBm)未満の入力信号を受け取るように設計されています。出力のデジタルコードを観察し、フルスケールの-0.5dBのコードになるように入力信号レベルを調整することによって、ADCの入力が過大にならないようにしてください。所望のアナログ入力用にジャンパJU1、JU2、JU3、JU4、JU9、およびJU10を設定する方法については、表4を参照してください。シングルエンド動作にすると、ADC入力にじかに信号が印加されます。差動モードでは、オンボードのトランスがシングルエンドのアナログ入力を使用して差動アナログ信号を生成し、それがADCの差動入力端子に印加されます。

このEVキットには、ADCチャンネル用のアナログ入力フィルタは含まれていません。ファンクションジェネレータが大きい高調波歪を示すことがあり、その場合はADCの真の性能を悪化させる可能性があることに注意してください。個々のアプリケーションごとに適切なフィルタを選択し、トーンのテストを行い、ファンクションジェネレータの信号の完全性を向上させてください。

注：差動信号がADCに印加されるとき、ADCの正と負の入力端子が、IAとQAの各SMAコネクタに供給された入力信号の半分にオフセット電圧VDD/2を加えたものを受け取るようになります。

受信デュアル8ビットADC出力

IAおよびQAチャンネルの8ビットのデジタル出力データは、出力データバスDA0~DA7で多重化されます。IAチャンネルのデータは、クロックの立下りエッジで取得可能です。QAチャンネルのデータは、クロックの立上りエッジで取得可能です。MAX5865のEVキットは、ロジックアナライザまたはデータアキュイジションシステムとのインタフェース用の、0.1in 2 x 10ヘッダ(J1)を備えています。このヘッダのデータピンには、該当するデータビットの名称がボード上に表記されています。EVキット上の表記を使用して、出力データビットをデータアキュイジションシステムに対応させてください。ヘッダピンJ1-4~J1-18 (偶数ピン)が、データピンDA0~DA7です。ヘッダピンJ1-2はクロック信号ピンです。その他のヘッダピンは、すべてデジタルグランドOGNDに接続されています。

リファレンス電圧オプション

MAX5865は2種類の動作のリファレンスモードを備えており、REFIN端子に電圧入力を印加することによって選択可能です。このリファレンス電圧によって、ADCのフルスケール入力電圧と、DACのフルスケール出力電圧が設定されます。MAX5865のEVキットは、ジャンパJU11とREFIN PCBパッドを備えており、入力ピンへのアクセスと、内部リファレンスモードまたはバッファ付き外部リファレンスモードの2種類のリファレンスモードからの選択が可能になっています。電圧リファレンスモードの選択方法については、表5を参照してください。外部リファレンスを使用すると、精度とドリフト特性を改善することが可能であり、また利得制御のために使用することもできます。

表4. シングルエンド/差動/AC結合/DC結合のジャンパ設定

JUMPER	SHUNT POSITION	PIN CONNECTION	EV KIT OPERATION
JU1	2 and 3	IA+ pin AC-coupled to SMA connector IAP through R1 and C28.	Single-ended input, AC-coupled. Analog input signal is applied to the IAP SMA connector, channel IA : • R26 opened (default).
JU2	2 and 3	IA- pin connected to COM pin through R2.	
JU9	Installed	IA+ pin assumes the DC offset at REFP and REFN.	
JU1	2 and 3	IA+ pin DC-coupled to SMA connector IAP through R1 and R26.	Single-ended input, DC-coupled. Analog input signal is applied to the IAP SMA connector, channel IA : • R26 shorted (0Ω) • C28 opened (removed) • R29 opened (removed)
JU2	2 and 3	IA- pin connected to COM pin through R2.	
JU9	Not installed	IA+ pin assumes the DC offset from the analog input source.	
JU1	1 and 2	IA+ pin connected to pin 6 of transformer T1 through R1.	Differential input, AC-coupled. Single-ended analog input signal is applied to IA SMA connector, channel IA .
JU2	1 and 2	IA- pin connected to pin 4 of transformer T1 through R2.	

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

表4. シングルエンド/差動/AC結合/DC結合のジャンパ設定(続き)

JUMPER	SHUNT POSITION	PIN CONNECTION	EV KIT OPERATION
JU1	2 and 3	IA+ pin DC-coupled to SMA connector IAP through R1 and R26.	Differential input, DC-coupled. Analog input signals are applied to IAP and IAN SMA connectors, channel IA: <ul style="list-style-type: none"> • R26 shorted (0Ω) • C28 opened (removed) • R29 opened (removed)
JU2	Not installed	IA- pin DC-coupled to SMA connector IAN through R2.	
JU9	Not installed	IA+ and IA- pins assume the DC offset from the analog input source.	
JU3	2 and 3	QA+ pin AC-coupled to SMA connector QAP through R4 and C30.	Single-ended input, AC-coupled. Analog input signal is applied to the QAP SMA connector, channel QA: <ul style="list-style-type: none"> • R27 opened (default)
JU4	2 and 3	QA- pin connected to COM pin through R3.	
JU10	Installed	QA+ pin assumes the DC offset at the REFP and REFN.	
JU3	2 and 3	QA+ pin DC-coupled to SMA connector QAP through R4 and R27.	Single-ended input, DC-coupled. Analog input signal is applied to the QAP SMA connector, channel QA: <ul style="list-style-type: none"> • R27 shorted (0Ω) • C30 opened (removed) • R31 opened (removed)
JU4	2 and 3	QA- pin connected to COM pin through R3.	
JU10	Not installed	QA+ pin assumes the DC offset from the analog input source.	
JU3	1 and 2	QA+ pin connected to pin 3 of transformer T2 through R4.	Differential input, AC-coupled. Single-ended analog input signal is applied to QA SMA connector, channel QA.
JU4	1 and 2	QA- pin connected to pin 1 of transformer T2 through R3.	
JU3	2 and 3	QA+ pin DC-coupled to SMA connector QAP through R4 and R27.	Differential input, DC-coupled. Analog input signals are applied to QAP and QAN SMA connectors, channel QA: <ul style="list-style-type: none"> • R27 shorted (0Ω) • C30 opened (removed) • R31 opened (removed)
JU4	Not installed	QA- pin DC-coupled to SMA connector QAN through R3	
JU10	Not installed	QA+ and QA- pins assume the DC offset from the analog input source.	

表5. 電圧リファレンスモード

REFIN VOLTAGE	REFERENCE MODE
VDD (shunt across jumper JU11)	Internal reference mode. Internal reference voltage equal to 0.512V. Sets the full-scale ADC input to 1.024V _{p-p} and DAC output voltage to 400mV _{p-p} .
External 1.024V (remove shunt from jumper JU11)	Buffered external reference mode. ADC full-scale input voltage set to REFIN. DAC full-scale output voltage proportional to REFIN.

ループバックテスト

MAX5865のEVキットの回路はヘッダJ2を備えており、その設定によって、ADCのデジタル出力バスをDACのデジタル入力に接続することができます。これによって、アナログ入力信号のみを使用したMAX5865の予備的評価が可能になります。

注：ヘッダJ2の接続を行うと、8ビットの出力パターンが10ビットの入力に供給されるため、DACの性能が少なくなります。J2ピンヘッダへのジャンププラグの装着は、DA7出力ビットをDD9入力ビットに、DA6出力ビットをDD8入力ビットに、という接続になります。ADC出力をDAC入力にループバックする場合の最高周波数は25MHzです。抵抗R37～R44を25Ωに変更することで、ADC出力からDAC入力へのループバックの最高周波数を30MHzまで高くすることが可能です。

TDDモード

ADCデジタル出力をDACデジタル入力バスに接続することによって、時分割多重(TDD)動作モードを実装することも可能です。TDDモードを実装するには、受信と送信モード間の切り替えを行うMAX5865のEVキットのソフトウェアを使用してください。この構成で動作している場合、ADCデジタルバッファ(U5)はバイパスされます。このモードでは、デジタルバスの容量を

最小限に抑えて、過度のデジタルグラウンド電流を防いでください。詳細については、MAX5865のデータシートの「FDDモードとTDDモード」の項を参照してください。

MAX5864またはMAX5863の評価

MAX5865のEVキットは、MAX5865とピン互換かつ機能互換のMAX5864またはMAX5863の評価にも使用することができます。MAX5863は、2MHzより高く7.5MHz以下のクロック周波数で動作します。MAX5864は、7.5MHzより高く22MHz以下のクロック周波数で動作します。MAX5865 (U1)をMAX5864またはMAX5863に交換し、詳しい技術情報についてはそれぞれのデータシートを参照してください。

ボードレイアウト

MAX5865のEVキットは、高速信号に最適化された4層基板設計を採用しています。高速信号ラインはすべて50Ωにインピーダンス整合された伝送ラインを使って配線されています。これらの各50Ω伝送ラインの長さは40mil (1mm)以内に合わせられ、レイアウトに依存するデータスキューを最小化しています。最適の性能を実現するため、回路のデジタルとアナログのグラウンドプレーンを独立させたボードレイアウトになっています。

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

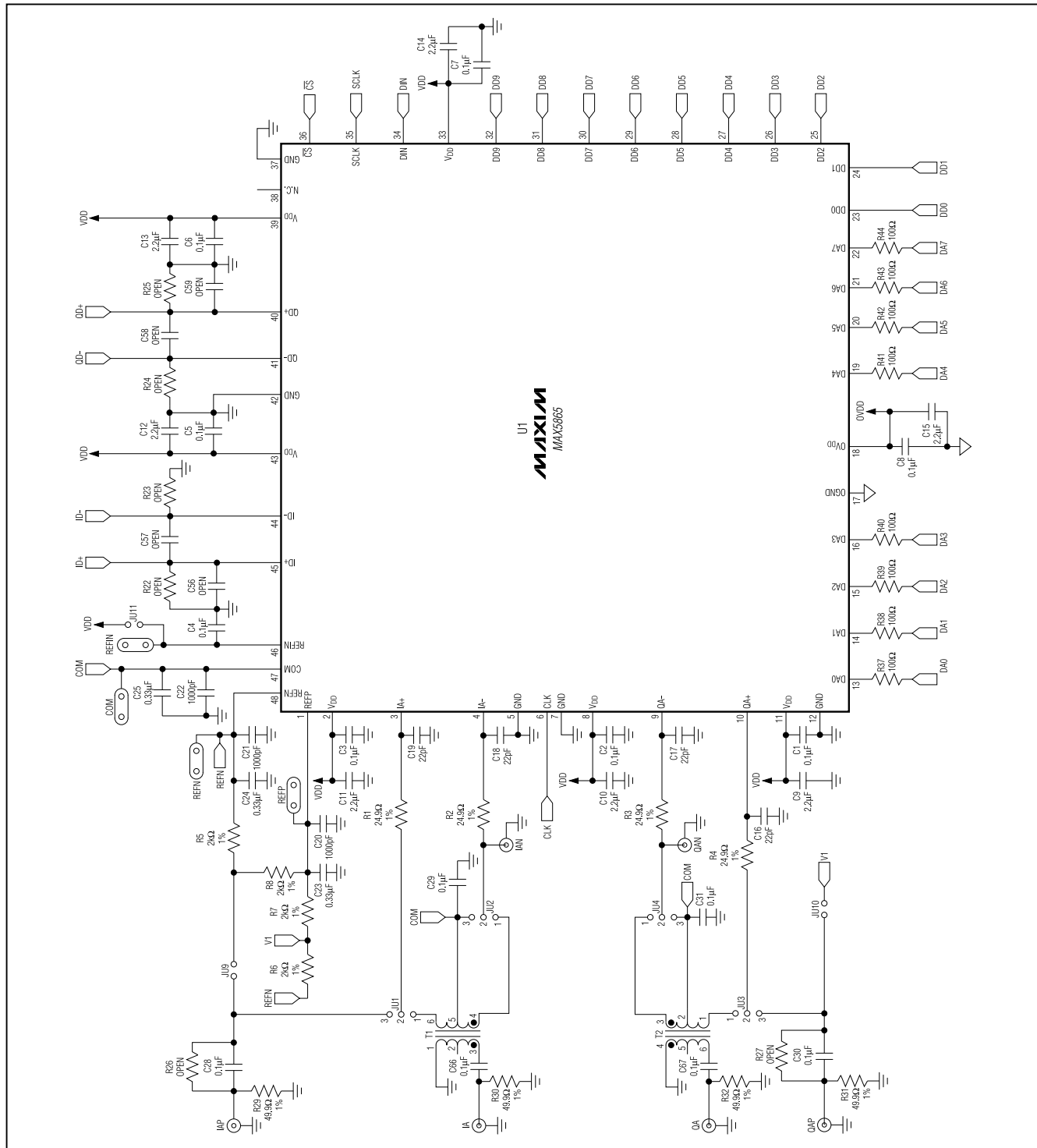


図2. MAX5865のEVキットの回路図(1/3)

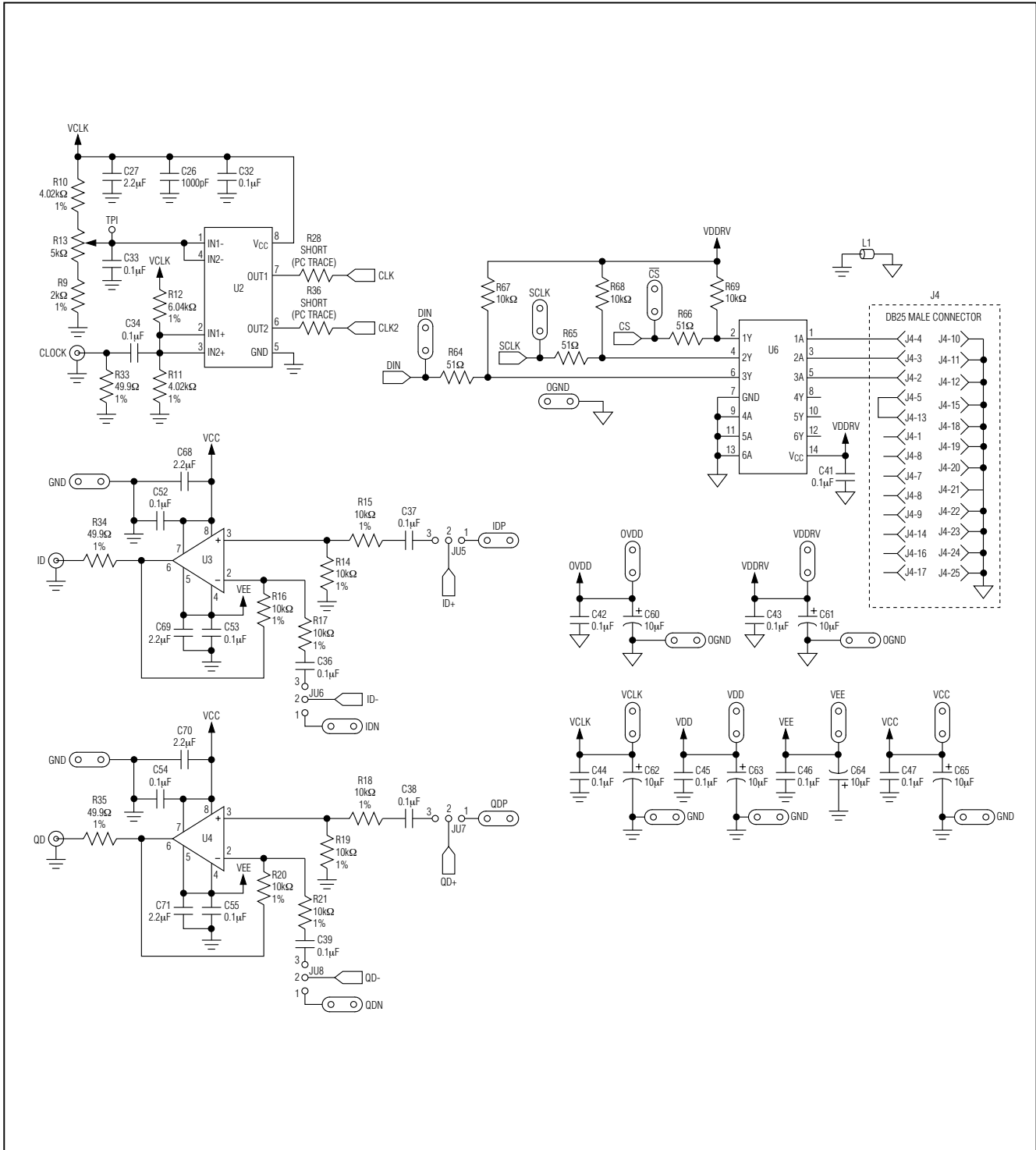


図3. MAX5865のEVキットの回路図(2/3)

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

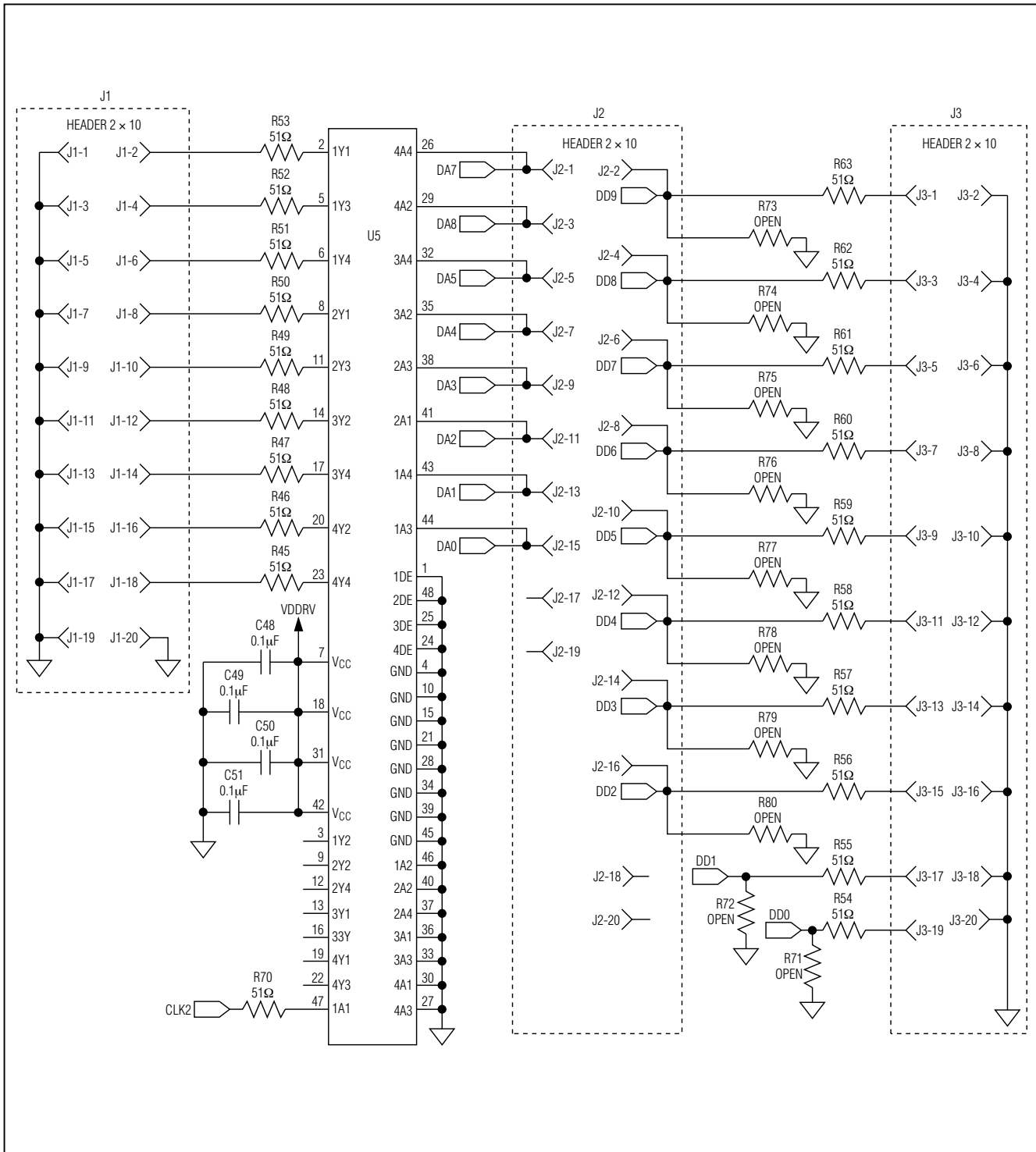


図4. MAX5865のEVキットの回路図(3/3)

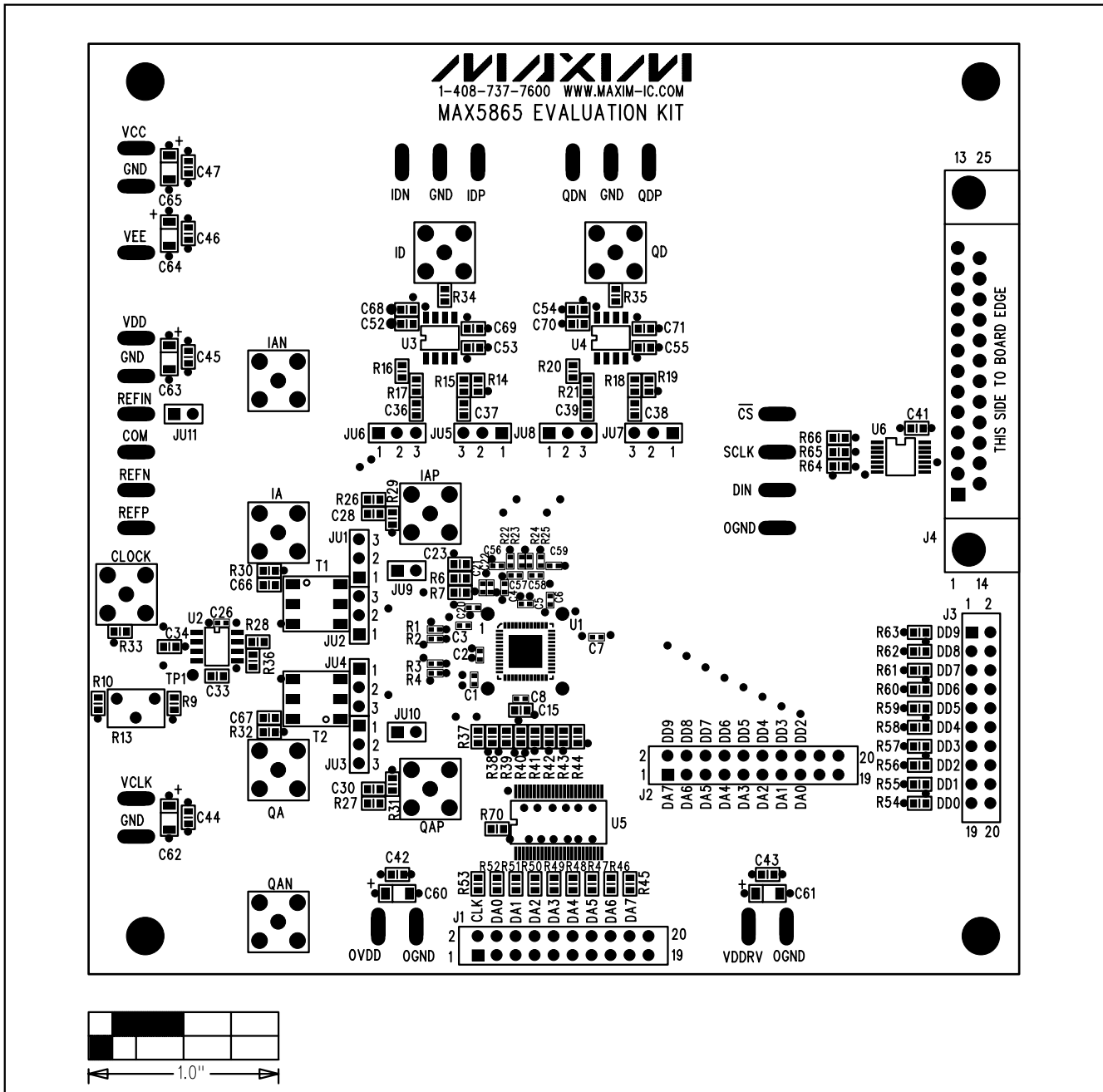


図5. MAX5865のEVキットの部品配置ガイド—部品面

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

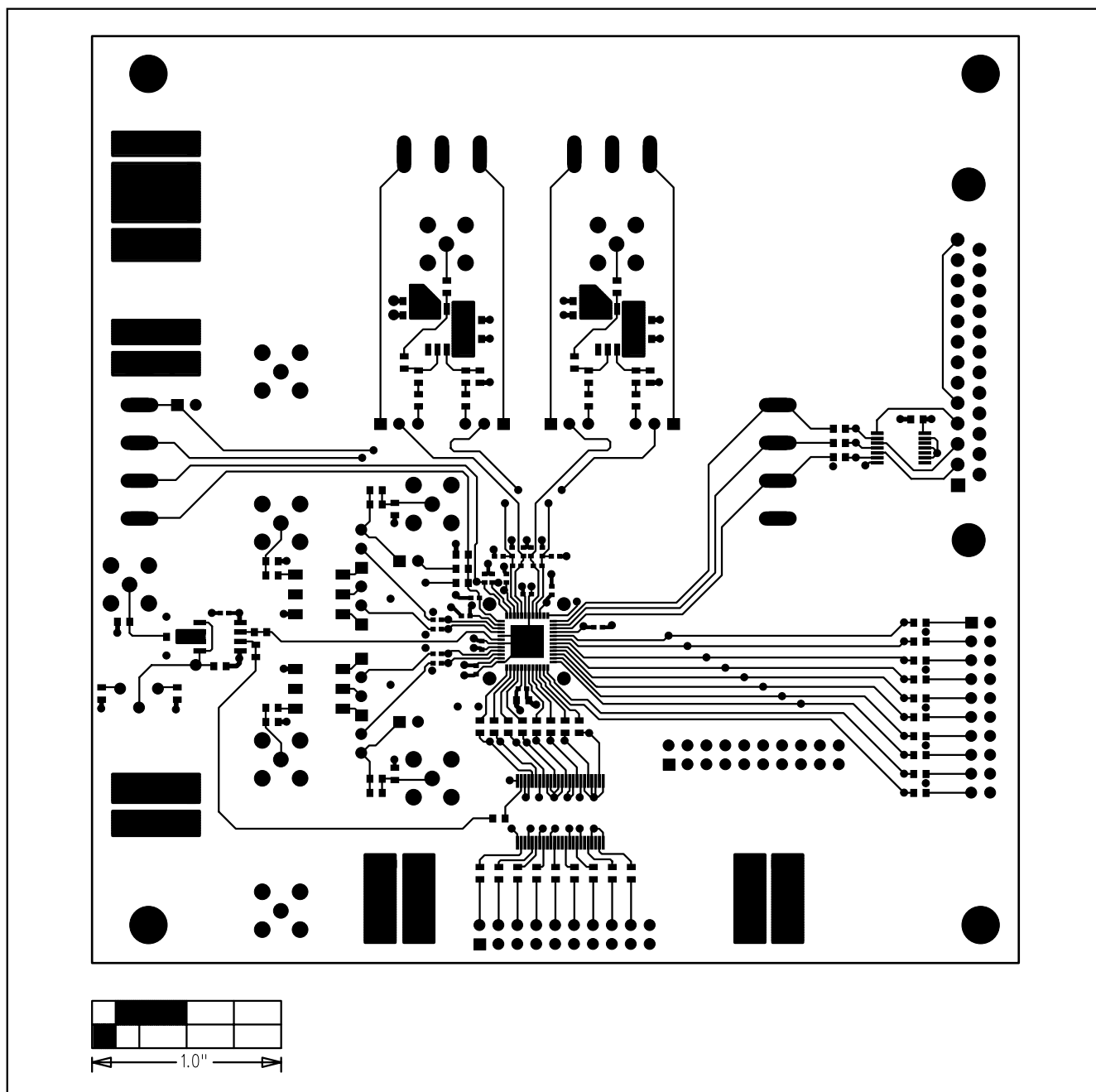


図6. MAX5865のEVキットのPCBレイアウト一部分面

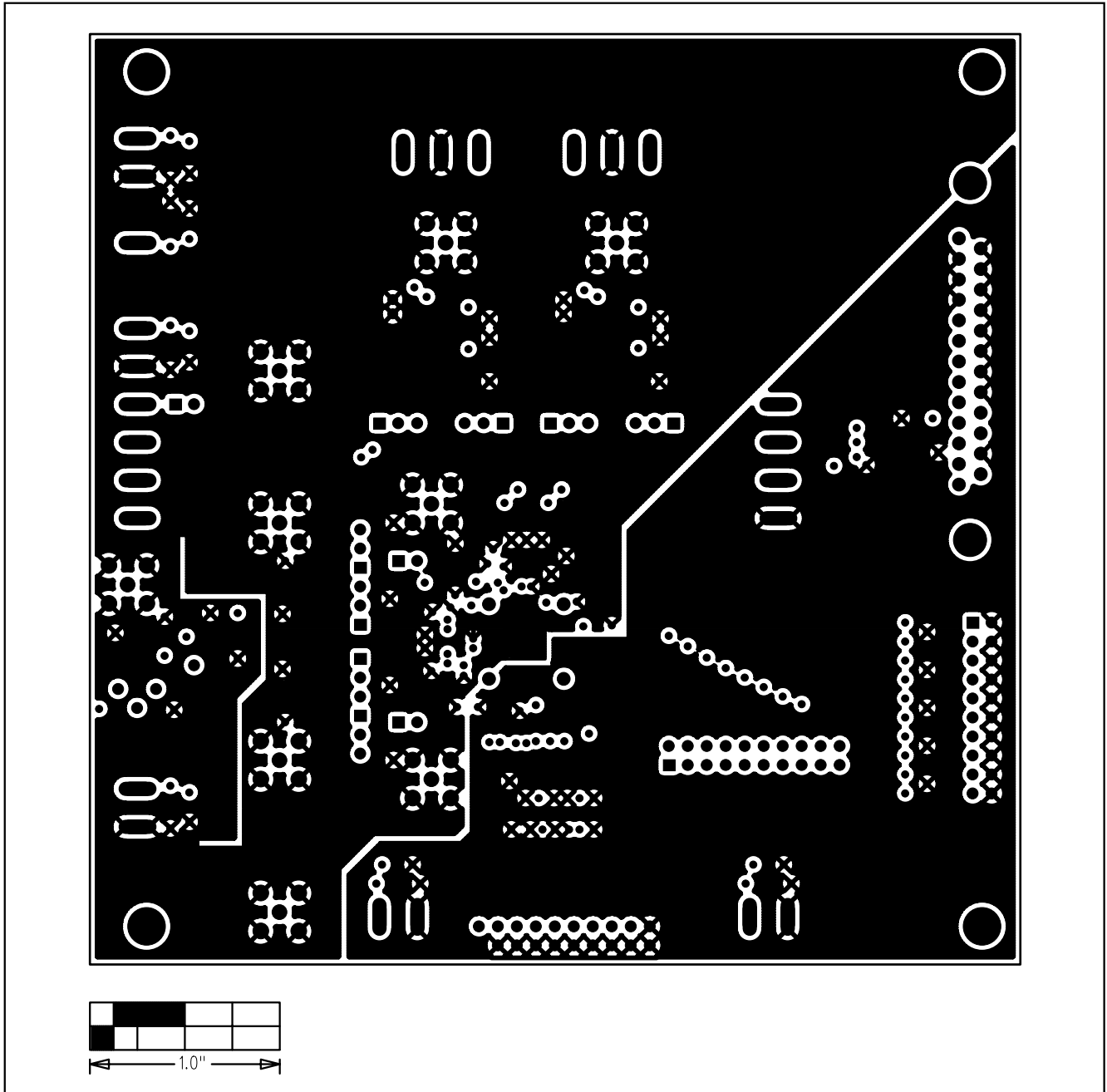


図7. MAX5865のEVキットのPCBレイアウト—グランドプレーン

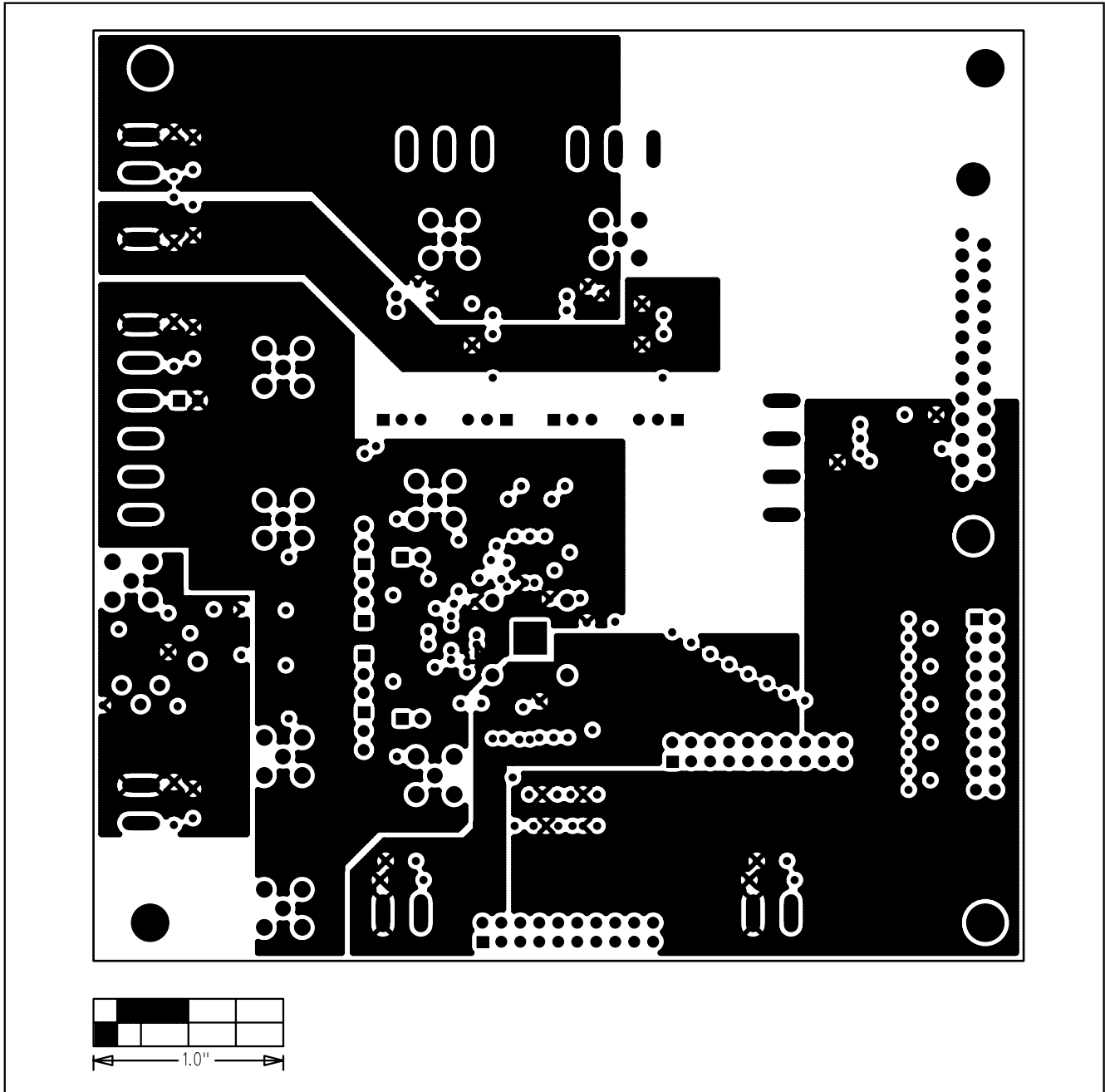


図8. MAX5865のEVキットのPCBレイアウト—電源プレーン

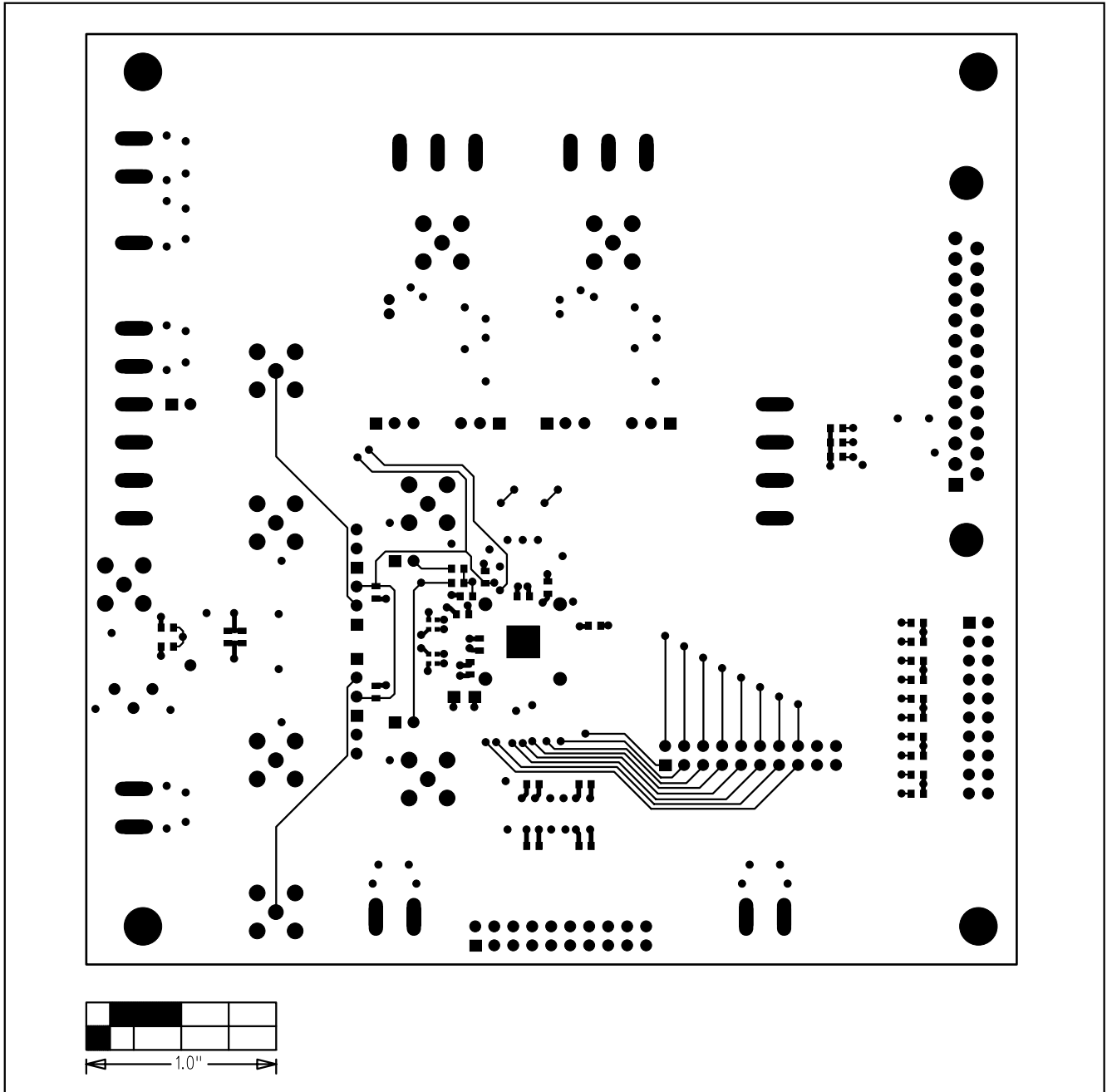


図9. MAX5865のEVキットのPCBレイアウト—半田面

MAX5865の評価キット

Evaluates: MAX5863/MAX5864/MAX5865

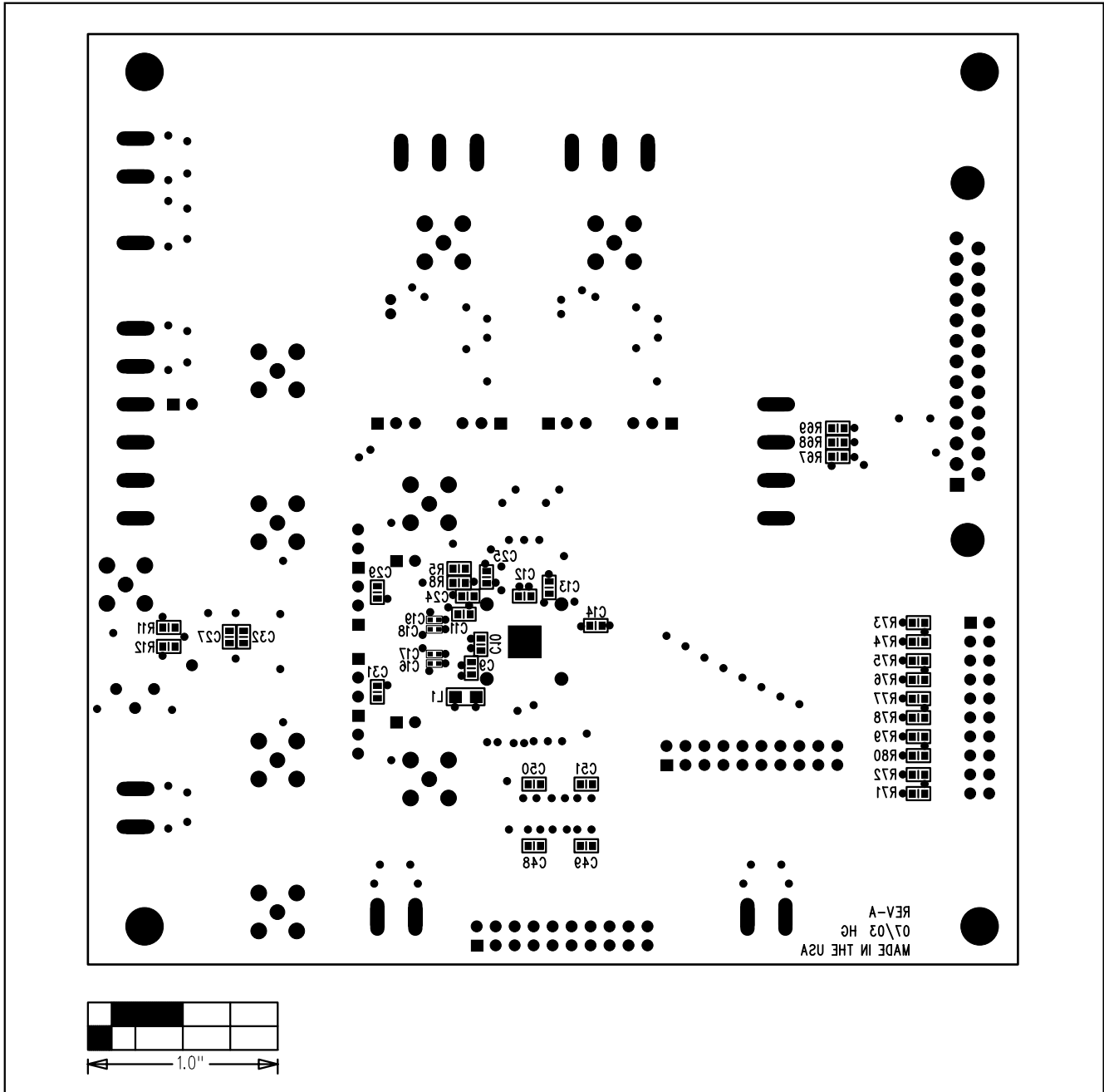


図10. MAX5865のEVキットの部品配置ガイド—半田面

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

18 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2004 Maxim Integrated Products, Inc. All rights reserved. **MAXIM** is a registered trademark of Maxim Integrated Products, Inc.