

EVALUATION KIT  
AVAILABLE**MAXIM****パワーMOSFET及びホットスワップ  
コントローラ内蔵、2スイッチ電源IC****MAX5042/MAX5043****概要**

絶縁されたマルチモードPWMパワーICのMAX5042/MAX5043は、電圧クランプ、2トランジスタ、パワー回路にスイッチング用パワーMOSFETを接続して一体化したものです。これらのデバイスは、20V~76Vの広い入力電圧範囲で動作します。MAX5042はホットスワップコントローラを内蔵しており、このコントローラは通電中のパワーバックプレーンに電源をプラグイン接続するアプリケーションにおいて、突入電流を制限するために外付けパワーMOSFETとともに使用されます。MAX5043には、ホットスワップコントローラは内蔵されていません。

MAX5042/MAX5043の電圧クランプパワートポロジは、蓄えられた磁化エネルギーと漏洩インダクタンスによるエネルギーを完全に回収して、効率と信頼性を向上させることができます。最高500kHzのスイッチング周波数で動作するこれらのデバイスは、最大50Wの出力を供給します。MAX5042/MAX5043は、フォワードとフライバック電圧、または電流モードコンバータの両トポロジを実現することができます。専用のラッチ付き外部シャットダウンは、内部のサーマルシャットダウンとともに保護を行います。

MAX5042/MAX5043を二次側の同期整流に使用すると、より高い効率を得られます。これらのデバイスは、二次側同期整流器を駆動するためのルックアヘッド信号を発生します。

MAX5042/MAX5043は、それぞれ-40°C~+125°C及び-40°C~+85°Cの温度範囲で動作が保証されており、小型表面実装56ピン薄型QFNパッケージで提供されます。

**警告：**MAX5042/MAX5043は、高電圧で動作するように設計されているため注意が必要です。

**アプリケーション**

高効率テレコム/データコム電源  
ルータ/スイッチカード、48Vバックプレーン電源システム付き  
サーバ、48Vバックプレーン電源システム付き  
xDSLラインカード  
xDSLラインドライバ電源  
分散電源システム、48Vバス付き  
42V車載用電源  
電源モジュール

ピン配置はデータシートの最後に記載されています。

**特長**

- ◆ 高信頼性、高効率の1段クランプ2スイッチパワーIC
- ◆ リセット巻線不要
- ◆ 最大出力：50W
- ◆ 高電圧75mΩパワーMOSFET内蔵
- ◆ 広範囲入力電圧：20V~76V
- ◆ フィードフォワード電圧または電流モード制御
- ◆ プログラマブルブラウンアウト低電圧ロックアウト
- ◆ 高効率電流モード制御用電流信号アンプ内蔵
- ◆ 内部温度過昇シャットダウン
- ◆ 無制限短絡回路保護
- ◆ 熱過負荷保護付き高電圧スタートアップリニアレギュレータ内蔵
- ◆ ホットスワップコントローラ内蔵(MAX5042)
- ◆ 内部のルックアヘッド信号出力による二次側同期整流用高速フォトカプラの駆動
- ◆ 同期整流の効率：90%以上
- ◆ 最高スイッチング周波数：500kHz
- ◆ ハイパワー、小実装面積、56ピン耐熱強化QFNパッケージ

**型番**

PART	TEMP RANGE	PIN-PACKAGE
MAX5042ATN	-40°C to +125°C	56 Thin QFN
MAX5043ETN	-40°C to +85°C	56 Thin QFN

**選択ガイド**

PART	DESCRIPTION
MAX5042	Two-Switch Power IC with Integrated Power MOSFETs and Hot-Swap Controller for Isolated Power Supplies
MAX5043	Two-Switch Power IC with Integrated Power MOSFETs for Isolated Power Supplies

**MAXIM**

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

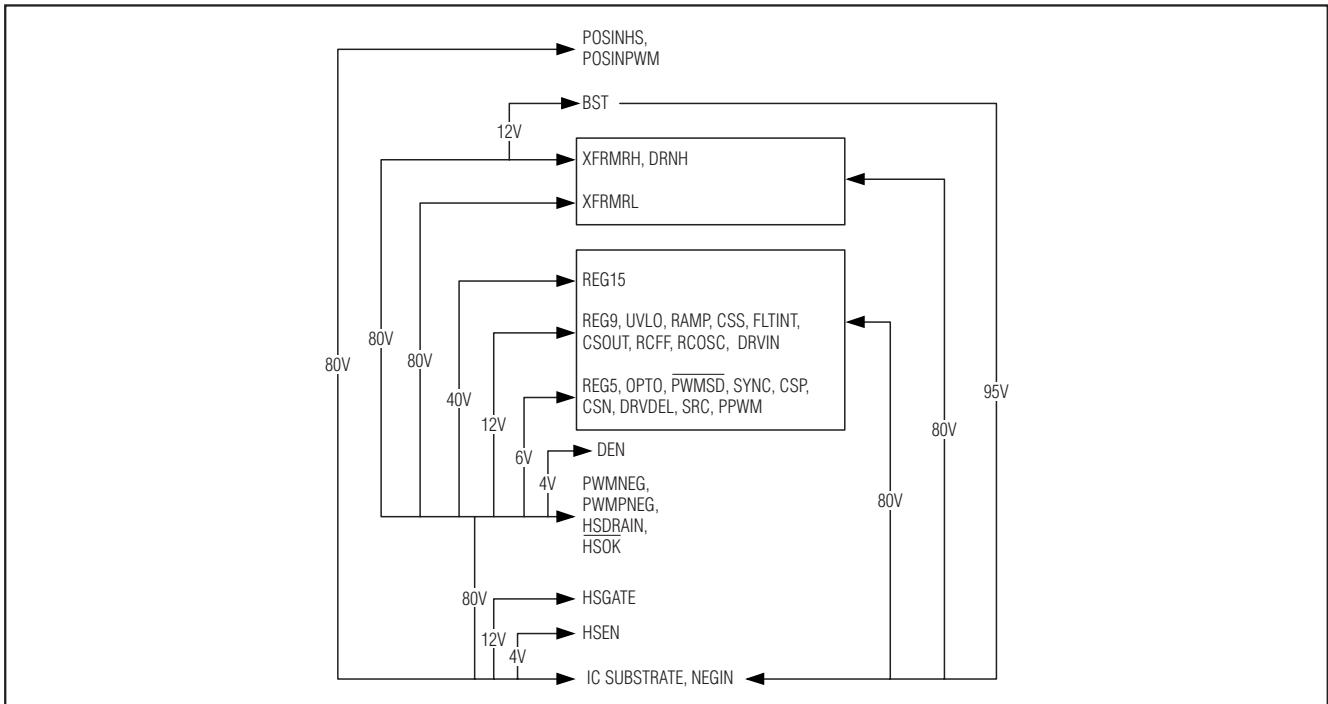
## ABSOLUTE MAXIMUM RATINGS

(See the *Absolute Maximum Ratings Diagram* below to better understand the absolute maximum ratings of the various blocks.)

PWMNEG, POSINPWM, DRNH, XFRMRH, XFRMRL, SRC to NEGIN.....	-0.3V to +80V	XFRMRH Continuous Average Current (all pins combined) T <sub>J</sub> = +125°C.....	.2A
BST to NEGIN.....	-0.3V to +95V	T <sub>J</sub> = +150°C.....	1.4A
BST to XFRMRH.....	-0.3V to +12V	XFRMRL Continuous Average Current (all pins combined) T <sub>J</sub> = +125°C.....	.2A
SRC to PWMNEG.....	-0.3V to +6V	T <sub>J</sub> = +150°C.....	1.4A
REG15 to PWMNEG.....	-0.3V to +40V	SRC Continuous Current (all pins combined) T <sub>J</sub> = +125°C.....	.2A
REG15 to POSINPWM.....	-80V to +0.3V	T <sub>J</sub> = +150°C.....	1.4A
REG9, DRVIN to PWMNEG.....	-0.3V to +12V	POSINHS to NEGIN.....	-0.3V to +80V
REG5 to PWMNEG.....	-0.3V to +6V	HSEN to NEGIN.....	-0.3V to +4V
REG15 Current.....	±80mA	DEN to PWMNEG.....	-0.3V to +4V
REG9 Current.....	40mA	HSGATE to NEGIN.....	-0.3V to +12V
REG5 Current.....	20mA	HSDRAIN, HSOK to NEGIN.....	-0.3V to +80V
UVLO, RAMP, CSS, FLTINT, CSOUT, RCFF, RCOSC to PWMNEG.....	-0.3V to +12V	HSOK Current.....	20mA
OPTO, PWMSD, SYNC, CSP, CSN, DRVDEL to PWMNEG.....	-0.3V to +6V	Continuous Power Dissipation (T <sub>A</sub> = +70°C) 56-Pin Thin QFN (derate 47.6mW/°C above +70°C).....	3.8W
PPWM to PWMNEG.....	-0.3V to (REG5 + 0.3V)	Junction to Ambient Thermal Resistance, θ <sub>JA</sub> .....	+21°C/W
PPWM Current.....	±20mA	Operating Temperature Range	
PWMPNEG to PWMNEG.....	-0.3V to +0.3V	MAX5042ATN.....	-40°C to +125°C
DRNH Continuous Average Current (all pins combined) T <sub>J</sub> = +125°C.....	.2A	MAX5043ETN.....	-40°C to +85°C
T <sub>J</sub> = +150°C.....	1.4A	Junction Temperature.....	+150°C
		Storage Temperature Range.....	-65°C to +150°C
		Lead Temperature (soldering, 10s).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## 絶対最大定格図



# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## ELECTRICAL CHARACTERISTICS

( $V_{POSINPWM} = 20V$  to  $76V$ ,  $V_{REG15} = 18V$ ,  $C_{REG15} = 4.7\mu F$ ,  $C_{REG9} = 1\mu F$ ,  $C_{REG5} = 1\mu F$ ,  $R_{RCOSC} = 24k\Omega$ ,  $C_{RCOSC} = 100pF$ ,  $C_{BST} = 0.22\mu F$ ,  $R_{DRVDEL} = 10k\Omega$ ,  $C_{DRVDEL} = 0.22\mu F$ ,  $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $V_{POSINPWM} = 48V$ ,  $T_A = +25^\circ C$ , unless otherwise noted. All voltages are referred to PWMNEG, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Supply Range	$V_{POSINPWM}$		20		76	V
<b>REG15 REGULATOR</b>						
REG15 Output Voltage Range	$V_{REG15}$	$V_{POSINPWM} = 20V$ to $76V$	13.0		16.6	V
REG15 Output Voltage Load Regulation		$V_{POSINPWM} = 20V$ , $I_{REG15} = 0$ to $80mA$			1.5	V
REG15 Output Current		Inferred from load regulation test			80	mA
REG15 Current Limit		REG15 shorted to PWMNEG with $10\Omega$		140		mA
REG15 Overdrive Voltage			18		40	V
<b>REG9 REGULATOR</b>						
REG9 Output Voltage Range		$V_{REG15} = 18V$ to $40V$	8.3		10.1	V
REG9 Output Voltage Load Regulation		$I_{REG9} = 0$ to $40mA$			0.35	V
REG9 Output Current		Inferred from load regulation test			40	mA
REG9 Current Limit		REG9 shorted to PWMNEG with $10\Omega$		100		mA
<b>REG5 REGULATOR</b>						
REG5 Output Voltage Range		$V_{REG15} = 18V$ to $40V$	4.5		5.5	V
REG5 Output Voltage Load Regulation		$I_{REG5} = 0$ to $20mA$			0.35	V
REG5 Output Current		Inferred from load regulation test			20	mA
REG5 Current Limit		REG5 shorted to PWMNEG with $10\Omega$		40		mA
<b>PWM COMPARATOR</b>						
Common-Mode Range	$V_{CM-PWM}$		0		5.5	V
Input Offset Voltage				10		mV
Input Bias Current			-2.5		+2.5	$\mu A$
Propagation Delay		50mV overdrive, $0 \leq V_{CM-PWM} \leq 5.5V$		70		ns
<b>RCOSC OSCILLATOR</b>						
PWM Period	$t_{OSC-PWM}$			3.9		$\mu s$
Maximum Duty Cycle				47		%
Maximum RCOSC Frequency	$f_{RCOSC}$			1.2		MHz
RCOSC Peak Trip Level	$V_{TH}$			2.55		V
RCOSC Valley Trip Level				0.2		V
RCOSC Input Bias Current				-0.3		$\mu A$
RCOSC Discharge MOSFET $R_{DS(ON)}$		Sinking 10mA		60	120	$\Omega$
RCOSC Discharge Pulse Width				50		ns
SYNC High Level			3.5			V
SYNC Low Level					0.8	V

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{POSINPWM} = 20V$  to  $76V$ ,  $V_{REG15} = 18V$ ,  $C_{REG15} = 4.7\mu F$ ,  $C_{REG9} = 1\mu F$ ,  $C_{REG5} = 1\mu F$ ,  $R_{RCOSC} = 24k\Omega$ ,  $C_{RCOSC} = 100pF$ ,  $C_{BST} = 0.22\mu F$ ,  $R_{DRVDEL} = 10k\Omega$ ,  $C_{DRVDEL} = 0.22\mu F$ ,  $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $V_{POSINPWM} = 48V$ ,  $T_A = +25^\circ C$ , unless otherwise noted. All voltages are referred to  $PWMNEG$ , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SYNC Leakage Current					$\pm 1$	$\mu A$
SYNC Maximum Frequency	$f_{SYNC}$			2.4		MHz
SYNC On-Time			50			ns
SYNC Off-Time			200			ns
<b>PWM LOGIC</b>						
PWM Comparator Propagation Delay				70		ns
PPWM to XFRMRL Delay		PPWM rising		120		ns
DRVDEL Reference Voltage			1.14		1.38	V
PPWM Output High		Sourcing 2mA	2.8			V
PPWM Output Low		Sinking 2mA			0.4	V
PWMSD Logic High			3.5			V
PWMSD Logic Low					0.8	V
PWMSD Leakage Current					$\pm 1$	$\mu A$
<b>SOFT-START</b>						
Soft-Start Current	$I_{CSS}$			33		$\mu A$
Minimum OPTO Voltage		CSS = 0, sinking 2mA		1.4		V
<b>RAMP GENERATOR</b>						
Minimum RCFF Voltage		RCFF sinking 2mA		2.1		V
RCFF Leakage				$\pm 0.1$	$\pm 1$	$\mu A$
<b>OVERLOAD FAULT</b>						
FLTINT Pulse Current	$I_{FLTINT}$			80		$\mu A$
FLTINT Trip Point			2.0	2.7	3.5	V
FLTINT Hysteresis				0.75		V
<b>INTERNAL POWER FETs</b>						
On-Resistance	$R_{DS(on)}$	$V_{DRVIN} = V_{BST} = 9V$ , $V_{XFRMRH} = V_{SRC} = 0$ , $I_{DS} = 190mA$		75	200	m $\Omega$
Off-State Leakage Current					10	$\mu A$
Total Gate Charge Per FET		Inferred from supply current with $V_{DS} = 50V$		45		nC
<b>HIGH-SIDE DRIVER</b>						
Low-to-High Latency		Driver delay until FET $V_{GS}$ reaches $0.9 \times (V_{BST} - V_{XFRMRH})$		80		ns
High-to-Low Latency		Driver delay until FET $V_{GS}$ reaches $0.1 \times (V_{BST} - V_{XFRMRH})$		45		ns
Output Drive Voltage		BST to XFRMRH with high side on		8		V
<b>LOW-SIDE DRIVER</b>						
Low-to-High Latency		Driver delay until FET $V_{GS}$ reaches $0.9 \times V_{DRVIN}$		80		ns

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>POSINPWM</sub> = 20V to 76V, V<sub>REG15</sub> = 18V, C<sub>REG15</sub> = 4.7μF, C<sub>REG9</sub> = 1μF, C<sub>REG5</sub> = 1μF, R<sub>RCOSC</sub> = 24kΩ, C<sub>RCOSC</sub> = 100pF, C<sub>BST</sub> = 0.22μF, R<sub>DRVDEL</sub> = 10kΩ, C<sub>DRVDEL</sub> = 0.22μF, V<sub>CSN</sub> = V<sub>CSP</sub> = V<sub>CSN</sub> = V<sub>RAMP</sub> = V<sub>PWMNEG</sub> = V<sub>NEGIN</sub> = 0, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted. Typical values are at V<sub>POSINPWM</sub> = 48V, T<sub>A</sub> = +25°C, unless otherwise noted. All voltages are referred to PWMNEG, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
High-to-Low Latency		Driver delay until FET V <sub>GS</sub> reaches 0.1 x V <sub>DRVIN</sub>		45		ns
<b>CURRENT-SENSE COMPARATOR</b>						
Current-Limit-Comparator Threshold Voltage			140	156	172	mV
Current-Limit-Comparator Propagation Delay		10mV overdrive		40		ns
<b>CURRENT-SENSE AMPLIFIER</b>						
Current Amplifier Gain		V <sub>CSN</sub> = 0, V <sub>CSP</sub> = 0 to 0.35V	9.75	10	10.25	V/V
Input Voltage Offset		V <sub>CN</sub> = V <sub>CSP</sub> = -0.3V to +0.3V	185	200	230	mV
Input Common-Mode Range			-0.3		+0.3	V
Input Differential-Mode Range		Inferred from current amplifier gain test			0.35	V
CSP Input Bias Current		V <sub>CSP</sub> = -0.3V to +0.3V, V <sub>CSN</sub> = 0	-160		-40	μA
CSN Input Bias Current		V <sub>CSP</sub> = -0.3V to +0.3V, V <sub>CSN</sub> = 0	-160		-30	μA
Settling Time		V <sub>CSN</sub> = 0, V <sub>CSP</sub> steps from 0 to 0.2V, 10% settling time, C <sub>L</sub> = 20pF		70		ns
3dB Bandwidth				7		MHz
<b>BOOST VOLTAGE CIRCUIT</b>						
QB R <sub>DS(ON)</sub>		Sinking 100mA		10	20	Ω
Driver Output Delay				200		ns
One-Shot Pulse Width				300		ns
<b>THERMAL SHUTDOWN</b>						
Shutdown Temperature		Temperature rising		150		°C
Thermal Hysteresis				14.5		°C
<b>PWM CONVERTER UNDERVOLTAGE LOCKOUT (UVLO)</b>						
Preset UVLO Threshold		Measured at POSINPWM rising	28	31	34	V
UVLO Threshold Hysteresis				3		V
UVLO Resistance		Looking into UVLO	30		75	kΩ
UVLO Trip Point		Measured at UVLO rising	1.15	1.27	1.39	V
UVLO Hysteresis				+127		mV
Preset DEN Threshold		MAX5043 only, measured at POSINPWM rising	27		34	V
DEN Threshold Hysteresis		MAX5043 only		3.1		V
DEN Startup Delay		MAX5043 only	3.5	12	27.0	ms
DEN Turn-Off Delay		MAX5043 only	0.2	0.7	1.5	ms
DEN Trip Point		MAX5043 only, rising with respect to PWMNEG	1.11		1.35	V

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{POSINPWM} = 20V$  to  $76V$ ,  $V_{REG15} = 18V$ ,  $C_{REG15} = 4.7\mu F$ ,  $C_{REG9} = 1\mu F$ ,  $C_{REG5} = 1\mu F$ ,  $R_{RCOSC} = 24k\Omega$ ,  $C_{RCOSC} = 100pF$ ,  $C_{BST} = 0.22\mu F$ ,  $R_{DRVDEL} = 10k\Omega$ ,  $C_{DRVDEL} = 0.22\mu F$ ,  $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $V_{POSINPWM} = 48V$ ,  $T_A = +25^\circ C$ , unless otherwise noted. All voltages are referred to  $PWMNEG$ , unless otherwise noted.)

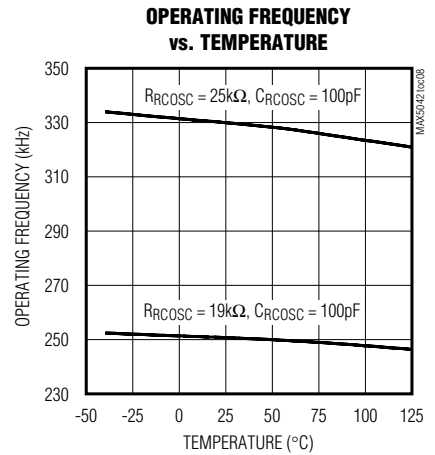
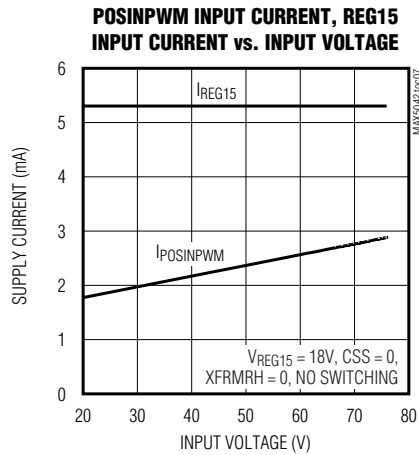
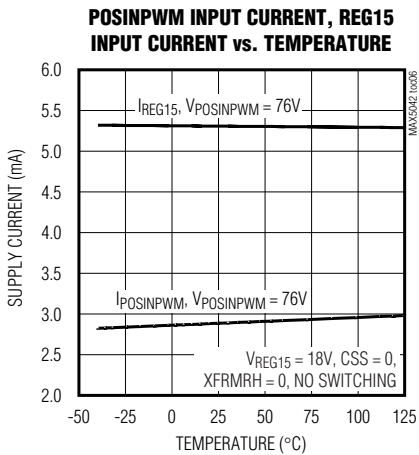
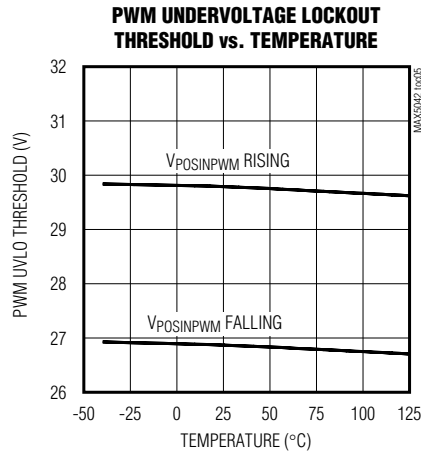
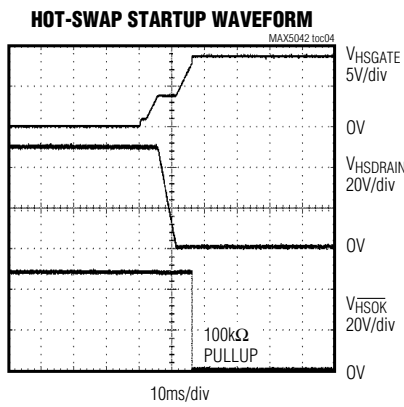
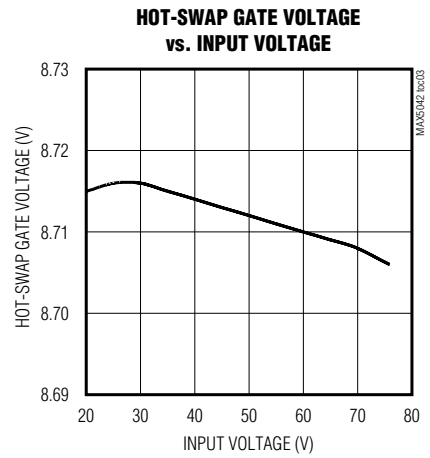
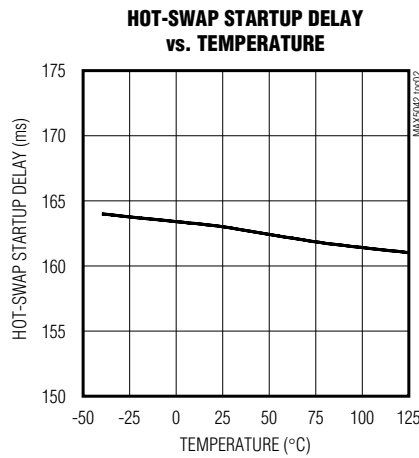
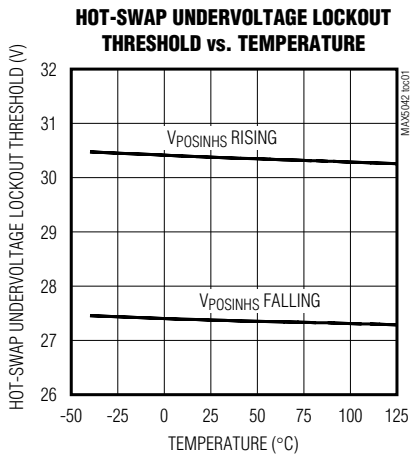
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DEN Hysteresis		MAX5043 only		124		mV
DEN Input Resistance		MAX5043 only, looking into DEN	18		55	k $\Omega$
<b>SUPPLY CURRENT</b>						
Supply Current		From $V_{POSINHS} = V_{POSINPWM} = 76V$ , CSS shorted to $PWMNEG$ , $REG15 = 18V$		2	3	mA
		From $REG15 = 18V$ , $V_{POSINHS} =$ $V_{POSINPWM} = 76V$ , CSS shorted to $PWMNEG$		6	8.5	
		From $REG15 = 18V$ , $V_{POSINHS} =$ $V_{POSINPWM} = 76V$ , $V_{DRNH} = V_{XFRMRH} =$ $V_{XFRMRL} = V_{SRC} = 0V$		20		
Standby Supply Current		MAX5042 only, $V_{POSINHS} = V_{POSINPWM} =$ $V_{PWMNEG} = V_{PWMPNEG} = V_{HSDRAIN} = 76V$ , $HSEN = NEGIN$		0.6	1	mA
<b>HOT-SWAP CONTROLLER (MAX5042 Only)</b>						
Hot-Swap UVLO Threshold		POSINHS with respect to $NEGIN$ , voltage rising	27		34	V
Hot-Swap UVLO Hysteresis				3.1		V
Hot-Swap UVLO Resistance		Looking into HSEN	18		55	k $\Omega$
Startup Delay		From HSEN rising to $\overline{HSOK}$ falling	50	165	350	ms
HSEN Turn-Off Delay		From HSEN falling to $\overline{HSOK}$ rising	3	10	25	ms
$\overline{HSOK}$ Output-High Leakage Current					$\pm 1$	$\mu A$
HSEN Reference Threshold		Rising with respect to $NEGIN$	1.11		1.35	V
HSEN Hysteresis				124		mV
$\overline{HSOK}$ Output Low Voltage		Sinking 5mA			0.4	V
HSGATE Voltage High			7.5		10.0	V
Hot-Swap Slew Rate		$C_L = 10\mu F$ , from HSDRAIN to $NEGIN$		10		V/ms

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## 標準動作特性

( $V_{POSINPWM} = 20V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

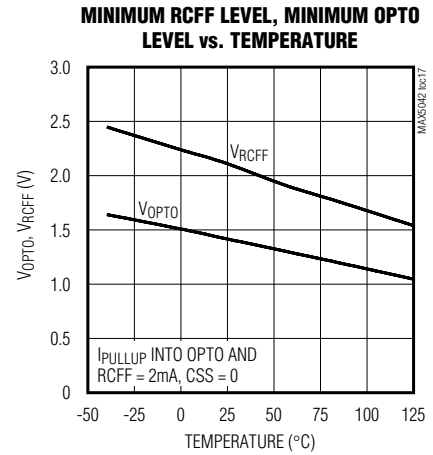
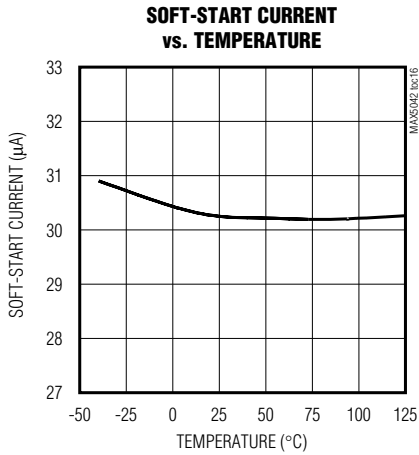
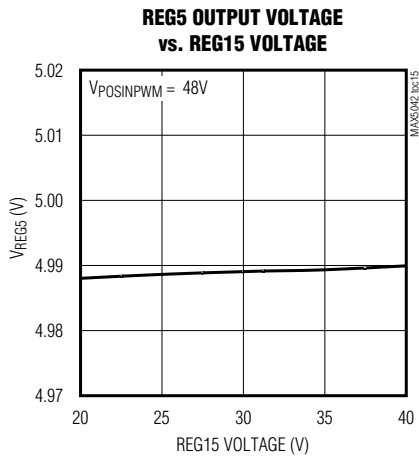
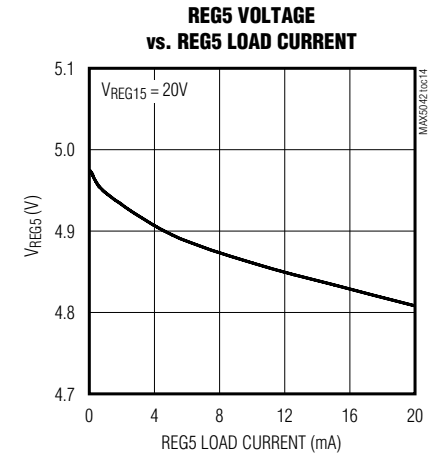
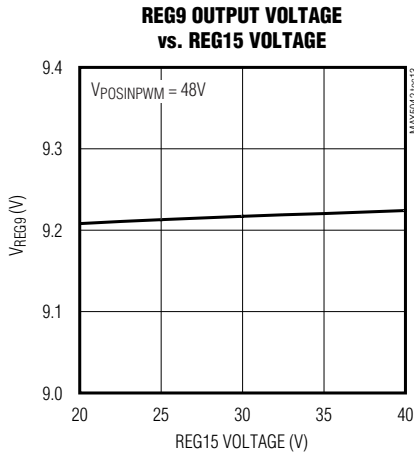
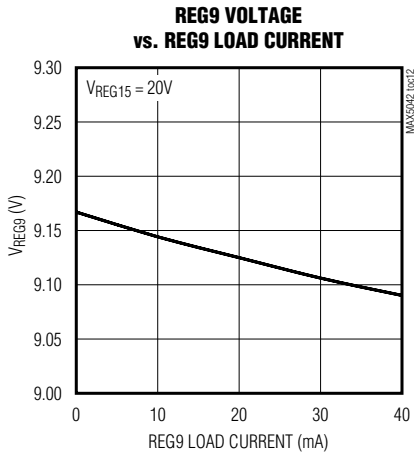
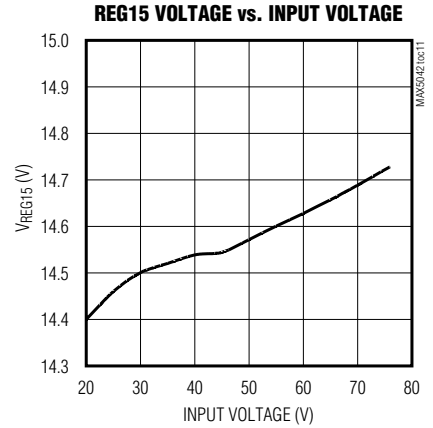
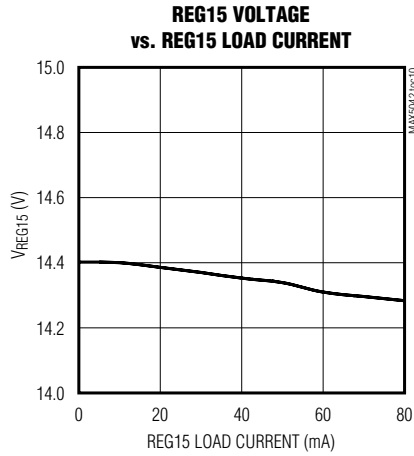
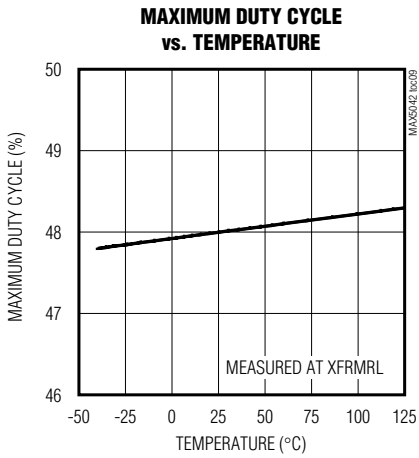


# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## 標準動作特性(続き)

( $V_{POSINPWM} = 20V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

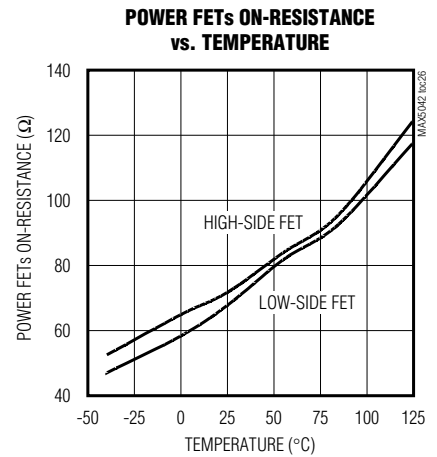
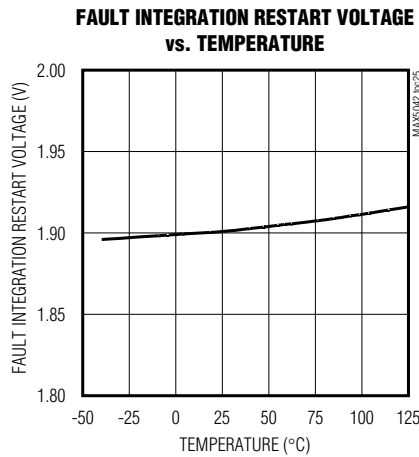
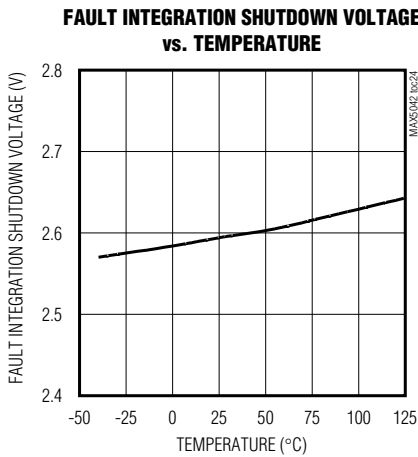
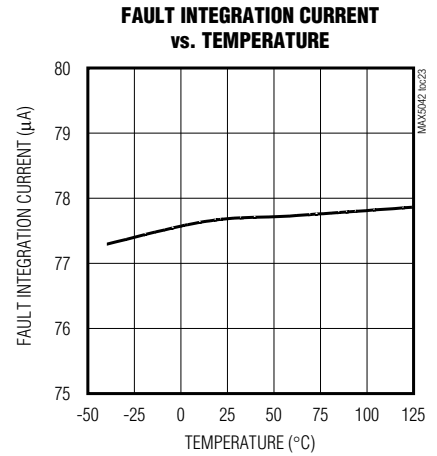
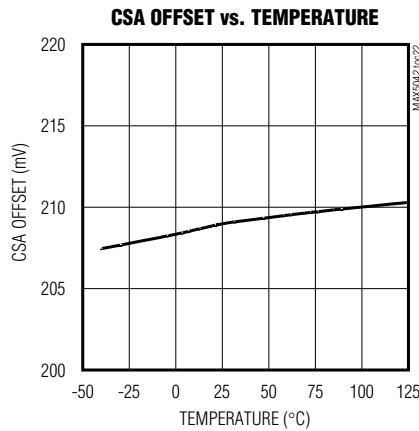
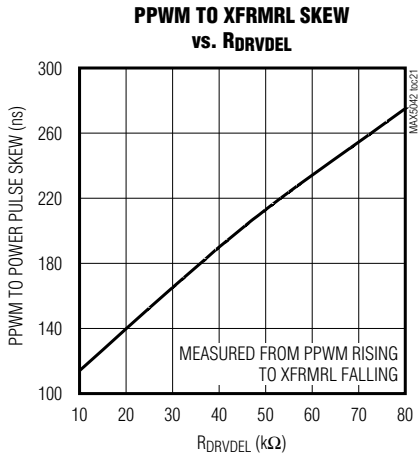
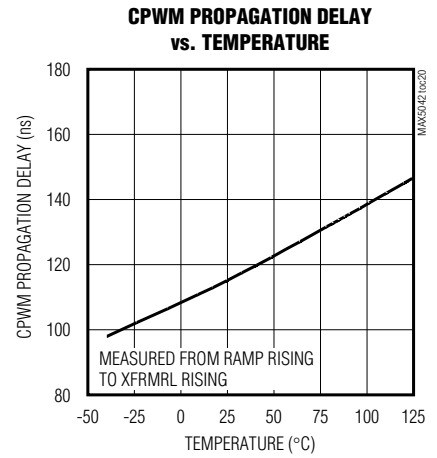
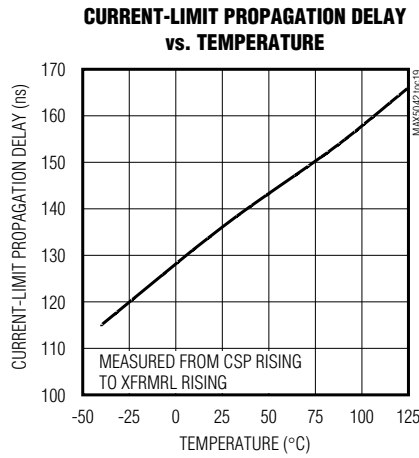
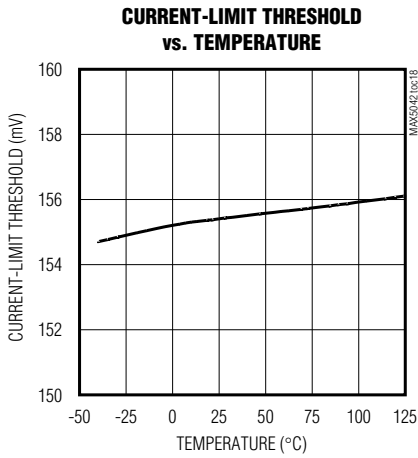


# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## 標準動作特性(続き)

(V<sub>POSINPWM</sub> = 20V, T<sub>A</sub> = +25°C, unless otherwise noted.)



# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## 端子説明

端子		名称	機能
MAX5042	MAX5043		
1, 2, 14, 15, 40, 42-45, 56	1, 2, 14, 15, 40, 42-45, 56	N.C.	無接続。内部接続なし。
3	3	RCFF	電圧モードPWMランプ。入力電源に抵抗器を接続し、入力電圧フィードフォワード用PWMNEGにコンデンサを接続します。入力電圧フィードフォワードは、入力電圧の瞬時過渡現象を除去し、変動する入力電圧に対してループゲインを一定に保ちます。
4	4	RAMP	PWMランプ入力。電圧モード制御では、RAMPをRCFFに接続します。電流モード制御では、RAMPを電流検出アンプ出力CSOUTに接続します。
5	5	OPTO	PWMコンバータの反転入力。OPTOをフォトトランジスタのコレクタに接続します。OPTOからREG5にプルアップ抵抗器を接続します。
6	6	CSS	ソフトスタート。コンバータをソフトスタートするには、CSSからPWMNEGにコンデンサを接続します。
7	7	BST	ハイサイドMOSFETゲート駆動用ブーストコンデンサバイパス。BSTから内蔵ハイサイドMOSFETドライバ用XFRMRHに0.1μFのコンデンサを接続します。
8	8	DRVIN	ローサイドMOSFETドライバ電源。0.22μFのコンデンサでDRVINをPWMPNEGにバイパスします。
9	9	PWMPNEG	ローサイドMOSFETドライバリターン。短い配線でPWMPNEGをPWMNEGに外部で接続します。
10	10	RCOSC	発振器のタイミング抵抗器とコンデンサの接続部。RCOSCからPWMNEGにコンデンサを接続し、RCOSCからREG5に抵抗器を接続します。スイッチング周波数は、この接続部におけるのこぎり波信号周波数の1/2です。
11	11	FLTINT	フォルト積分入力。サイクルごとの電流制限の他にFLTINTを使用します。電流制限フォルトが持続している間、FLTINTに接続されたコンデンサが内蔵80μA電流源によって充電されます。スイッチングは、電圧が2.7Vに達すると停止します。並列接続された外付抵抗器を通してコンデンサが放電します。電圧が1.8Vに低下するとスイッチングが再開します。
12	12	SYNC	同期入力。電源のスイッチング周波数は同期周波数の1/2であるため、最大デューティサイクルは50%以下になります。
13	13	PWMSD	ラッチ付きシャットダウン入力。スイッチングを停止するには、PWMSDをPWMNEGに対してローにプルダウンします。スイッチングを再開するには、PWMSDをイネーブルし入力電源をいったん切ってから入れ直します。PWMSDを無接続状態にしないでください。温度を監視し、フォトカプラを使用してシャットダウンコマンドを発生することによって二次側整流器の過熱による破損を防止する場合にPWMSDを使用します。PWMSDを使用しないときはREG5に接続します。
16, 17, 20, 21, 24	16, 17, 20, 21, 24	SRC	内蔵ローサイドパワーMOSFETのソース接続部。低い値の抵抗器でSRCをPWMPNEGに接続し電流を制限します。
18, 19, 22, 23	18, 19, 22, 23	XFRMRL	絶縁トランス用ローサイド接続部。
25	—	POSINHS	ホットスワップコントローラ正入力電源(MAX5042のみ)。POSINHSをPOSINPWMとともに入力電源の最も高い正電源レールに接続します。

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## 端子説明(続き)

端子		名称	機能
MAX5042	MAX5043		
26	—	HSOK	ホットスワップOK(MAX5042のみ)。HSOKのオープンドレイン出力は、ホットスワップが完了すると強制的にNEGINの電位になります。
27	—	HSEN	ホットスワップイネーブル(MAX5042のみ)。HSENは、内蔵ホットスワップUVLO分圧器の分圧点です。これを無効にするには、外付け分圧器または100kΩのプルアップ抵抗器を使用して最も高い正電源レールに接続します。
28, 29	—	NEGIN	負電源入力(MAX5042のみ)。NEGINは、最も低い負の入力電源レールに接続します。NEGINは、ホットスワップ回路の最も低い負の電圧接続部になります。NEGINは、IC基板と同じ電位にあります。
30	—	HSGATE	ホットスワップゲート(MAX5042のみ)。HSGATEは、外付けホットスワップMOSFETのゲートに接続します。
31	—	HSDRAIN	ホットスワップMOSFETドレイン検出(MAX5042のみ)。HSDRAINは、外付けホットスワップMOSFETのドレインに接続します。
32	32	CSOUT	電流検出アンプ出力。このアンプはゲインが10です。CSOUTは、電流モード制御用のRAMPに接続します。
33	33	CSP	正電流検出接続部。電流検出抵抗器をデバイスにできる限り近づけて配置しケルビン接続を行ないます。
34	34	CSN	負電流検出接続部。電流検出抵抗器をデバイスにできる限り近づけて配置しケルビン接続を行ないます。
35	26, 28, 29, 31, 35	PWMNEG	PWMセクションのアナログ信号リターン。
36	36	DRVDEL	ドライバ遅延調整接続部。DRVDELからPWMNEGに抵抗器と0.22μFのコンデンサを接続します。DRVDELの抵抗器は、PPWM信号と内蔵パワーMOSFETに供給されるパワーパルスとの間のスキューを制御します。二次側同期整流器コントローラとともに使用します。スキューによって同期整流器駆動パルスを最適化することができます。
37	37	PPWM	PWMパルス出力。PPWMは、DRVDELにおける抵抗器の値で決まる量の分だけ、位相が内蔵パワーMOSFETパルスよりも進んでいます。
38	38	REG9	9V内蔵レギュレータ出力。主に内蔵ゲートドライバの信号源として使用します。1μFのセラミックコンデンサでREG9をPWMNEGにバイパスします。
39	39	REG5	5V内蔵レギュレータ出力。1μFのセラミックコンデンサでREG5をPWMNEGにバイパスします。
41	41	REG15	15Vスタートアップレギュレータ出力。REG15に18V以上の電圧を加えると、レギュレータがディセーブルされます。少なくとも1個の1μFのセラミックコンデンサでREG15をPWMNEGにバイパスします。
46	46	UVLO	PWM低電圧ロックアウト。UVLOは、PWM低電圧ロックアウト分圧器の分圧点です。これを無効にするには、外付け分圧器または100kΩのプルアップ抵抗器をPOSINPWMに接続します。POSINPWMからPWMNEGに抵抗分圧器回路を外付けします。

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

## 端子説明(続き)

端子		名称	機能
MAX5042	MAX5043		
47	25, 47	POSINPWM	PWMアナログ正電源入力。POSINPWMは、最も高い正の入力電源レールに接続します。
48, 51, 54, 55	48, 51, 54, 55	DRNH	内蔵ハイサイドPWMパワーMOSFETのドレイン接続部。DRNHは、最も高い正の入力電源レールに接続します。
49, 50, 52, 53	49, 50, 52, 53	XFRMRH	絶縁トランスのハイサイド接続部。
—	27	DEN	遅延イネーブル入力(MAX5043のみ)。DENは、遅延イネーブル分圧器の分圧点です。これを無効にするには、外付け分圧器または100kΩのプルアップ抵抗器を最も高い正の電源レールに接続します。
—	30	N.C.	無接続(MAX5043のみ)。無接続状態にしてください。

## 詳細

PWMマルチモード電源ICのMAX5042/MAX5043は、一次側電圧または電流モードの絶縁フォワードまたはフライバック電源コンバータ用に設計されています。これらのデバイスは、絶縁出力電源のコストとプリント基板面積を削減するために高度に集積化されています。MAX5042/MAX5043は、主に24V、42V、または48V電源バスのアプリケーションに使用します。

MAX5042/MAX5043は、最大50Wの出力を供給することができる完全なシステムです。MAX5042は、PWMとパワーMOSFETの他にホットスワップコントローラを内蔵しています。ホットスワップセクションには、外付けMOSFET(QHS)が必要です。図1では、MAX5042の概念を表わすブロック図を詳しく示しています。C<sub>IN</sub>は、バックプレーンからの突入電流を減らすためのソフトスタートが必要なPWM回路の入力大容量コンデンサを表わします。入力電源が印加されると、コンデンサC<sub>IN</sub>は完全に放電してQHSがオフになります。ホットスワップコントローラのデフォルト低電圧ロックアウトスレッショルド(30.5V)よりも高い電圧が165ms(内部ターンオン遅延)以上の間印加されると、QHSのゲート電圧が次第に上昇し始めます。この結果、QHSは制御されたスルーレートでターンオンします。QHSのドレイン電圧はおよそ10V/msの割合で降下して、C<sub>IN</sub>容量の100μFあたり約1Aの負荷電流がバックプレーンから流れます。MAX5042のPWMブロックは、QHS MOSFETが完全にオンするまでスタートアップが抑制されます。QHSが完全にターンオンしてコンデンサC<sub>IN</sub>両端の電圧がPWMセクションのデフォルトスタートアップ電圧(31V)を超えると、ホットスワップがPWMブロックをイネーブルしてソフトスタートサイクルが始まります。ソフトスタートによって、スタートアップの際に一次側から流れる初期電流が制限されて、出力電圧のオーバershootが抑制されます。

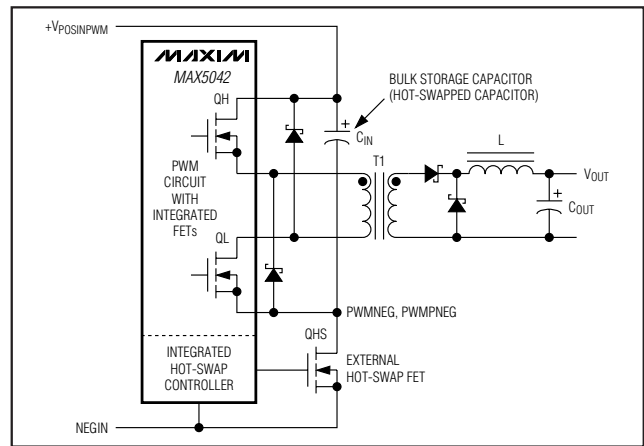


図1. MAX5042ベース絶縁電源の簡略図

図2に詳しく示すMAX5043は、ホットスワップコントローラを内蔵していません。入力電圧が低電圧のロックアウト電圧(UVLOとDENピンにおける)の両方を10msの間超えると、MAX5043は動作を開始します。

MAX5042/MAX5043は、フォワード電源とフライバック電源の両トポロジをサポートしています。フォワードモードでは、最大出力が約50Wです。フライバックモードでは、最大出力が約20Wです。パッケージ内の消費電力は出力を制限します。MAX5042/MAX5043のQFNパッケージの最下部には露出金属パッドがあります。露出パッドはシステムの最も低い負電源に直接半田付けしてください。熱放散を良くするために銅部分の面積を大きくしてください。サーマルビアを使用して熱を伝達しやすくしてください。

RCOSCの抵抗器とコンデンサでスイッチング周波数を設定します。周波数を250kHzに設定すると、スイッチング損失が最小になり外付け受動部品が小さくなって回路がコンパクトになります。

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

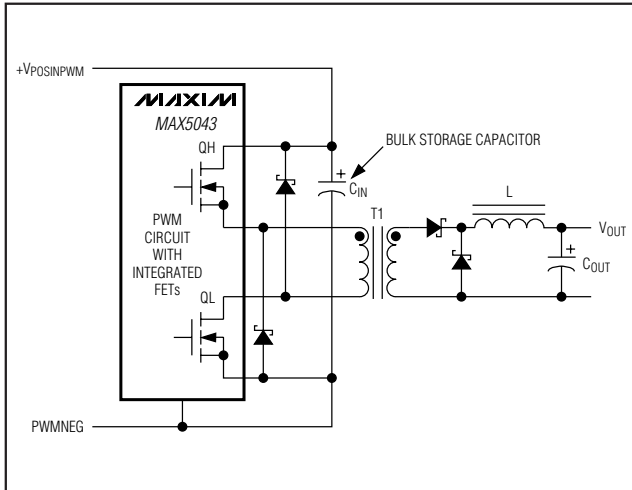


図2. MAX5043ベースの絶縁電源の簡略図

MAX5042/MAX5043は、高度な保護機能一式を内蔵しており、電気通信機器電源アプリケーションのように高い信頼性と総合的なフォルト保護が必要な場合に特に適しています。MAX5042/MAX5043の15Vリニアレギュレータ出力は、ゲート駆動用の9V及び5Vレギュレータと内部回路に給電します。スタートアップ後のデバイスに給電するために三次巻線が整流器を通してREG15に接続されており、MAX5042/MAX5043パッケージの電力損失を抑制しています。REG15に外部から給電する場合は、内蔵15Vレギュレータがディセーブルされます。

図3と4は、それぞれMAX5042とMAX5043のブロック図を示します。ホットスワップセクション、レギュレータ、サーマルシャットダウン、及びUVLOの各パワーOK信号は、結合されて内部でシャットダウン信号SHDNを発生します。SHDNがアクティブになると、コンパレータと発振器がディセーブルされます。SHDNが非アクティブになると、コンパレータと発振器がイネーブルされます。SHDNの立下りエッジが遅延されるため、PWMパルスが現れる前に内部信号が安定します。SHDNの立下りエッジとその遅延信号の間に、XFRMRHとPWMPNEGの間の内蔵10Ω MOSFET(QB)がターンオンし、BSTコンデンサが充電されます。スタートアップ後、このMOSFETはさらに、半周期ごとに約300nsの間ターンオンしBSTコンデンサの充電を助けます。

## パートポロジ

2スイッチフォワードコンバータのトポロジは、フォルトとトランスの磁束飽和に対してきわめて強固で、内蔵の75mΩパワーMOSFETを効率よく使用することができます。フィードフォワード補償による電圧モード制御は、

電流モード制御トポロジのフィードフォワード補償と同様に単一サイクル以内で入力電源の外乱を除去することができます。この制御方法は、電流モード制御と比較して重要な長所をいくつか備えています。これらの長所を下記に挙げます。

- 電流信号のフィルタ処理とブランキングによって、最小デューティサイクル要件がないこと。
- 安定性向上のためのクリーンな変調器ランプと大きな振幅。
- 制御ループ帯域幅を最大にしたことによって、フォトカプラLEDとフォトトランジスタのバイアス点が安定していること(電流モードのアプリケーションでは、フォトカプラのバイアス点が出力の負荷に左右される)。
- 予測可能なループ動特性によって、制御ループ設計を簡単化。

2スイッチ電源トポロジは、トランスの励磁インダクタンスと寄生漏洩インダクタンスの両方に蓄えられたエネルギーを回収します。図7は、MAX5042で構成した48V入力と5V、8A出力の絶縁電源の回路図です。

また、MAX5042/MAX5043は、電流モード制御をサポートしています。電流モード制御は、シングルポールパワー回路や小信号伝達関数などの利点を備えており、出力コンデンサを広範囲に変えることで電源の設計を簡単化することができます。

## 低電圧ロックアウト

MAX5042は、2つのUVLO機能を備えています。ホットスワップセクションとPWMセクションはともに独自の低電圧ロックアウトコンパレータ(それぞれ、HSENとUVLO)を内蔵しています。MAX5043は、ホットスワップ機能を備えていませんが、PWM UVLOとデグリッチ低電圧ロックアウト/パワーオンリセットを内蔵しています。どちらの場合も、31V(typ)のデフォルト入力電圧イネーブルスレッショルドが内蔵抵抗器で設定されます。

PWMのデフォルト入力電圧スレッショルド値は、内蔵分圧器と並列の外付け分圧器を使用することによって調整することができます。外付け抵抗分圧器の値が内蔵分圧器の値よりも小さい場合は、外付け抵抗分圧器の許容誤差がUVLOトリップポイントの精度を左右します。デフォルトのスレッショルドを無効にするには、次式を使用します。

$$R_{He} = \frac{R_{Le} \times R_{Li} \times R_{Hi} \times (V_{IN} - V_{REF})}{V_{REF} \times R_{Hi} (R_{Li} + R_{Le}) - R_{Le} \times R_{Li} \times (V_{IN} - V_{REF})}$$

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

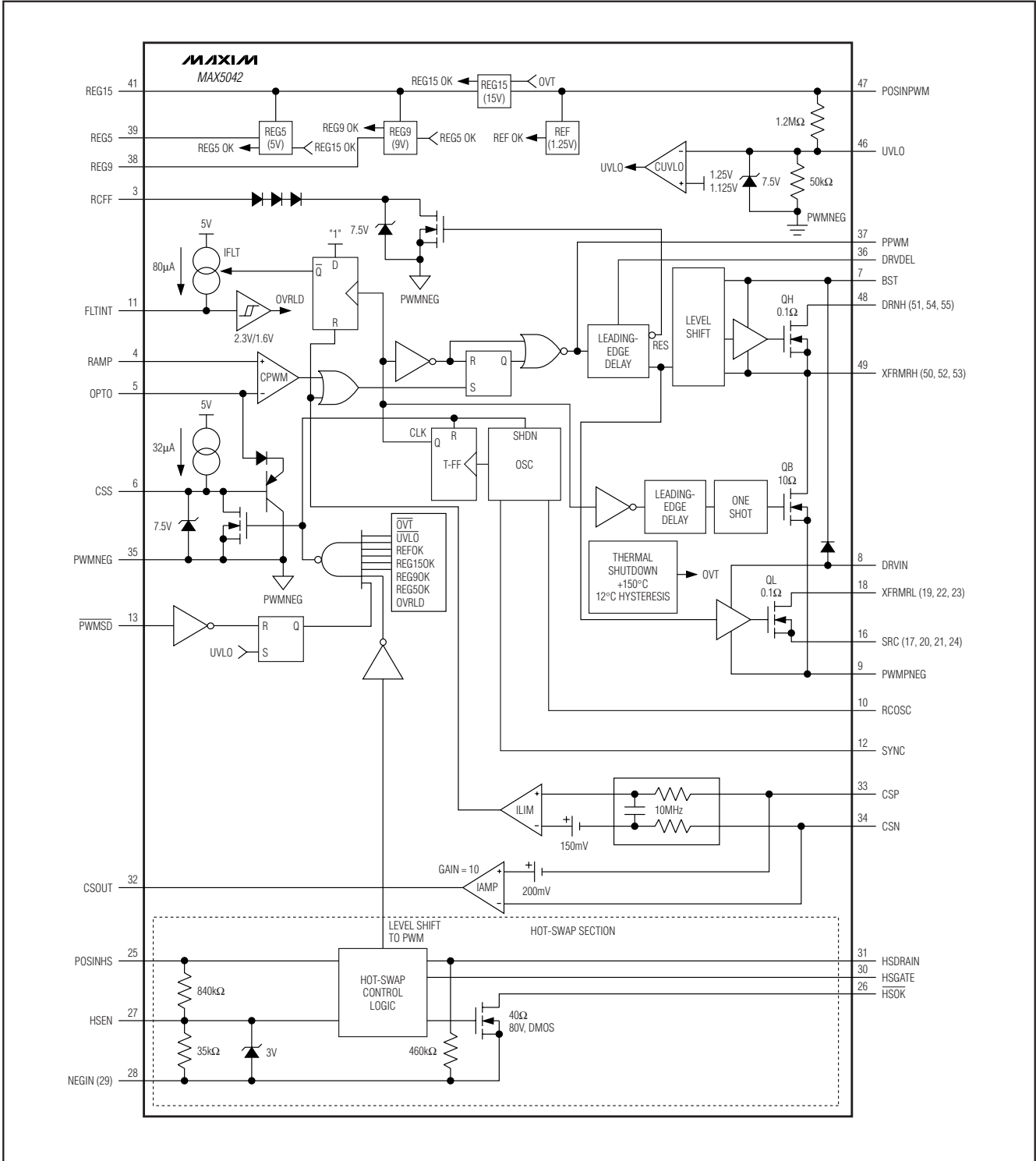


図3. MAX5042電源ICのブロック図

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

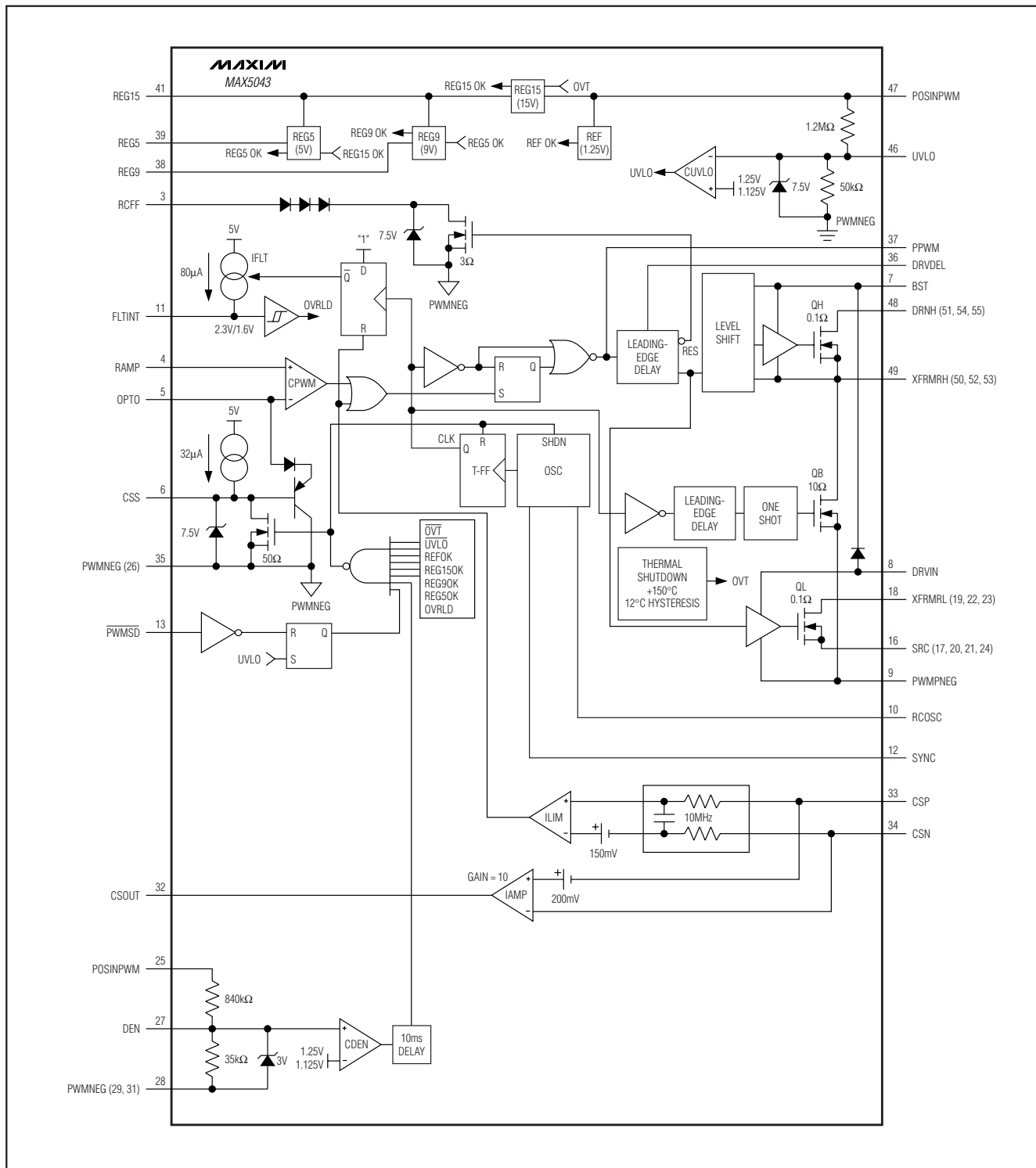


図4. MAX5043電源ICのブロック図

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

ここで、 $R_{He}$ は外付けハイサイド抵抗器、 $R_{Le}$ は外付けローサイド抵抗器、 $R_{Hi}$ は内蔵ハイサイド抵抗器(1.2M $\Omega$ 、typ)、 $R_{Le}$ は内蔵ローサイド抵抗器(50k $\Omega$ 、typ)、 $V_{REF}$ は1.27V(typ)、 $V_{IN}$ は所望のスレッシュホールドです。

どちらかのロックアウトのUVLO機能を無効にするには、100k $\Omega$ のプルアップ抵抗器をPOSINPWMに外付けします。

## 内蔵レギュレータ

内蔵高電圧リニアレギュレータは、REG15に15Vを出力します。これは、内蔵MOSFETドライバのバイアスを供給する9Vレギュレータへの入力として使用されます。15Vレギュレータも、内部、外部の両回路に使用される5V電源REG5にバイアスを供給します。REG15、REG9、及びREG5の各レギュレータを1 $\mu$ Fのセラミックコンデンサでバイパスしてください。REG15に18V~40Vの電圧を加えると、内蔵高電圧スタートアップレギュレータがディセーブルされます。REG9レギュレータは、REG15の電圧を電流制限100mA、9V出力にステップダウンします。REG5レギュレータは、REG15の電圧を電流制限40mA、5V出力にステップダウンします。外部電源からREG15に給電することによってREG15レギュレータをディセーブルすると、MAX5042/MAX5043内部の電力損失が大幅に減少します。内蔵REG15レギュレータを無効にするために必要な電圧とパワーは、整流器と主トランスの補助巻線によって発生させることができます。

## ソフトスタート

CSSとPWMNEGの間にコンデンサを外付けしてMAX5042/MAX5043のソフトスタートをプログラムします。デバイスがターンオンすると、ソフトスタートコンデンサ( $C_{CSS}$ )が33 $\mu$ Aの一定電流で7.3Vまで充電されます。この間、OPTOはCSS + 0.6Vにクランプされます。これで、初期のデューティサイクルがレギュレータによって決まる値よりも低く保たれるため、二次側の突入電流と電圧オーバershootが制限されます。MAX5042/MAX5043がターンオフすると、ソフトスタートコンデンサが内部でPWMNEGに放電します。

## 二次側の同期

MAX5042/MAX5043は、二次側の同期整流器を使用して同期を取ることができ、便利です。図5は、高速フォトカプラの接続図を示します。伝播遅延が50ns以下のフォトカプラを選定してください。

最適な結果を得るには、DRVDELに接続する抵抗器を調整して、PPWMの立上りエッジからパワーMOSFETターンオンまでの所要遅延量を設定します。次式を

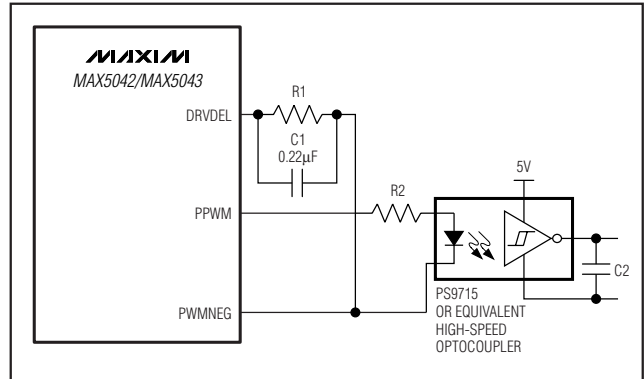


図5. 高速フォトカプラを使用した二次側同期整流器ドライバ

使用して、PPWMとトランスに印加されるパワーパルスとの間の遅延を設定するために必要な概略抵抗( $R_{DRVDEL}$ )を計算します。

$$R_{DRVDEL} = (t_{DRVDEL} - (100ns)) \left( \frac{k\Omega}{2ns} \right)$$

ここで、 $t_{DRVDEL}$ は、PPWMの立上りエッジから内蔵パワーMOSFETのスイッチングまでの所要遅延です。

## PWMレギュレーション

MAX5042/MAX5043は、電圧及び電流モード制御の両方をサポートするマルチモードPWM電源ICです。

## 電圧モード制御とPWMランプ

電圧モード制御では、フィードフォワードPWMランプがRCFFに生成されます。RCFFから、コンデンサをPWMNEGに接続し、抵抗器をPOSINPWMに接続します。生成されたランプは、PWMコンパレータの非反転入力RAMPに印加され、最小電圧が1.5V~2.5Vです。ランプの傾斜はPOSINPWMの電圧によって決まり、ループゲイン全体に影響を与えます。ランプのピーク値は、RCFFのダイナミックレンジ(0~5.5V)以下でなければなりません。最大デューティサイクルが最小入力電圧(PWM UVLOターンオンスレッシュホールド)において50%に近いものと仮定して、次式を使用してランプコンデンサまたは抵抗器のいずれかの最小値を計算します。

$$R_{RCFF} \times C_{RCFF} \geq \frac{V_{INUVLO}}{2f_S \times V_{rP-P}}$$

ここで、

$V_{INUVLO}$  = 最小入力電源電圧(通常、PWM UVLOターンオン電圧)

$f_S$  = スwitchング周波数

$V_{rP-P}$  = ピークトゥピークランプ電圧(2V、typ)

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

ランプのピーク値をできる限り高く設定することによって、信号対雑音比を最大にします。次式を用いて、パワー段の低周波小信号ゲイン(PWMコンパレータの反転入力から出力までのゲイン)を計算します。

$$G_{PS} = N_{SP} \times R_{RCFF} \times C_{RCFF} \times f_s$$

ここで、 $N_{SP}$  = 電力トランスの一次に対する二次の巻数比

## 電流検出アンプと電流モード制御

MAX5042/MAX5043では、電流モード制御をプログラムすることができます(図6参照)。この制御方法は、いくつかのアプリケーションに便利な長所を備えています。電流モード制御は、出力フィルタの次数を低減するため、制御ループの補正を簡単にすることができます。電流モード制御では、SRCにおける電流検出抵抗器両端の電圧がゲイン10の内蔵アンプIAMPによって増幅されます。サイクルごとの電流制限スレッショルドは156mVです。これは、IAMPによって増幅されたピーク電圧です。200mVのオフセットがこの電圧に加わります。電流検出アンプ出力の電圧は次式で表わされます。

$$V_{CSOUT} = 2 + 10(V_{CSP} - V_{CSN})$$

パワー段の低周波小信号ゲイン(PWMコンパレータの反転入力から出力までのゲイン)は、次式を用いて計算することができます。

$$G_{PS} = N_{PS} \times \frac{R_L}{R_{SENSE}}$$

ここで、 $N_{PS}$  = パワートランスの二次に対する一次の巻数比

$R_L$  = 低周波出力インピーダンス

$R_{SENSE}$  = 一次電流検出抵抗器の値

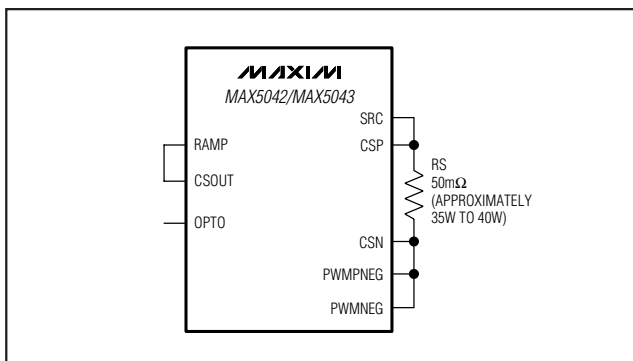


図6. 電流モード制御の概略接続図

## 発振器と同期

RCOSCとREG5の間に抵抗器を、RCOSCとPWMNEGの間にコンデンサを接続したRC回路を使用して、MAX5042/MAX5043発振器をプログラムします。PWM周波数は、RCOSCにおける周波数の1/2です。

次式を用いて、発振器部品の値を計算します。

$$R_{RCOSC} = \frac{1}{2f_s(C_{RCOSC} + C_{PCB}) \ln\left(\frac{V_{REG5}}{V_{REG5} - V_{TH}}\right)}$$

ここで、 $C_{PCB} = 14\text{pF}$

$REG5 = 5\text{V}$

$f_s$  = スイッチング周波数

$V_{TH}$  = RCOSCのピークトリップレベル

DRVDELにおいて抵抗器によってプログラムされた遅延によって、パワーMOSFETの最大デューティサイクルが50%以下に制限されます。

SYNCによって、MAX5042/MAX5043を外部クロックに同期させることができます。正しく同期させるには、外部SYNC周波数をMAX5042/MAX5043の内部発振器のプログラムされた自走周波数よりも15%~20%高く設定します。実際のスイッチング周波数は、同期周波数の1/2です。

## フォルト保護の集積化

フォルト保護機能を内蔵することによって、MAX5042/MAX5043は過渡的な過電流状態をプログラム可能な時間だけ無視することができるため、その間、電源は負荷に対して電流源のように動作します。こうした現象は、たとえば、出力電圧が安定化状態から外れないよう制御ループが最大電流を要求するとき負荷電流の過渡現象で発生する可能性があります。FLTINTに接続するコンデンサによって、外部で過電流の無視時間をプログラムします。過電流フォルトが持続中、このコンデンサ両端の電圧はFLTINTシャットダウンスレッショルド(2.7V, typ)に向かって一定の割合で上昇します。FLTINTがスレッショルドに達すると、電源がシャットダウンします。FLTINTコンデンサに並列接続された値の大きいブリーダ抵抗によって、コンデンサは再起動スレッショルド(1.8V, typ)に向かって放電します。再起動スレッショルドを横切ると、電源が再びソフトスタートします。

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

ILIMコンパレータは、156mVの標準スレッショルドでサイクルごとに電流を制限します。フォルト積分回路は、電流制限コンパレータ(図3と4、ILIM)がトリップするたびに1クロックサイクルの間FLTINTから強制的に80 $\mu$ Aの電流を流します。次式を用いて、所望のシャットダウン時間に必要な概静電容量(C<sub>FLTINT</sub>)を計算します。

$$C_{FLTINT} \cong \frac{I_{FLTINT} \times t_{SH}}{1.4}$$

ここで、 $I_{FLTINT} = 80\mu A$

$t_{sh}$ は、電流制限コンパレータの電流制限事象が無視される所望の無視時間です。

コンデンサの実際の値を微調整するには、試験が必要な場合があります。

次式を用いて、所望の回復時間に必要な概略のブリーダ抵抗( $R_{FLTINT}$ )を計算します。

$$R_{FLTINT} \cong \frac{t_{RT}}{C_{FLTINT} \ln\left(\frac{2.3}{1.6}\right)}$$

ここで、 $t_{RT}$ は所望の回復時間です。

少なくとも $t_{RT} = 10 \times t_{SH}$ を選定します。 $t_{SH}$ の標準値は数百 $\mu$ s~数msです。

## シャットダウンモード

### ラッチ付きシャットダウン

MAX5042/MAX5043は、重大なフォルトの場合にスイッチングを停止するラッチ付きシャットダウンを備えています。同期整流電源の外部フォルトが発生すると、整流器の制御が不能になります。チップまたは外付けショットキダイオードのいずれかが導通すると、きわめて大きい電力損失が生じて電源の温度が急上昇します。二次側整流器と同じグランドプレーンに配置されたサーマルセンサが、この急激な温度上昇を検出してシャットダウン信号をPWMSDに送出します。PWMSDがアクティブになると、スイッチングが停止して電源をいったん切ってから入れ直すまでフォルトがラッチされます。ラッチされたシャットダウンをリセットするには、PWMSDをREG5に接続します。

### 機能シャットダウン

MAX5042/MAX5043のシャットダウンは、PWMNEGに接続されたオープンコレクタまたはオープンドレイントランジスタを使用して、UVLOをPWMNEGに接続することによって行ないます。HSENをNEGINに接続した場合も、MAX5042は10msのターンオフ遅延後にシャットダウンします。DENをローにプルダウンした場合も、MAX5043は1msのターンオフ遅延後にシャットダウンします。HSENを使用すると、MAX5042は

165msのスタートアップ遅延後にフルホットスワップスタートアップシーケンスを実行します。MAX5043にも、DENがアクティブになってから10msの遅延があります。

## サーマルシャットダウン

MAX5042/MAX5043は、サーマルシャットダウンを内蔵しています。内蔵センサがハイパワー領域を監視します。サーマルフォルトは、パワーFETまたはレギュレータ内の過大な損失が原因で発生します。温度が制限値に達すると、スイッチングが停止してレギュレータがシャットダウンします。サーマルシャットダウンとパワーMOSFETの集積化によって、きわめて強固な電源回路が得られます。

## MAX5042のホットスワップコントローラ

MAX5042は、PWM電源ICとともにホットスワップコントローラを内蔵しています。この設計では、MAX5042を中心に構成された電源を、電源レールにグリッチを生じることなく通電状態のバックプレーンに安全にホットプラグすることができます。ホットスワップセクションの動作範囲は、POSINHSからNEGINまでです。MAX5042だけは、ホットスワップを制御するために、外付けのNチャネルMOSFETが必要です。図1と3は、ホットスワップ機能の詳細を示します。

MAX5042は、負電源経路に実装された外付けNチャネルパワーMOSFETを制御します。電源が印加されたとき、MAX5042はMOSFETをオフ状態に保ちます。HSENが1.26V以下であるか、POSINHSが低電圧ロックアウトレベル(31V)以下であるか、またはチップ温度が+150 $^{\circ}$ Cを超える場合、MOSFETはいつまでもオフのままです。これらの条件のどれも165msの間存在しなければ、MAX5042はMOSFETを徐々にターンオンして、HSDRAINの電圧が10V/ms以下の速度で低下します。この間、PWMブロックはシャットダウン状態を維持します。外付けMOSFETを流れる(したがって、コンデンサC<sub>IN</sub>を流れる)突入電流は、その静電容量に比例したレベル、及び一定のHSDRAINスルーレートに制限されます。MOSFETが完全にターンオンしてHSDRAINがその最終値まで減少すると、ホットスワップ期間が終了してICのPWMセクションに電源が投入されます。

HSENは、MAX5042を外部制御して、電源シーケンスを容易にします。また、HSENは、必要に応じて、外付け分圧器回路によって低電圧ロックアウトレベルを変更するために使用することができます。低電圧ロックアウトは、入力電圧の大きさが所望レベル以下にある限り、外付けホットスワップMOSFETをオフ状態に保ちます。HSEN信号には10msのターンオフ遅延があります。

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

パワーグッド出力、HSOKは、外付けMOSFETが完全にターンオンするとアクティブになります。HSOKは、NEGINを基準とするオープンドレイン出力で、NEGINよりも最大80V高い電圧に耐えることができます。

## ホットスワップ突入電流の決定

次式を用いてホットスワップ突入電流を計算します。

$$I_{CIN} = C_{IN} \frac{dV_{HSDRAIN}}{dt} = C_{IN} S_{HSLR}$$

ここで、

$C_{IN}$  = 負荷の静電容量

$S_{HSLR}$ は、「ELECTRICAL CHARACTERISTICS (電気的特性)」表に記載されたMAX5042のホットスワップスルーレートの大きさです。

たとえば、大容量入力コンデンサを100 $\mu$ Fとし、スルーレートとして10V/msの標準値とすると、突入電流の計算値は1Aになります。推奨外付けホットスワップMOSFETについては、表1を参照してください。

表1. MAX5042の推奨外付け  
ホットスワップMOSFET

MAXIMUM I <sub>LOAD</sub> (A)	SUGGESTED EXTERNAL MOSFET
0.25	IRFL110
0.5	IRFL4310
1	IRFR3910
2	IRF540NS
3	IRF1310NS
4	IRF1310NS

## 標準動作回路

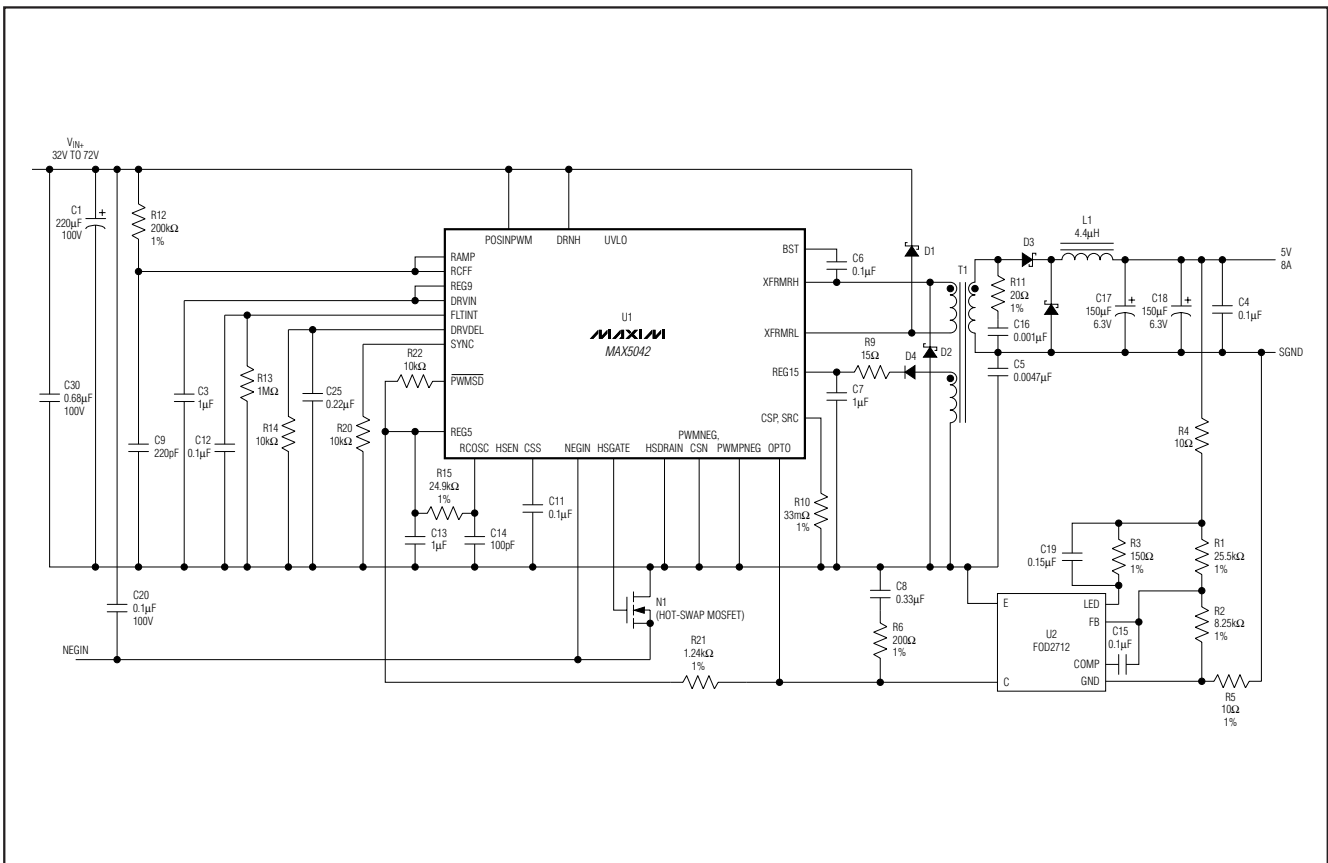


図7. MAX5042標準動作回路(ホットスワップ機能付き48V電源)

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## 標準動作回路(続き)

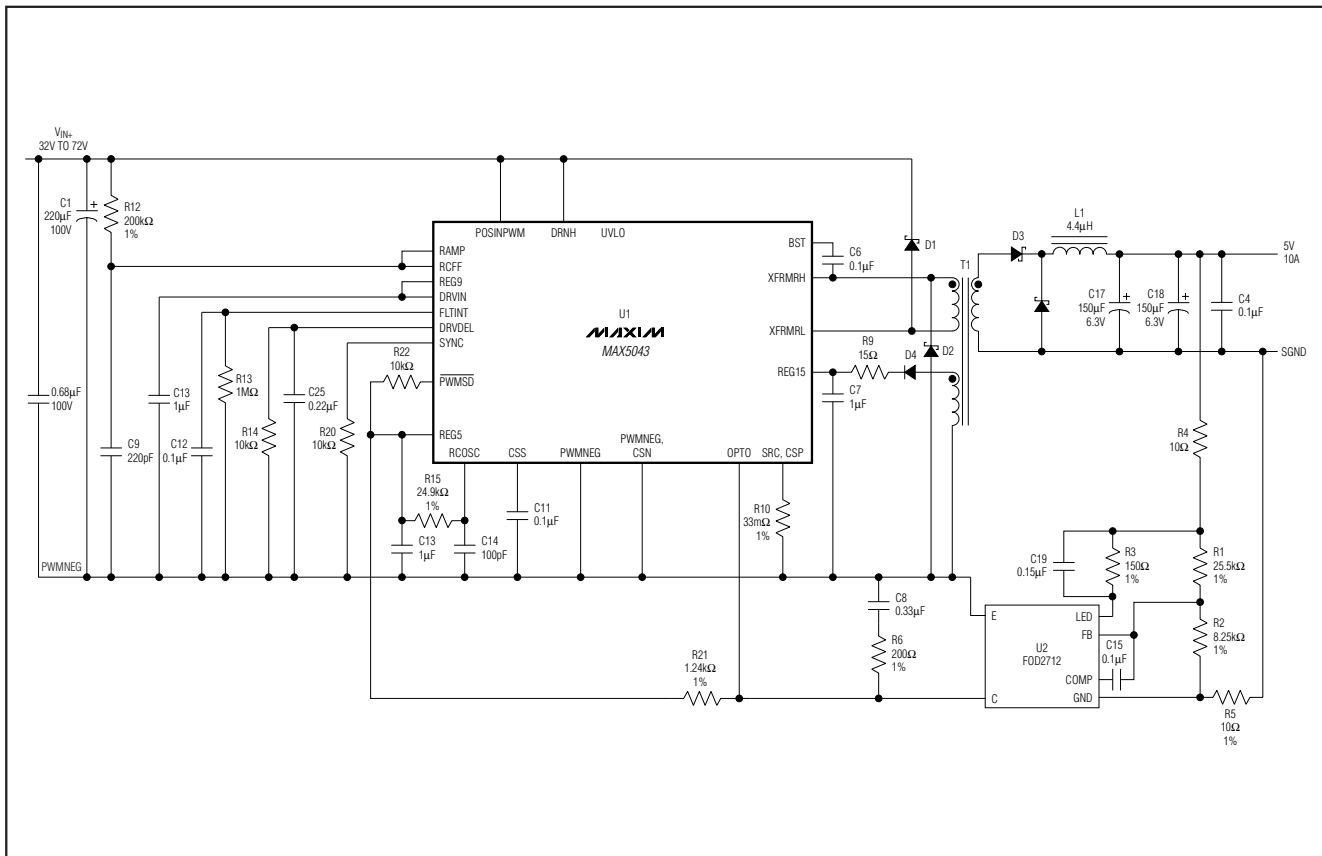
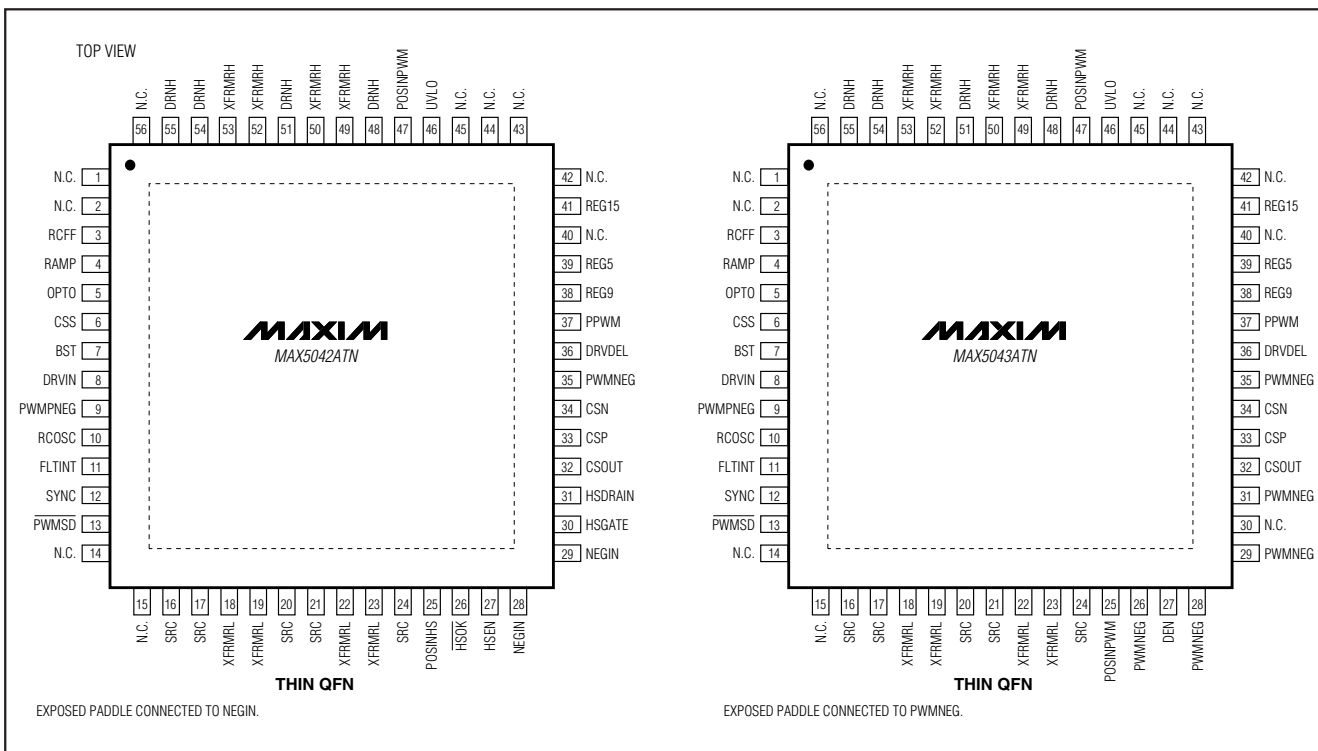


図8. MAX5043標準動作回路(ホットスワップ機能なしの48V電源、この回路は試験されていません)

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

MAX5042/MAX5043

## ピン配置



## チップ情報

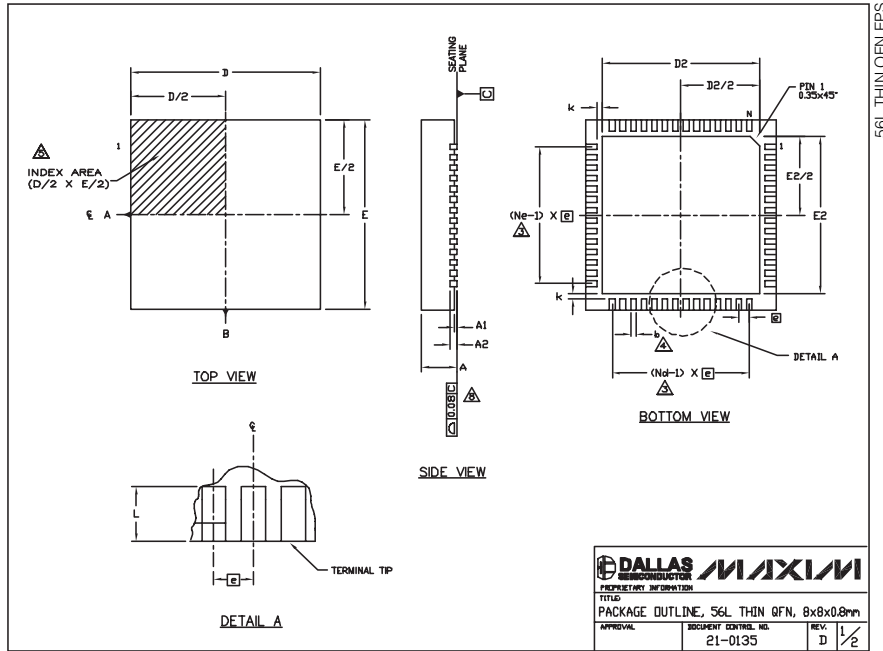
TRANSISTOR COUNT: 35,247

PROCESS: BiCMOS DMOS

# パワーMOSFET及びホットスワップ コントローラ内蔵、2スイッチ電源IC

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



### NOTES:

- DIE THICKNESS ALLOWABLE IS 0.225mm MAXIMUM (0.009 INCHES MAXIMUM).
- DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
- N IS THE NUMBER OF TERMINALS.  
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION &  
Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
- DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
- THE PIN #1 IDENTIFIER MUST BE LOCATED ON THE TOP SURFACE OF THE PACKAGE WITHIN HATCHED AREA AS SHOWN. EITHER AN INDENTATION MARK OR INK/LASER MARK IS ACCEPTABLE.
- ALL DIMENSIONS ARE IN MILLIMETERS.
- PACKAGE WARPAGE MAX 0.01mm.
- APPLIES TO EXPOSED PAD AND TERMINALS. EXCLUDES INTERNAL DIMENSION OF EXPOSED PAD.
- MEETS JEDEC MO220.

PKG. CODE	EXPOSED PAD VARIATION						JEDEC	DOWN BONDS ALLOWED
	D2			E2				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
T5688-1	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	NO
T5688-2	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	YES
T5688-3	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	NO

**DALLAS MAXIM**  
SEMICONDUCTOR  
PROPRIETARY INFORMATION

TITLE: PACKAGE OUTLINE, 56L THIN QFN, 8x8x0.8mm

APPROVAL: DOCUMENT CONTROL NO. 21-0135 REV: D 2/2

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

22 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**