

イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

概要

アクティブ2:1/1:2マルチプレクサのMAX4969は、最大5.0GT/s (ギガトランスファ/秒)のPCIe®信号のイコライゼーションと再駆動を行い、+3.3V単一電源で動作します。

MAX4969は、PCIeが要求する電氣的アイドルおよびレシーバ検出を各チャネルに備えており、個別にプログラム可能な入力イコライゼーションおよび出力デエンファシスを通してレシーバにおける信号の完全性を向上させます。

MAX4969は、単純化されたレイアウトおよび省スペースの要件に最適な、小型、42ピン(3.5mm x 9.0mm) TQFNパッケージで提供されます。MAX4969は0°C~+70°Cの民生用温度範囲での動作が保証されています。

アプリケーション

- ブレードサーバ
- ワークステーション
- 通信スイッチ
- 試験装置
- ストレージエリアネットワーク

特長

- ◆ +3.3V単一電源動作
- ◆ PCIe Gen 1 (2.5GT/s)およびGen 2 (5.0GT/s) 反射減衰量 $\geq 8\text{dB}$ ($1.25\text{GHz} \leq f \leq 2.5\text{GHz}$)
- ◆ 個別の入力イコライゼーション
- ◆ 個別の出力デエンファシス
- ◆ 個別の出力レベル選択
電力およびEMIの低減
- ◆ 50Ω入力/出力終端内蔵
- ◆ レイアウトを容易にするインライン信号トレース
- ◆ 省スペース、3.5mm x 9.0mm TQFNパッケージ

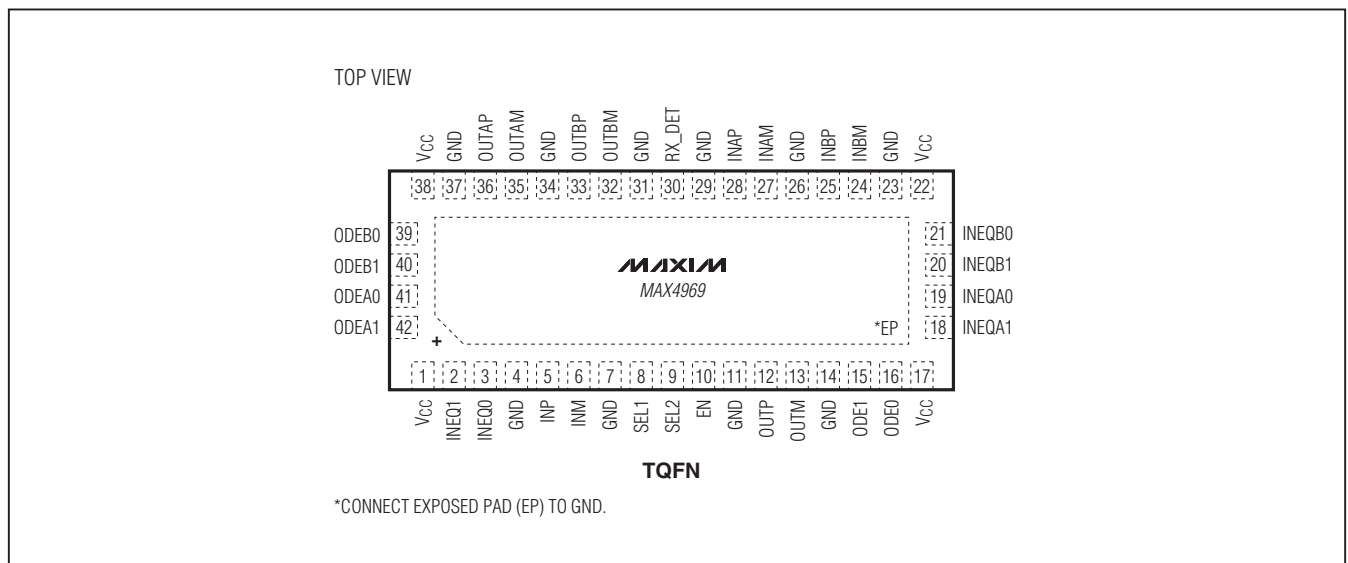
型番

PART	TEMP RANGE	PIN-PACKAGE
MAX4969CTO+	0°C to +70°C	42 TQFN-EP*

+は鉛(Pb)フリー/RoHS準拠のパッケージを表します。

*EP = エクスポーズドパッド

ピン配置



PCIeはPCI-SIG Corp.の登録商標です。

本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報についてはMaxim Direct (0120-551056)にお問い合わせいただくか、Maximのウェブサイト(japan.maxim-ic.com)をご覧ください。

イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

V _{CC}	-0.3V to +4.0V
All Other Pins (Note 1)	-0.3V to (V _{CC} + 0.3V)
Continuous Current, IN_P, IN_M, OUT_P, OUT_M	±30mA
Peak Current, IN_P, IN_M, OUT_P, OUT_M (for 10kHz, 1% duty cycle)	±100mA
Continuous Power Dissipation (T _A = +70°C) 42-Pin TQFN (derate 34.5mW/°C above +70°C)	2758mW

Junction-to-Case Thermal Resistance

θ_{JC} (Note 2) +2°C/W

Junction-to-Ambient Thermal Resistance

θ_{JA} (Note 2) +29°C/W

Operating Temperature Range..... 0°C to +70°C

Junction Temperature Range..... -40°C to +150°C

Storage Temperature Range..... -65°C to +150°C

Lead Temperature (soldering, 10s).....+300°C

Note 1: All I/O pins are clamped by internal diodes.

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to japan.maxim-ic.com/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.0V to +3.6V, C_{CL} = 75nF coupling capacitor on each output, R_L = 50Ω on each output, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V and T_A = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC PERFORMANCE						
Power-Supply Range	V _{CC}		3.0		3.6	V
Supply Current	I _{CC}	EN = V _{CC}		120	150	mA
		INEQ_ = ODE_ = GND				
		INEQ_ = ODE_ = V _{CC}		160	200	
		EN = GND		50		
Input Impedance, Differential	Z _{RX-DIFF-DC}	DC	80	100	120	Ω
Output Impedance, Differential	Z _{TX-DIFF-DC}	DC	80	100	120	Ω
Common-Mode Resistance to GND, Input Terminations Not Powered	Z _{RX-HIGH-IMP-DC-POS}	V _{IN_P} = V _{IN_M} = 0 to 200mV	50			kΩ
	Z _{RX-HIGH-IMP-DC-NEG}	V _{IN_P} = V _{IN_M} = -150mV to 0	1			kΩ
Common-Mode Resistance to GND, Input Terminations Powered	Z _{RX-DC}	DC	40	50	60	Ω
Output Short-Circuit Current	I _{TX-SHORT}	Single-ended (Note 4)			90	mA
Common-Mode Delta, Between Active and Idle States	V _{TX-CM-DC-ACTIVE-IDLE-DELTA}		-100		+100	mV
DC Output Offset, During Active State	V _{TX-CM-DC-LINE-DELTA}	Difference between DC average of V _{OUT_P} and V _{OUT_M}	-25		+25	mV
DC Output Offset, During Electrical Idle	V _{TX-IDLE-DIFF-DC}	ABS(V _{OUT_P} - V _{OUT_M})	-10		+10	mV
AC PERFORMANCE						
Input Return Loss, Differential	RL _{RX-DIFF}	0.05GHz < f ≤ 1.25GHz (Note 4)	10			dB
		1.25GHz < f ≤ 2.5GHz (Note 4)	8			dB

イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +3.0V to +3.6V, C_{CL} = 75nF coupling capacitor on each output, R_L = 50Ω on each output, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V and T_A = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Return Loss, Common Mode	RLRX-CM	0.05GHz < f ≤ 2.5GHz (Note 4)	6			dB
Output Return Loss, Differential	RLTX-DIFF	0.05GHz < f ≤ 1.25GHz (Note 4)	10			dB
		1.25GHz < f ≤ 2.5GHz (Note 4)	8			dB
Output Return Loss, Common Mode	RLTX-CM	0.05GHz < f ≤ 2.5GHz (Note 4)	6			dB
Differential Input Signal Range, Redriver Operation	VRX-DIFF-PP	0.05GHz < f ≤ 2.5GHz	150		1200	mV _{P-P}
Differential Output Voltage, Full Swing, No Deemphasis	VTX-DIFF-PP	2 × ABS(V _{OUT_P} - V _{OUT_M}), ODE ₁ = GND, ODE ₀ = V _{CC} (see Table 1), f = 500MHz	800	1000	1200	mV _{P-P}
Differential Output Voltage, Low Swing, No Deemphasis	VTX-DIFF-PP-LOW	2 × ABS(V _{OUT_P} - V _{OUT_M}), ODE ₁ = ODE ₀ = GND (see Table 1), f = 500MHz	600	750	900	mV _{P-P}
Output Deemphasis Ratio, 0dB	VTX-DE-RATIO-0dB	f = 2.5GHz, ODE ₁ = GND, ODE ₀ = V _{CC} or GND, Figure 1 (see Table 1)		0		dB
Output Deemphasis Ratio, 3.5dB	VTX-DE-RATIO-3.5dB	f = 2.5GHz, ODE ₁ = V _{CC} , ODE ₀ = GND, Figure 1 (see Table 1)		3.5		dB
Output Deemphasis Ratio, 6dB	VTX-DE-RATIO-6dB	f = 2.5GHz, ODE ₁ = V _{CC} , ODE ₀ = V _{CC} , Figure 1 (see Table 1)		6		dB
Input Equalization, 0dB	VRX-EQ-0dB	f = 2.5GHz, INEQ ₁ = GND, INEQ ₀ = GND or V _{CC} (see Table 2)		0		dB
Input Equalization, 3.5dB	VRX-EQ-3.5dB	f = 2.5GHz, INEQ ₁ = V _{CC} , INEQ ₀ = GND (see Table 2)		3.5		dB
Input Equalization, 6dB	VRX-EQ-6dB	f = 2.5GHz, INEQ ₁ = V _{CC} , INEQ ₀ = V _{CC} (see Table 2)		6		dB
Output Common-Mode Voltage	VTX-CM-AC-PP	MAX(V _{OUT_P} + V _{OUT_M})/2 - MIN(V _{OUT_P} + V _{OUT_M})/2 (Note 4)			100	mV _{P-P}
Propagation Delay	t _{PD}	(Note 4)	160	280	400	ps
Rise/Fall Time	t _{TX-RISE-FALL}	(Notes 4, 5)	30			ps
Rise/Fall Time Mismatch	t _{TX-RF-MISMATCH}	(Notes 4, 5)			20	ps
Output Skew Same Pair	t _{SK}	(Note 4)		10	15	ps
Deterministic Jitter	t _{TX-DJ-DD}	K28.5 ≤ pattern, AC-coupled, R _L = 50Ω, effects of deemphasis deembedded (Note 4), 5GT/s		20		ps _{P-P}
Random Jitter	t _{TX-RJ-DD}	D10.2 pattern, f > 1.5MHz		0.5	1.4	ps _{RMS}
Electrical Idle Entry Delay	t _{TX-IDLE-SET-TO-IDLE}	From input to output		15		ns
Electrical Idle Exit Delay	t _{TX-IDLE-TO-DIFF-DATA}	From input to output		8		ns

イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +3.0V to +3.6V, C_{CL} = 75nF coupling capacitor on each output, R_L = 50Ω on each output, T_A = 0°C to +70°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V and T_A = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Electrical Idle Detect Threshold	V _{TX-IDLE-THRESH}		65	100	120	mV _{P-P}
Output Voltage During Electrical Idle (AC)	V _{TX-IDLE-DIFF-AC-P}	ABS(V _{OUT_P} - V _{OUT_M})			35	mV _{P-P}
Receiver Detect Pulse Amplitude	V _{TX-RCV-DETECT}	Voltage change in positive direction (Note 4)			600	mV
Receiver Detect Pulse Width				100		ns
Receiver Detect Retry Period				200		ns
CONTROL LOGIC						
Input Logic-Level Low	V _{IL}				0.6	V
Input Logic-Level High	V _{IH}		1.4			V
Input Logic Hysteresis	V _{HYST}			130		mV
Input Pulldown Resistor	R _{DOWN}		37.5	60	150	kΩ

Note 3: All devices are 100% production tested at T_A = +70°C. Specifications for all temperature limits are guaranteed by design.

Note 4: Guaranteed by design.

Note 5: Rise and fall times are measured using 20% and 80% levels.

タイミング図

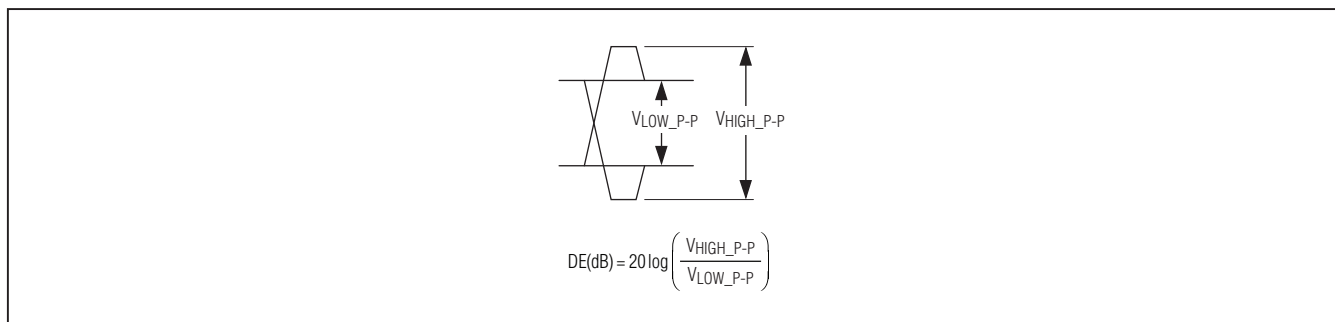


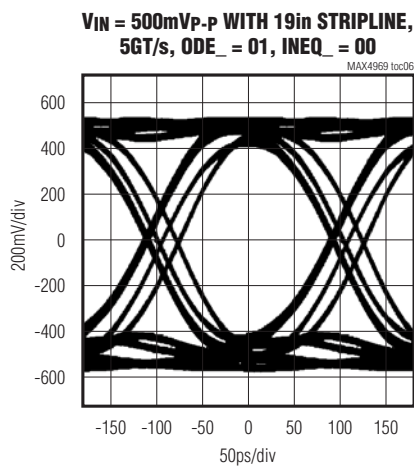
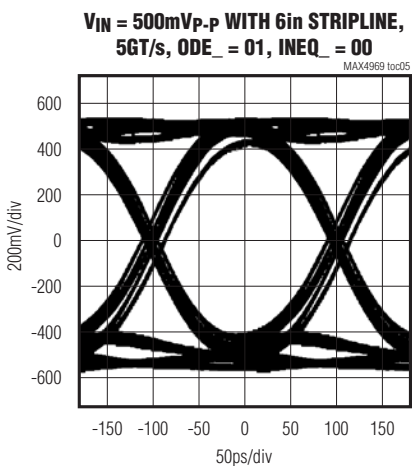
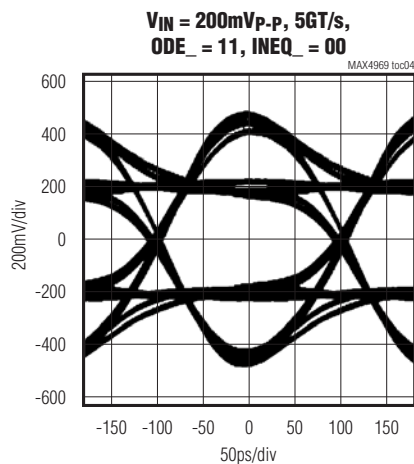
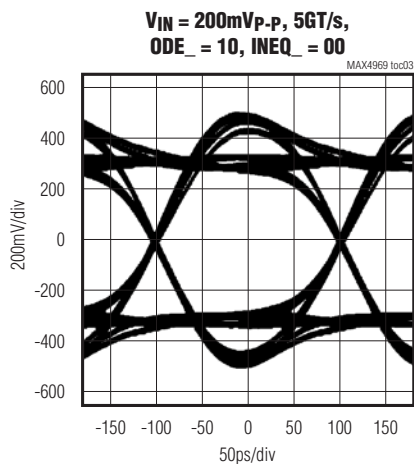
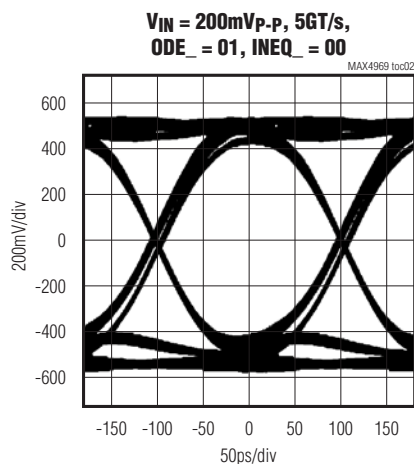
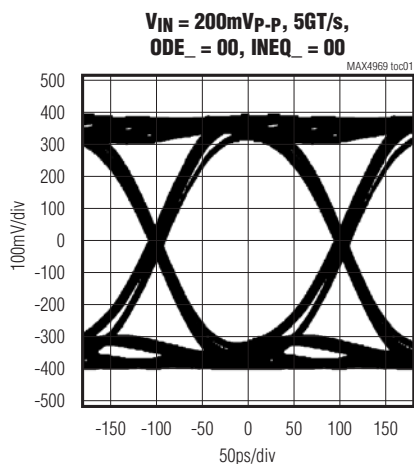
図1. 出力デエンファシスの説明

イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX4969

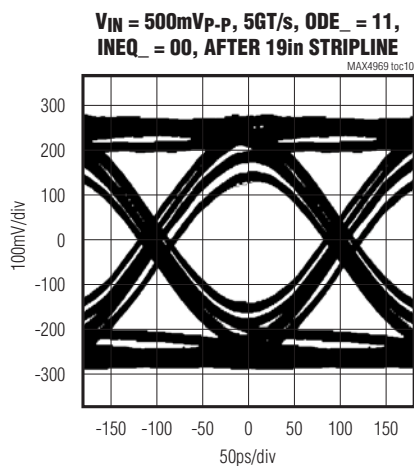
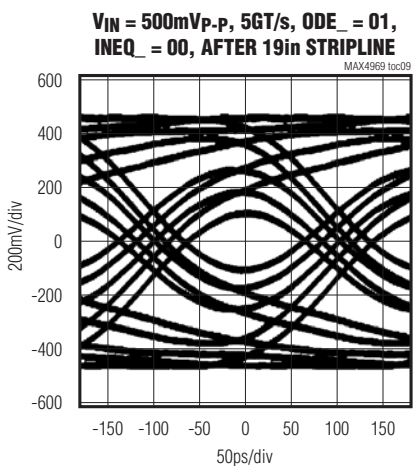
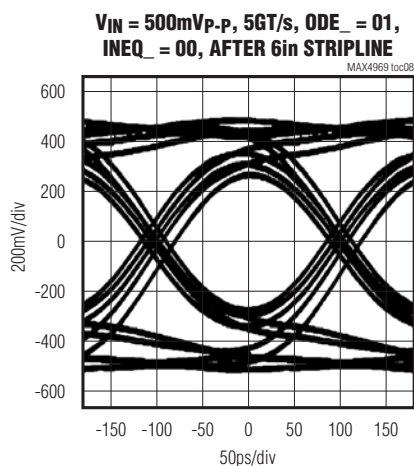
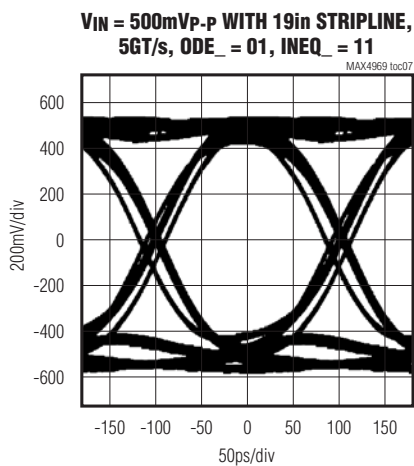


イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

標準動作特性(続き)

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

端子説明

端子	名称	機能
1, 17, 22, 38	VCC	電源入力。できる限りデバイスの近くに配置した並列の1 μ Fと0.01 μ FのコンデンサでVCCをGNDにバイパスしてください(各VCC端子について行うことを推奨)。
2	INEQ1	チャンネル1入力イコライゼーション制御MSB。表2を参照。INEQ1は60k Ω (typ)の抵抗によって内部でプルダウンされています。
3	INEQ0	チャンネル1入力イコライゼーション制御LSB。表2を参照。INEQ0は60k Ω (typ)の抵抗によって内部でプルダウンされています。
4, 7, 11, 14, 23, 26, 29, 31, 34, 37	GND	グラウンド
5	INP	チャンネル1非反転入力
6	INM	チャンネル1反転入力
8	SEL1	チャンネル1アクティブ出力選択入力。出力Aをアクティブにする場合はSEL1をローに駆動してください。出力Bをアクティブにする場合はSEL1をハイに駆動してください。SEL1は60k Ω (typ)の抵抗によって内部でプルダウンされています。
9	SEL2	チャンネル2アクティブ出力選択入力。入力Aをアクティブにする場合はSEL2をローに駆動してください。入力Bをアクティブにする場合はSEL2をハイに駆動してください。SEL2は60k Ω (typ)の抵抗によって内部でプルダウンされています。
10	EN	イネーブル入力。省電力スタンバイモードの場合はENをローに駆動してください。通常動作の場合は、ENをハイに駆動してください。ENは60k Ω (typ)の抵抗によって内部でプルダウンされています。
12	OUTP	チャンネル2非反転出力
13	OUTM	チャンネル2反転出力
15	ODE1	チャンネル2出力デエンファシス制御MSB。表1を参照。ODE1は60k Ω (typ)の抵抗によって内部でプルダウンされています。
16	ODE0	チャンネル2出力デエンファシス制御LSB。表1を参照。ODE0は60k Ω (typ)の抵抗によって内部でプルダウンされています。
18	INEQA1	チャンネル2入力Aイコライゼーション制御MSB。表2を参照。INEQA1は60k Ω (typ)の抵抗によって内部でプルダウンされています。
19	INEQA0	チャンネル2入力Aイコライゼーション制御LSB。表2を参照。INEQA0は60k Ω (typ)の抵抗によって内部でプルダウンされています。
20	INEQB1	チャンネル2入力Bイコライゼーション制御MSB。表2を参照。INEQB1は60k Ω (typ)の抵抗によって内部でプルダウンされています。
21	INEQB0	チャンネル2入力Bイコライゼーション制御LSB。表2を参照。INEQB0は60k Ω (typ)の抵抗によって内部でプルダウンされています。
24	INBM	チャンネル2反転入力B
25	INBP	チャンネル2非反転入力B
27	INAM	チャンネル2反転入力A
28	INAP	チャンネル2非反転入力A
30	RX_DET	レシーバ検出制御ビット。レシーバ検出を開始するには、RX_DETをトグルしてください。RX_DETは60k Ω (typ)の抵抗によって内部でプルダウンされています。
32	OUTBM	チャンネル1反転出力B
33	OUTBP	チャンネル1非反転出力B
35	OUTAM	チャンネル1反転出力A
36	OUTAP	チャンネル1非反転出力A
39	ODEB0	チャンネル1出力Bデエンファシス制御LSB。表1を参照。ODEB0は60k Ω (typ)の抵抗によって内部でプルダウンされています。

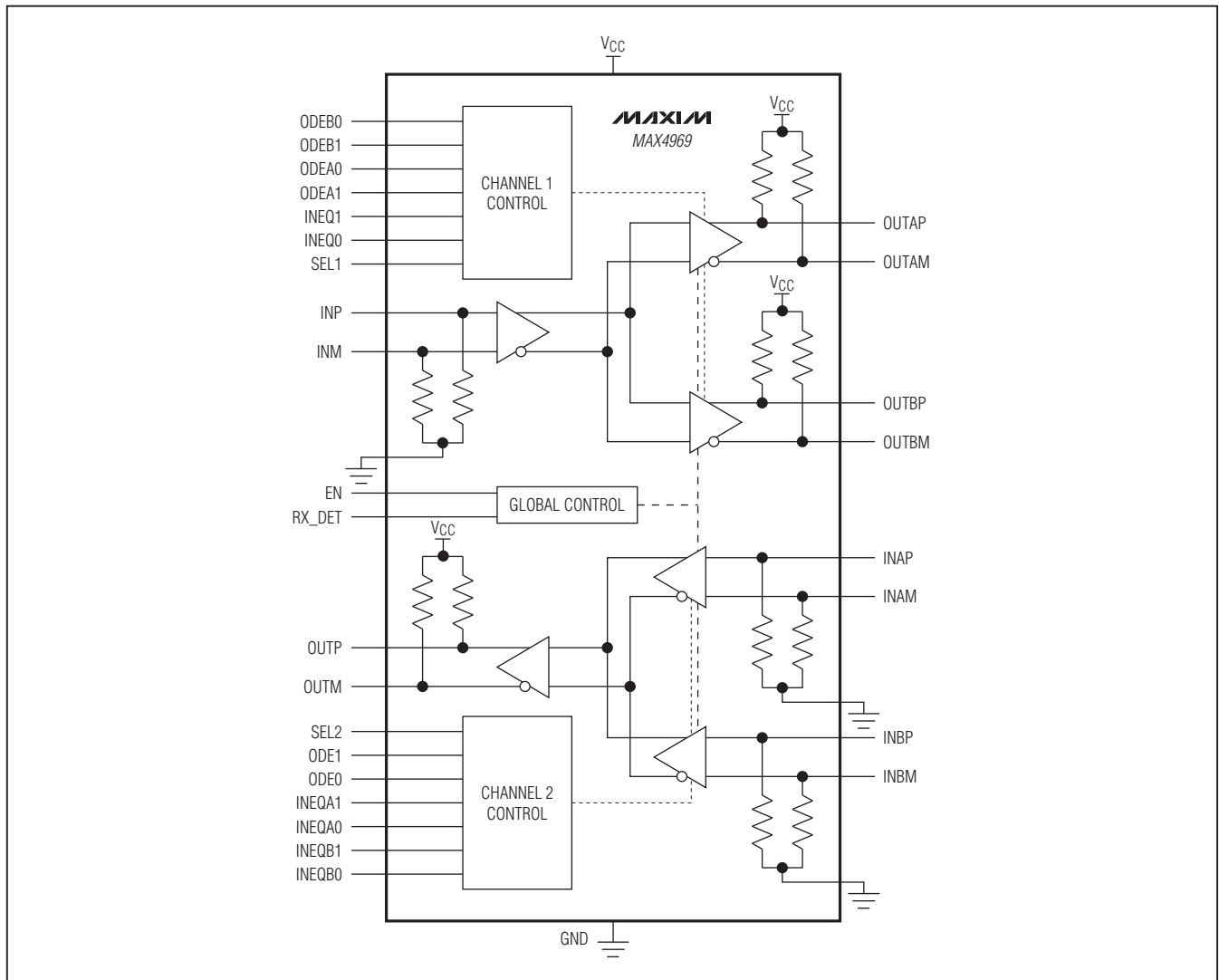
イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

端子説明(続き)

端子	名称	機能
40	ODEB1	チャンネル1出力Bデエンファシス制御MSB。表1を参照。ODEB1は60kΩ (typ)の抵抗によって内部でプルダウンされています。
41	ODEA0	チャンネル1出力Aデエンファシス制御LSB。表1を参照。ODEA0は60kΩ (typ)の抵抗によって内部でプルダウンされています。
42	ODEA1	チャンネル1出力Aデエンファシス制御MSB。表1を参照。ODEA1は60kΩ (typ)の抵抗によって内部でプルダウンされています。
—	EP	エクスポーズドパッド。内部でGNDに接続されています。熱的性能を最大化するために、EPを大面積のグランドプレーンに接続してください。EPは、電気的な接点として使用するものではありません。

ファンクションダイアグラム



イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

詳細

MAX4969は、最大5.0GT/sのPCIe信号のイコライゼーションと再駆動を行うように設計されたアクティブ2:1/1:2マルチプレクサです。MAX4969は、PCIeが要求する電気的アイドルおよびレシーバ検出を各チャンネルに備えており、個別にプログラム可能な入力イコライゼーションおよび出力デエンファシスを通してレシーバにおける信号の完全性を向上させます。

イネーブル入力(EN)

MAX4969は、アクティブハイのイネーブル入力(EN)を備えています。ENは60kΩ (typ)のプルダウン抵抗を内蔵しています。ENがローに駆動されるか未接続のままの場合、MAX4969は低電力スタンバイモードに移行してリドライバがディセーブルされます。通常動作の場合は、ENをハイに駆動してください。

アクティブ入力/出力選択(SEL1、SEL2)

SEL1はチャンネル1のアクティブな出力の選択、SEL2はチャンネル2のアクティブな入力の選択を行います。入力Aまたは出力Aをアクティブにする場合は、SEL1またはSEL2をローに駆動するか未接続のままにしてください。入力Bまたは出力Bをアクティブにする場合は、SEL1またはSEL2をハイに駆動してください。SEL1およびSEL2は60kΩ (typ)のプルダウン抵抗を内蔵しています。

表1. 出力デエンファシス

ODE_1	ODE_0	OUTPUT DEEMPHASIS (dB)
0	0	0, low swing
0	1	0, full swing
1	0	3.5, full swing
1	1	6, full swing

表2. 入力イコライゼーション

INEQ_1	INEQ_0	INPUT EQUALIZATION (dB)
0	X	0
1	0	3.5
1	1	6

X = 任意

表3. レシーバ検出

RX_DET/ SEL1/SEL2	EN	DESCRIPTION
X	0	Receiver detection inactive
0	1	Following a rising or falling edge; indefinite retry until receiver detected
Rising or falling edge	1	Initiate receiver detection
1	1	Following a rising or falling edge; indefinite retry until receiver detected

X = 任意

プログラム可能な出力デエンファシス (ODE_0、ODE_1)

MAX4969は、任意のチャンネルに0dB、3.5dB、または6dBのデエンファシスを提供することができる、個別にプログラム可能な出力デエンファシスを備えています。ODE_0とODE_1の両方がローに駆動されるか未接続のままの場合、出力は低振幅モード(750mV typ)になります(表1を参照)。ODE0、ODE1、ODEA0、ODEA1、ODEB0、およびODEB1は60kΩ (typ)のプルダウン抵抗を内蔵しています。

プログラム可能な入力イコライゼーション (INEQ_0、INEQ_1)

MAX4969は、任意のチャンネルに0dB、3.5dB、または6dBの高周波数イコライゼーションを提供することができる、個別にプログラム可能な入力イコライゼーションを備えています(表2を参照)。INEQ0、INEQ1、INEQA0、INEQA1、INEQB0、およびINEQB1は60kΩ (typ)のプルダウン抵抗を内蔵しています。

レシーバ検出(RX_DET)

MAX4969は、各チャンネルについてレシーバ検出を備えています。レシーバ検出はENの立上りエッジで、または初期起動時にENがハイの場合に初期化されます。また、ENがハイの場合、RX_DET、SEL1、またはSEL2入力の立上りまたは立下りエッジでもレシーバ検出を初期化することができます。初期化の間は、ENがロジックハイの状態であってもデバイスは省電力スタンバイモードのままになり、出力のスケルチが行われます。開始後は、各チャンネルについてレシーバ検出が無限に繰り返されます。いずれかのチャンネルでレシーバが検出された場合、もう一方のチャンネルでさらに最大2¹⁶回の試行が行われます。レシーバが検出された場合、チャンネルの出力および電気的アイドル検出がイネーブルされます(表3を参照)。RX_DETは60kΩ (typ)のプルダウン抵抗を内蔵しています。

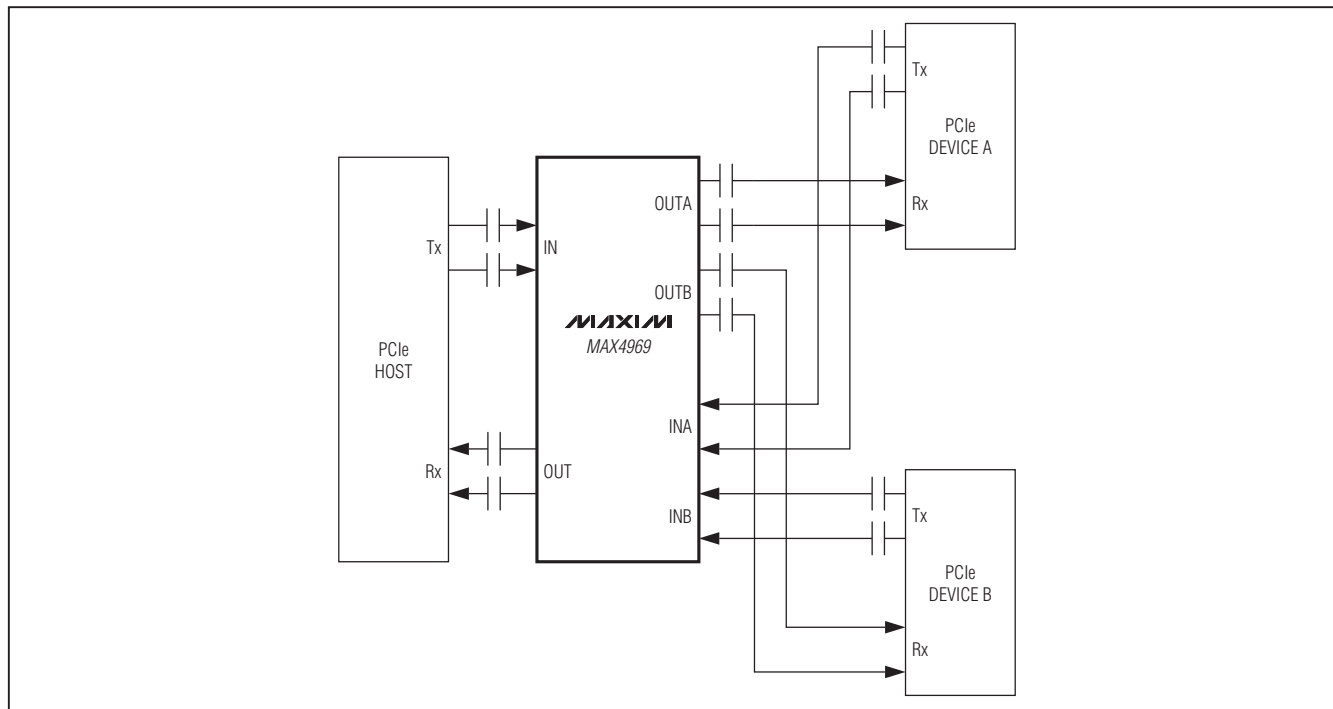
電気的アイドル検出

MAX4969は、出力での再駆動による不要なノイズを防ぐための電気的アイドル検出を備えています。差動入力力がV_{TX-IDLE-THRESH}を下回ったことをMAX4969が検出した場合、MAX4969は出力のスケルチを行います。差動入力信号がV_{TX-IDLE-THRESH}を上回っている場合、MAX4969は出力をオンにして信号の再駆動を行います。

イコライゼーション内蔵、PCIe、シングルレーン、2:1/1:2 マルチプレクサおよびリドライバ

MAX4969

標準アプリケーション回路



アプリケーション情報

レイアウト

プリント基板のレイアウトと設計は、MAX4969の性能に大きな影響を与える可能性があります。グラウンドインダクタンスの最小化や、データ信号に対するインピーダンス制御された伝送ラインの使用を含む、正しい高周波数の設計技法を使用してください。受信と送信を異なる層に配線してクロストークを最小限に抑え、各V_{CC}端子について1μFと0.01μFを並列にした電源バイパスコンデンサをできる限りV_{CC}の近くに配置することを推奨します。V_{CC}は常に電源プレーンに接続してください。

エクスポーズドパッドパッケージ

エクスポーズドパッドの42ピンTQFNパッケージは、ICの放熱用の非常に低熱抵抗の経路を提供する機能を採用しています。適正な放熱性能を実現するために、MAX4969のエクスポーズドパッドをプリント基板のグラウンドプレーンに半田付けする必要があります。エクスポーズドパッドパッケージの詳細については、アプリケーションノート862 [HFAN-08.1: Thermal Considerations of QFN and Other Exposed-Paddle Packages]を参照してください。

電源シーケンス

注意：記載された定格を超える負荷はデバイスに永続的な損傷を与える可能性があるため、絶対最大定格を超えないようにしてください。

すべてのデバイスについて適切な電源シーケンスが推奨されます。常に、信号を印加する前にGNDとV_{CC}をこの順で印加してください(特に、信号が電流制限されていない場合)。

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターンはjapan.maxim-ic.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点を注意してください。

パッケージタイプ	パッケージコード	ドキュメントNo.
42 TQFN-EP	T423590+1	21-0181

Maximは完全にMaxim製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maximは随時予告なく回路及び仕様を変更する権利を留保します。

10 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2009 Maxim Integrated Products

Maxim is a registered trademark of Maxim Integrated Products, Inc.