

# MAXIM

## ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

### 概要

MAX4838A/MAX4840A/MAX4842Aは、最大+28Vの電圧に対し低電圧動作システムを保護する過電圧保護ICです。MAX4838A/MAX4840A/MAX4842Aは、入力電圧が過電圧トリップレベルを超えると、保護される部品の損傷を防ぐために外付けの低価格n-チャンネルFETをオフにします。内蔵されたチャージポンプは、外付けコンデンサが不要で、FETのゲートを駆動し、単純で確実なソリューションを提供します。

MAX4838Aは7.4Vの過電圧スレッショルド、MAX4840Aは5.8Vの過電圧スレッショルドを備えています。MAX4842Aは4.7Vの過電圧スレッショルドを備えています。MAX4838A/MAX4840Aは、3.25Vの低電圧ロックアウト(UVLO)スレッショルドを備え、MAX4842Aは、2.5VのUVLOを備えています。MAX4838A/MAX4840A/MAX4842Aは、単一のFETの構成に加えて、バックトゥバック接続した外付けFETによって構成することが可能で、アダプタへの逆電流を防止することができます。

MAX4838A/MAX4840A/MAX4842Aは電源投入時、GATEをハイに駆動する前に50ms待機します。GATEがハイになった後、さらに、FLAG出力のデアサート前の50msの間、ローを維持します。MAX4838A/MAX4840A/MAX4842Aは、オープンドレインのFLAG出力を備えています。過電圧障害に対しFLAG出力は直ちにアサートされます。

付加機能として、±15kV (HBM) ESD保護された入力(1μFのコンデンサでバイパスした場合)、およびデバイスをオフにするためのシャットダウン端子(EN)を備えています。

すべてのデバイスは小型6ピンのSC70、および6ピン1.5mm x 1.0mm μDFNパッケージで提供され、-40°C ~ +85°Cの拡張温度範囲で動作保証されています。

### アプリケーション

携帯電話  
デジタル静止画カメラ  
PDAおよびパームトップ機器  
MP3プレーヤ

### 選択ガイド

PART	UVLO THRESHOLD (V)	OV TRIP LEVEL (V)	EN INPUT	FLAG OUTPUT
MAX4838A	3.25	7.4	Yes	Open-Drain
MAX4840A	3.25	5.8	Yes	Open-Drain
MAX4842A	2.50	4.7	Yes	Open-Drain

### 特長

- ◆ 最大+28Vの過電圧保護
- ◆ 7.4V、5.8Vまたは4.7Vのプリセット過電圧トリップレベル
- ◆ 低コストnMOSFETの駆動
- ◆ 50msの起動ディレイ内蔵
- ◆ チャージポンプ内蔵
- ◆ 低電圧ロックアウト
- ◆ ±15kV ESD保護入力
- ◆ 電圧障害FLAGインジケータ
- ◆ 6ピンSC70およびμDFNパッケージ
- ◆ 鉛フリー

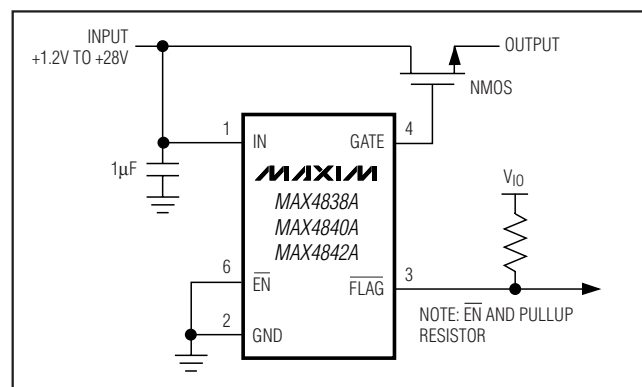
### 型番

PART	PIN-PACKAGE	TOP MARK	PKG CODE
MAX4838AEXT+T	6 SC70	ACY	X6S-1
MAX4838AELT+	6 μDFN	KU	L611-1
MAX4840AEXT+T	6 SC70	ACZ	X6S-1
MAX4840AELT+	6 μDFN	KV	L611-1
MAX4842AEXT+T	6 SC70	ADA	X6S-1
MAX4842AELT+*	6 μDFN	KW	L611-1

注：すべてのデバイスは、-40°C ~ +85°Cの拡張温度範囲で動作保証されています。

\*開発中の製品。入手性に関してはお問い合わせください。  
+鉛フリーパッケージを示します。

### 標準動作回路



ピン配置はデータシートの最後に記載されています。

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

## ABSOLUTE MAXIMUM RATINGS

IN to GND .....-0.3V to +30V  
 GATE to GND .....-0.3V to +12V  
 EN, FLAG to GND .....-0.3V to +6V  
 Continuous Power Dissipation (T<sub>A</sub> = +70°C)  
   6-Pin SC70 (derate 3.1mW/°C above +70°C) .....245mW  
   6-Pin μDFN (derate 2.1mW/°C above +70°C) .....477mW

Operating Temperature Range .....-40°C to +85°C  
 Junction Temperature ..... +150°C  
 Storage Temperature Range .....-65°C to +150°C  
 Lead Temperature (soldering, 10s) .....+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>IN</sub> = +5V (MAX4838A/MAX4840A), V<sub>IN</sub> = +4V (MAX4842A), T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage Range	V <sub>IN</sub>			1.2		28.0	V
Undervoltage-Lockout Threshold	UVLO	V <sub>IN</sub> falling	MAX4838A/MAX4840A	3.0	3.25	3.5	V
			MAX4842A	2.3	2.5	2.7	
Undervoltage-Lockout Hysteresis					50		mV
Overvoltage Trip Level	OVLO	V <sub>IN</sub> rising	MAX4838A	7.0	7.4	7.8	V
		V <sub>IN</sub> rising	MAX4840A	5.5	5.8	6.1	
		V <sub>IN</sub> rising	MAX4842A	4.4	4.7	5.0	
Overvoltage Trip Level Hysteresis			MAX4838A	100		mV	
			MAX4840A	80			
			MAX4842A	50			
IN Supply Current	I <sub>IN</sub>	No load, EN = GND or 5V, V <sub>IN</sub> = 5V (MAX4838A/MAX4840A)		80		200	μA
		No load, EN = GND or 4.0V, V <sub>IN</sub> = 4V (MAX4842A)		75		160	
UVLO Supply Current	I <sub>UVLO</sub>	V <sub>IN</sub> = 2.9V (MAX4838A/MAX4840A)				30	μA
		V <sub>IN</sub> = 2.2V (MAX4842A)				22	
GATE Voltage	V <sub>GATE</sub>	I <sub>GATE</sub> sourcing 1μA	MAX4838A/MAX4840A	9		10	V
			MAX4842A	7.5		8.0	
GATE Pulldown Current	I <sub>PD</sub>	V <sub>IN</sub> > V <sub>OVLO</sub> , V <sub>GATE</sub> = 5.5V			27		mA
FLAG Output Low Voltage	V <sub>OL</sub>	FLAG asserted	1.2V ≤ V <sub>IN</sub> < UVLO, I <sub>SINK</sub> = 50μA			0.4	V
			V <sub>IN</sub> ≥ OVLO, I <sub>SINK</sub> = 1mA			0.4	
FLAG Output High Leakage	I <sub>OH</sub>	V <sub>FLAG</sub> = 5.5V, FLAG deasserted				1	μA
EN Input High Voltage	V <sub>IH</sub>			1.5			V
EN Input Low Voltage	V <sub>IL</sub>					0.4	V
EN Input Leakage	I <sub>LKG</sub>	EN = GND or 5.5V				1	μA

## ELECTRICAL CHARACTERISTICS (continued)

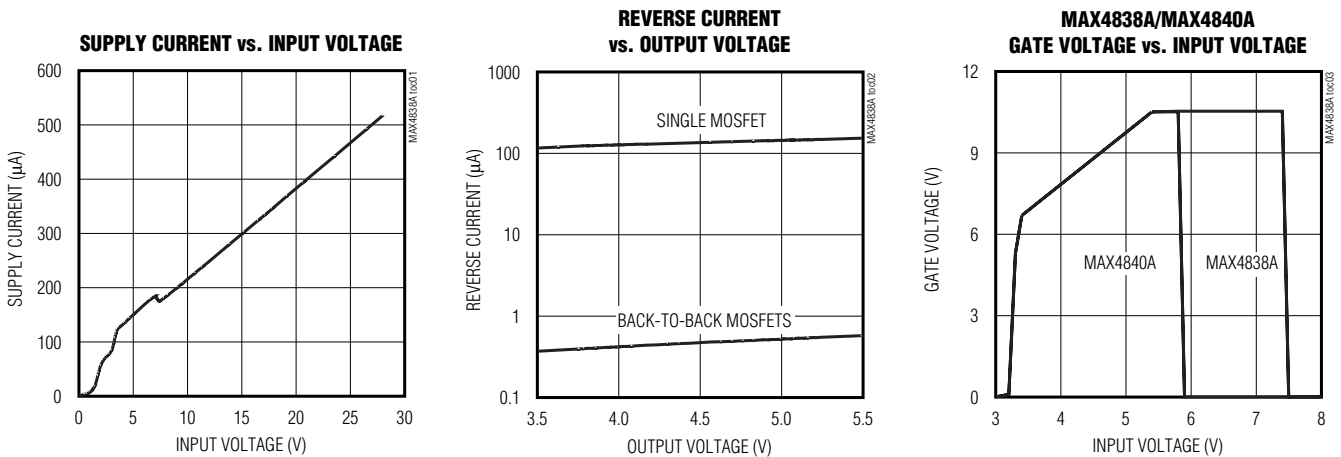
( $V_{IN} = +5V$  (MAX4838A/MAX4840A),  $V_{IN} = +4V$  (MAX4842A),  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted. Typical values are at  $T_A = +25^{\circ}C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>TIMING</b>						
Startup Delay	$t_{START}$	$V_{IN} > V_{UVLO}$ , $V_{GATE} > 0.3V$ , Figure 1	20	50	80	ms
FLAG Blanking Time	$t_{BLANK}$	$V_{GATE} > 0.3V$ , $V_{FLAG} > 2.4V$ , Figure 1	20	50	80	ms
GATE Turn-On Time	$t_{GON}$	$V_{GATE} = 0.3V$ to $8V$ (MAX4838A/MAX4840A), $V_{GATE} = 0.3V$ to $6V$ (MAX4842A), $C_{GATE} = 1500pF$ , Figure 1		10		ms
GATE Turn-Off Time	$t_{GOFF}$	$V_{IN}$ increasing from $5V$ to $8V$ at $3V/\mu s$ (MAX4838A/MAX4840A), $V_{IN}$ increasing from $4V$ to $6V$ at $3V/\mu s$ (MAX4842A), $V_{GATE} = 0.3V$ , $C_{GATE} = 1500pF$ , Figure 2		6	20	$\mu s$
FLAG Assertion Delay	$t_{FLAG}$	$V_{IN}$ increasing from $5V$ to $8V$ at $3V/\mu s$ (MAX4838A/MAX4840A), $V_{IN}$ increasing from $4V$ to $6V$ at $3V/\mu s$ (MAX4842A), $V_{FLAG} = 0.4V$ , Figure 2		5.8		$\mu s$
Initial Overvoltage Fault Delay	$t_{OVP}$	$V_{IN}$ increasing from $0$ to $8V$ (MAX4838A/MAX4840A), $V_{IN}$ increasing from $0V$ to $6V$ (MAX4842A), $I_{GATE} = 80\%$ of $I_{PD}$ , Figure 3		1.5		$\mu s$
Disable Time	$t_{DIS}$	$\overline{VEN} = 2.4V$ , $V_{GATE} = 0.3V$ , Figure 4		2		$\mu s$

**Note 1:** All parts are 100% tested at  $+25^{\circ}C$ . Electrical limits across the full temperature range are guaranteed by design and correlation.

## 標準動作特性

( $V_{IN} = +5V$  (MAX4838A/MAX4840A),  $V_{IN} = +4V$  (MAX4842A); Si9936DY external MOSFET in back-to-back configuration;  $T_A = +25^{\circ}C$ , unless otherwise noted.)

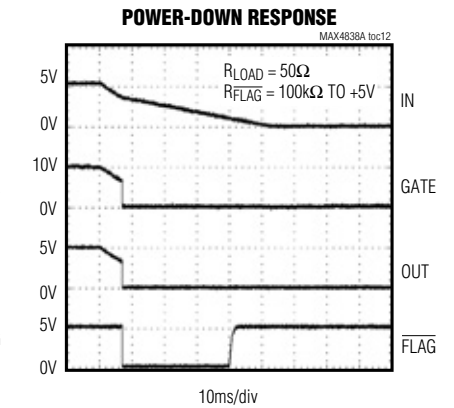
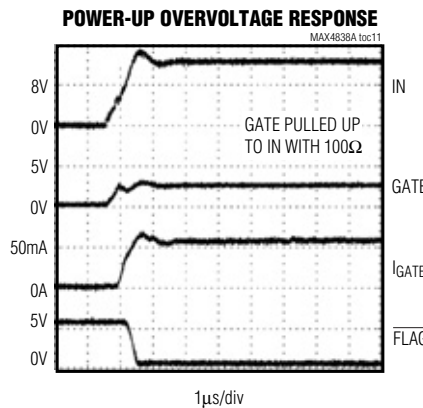
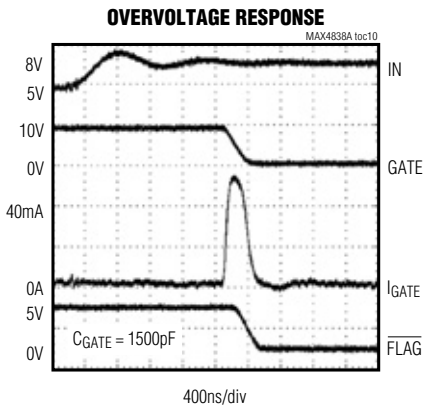
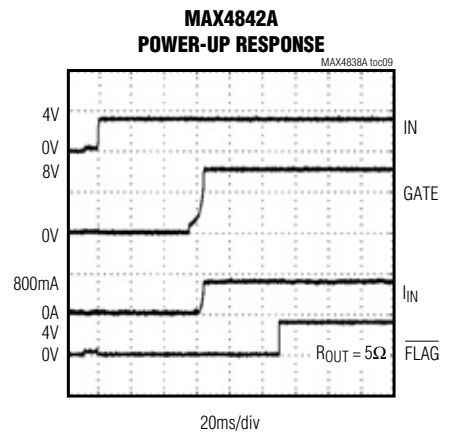
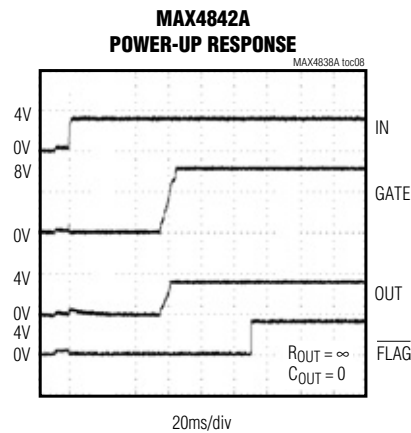
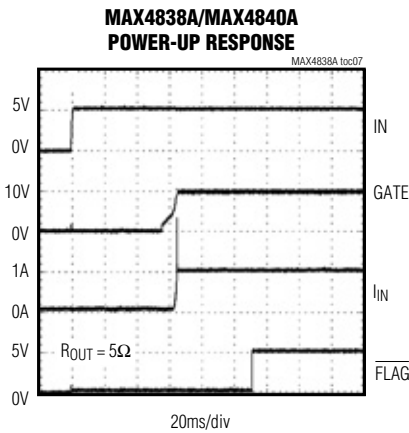
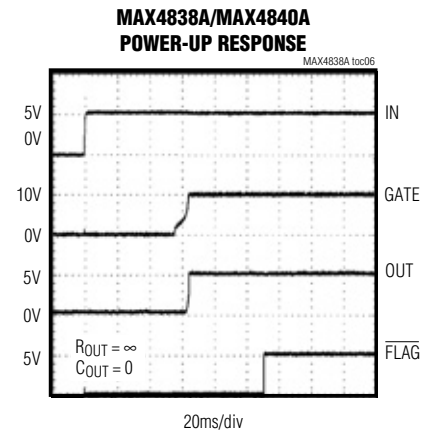
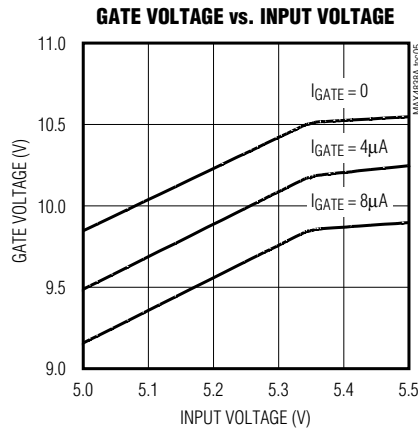
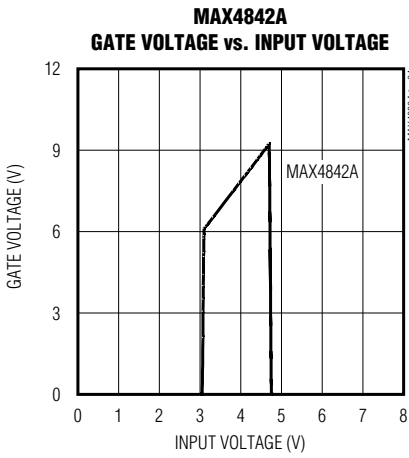


# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

## 標準動作特性(続き)

( $V_{IN} = +5V$  (MAX4838A/MAX4840A),  $V_{IN} = +4V$  (MAX4842A); Si9936DY external MOSFET in back-to-back configuration;  $T_A = +25^\circ C$ , unless otherwise noted.)



# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

## 端子説明

端子	名称	機能
1	IN	入力。INは電源入力および過電圧検出入力です。1 $\mu$ F以上のコンテサでGNDへバイパスしてください。
2	GND	グラウンド
3	FLAG	オープンドレイン、アクティブローの障害インジケータ出力。FLAGは、低電圧ロックアウト、および過電圧ロックアウト時、ローにアサートされます。通常動作時、FLAGはデアサートされます。
4	GATE	ゲート駆動出力。GATEは内部チャージポンプの出力です。V <sub>UVLO</sub> <V <sub>IN</sub> <V <sub>OVLO</sub> の場合に、外付けnチャンネルMOSFETをオンにするためにハイに駆動されます。
5	N.C.	接続なし。 $\mu$ DFN/パッケージでは内部接続されていません。SC70の6ピンパッケージのグラウンドに接続されています。この端子はグラウンドへ接続、またはオープンにしてください。
6	EN	アクティブローのデバイスイネーブル入力。通常動作にするためには、ENをローに駆動、またはグラウンドに接続してください。外付けMOSFETをオフするためには、ENをハイに駆動してください。

## タイミングダイアグラム

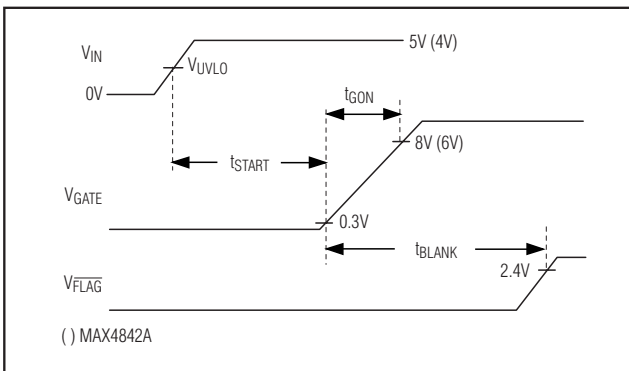


図1. 起動タイミングダイアグラム

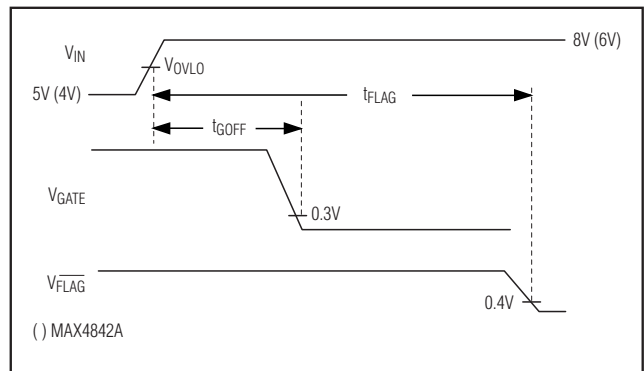


図2. シャットダウンタイミングダイアグラム

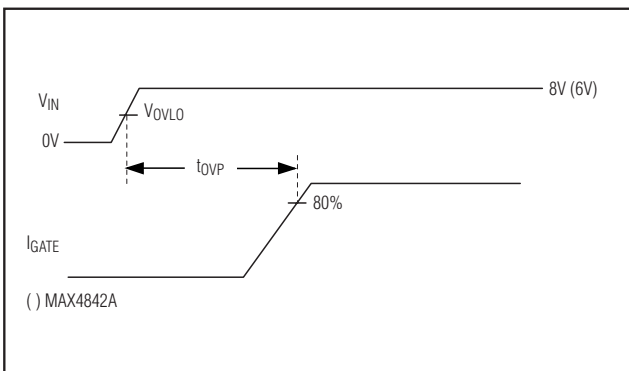


図3. 電源投入過電圧タイミングダイアグラム

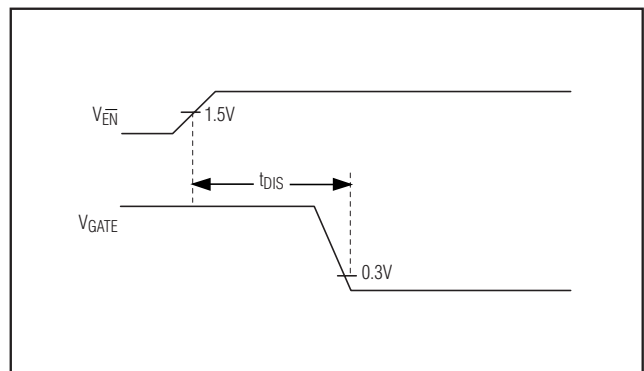


図4. デイセーブルタイミングダイアグラム

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

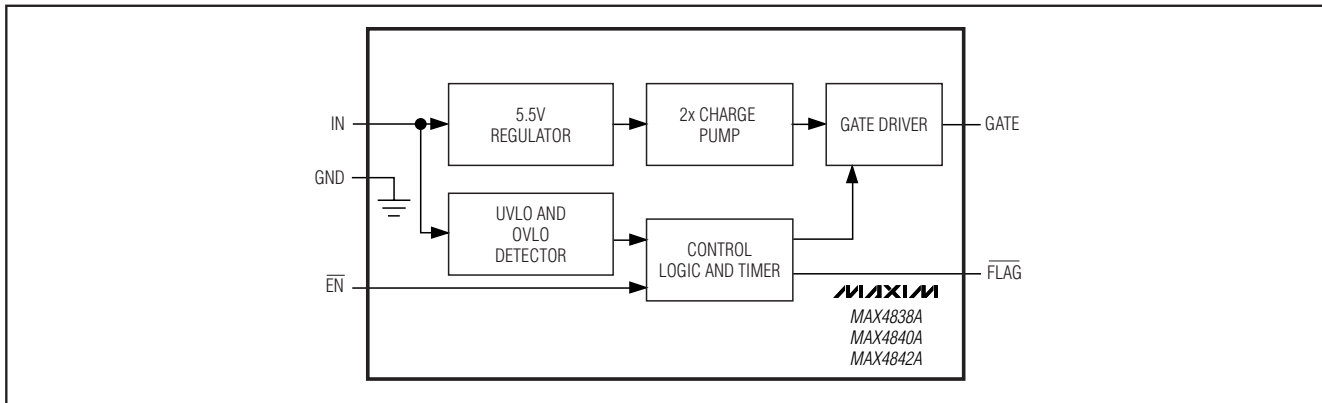


図5. 機能ダイアグラム

## 詳細

MAX4838A/MAX4840A/MAX4842Aは、低電圧システム用に最大+28Vの過電圧保護を備えています。MAX4838A/MAX4840A/MAX4842Aは、入力電圧が過電圧トリップレベルを超えると、保護される部品の損傷を防ぐために外付けの低価格なn-チャンネルFETをオフにします。内蔵されたチャージポンプ(図5)が、FETゲートの駆動を行い、単純で確実なソリューションを提供します。

## 低電圧ロックアウト(UVLO)

MAX4838A/MAX4840Aは、標準値が3.25Vの固定低電圧ロックアウトレベル(UVLO)を備え、MAX4842Aは、標準値が2.5VのUVLOを備えています。 $V_{IN}$ がUVLO未満の場合、GATEドライバ出力はローに維持され、FLAGがアサートされます。

## 過電圧ロックアウト(OVLO)

MAX4838Aは、標準値が7.4Vの過電圧スレッショルド(OVLO)を備え、MAX4840Aは、標準値が5.8Vの過電圧スレッショルドを備えています。MAX4842Aは、標準値が4.7Vの過電圧スレッショルドを備えています。 $V_{IN}$ がOVLOより大きい場合、GATEドライバ出力はローに維持され、FLAGはアサートされます。

## FLAG出力

FLAG出力は、ホストシステムに入力電圧の障害を通知するために使用されます。FLAG出力は過電圧障害時、直ちにアサートされます。GATEがオンした後、FLAGはデアサート前の50msの間、ローに維持されます。

すべてのデバイスのFLAG出力は、オープンドレインです。FLAG出力にはホストシステムのロジックI/O電圧との間に、プルアップ抵抗を接続してください。

## ENイネーブル入力

ENは、アクティブローのイネーブル入力です。デバイスを通常動作とするためには、ENをローに駆動、または

グラウンドへ接続してください。外付けのMOSFETをオフに強制するためには、ENをハイに駆動してください。ENは、OVLO、またはUVLO障害出力には影響しません。

## ゲートドライバ

内部チャージポンプは、IN電圧を超えてGATEを駆動するために使用され、安価なn-チャンネルMOSFETの使用が可能となります。チャージポンプは内部の5.5Vレギュレータ電圧で動作します。

実際のGATE出力電圧は $V_{IN}$ が5.5Vを超えるか、またはOVLOトリップレベルを超えるか、いずれか小さい値まで、 $V_{IN}$ の約2倍で $V_{IN}$ に追従します。MAX4838Aは、標準値が7.4VのOVLOを持っているため、GATE出力電圧は $5.5V < V_{IN} < 7.4V$ に対して約10.5Vで一定となります。MAX4840Aは標準値が5.8VのOVLOを持っていますが、OVLOを5.5Vまで下げることが可能です。MAX4840AのGATE出力電圧は実際には完全に10.5Vまで到達しない可能性があります。MAX4842Aは、4.7V (typ)のOVLOを持ち、GATE出力電圧は入力電圧の2倍です。GATE出力電圧特性は、入力電圧の関数として「標準動作特性」に示されています。

## デバイスの動作

MAX4838A/MAX4840A/MAX4842Aは、デバイスの動作を制御するステートマシンを持っています。フローチャートを図6に示します。最初の電源投入時、 $V_{IN} < UVLO$ 、または $V_{IN} > OVLO$ であれば、GATEは0Vに維持され、FLAGはローです。

$UVLO < V_{IN} < OVLO$ 、およびENがローならば、デバイスは50msの内部遅延後に起動状態に入ります。内部チャージポンプが動作を開始し、この内部チャージポンプによってGATEは $V_{IN}$ を超える電圧に駆動が開始されます。デバイスの起動時、GATEのハイへの移行開始の50ms(標準値)後に、FLAGのブランク期間が終了するまで、FLAGはローに維持されます。この時点で、デバイスはオン状態に入ります。

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

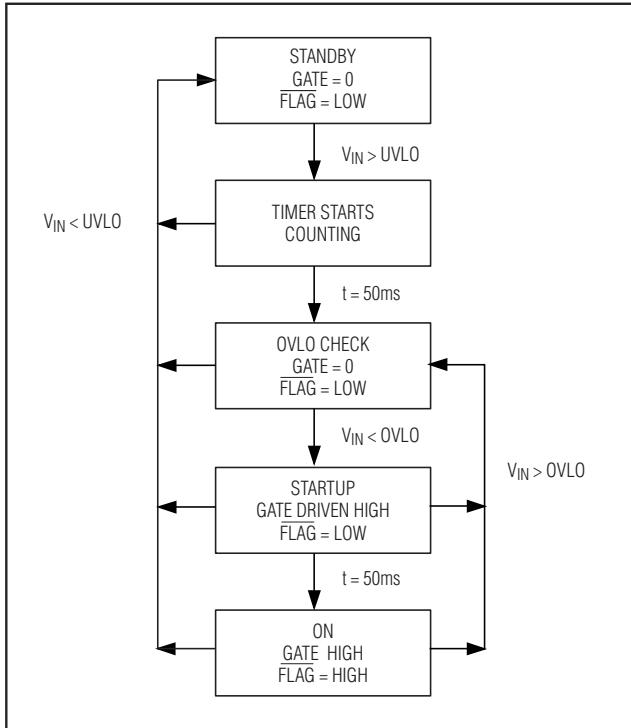


図6. 状態遷移図

$V_{IN}$ がUVLO未満に低下した場合、 $\overline{FLAG}$ はローに、GATEはグランドに駆動されます。

## アプリケーション情報

### MOSFET構成

MAX4838A/MAX4840A/MAX4842Aは、「標準動作回路」に示されるように、単一のMOSFET構成、または図7に示すように、バックトゥバック接続のMOSFET構成で使用することができます。バックトゥバック接続構成では、入力供給電圧が出力電圧を下回る場合、逆方向電流はほぼゼロとなります。

逆方向漏れ電流が問題とならない場合は、単一のMOSFETを使用することができます。この方法では、同種のMOSFETを使用する場合、バックトゥバック接続構成の半分の損失となり、より低コストのソリューションとなります。実際に入力がローに強制された場合、出力もまた、MOSFETの内部寄生ボディダイオードによってローに強制されることに注意してください。これを問題にする場合は、バックトゥバック接続構成を利用する必要があります。

### MOSFETの選択

MAX4838A/MAX4840A/MAX4842Aは、単一のn-チャネルMOSFET、または2個のバックトゥバック接続されたn-チャネルMOSFETのどちらかと共に使用するように設計されています。ほとんどの場合、4.5Vの $V_{GS}$ で

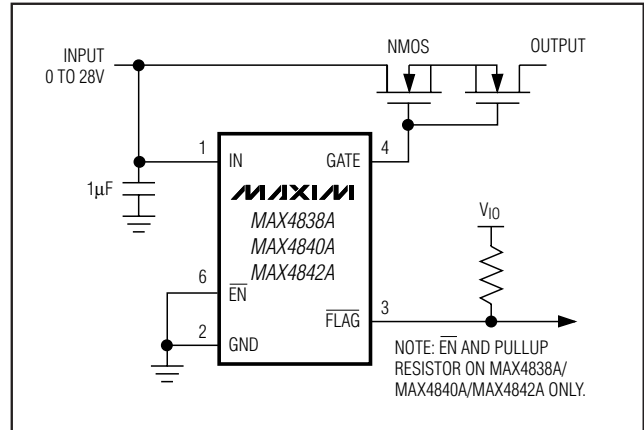


図7. バックトゥバック接続の外付けMOSFET構成

$R_{DS(ON)}$ が規定されているMOSFETは良好に動作します。入力電源が、最大3.5VのUVLOに近い場合、より低い $V_{GS}$ 電圧で $R_{DS(ON)}$ が規定されたMOSFETの使用を検討してください。

また、MAX4838A/MAX4840A/MAX4842Aの最大28VのIN電圧範囲に耐えるため、MOSFETの $V_{DS}$ は30Vである必要があります。表1にMAX4838A/MAX4840A/MAX4842Aとの使用に適する数種のMOSFETを示します。

### INのバイパスについて

ほとんどのアプリケーションでは、1 $\mu$ FのセラミックコンデンサでGNDにINをバイパスしてください。電源が長い配線長による大きなインダクタンスを持つ場合、LCタンク回路によるオーバーシュートの防止について考慮し、必要ならば、INの絶対最大定格である30Vを超えるのを防止するために保護回路を備えてください。

MAX4838A/MAX4840A/MAX4842Aは、最大28Vの電圧障害に対する保護を提供しますが、これは負の電圧を含んでいません。負の電圧を考慮する場合、INからGNDへショットキーダイオードを接続して、負の入力電圧をクランプしてください。

### ESD試験条件

ESD性能は様々な条件に依存します。MAX4838A/MAX4840A/MAX4842Aは、INを1 $\mu$ Fのセラミックコンデンサでグランドへバイパスした場合、INにおけるESD耐性の標準値は $\pm 15$ kVとして規定されています。試験設備、試験手順、および結果を記述した信頼性レポートについては、マキシムにお問い合わせください。

### ヒューマンボディモデル

ヒューマンボディモデルを図8に、ヒューマンボディモデルによって低いインピーダンスに対して放電された場合に発生する電流波形を図9に示します。このモデル

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

表1. 推奨するMOSFET

PART	CONFIGURATION/ PACKAGE	V <sub>Ds</sub> MAX (V)	R <sub>ON</sub> AT 4.5V (mΩ)	MANUFACTURER
Si5902DC	Dual/1206-8	30	143	Vishay Siliconix www.vishay.com 402-563-6866
Si1426DH	Single/SC70-6	30	115	
FDC6305N	Dual/SSOT-6	20	80	Fairchild Semiconductor www.fairchildsemi.com 207-775-8100
FDC6561AN	Dual/ SSOT-6	30	145	
FDG315N	Single/SC70-6	30	160	

は、1.5kΩの抵抗を通してデバイスへ放電されるESD電圧に充電された100pFのコンデンサで構成されています。

## IEC 61000-4-2

1996年1月以降、欧州コミュニティにおいて製造販売、または販売された機器のすべては、厳密なIEC61000-4-2規格に適合する必要があります。IEC 61000-4-2規格は、完成品のESD試験および性能について規定しています。この規格は、集積回路について明確に言及していません。MAX4838A/MAX4840A/MAX4842Aの使用によって、ESD保護部品を追加せずにIEC 61000-4-2のLevel 3に適合する製品の設計を行うことができます。

ヒューマンボディモデルによる試験とIEC 61000-4-2による試験の主な相違点は、IEC 61000-4-2の方がより大きいピーク電流であることです。IEC 61000-4-2 ESD試験モデル(図10)では直列抵抗が小さいため、IEC 61000-4-2規格で測定されたESD絶縁耐圧は一般に、ヒューマンボディモデルを使用して測定されたものより低くなります。±8kVでのIEC 61000-4-2 Level 4 ESD接触放電試験の電流波形を、図11に示します。気中放電試験は、充電されたプローブをデバイスへ近接させます。接触放電試験では、プローブを充電する前に、プローブをデバイスに接触させます。

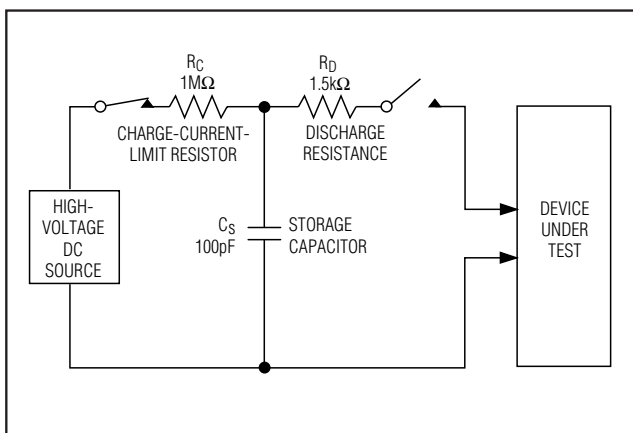


図8. ヒューマンボディESD試験モデル

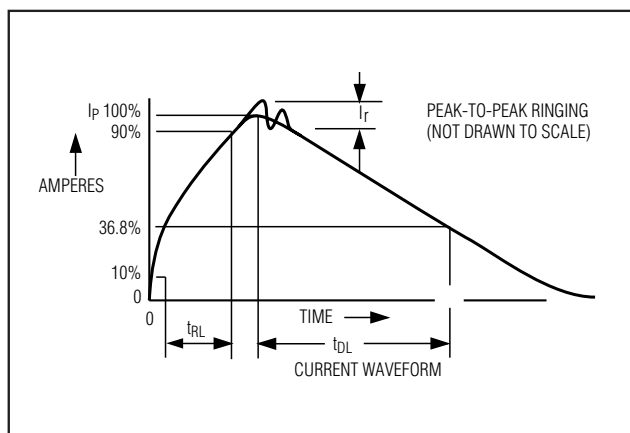


図9. ヒューマンボディモデル電流波形

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

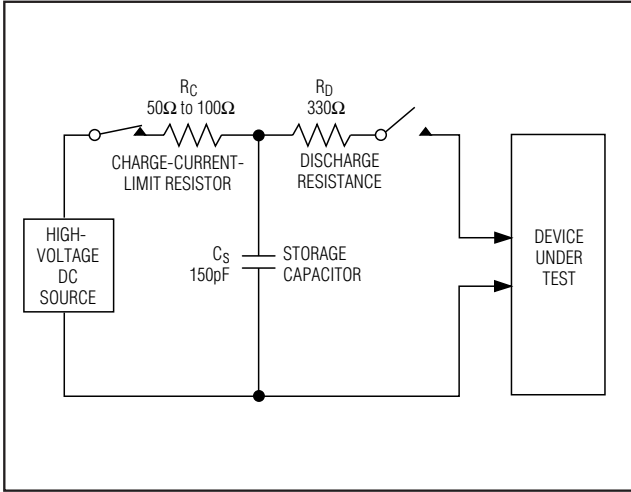


図10. IEC 61000-4-2 ESD試験モデル

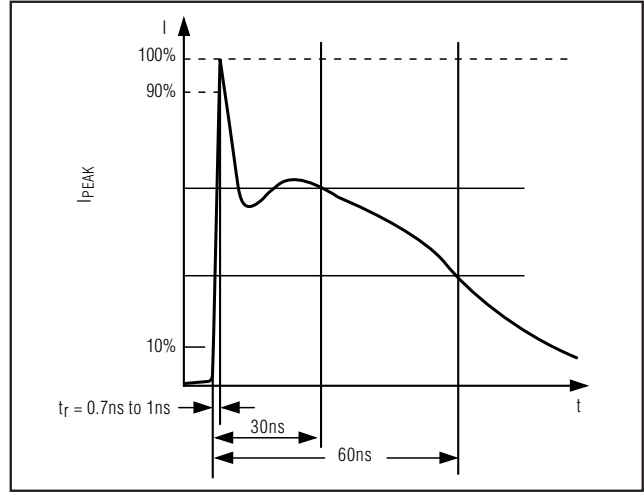
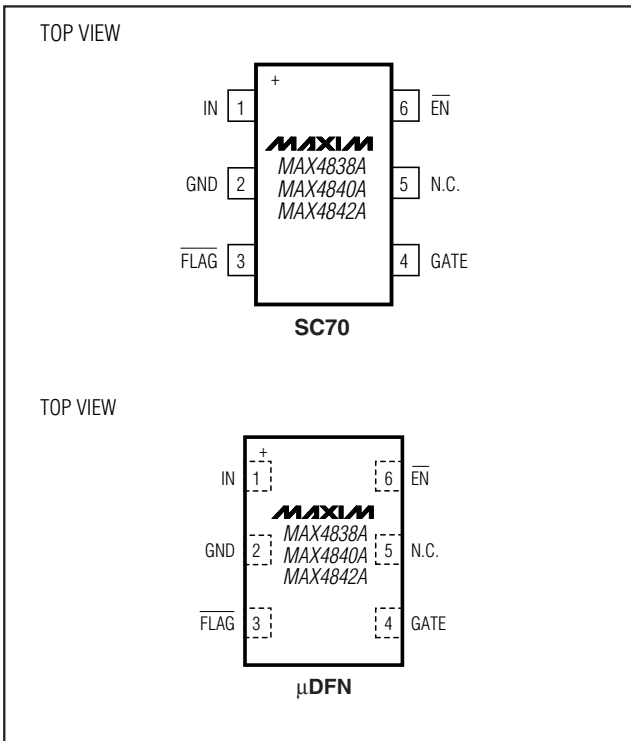


図11. IEC 61000-4-2 ESD発生器電流

## ピン配置



## チップ情報

PROCESS: BiCMOS

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

## パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)

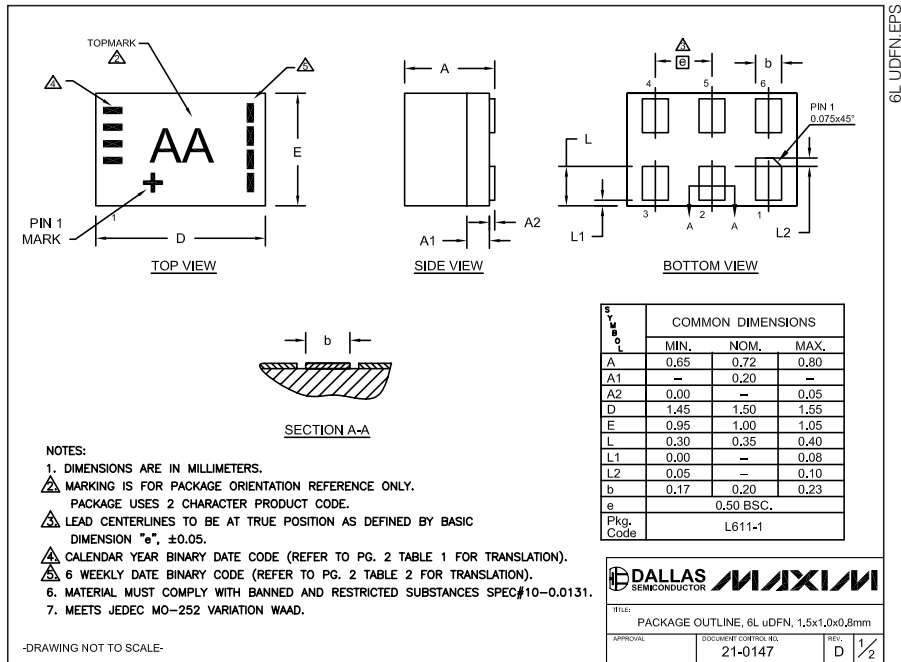


TABLE 1 Translation Table for Calendar Year Code

Calendar Year	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014
1	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
2	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
3	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
4	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank

Legend:  Marked with bar  Blank space - no bar required

TABLE 2 Translation Table for Payweek Binary Coding

Payweek	06-11	12-17	18-23	24-29	30-35	36-41	42-47	48-51	52-05
1	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
2	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
3	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank
4	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank	Blank

Legend:  Marked with bar  Blank space - no bar required

DALLAS SEMICONDUCTOR **MAXIM**

TITLE: PACKAGE OUTLINE, 6L uDFN, 1.5x1.0x0.8mm

APPROVAL: 21-0147 REV: D 2/2

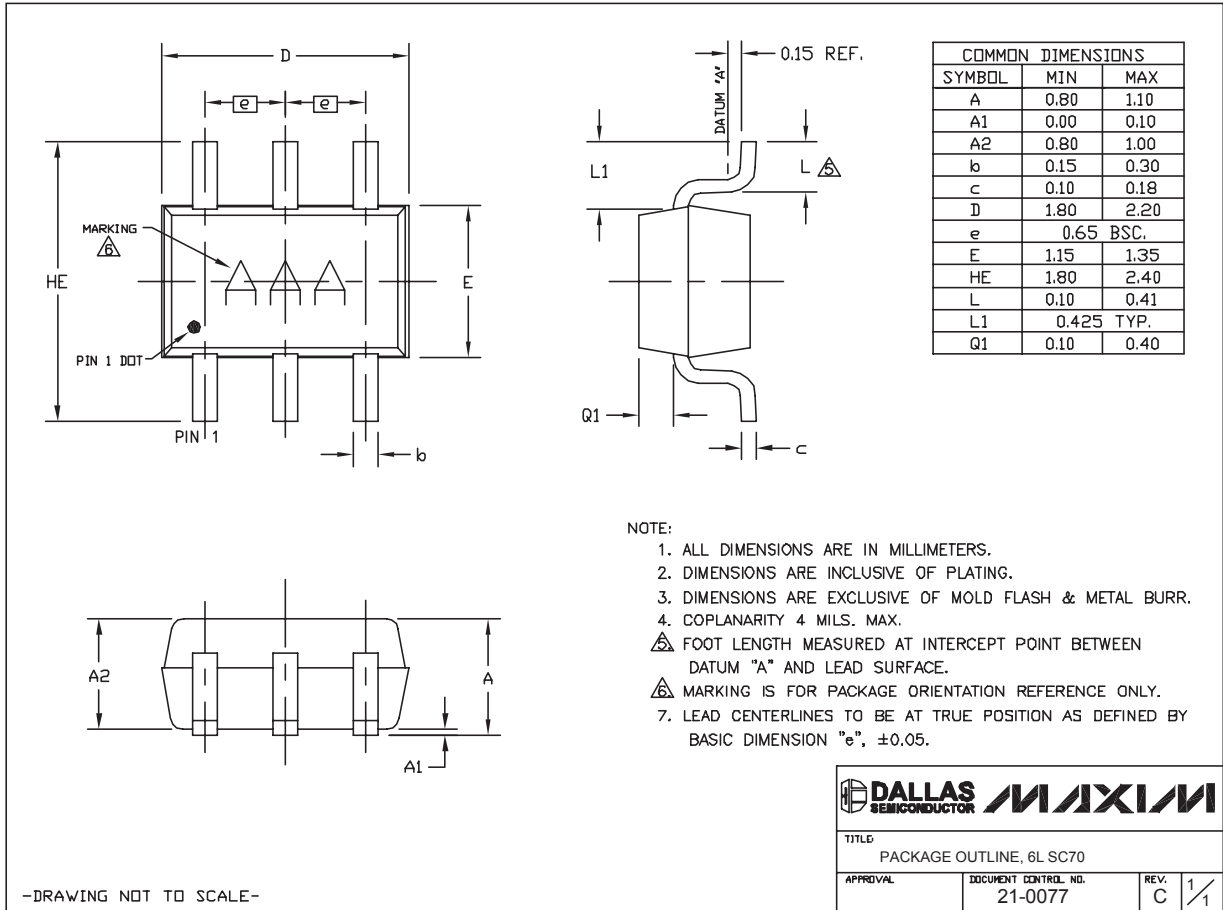
-DRAWING NOT TO SCALE-

# ステータスFLAG付き、 過電圧保護コントローラ

MAX4838A/MAX4840A/MAX4842A

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 11

© 2006 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.