

EVALUATION KIT AVAILABLE

MAXIM

超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

概要

MAX4444/MAX4445差動ラインレシーバは、抜群の高速、低歪み性能を提供します。これらのICは、3個のオペアンプによるインストルメントアンプ構造を採用し、対称差動入力とシングルエンド出力を提供します。 $\pm 5V$ 電源で動作し、 $100\ \Omega$ の負荷を $\pm 3.7V$ まで駆動できます。MAX4444は、閉ループ利得が $+2V/V$ に内部設定されています。MAX4445は利得 $+2V/V$ 以上用に補償されており、利得は外付け抵抗で設定できます。低電力イネーブルモードでは消費電流を $3.5mA$ に低減します。

MAX4444/MAX4445は、電流フィードバック技法により帯域幅 $550MHz$ 及びスルーレート $5000V/\mu s$ を達成しています。これらのアンプは、優れた差動利得/位相及びノイズ仕様により、さまざまなビデオ及びRF信号処理アプリケーションに最適です。設計をスピードアップする評価キットも入手可能です。

アプリケーション

- 差動からシングルエンドへの変換
- ツイストペアから同軸へのコンバータ
- 高速インストルメントアンプ
- データ収集
- 医療用計測器
- 高速差動ラインレシーバ

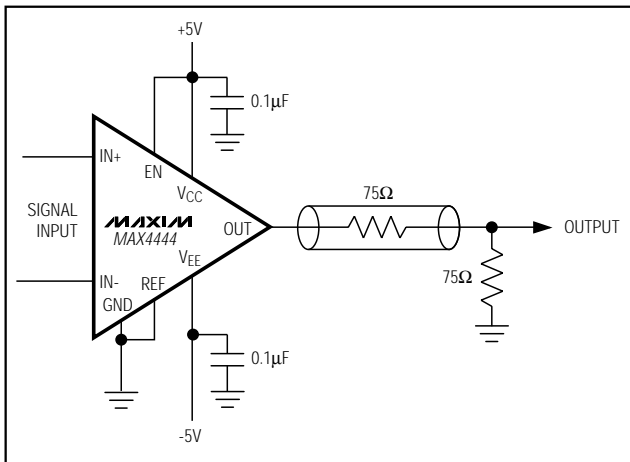
特長

- ◆ スルーレート： $5000V/\mu s$ (MAX4444)
- ◆ 利得：内部固定 $+2V/V$ (MAX4444)
- ◆ 外部利得選択(MAX4445、 $A_{VCL} +2V/V$)
- ◆ $-3dB$ 帯域幅： $550MHz$
- ◆ SFDR： $-60dBc$ ($5MHz$)
- ◆ 低微分利得/位相： $0.07\%/0.05^\circ$
- ◆ 低ノイズ： $25nV/\sqrt{Hz}$ ($f_{IN} = 100kHz$)
- ◆ 低電力ディセーブルモードにより自己消費電流を $3.5mA$ に低減

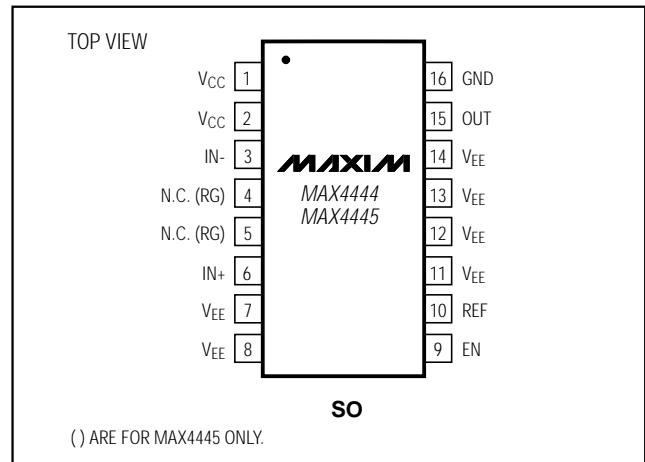
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX4444ESE	$-40^\circ C$ to $+85^\circ C$	16 Narrow SO
MAX4445ESE	$-40^\circ C$ to $+85^\circ C$	16 Narrow SO

標準動作回路



ピン配置



MAXIM

Maxim Integrated Products 1

超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

ABSOLUTE MAXIMUM RATINGS

V_{CC} to V_{EE} +12V
Voltage on IN+, IN-, EN, OUT+,
OUT-, RG, REF($V_{EE} - 0.3V$) to ($V_{CC} + 0.3V$)
Current Into IN+, IN-, RG, EN20mA
Output Short-Circuit DurationIndefinite to GND

Continuous Power Dissipation ($T_A = +70^\circ C$)
16-Pin Narrow SO (derate 20mW/ $^\circ C$ above $+70^\circ C$) ...1600mW
Operating Temperature Range $-40^\circ C$ to $+85^\circ C$
Storage Temperature Range $-65^\circ C$ to $+150^\circ C$
Lead Temperature (soldering, 10sec) $+300^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

($V_{CC} = +5V$, $V_{EE} = -5V$, $V_{EN} = \geq 2V$, $V_{CM} = 0$, $R_L = \infty$, REF = GND, $A_{VCL} = +2V/V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.
Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage Range		Guaranteed by PSRR test	± 4.5		± 5.5	V
Input Common-Mode Voltage Range	V_{CM}	Guaranteed by CMRR test	-2.9		2.9	V
Differential Input Voltage Range	V_{DIFF}	Guaranteed by output swing test	-1.7		1.7	V
Input Offset Voltage	V_{OS}			15	65	mV
Input Offset-Voltage Temperature Coefficient	TC_{VOS}			12		$\mu V/^\circ C$
Input Bias Current	I_B			10	55	μA
Input Offset Current	I_{OS}			0.25	45	μA
Differential Input Resistance	R_{IN}	$-2.9V \leq V_{IN} \leq +2.9V$		82		k Ω
		$-2.9V \leq V_{CM} \leq +2.9V$		170		
Gain	A_V	$-3V \leq V_{OUT} \leq +3V$	MAX4444	2		V/V
			MAX4445	$(1 + 600/R_G)$		
Gain Error		$-3V \leq V_{OUT} \leq +3V$, $R_L = 100\Omega$	MAX4444	0.5	2	%
			MAX4445	2.6	8	
Gain-Error Drift		$R_L = 100\Omega$		0.003		$\%/^\circ C$
Output Voltage Swing	V_{OUT}	$R_L = 100\Omega$	± 3.4	± 3.7		V
		$R_L = 50\Omega$	± 3.3	± 3.6		
Output Current Drive	I_{OUT}	$R_L = 30\Omega$	90	120		mA
Power-Supply Rejection Ratio	PSRR	$V_S = \pm 4.5V$ to $\pm 5.5V$	53	70		dB
Common-Mode Rejection Ratio	CMRR	$-2.9V \leq V_{CM} \leq +2.9V$	40	55		dB
Disable Output Resistance	$R_{OUT(OFF)}$	$V_{EN} = 0$, $-3.5V \leq V_{OUT} \leq +3.5V$, MAX4444		1.8		k Ω
EN Logic Low Threshold	V_{IL}				0.8	V
EN Logic High Threshold	V_{IH}		2			V
EN Logic Input Low Current	I_{IL}	$V_{EN} = 0$		2.2	10	μA
EN Logic Input High Current	I_{IH}	$V_{EN} = 5V$		2.6	10	μA
Quiescent Current	I_Q	$V_{IN} = 0$, $V_{EN} = 5V$		41	55	mA
		$V_{IN} = 0$, $V_{EN} = 0$		3.5	5.5	

超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

AC ELECTRICAL CHARACTERISTICS

($V_{CC} = +5V$, $V_{EE} = -5V$, $V_{EN} = 5V$, $R_L = 100\Omega$, $REF = GND$, $A_{VCL} = +2V/V$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITION		MIN	TYP	MAX	UNITS
Small-Signal -3dB Bandwidth	BW _{SS}	$V_{OUT} = 100mVp-p$			550		MHz
Large-Signal -3dB Bandwidth	BW _{LS}	$V_{OUT} = 2Vp-p$			500		MHz
0.1dB Gain Flatness		$V_{OUT} = 100mVp-p$			80		MHz
Slew Rate (Note 1)	SR	$V_{OUT} = 4V$ step	MAX4444		5000		V/ μs
			MAX4445		3800		
		$V_{OUT} = 2V$ step	MAX4444		2400		
			MAX4445		2000		
		$V_{OUT} = 1V$ step			1200		
$V_{OUT} = 0.5V$ step			600				
Rise Time (Note 1)	t_{RISE}				650		ps
Fall Time (Note 1)	t_{FALL}	$V_{OUT} = 4V$ step			825		ps
		$V_{OUT} = 2V$ step			700		
		$V_{OUT} = 1V$ step			700		
		$V_{OUT} = 0.5V$ step			700		
Settling Time		Settle to 0.1% , $V_{OUT} = 2V$ step			12		ns
SFDR		$V_{OUT} = 2Vp-p$	$f_C = 100kHz$		-65		dBc
			$f_C = 5MHz$		-60		
			$f_C = 20MHz$		-55		
			$f_C = 100MHz$		-35		
2nd-Harmonic Distortion		$V_{OUT} = 2Vp-p$	$f_C = 100kHz$		-65		dBc
			$f_C = 5MHz$		-62		
			$f_C = 20MHz$		-50		
			$f_C = 100MHz$		-35		
3rd-Harmonic Distortion		$V_{OUT} = 2Vp-p$	$f_C = 100kHz$		-90		dBc
			$f_C = 5MHz$		-72		
			$f_C = 20MHz$		-62		
			$f_C = 100MHz$		-55		
Differential Phase Error	DP	NTSC, $R_L = 150\Omega$			0.05		degrees
Differential Gain Error	DG	NTSC, $R_L = 150\Omega$			0.07		%
Input Noise Voltage Density	e_N	$f = 100kHz$ (Note 2)			25		nV/\sqrt{Hz}
Input Noise Current Density	i_N	$f = 100kHz$			1.8		pA/\sqrt{Hz}
Output Impedance	Z_{OUT}	$f = 10MHz$			0.7		Ω
Enable Time	$t_{SHDN(ON)}$	$V_{IN} = 1V$, V_{OUT} settle to within 10%			80		ns
Disable Time	$t_{SHDN(OFF)}$	$V_{IN} = 1V$, V_{OUT} settle to within 10%			200		ns
Power-Up Time	t_{ON}	$V_{IN} = 1V$, V_{OUT} settle to within 10%			0.5		μs
Power-Down Time	t_{OFF}	$V_{IN} = 1V$, V_{OUT} settle to within 10%			0.3		μs

Note 1: Input step voltage has <100ps rise (fall) time. Measured at the output from 10% to 90% (90% to 10%) level.

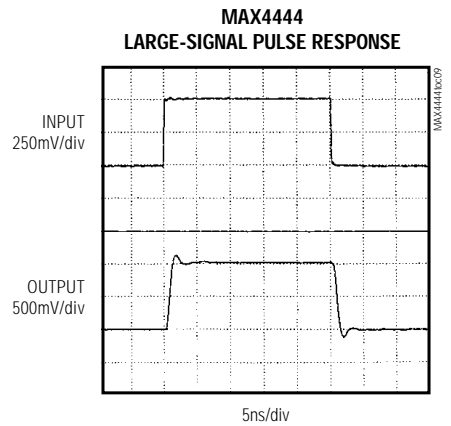
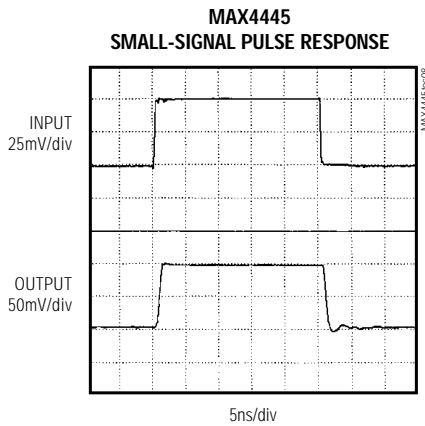
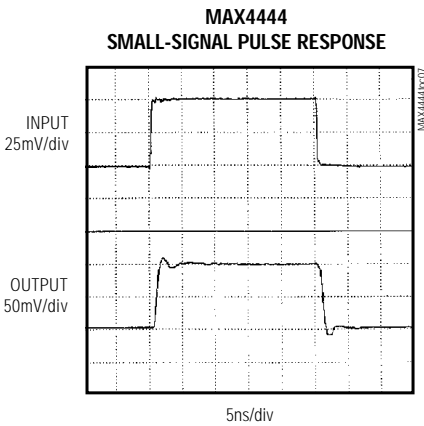
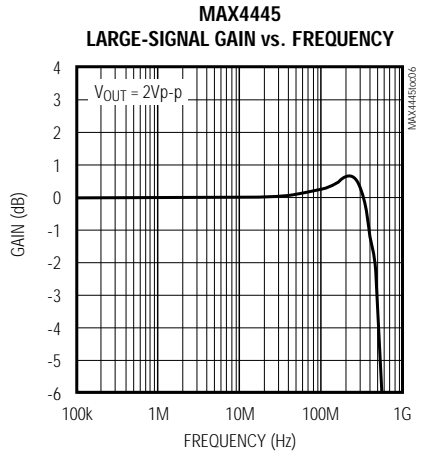
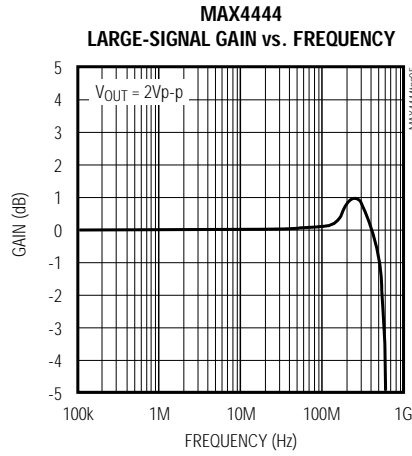
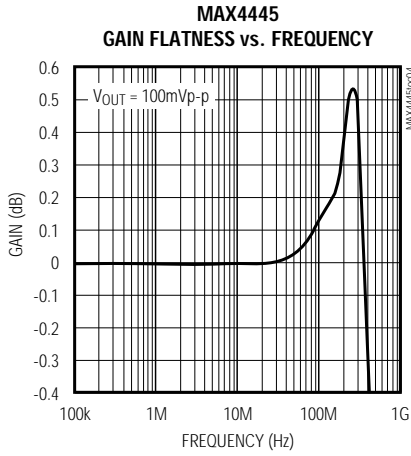
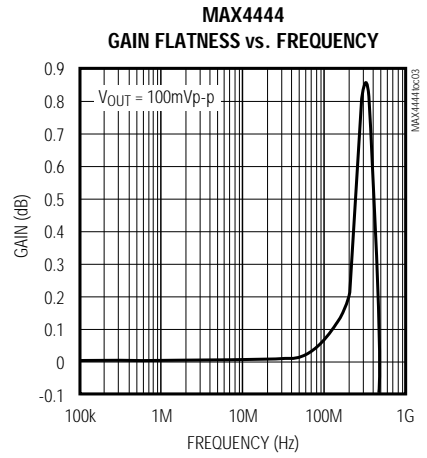
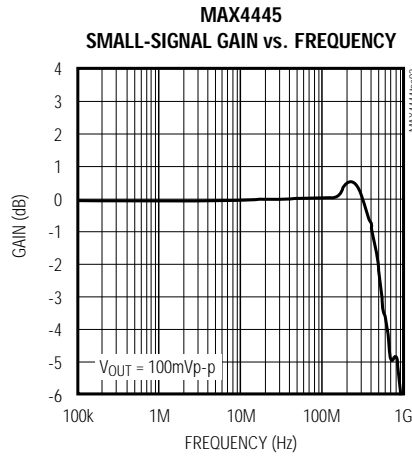
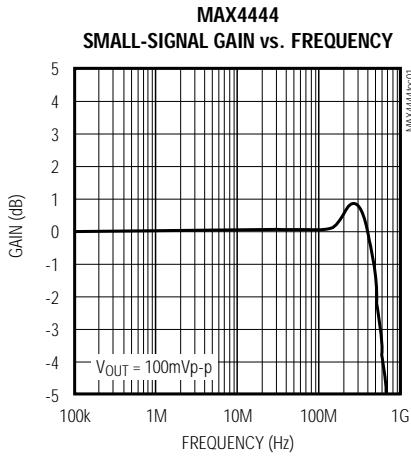
Note 2: Includes the current noise contribution through the on-die feedback resistor.

超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

標準動作特性

($V_{CC} = +5V$, $V_{EE} = -5V$, $V_{EN} = 5V$, $V_{IN} = V_{IN+} - V_{IN-}$, $R_L = 100\Omega$, $REF = GND$, $A_v = +2V/V$, $T_A = +25^\circ C$, unless otherwise noted.)

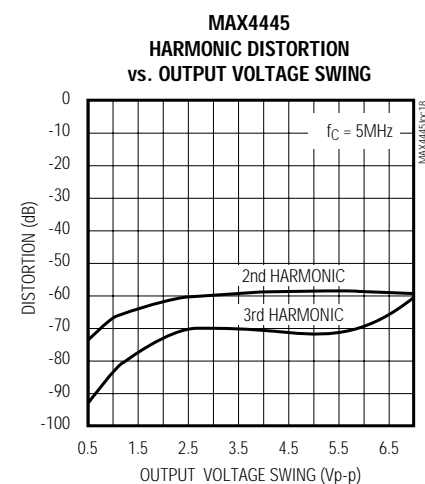
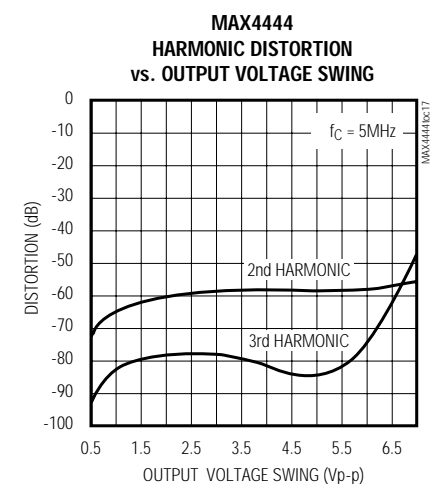
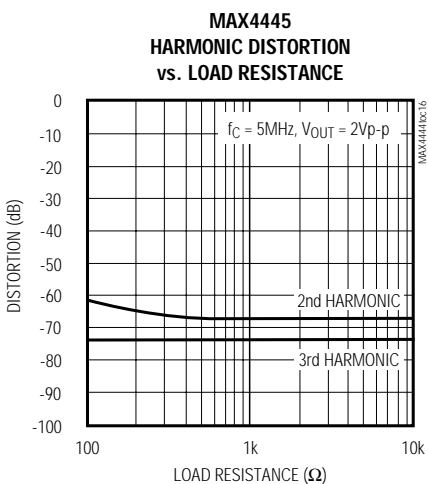
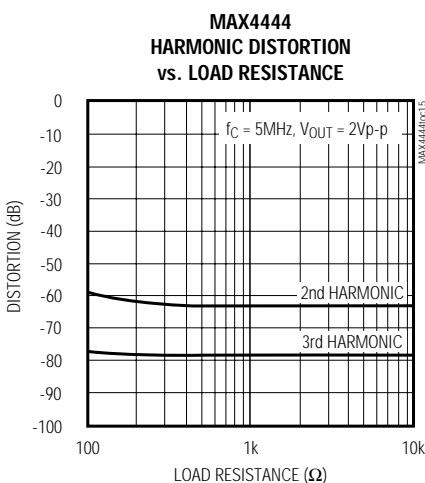
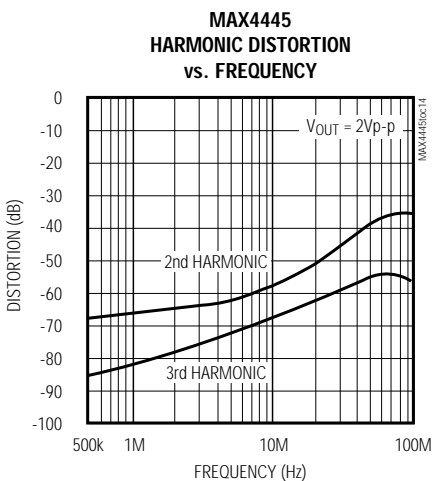
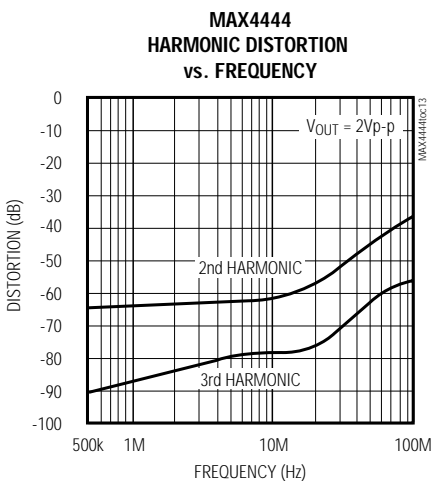
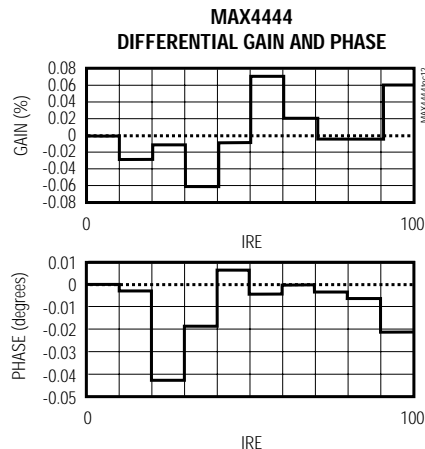
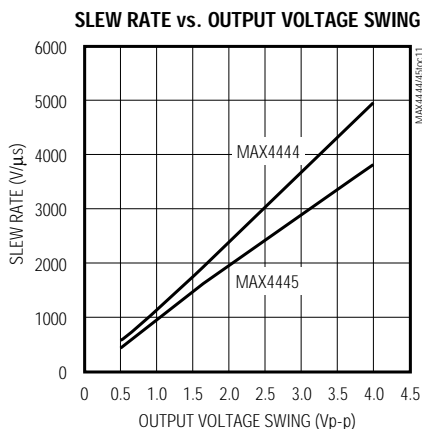
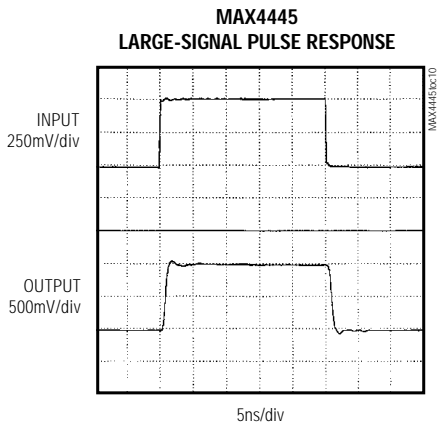


超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

標準動作特性(続き)

($V_{CC} = +5V$, $V_{EE} = -5V$, $V_{EN} = 5V$, $V_{IN} = V_{IN+} - V_{IN-}$, $R_L = 100\Omega$, $REF = GND$, $A_V = +2V/V$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX4444/MAX4445

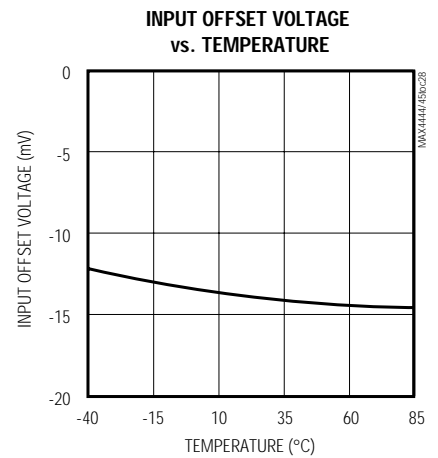
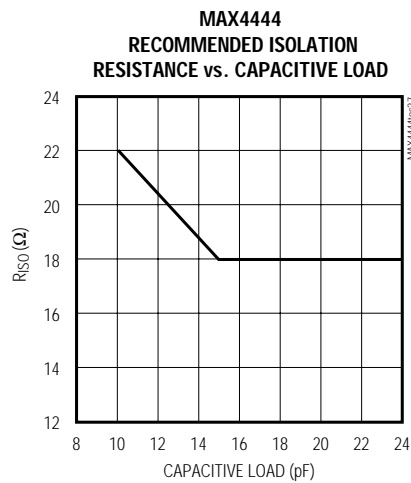
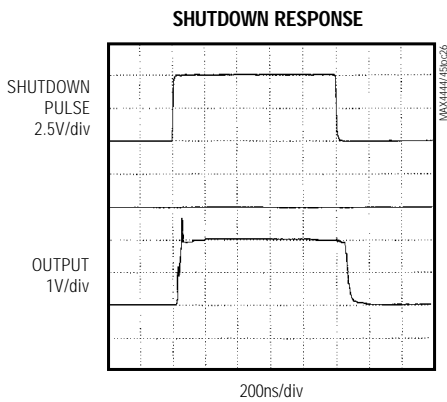
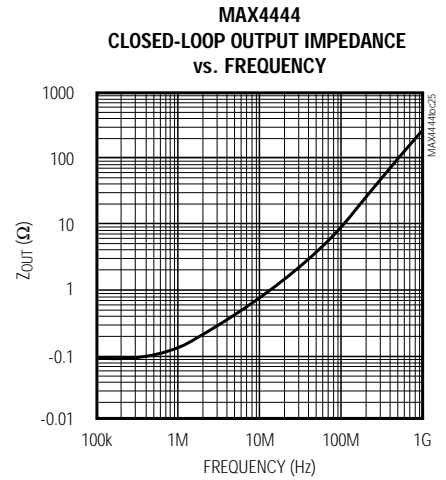
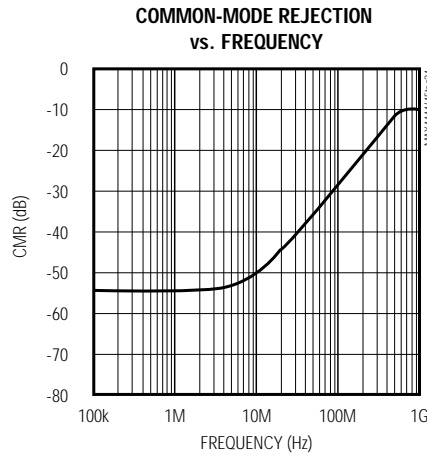
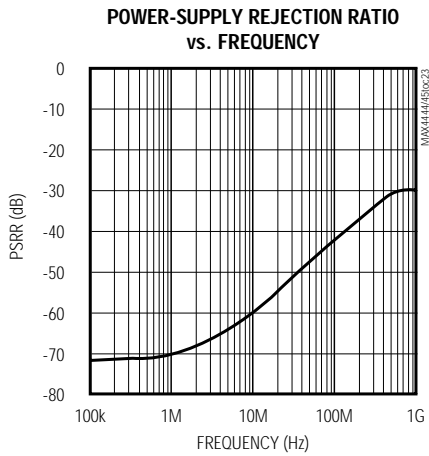
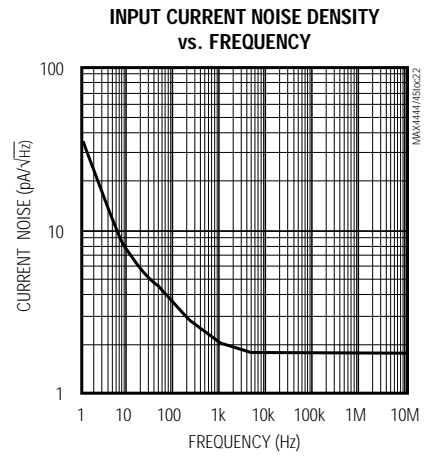
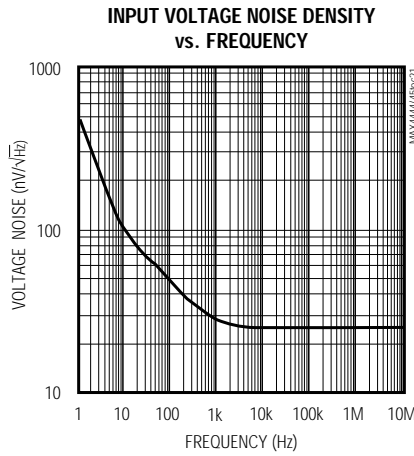
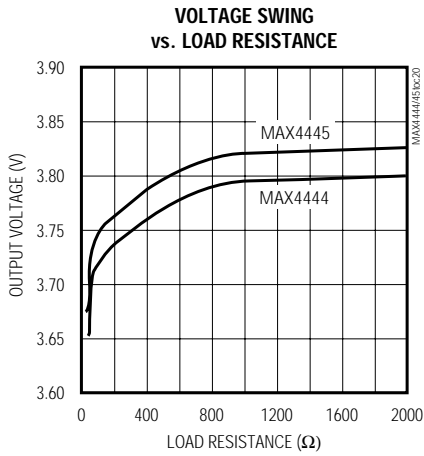


超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

標準動作特性(続き)

($V_{CC} = +5V$, $V_{EE} = -5V$, $V_{EN} = 5V$, $V_{IN} = V_{IN+} - V_{IN-}$, $R_L = 100\Omega$, $REF = GND$, $A_V = +2V/V$, $T_A = +25^\circ C$, unless otherwise noted.)

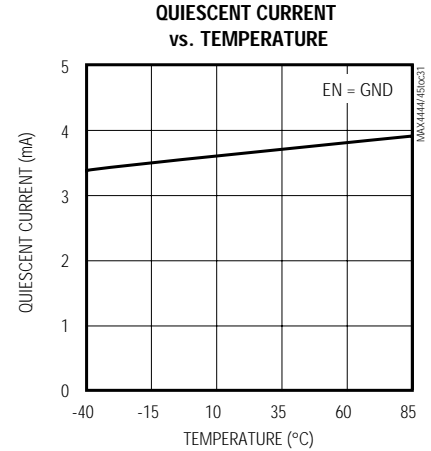
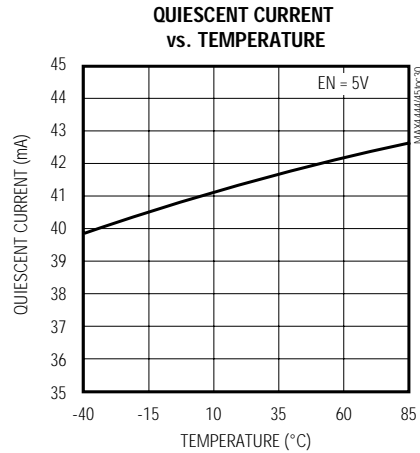
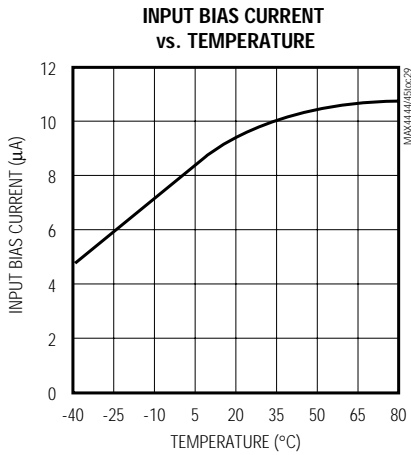


超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

標準動作特性(続き)

($V_{CC} = +5V$, $V_{EE} = -5V$, $V_{EN} = 5V$, $V_{IN} = V_{IN+} - V_{IN-}$, $R_L = 100\Omega$, $REF = GND$, $A_v = +2V/V$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子		名称	機能
MAX4444	MAX4445		
1, 2	1, 2	V_{CC}	正電源入力。0.1µFのコンデンサでGNDにバイパスして下さい。
3	3	IN-	反転アンプ入力
4, 5	—	N.C.	無接続。内部で接続されていません。AC性能を良くするためにGNDに接続して下さい。
—	4, 5	RG	利得設定抵抗入力。これらのピンの間に抵抗を接続して閉ループ利得を設定して下さい(図1)。
6	6	IN+	非反転アンプ入力
7, 8, 11-14	7, 8, 11-14	V_{EE}	負電源入力。0.1µFコンデンサでバイパスして下さい。
9	9	EN	アクティブハイイネーブル入力。 V_{CC} に接続すると通常動作になります。GNDに接続するとディセーブルモードになります。
10	10	REF	リファレンス入力。2つの電源の midpoint に接続して下さい。
15	15	OUT	アンプ出力
16	16	GND	グラウンド

超高速、低歪み、イネーブル付 差動からシングルエンドへのラインレシーバ

MAX4444/MAX4445

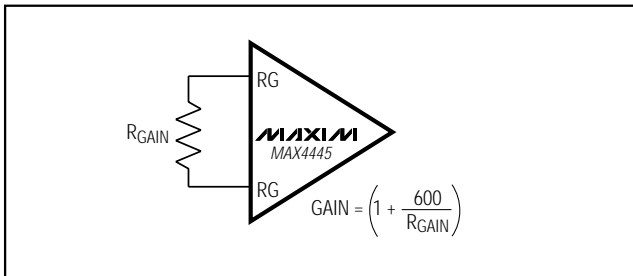


図1. アンプ利得の設定

詳細

MAX4444/MAX4445差動-シングルエンドラインレシーバは、高速性及び低歪み性能を提供し、ビデオ及びRF信号処理のアプリケーションに最適です。小信号帯域幅は550MHz、スルーレートは最大5000V/μsと高くなっています。出力能力が120mAであるため、データ収集機器に直接カップリングすることができます。

アプリケーション情報

接地、バイパス

MAX4444/MAX4445のプリント基板を設計する時には、下記の高周波設計技法に従って下さい。

- 複層基板を使用し、一層をグランドプレーン専用にして下さい。
- 誘導性が高すぎるため、ワイヤラップボードやブレッドボードの使用は避けて下さい。
- 寄生容量及び寄生インダクタンスを増加させる原因となるため、ICソケットの使用は避けて下さい。
- 0.1μFコンデンサで各電源をバイパスして下さい。リードインダクタンスを最小限に抑えるため、表面実装コンデンサを使用して下さい。
- 信号線はできるだけ短く、まっすぐにして下さい。直角に曲げることは避け、角は全て丸くして下さい。信号経路同士をできるだけ交差させないようにして下さい。
- グランドプレーンに隙間を作らないようにして下さい。

低電力イネーブルモード

MAX4444/MAX4445は、ENがローになるとディセーブルされます。これにより、消費電流が僅か3.5mAに減少します。出力がハイインピーダンスになると、

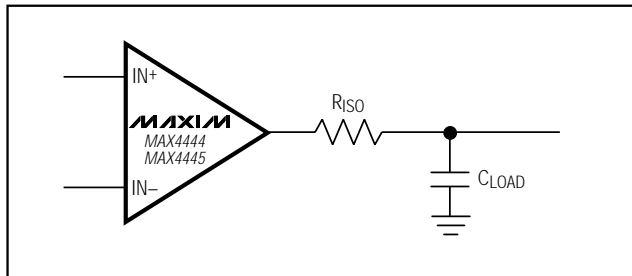


図2. 大容量性負荷用のアイソレーション抵抗

MAX4444の出力インピーダンスは1.8k になります。MAX4445の出力インピーダンスは1.8k + R_GAINとなります。

利得の設定(MAX4445)

MAX4445は最小利得設定の+2V/Vで安定します。図1に示すように、RGピンの間に接続されたR_GAINが本素子の利得を設定します。利得は次式で計算して下さい。

$$\text{利得} = (1 + 600/R_{\text{GAIN}})$$

容量性負荷の駆動

MAX4444/MAX4445は、容量性負荷を駆動するように設計されています。しかし、容量性負荷が大きすぎると、素子の位相マージンが減少してリングング又は不安定動作の原因となります。出力に小さな直列のアイソレーション抵抗を付加するとリングングが減少しますが、利得エラーが少し増加します(図2)。推奨値については、「標準動作特性」を参照して下さい。

同軸ラインドライバ

MAX4444/MAX4445は同軸ケーブルの駆動に適しています。出力電流能力が大きいため、一般の同軸ケーブルの特性インピーダンスである75 Ωを問題なく駆動することができます。次段の入力で必要とされるレベルを維持するため、MAX4445の利得を調整してケーブルロスを補償して下さい。

チップ情報

TRANSISTOR COUNT: 254

SUBSTRATE CONNECTED TO VEE

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

8 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600