

DVI/HDMI 2:4 TMD5ファンアウトスイッチ およびケーブルドライバ

概要

MAX3845は、TMD5® 2:4ファンアウトスイッチおよびケーブルドライバで、最高1.65GbpsまでのDVI™またはHDMI™信号のマルチモニタ分配に適しています。入力と出力のいずれも、DVIおよびHDMI規格に適合する標準TMD5信号です。TMD5リンクが「ポイントトゥポイント」であるため、ファンアウトアプリケーションにはバッファが必要となります。

ファンアウト分配用に4個のDVI/HDMIのTMD5出力を備えています。各TMD5出力は、個別にいずれかの入力から供給するか、またはオフにすることが可能です。各TMD5入力または出力は、4個の差動チャンネルで構成され、各チャンネルは、3個のデータ信号と1/10レートのクロックに任意に割り当てることが可能です。このデータレートは、解像度によって決まりますが250Mbps (VGA)~1.65Gbps (UXGAまたは1080p/60)の範囲で可変です。

標準的なアプリケーションには、同じビデオソースからのマルチルームディスプレイまたは工業/商業用標識アプリケーション(空港のモニタまたはトレーディングルームフロアのディスプレイなど)などがあります。MAX3845は、選択可能な出力プリエンファシスを備え、出力ケーブルの距離をさらに最長7mまで延長することが可能です。

DDCスイッチングの場合、対となる2:4低抵抗CMOSクロスポイントスイッチMAX4814Eを使用してください。DDCをリファレンスモニタのみに接続するアプリケーションの場合は、DDCスイッチングは不要です。

MAX3845は、2 x 8または4 x 4スイッチとなるように構成することができます(「標準動作回路」の図を参照)。

MAX3845は、14mm x 14mmの100ピンTQFP-EPパッケージで提供され、-10°C~+85°Cの温度範囲で動作します。

アプリケーション

- デジタル標識および産業ディスプレイ
- PCモニタ分配
- ホームA/Vレシーバ
- DVI/HDMIディストリビューションアンプ
- DVI/HDMIクロスポイントスイッチ

ピン配置はデータシートの最後に記載されています。

TMD5はSilicon Image, Inc.の登録商標です。
DVIはDigital Display Working Groupの商標です。
HDMIはHDMI Licensing, LCCの商標です。

特長

- ◆ 2つのDVI/HDMI TMD5対応入力、および4つのDVI/HDMI TMD5対応出力
- ◆ 未使用の出力をオフにして節電
- ◆ 各出力は個別に入力1または入力2を選択
- ◆ 3種のプリエンファシス設定によってケーブルの距離を最長7mまで延長
- ◆ 最高1.65Gbpsの動作
- ◆ ヒートシンク用エクスポーズドパッド付き、14mm x 14mmの100ピンTQFPパッケージ
- ◆ 電源：3.3V
- ◆ TMD5データ(x3)およびクロック(x1)は、4つの同じスイッチバス(A、B、C、およびD)に任意に割り当て可能

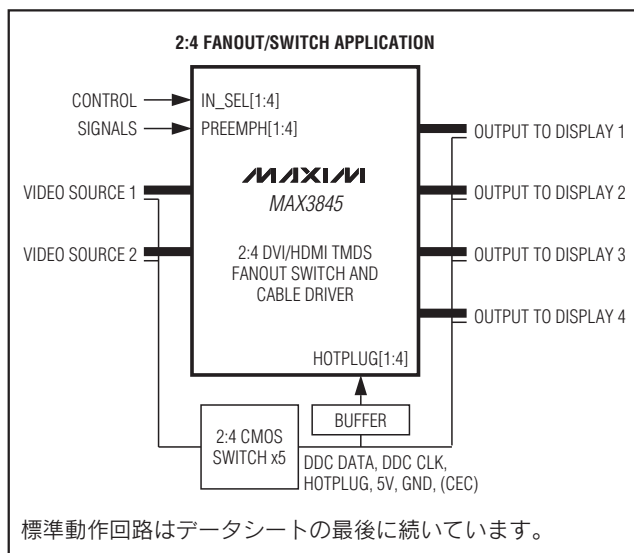
型番

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX3845UCQ+	-10°C to +85°C	100 TQFP-EP	C100E-3

+は鉛フリーパッケージを示します。

EP = エクスポーズドパッド。

標準動作回路



DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

ABSOLUTE MAXIMUM RATINGS

Supply Voltage Range (V_{CC})	-0.3V to +5.5V	Voltage Between Any Output CML I/O Complementary Pair	$\pm 3.6V$
Voltage Range at HOTPLUGx Pins	-0.3V to +6.0V	Continuous Power Dissipation ($T_A = +70^\circ C$)	100-Pin TQFP-EP (derate 45.5mW/ $^\circ C$ above $+70^\circ C$)
Voltage Range at LVTTTL, LVCMOS, I/O Pins	-0.3V to +5.5V	Operating Junction Temperature	-55 $^\circ C$ to +150 $^\circ C$
Voltage Range at CML Output Pins	-0.3V to +5.5V	Storage Temperature Range	-55 $^\circ C$ to +150 $^\circ C$
Voltage Range at CML Input Pins (CML short to GND duration < 1s)	-0.3V to +4.0V	Die Attach Temperature	+400 $^\circ C$
Voltage Between Any Input CML I/O Complementary Pair	$\pm 3.3V$	Lead Temperature (soldering, 10s)	+300 $^\circ C$
Voltage Range at LOSMUTE_EN	-0.3V to +5.5V		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{CC} = 3.0V$ to $+3.6V$, $T_A = -10^\circ C$ to $+85^\circ C$. Typical values are at $V_{CC} = +3.3V$, external terminations = $50\Omega \pm 1\%$, TMDS rate = 250Mbps to 1.65Gbps, $T_A = +25^\circ C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Power-Supply Current	I_{CC}	PREEMPH[1:4] = high, OUT_LEVEL = high, current into V_{CC} pins, $1200mV_{P-P} = V_{IN}$		454	626	mA
Supply-Noise Tolerance		DC to 500kHz		50		mV _{P-P}
SKIN-EFFECT EQUALIZER PEAKING						
Fixed Rx Equalizer Compensation		Gain at 825MHz		1		dB
Settable Tx Preemphasis		PREEMPHx pin = low		0		
		PREEMPHx pin = open		3		
		PREEMPHx pin = high		6		
JITTER PERFORMANCE						
Residual Deterministic Jitter (Measured at end of cable having ideal skin-effect loss and connectors, e.g., Gore Twin Coax, Amphenol Skewclear Twinax, with SMA connectors) (Note 2)	200 Ω back termination	0dB cable loss, no preemphasis		0.04	0.12	UI
		3dB cable loss, +3dB preemphasis		0.05	0.12	
		6dB cable loss, +6dB preemphasis		0.07	0.12	
	No back termination	0dB cable loss, no preemphasis		0.07	0.2	
		3dB cable loss, +3dB preemphasis		0.08	0.2	
		6dB cable loss, +6dB preemphasis		0.10	0.2	
Residual Random Jitter (Note 3)		Measured with source $T_r/T_f = 250ps$		1.5	2	psRMS
CML INPUTS (SOURCE SIDE)						
Differential-Input Voltage Swing	V_{ID}	At cable input	400		2000	mV _{P-P}
Common-Mode Input Voltage	V_{CM}		$V_{CC} - 1000$		V_{CC}	mV
Input Voltage When Disconnected			$V_{CC} - 10$		$V_{CC} + 10$	

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

MAX3845

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = 3.0V$ to $+3.6V$, $T_A = -10^{\circ}C$ to $+85^{\circ}C$. Typical values are at $V_{CC} = +3.3V$, external terminations = $50\Omega \pm 1\%$, TMDS rate = 250Mbps to 1.65Gbps, $T_A = +25^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Resistance	R_{IN}	Single-ended	45	50	55	Ω
Input LOS/Mute Threshold		Differential peak-peak		150		mV
Input LOS/Mute Response Time		Deassert mute		1.2		μs
		Assert mute		0.6		
Input Return Loss		Differential, $\leq 1.6GHz$		19		dB
CML OUTPUTS (CABLE SIDE)						
Differential-Output Voltage Swing	V_{OD}	No preemphasis, no back termination, OUT_LEVEL = low	900	1050	1200	mV _{P-P}
		No preemphasis, 200 Ω back termination, OUT_LEVEL = high	825	925	1050	
Output-Voltage High	V_{OH}	Single-ended, no back termination	$V_{CC} - 10$		$V_{CC} + 10$	mV
Output Voltage During Power-Down	V_{OFF}	Single-ended, PWRDWN_x = low or $V_{CC} = 0V$	$V_{CC} - 10$		$V_{CC} + 10$	
Rise/Fall Time		20% to 80% ($T_A = 0^{\circ}C$ to $+85^{\circ}C$)	75	90	140	ps
Intrapair Skew				12	40	
Interpair Skew		Worst case among A, B, C, and D of an output		35	60	
CONTROL INTERFACE						
LVTTTL Input High Voltage	V_{IH}		2.0			V
LVTTTL Input Low Voltage	V_{IL}	All except IN_SELx pins			1.0	
		IN_SELx pins			0.8	
LVTTTL Input High Current		$V_{IH(MIN)} < V_{IN} < V_{IH(MAX)}$			100	μA
LVTTTL Input Low Current		$V_{IL(MIN)} < V_{IN} < V_{IL(MAX)}$	All except OUT_LEVEL pin		150	
			OUT_LEVEL pin		500	
HOTPLUGx Input High Voltage		Typical input 30k Ω to GND	$V_{CC} - 0.2$		5.5	V
HOTPLUGx Input Low Voltage					1.5	

Note 1: AC specifications are guaranteed by design and characterization.

Note 2: Test pattern is a $2^{10} - 1$ PRBS + 20 ones + $2^{10} - 1$ PRBS (inverted) + 20 zeros.

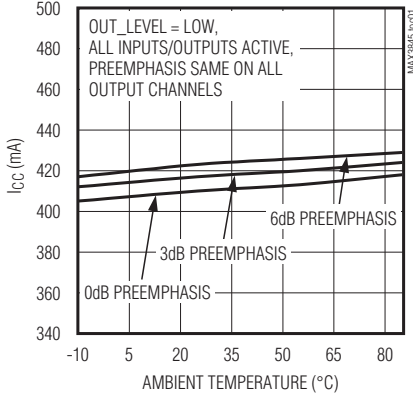
Note 3: Test pattern is a 1111 0000 pattern at 1.65Gbps.

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

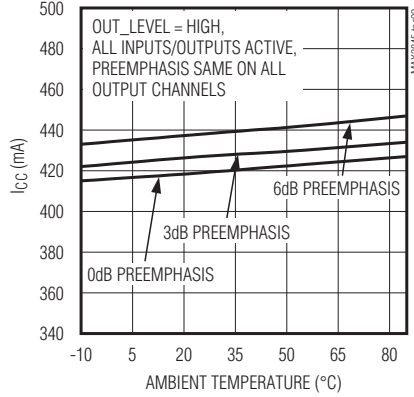
標準動作特性

(Typical values are at $V_{CC} = +3.3V$, $T_A = +25^\circ C$, data pattern = $2^{10} - 1$ PRBS + 20 ones + $2^{10} - 1$ PRBS (inverted) + 20 zeros, unless otherwise noted.)

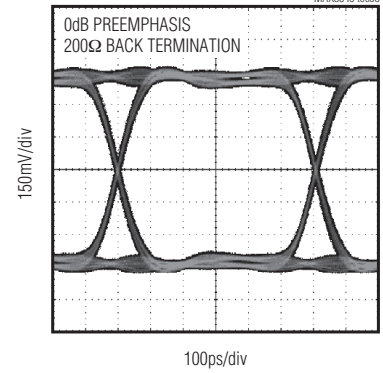
SUPPLY CURRENT vs. AMBIENT TEMPERATURE
OUT_LEVEL = LOW,
ALL INPUTS/OUTPUTS ACTIVE,
PREEMPHASIS SAME ON ALL
OUTPUT CHANNELS



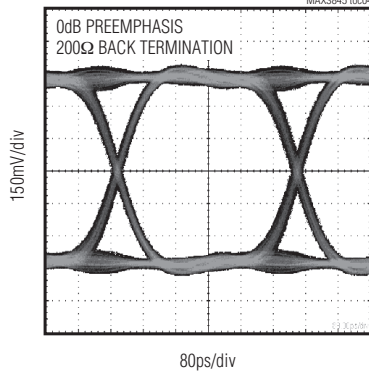
SUPPLY CURRENT vs. AMBIENT TEMPERATURE
OUT_LEVEL = HIGH,
ALL INPUTS/OUTPUTS ACTIVE,
PREEMPHASIS SAME ON ALL
OUTPUT CHANNELS



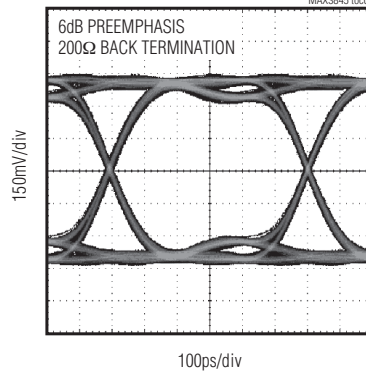
OUTPUT EYE DIAGRAM AT 1.65Gbps
SHORT LOW-LOSS SMA CABLE



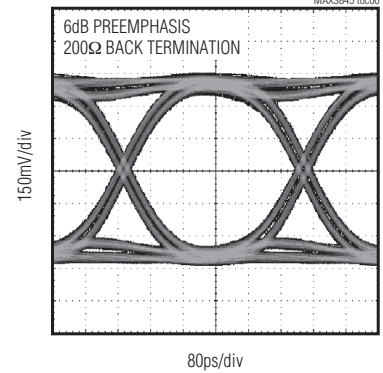
OUTPUT EYE DIAGRAM AT 2.25Gbps
SHORT LOW-LOSS SMA CABLE



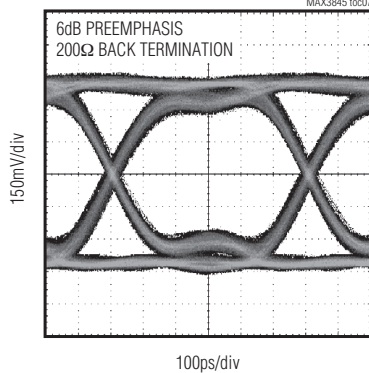
OUTPUT EYE DIAGRAM AT 1.65Gbps
6dB LOSS, 24AWG, 25ft TWIN-AX CABLE



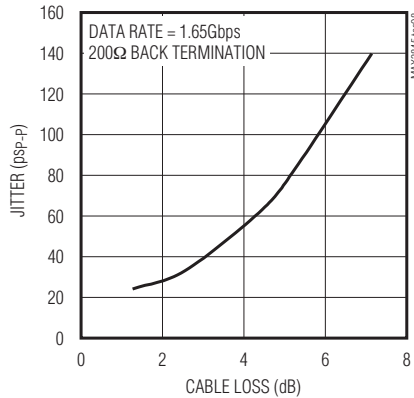
OUTPUT EYE DIAGRAM AT 2.25Gbps
6dB LOSS, 24AWG, 25ft TWIN-AX CABLE



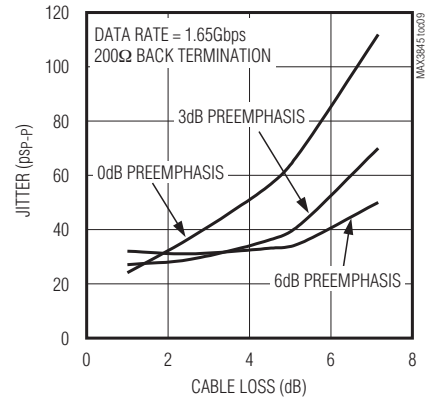
OUTPUT EYE DIAGRAM AT 1.65Gbps
THROUGH 2m DVI TO HDMI CABLE



JITTER vs. INPUT-SIDE CABLE LOSS
AT 825 MHz



JITTER vs. OUTPUT-SIDE CABLE LOSS
AT 825 MHz

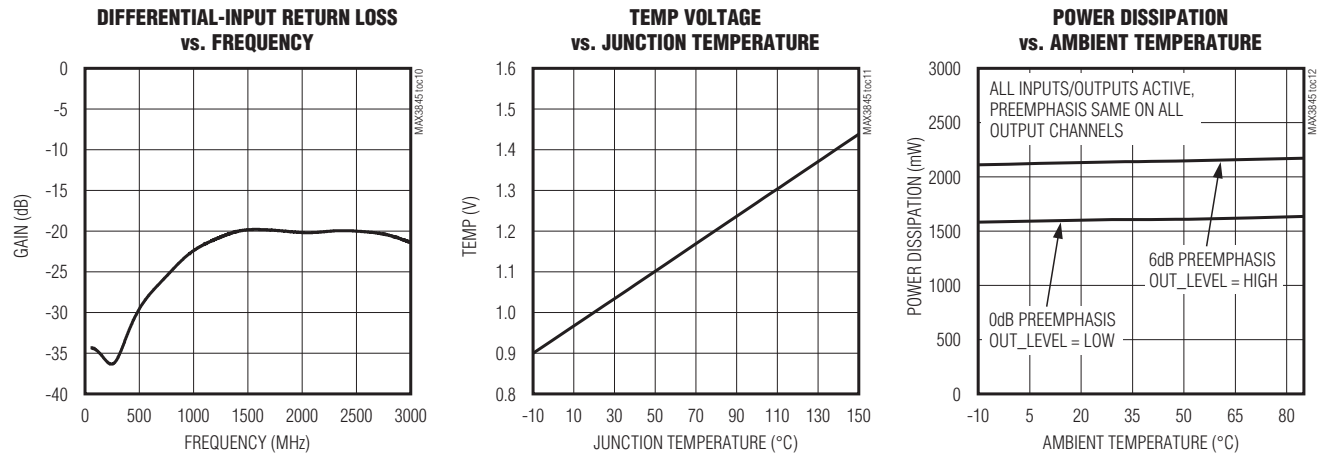


DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

MAX3845

標準動作特性(続き)

(Typical values are at $V_{CC} = +3.3V$, $T_A = +25^\circ C$, data pattern = $2^{10} - 1$ PRBS + 20 ones + $2^{10} - 1$ PRBS (inverted) + 20 zeros, unless otherwise noted.)



端子説明

端子	名称	機能
1, 4, 7, 10, 97, 100	V _{CC1}	正電源接続。入力チャンネル1と出力チャンネル1および2に給電します。
2, 5, 8, 98	IN1_B+, IN1_C+, IN1_D+, IN1_A+	非反転TMDS CML入力、チャンネル1
3, 6, 9, 99	IN1_B-, IN1_C-, IN1_D-, IN1_A-	反転TMDS CML入力、チャンネル1
11	PWRDWN_1	パワーダウン、LVTTTL/LVCMOS入力。入力チャンネル1をパワーダウンするには、ハイに強制するか、またはオープンのままにします。入力チャンネル1をイネーブルにするには、ローに強制します。MAX3845は、PWRDWN_1とPWRDWN_2の両方をハイに強制するか、またはオープンのままにした場合にパワーダウンします。
12	V _{CC3}	正電源接続。温度検出回路構成に給電します。
13	LOSMUTE_EN	LOS MUTEイネーブル入力。標準的な動作の場合、V _{CC} に接続します。LOS MUTE機能をディセーブルにする場合、GNDに接続します。
14	TEMP	接合部温度センサ。ダイの接合部温度を測定するには、グランド基準電圧のDMMをこの端子に接続します(V _{CC3} 端子の説明を参照)。未使用の場合はオープンのままにします。
15	PWRDWN_2	パワーダウン、LVTTTL/LVCMOS入力。入力チャンネル2をパワーダウンするには、ハイに強制するか、またはオープンのままにします。入力チャンネル2をイネーブルにするには、ローに強制します。MAX3845は、PWRDWN_1とPWRDWN_2の両方をハイに強制するか、またはオープンのままにした場合にパワーダウンします。
16, 19, 22, 25, 26, 29	V _{CC2}	正電源接続。入力チャンネル2と出力チャンネル3および4に給電します。

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

MAX3845

端子説明(続き)

端子	名称	機能
17, 20, 23, 27	IN2_A+, IN2_B+, IN2_C+, IN2_D+	非反転TMDS CML入力、チャンネル2
18, 21, 24, 28	IN2_A-, IN2_B-, IN2_C-, IN2_D-	反転TMDS CML入力、チャンネル2
30, 61, 65, 96	IN_SEL4, IN_SEL3, IN_SEL2, IN_SEL1	入力選択、LVTTTL入力。入力チャンネル1を選択するには、ハイに強制します。入力チャンネル2を選択するには、ローに強制します。出力チャンネルをディセーブルにするには、オープンのままにします。
31, 62, 64, 95	PREEMPH4, PREEMPH3, PREEMPH2, PREEMPH1	プリアンファシス選択、LVTTTL/LVCMOS入力。6dBの出力プリアンファシスの場合、ハイに強制します。3dBの出力プリアンファシスの場合、オープンのままにします。0dBの出力プリアンファシス(標準)の場合、ローに強制します。
32, 46, 80, 94	HOTPLUG4, HOTPLUG3, HOTPLUG2, HOTPLUG1	ホットプラグ検出入力。ディスプレイの切断時に対応する出力を自動的にパワーダウンさせるには、この端子をディスプレイのHOTPLUGx信号(バッファされた)に接続します。MAX3845をHOTPLUGレベル仕様に適合するHOTPLUGx端子からバッファするには、低コストのクワッド5Vの非反転CMOSゲート(74ACT32シリーズ)を推奨します。この機能を使用しない場合は、V _{CC} に接続します。
33, 36, 39, 42, 45, 47, 50, 51, 54, 57, 60	GND2	電源グランド。入力チャンネル2と、出力チャンネル3および4用のグランド接続。
34, 37, 40, 43	OUT4_D-, OUT4_C-, OUT4_B-, OUT4_A-	反転TMDS、CML出力、チャンネル4
35, 38, 41, 44	OUT4_D+, OUT4_C+, OUT4_B+, OUT4_A+	非反転TMDS、CML出力、チャンネル4
48, 52, 55, 58	OUT3_D-, OUT3_C-, OUT3_B-, OUT3_A-	反転TMDS、CML出力、チャンネル3
49, 53, 56, 59	OUT3_D+, OUT3_C+, OUT3_B+, OUT3_A+	非反転TMDS、CML出力、チャンネル3

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

MAX3845

端子説明(続き)

端子	名称	機能
63	OUT_LEVEL	出力レベル選択、LVTTTL/LVCMOS入力。逆終端を使用しない(11mAのテール電流)場合は、端子をローに強制します。200Ωの逆終端を使用する(14mAのテール電流)場合は、端子をハイに強制します。
66, 69, 72, 75, 76, 79, 81, 84, 87, 90, 93	GND1	電源グランド。入力チャンネル1と、出力チャンネル1および2用のグランド接続
67, 70, 73, 77	OUT2_D-, OUT2_C-, OUT2_B-, OUT2_A-	反転TMDS、CML出力、チャンネル2
68, 71, 74, 78	OUT2_D+, OUT2_C+, OUT2_B+, OUT2_A+	非反転TMDS、CML出力、チャンネル2
82, 85, 88, 91	OUT1_D-, OUT1_C-, OUT1_B-, OUT1_A-	反転TMDS、CML出力、チャンネル1
83, 86, 89, 92	OUT1_D+, OUT1_C+, OUT1_B+, OUT1_A+	非反転TMDS、CML出力、チャンネル1
—	EP	グランド。エクスポーズドパッドは、適切な熱および電氣的動作を得るために、回路ボードのグランドに半田付けする必要があります。

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

詳細

2:4 DVI/HDMIファンアウトスイッチおよびケーブルドライバMAX3845は、速度が250Mbps~1.65Gbps (各チャンネルのデータレート)の差動CML入力データを受け付けます。このデバイスの入力部分は、2個の独立したTMDS入力で構成され、それぞれが4個の固定レベルイコライザ、4個のリミティングアンプ、1個の信号喪失(LOS)検出器、およびパワーダウン制御を備えています。このデバイスの出力部分は、4個の独立したTMDS出力で構成され、それぞれが4個のマルチプレクサ、選択可能なプリエンファシスを持つ4個の出力バッファ、HOTPLUG検出、およびチャンネル選択制御を備えています(図1)。

固定入カライゼーション

MAX3845のTMDS入力の4個の差動ペアはすべて、0インチ~6インチのFR4 PCBの損失を補償する固定レベルのイコライザを備えています。信号ブーストは825MHzで約1dBとなります。より大きいイコライゼーションが必要な場合は、MAX3845の前に、MAX3814またはMAX3815を使用すると長いケーブル長に対応します。

リミティングアンプ

リミティングアンプがイコライザブロックの後に続き、マルチプレクサ用の適切な信号レベルが保証されます。

信号喪失(LOS)検出器

入力チャンネル1は、IN1_Bペアに接続されたLOS検出器を備えています。入力チャンネル2の場合、LOS検出器はIN2_Cペアに接続されています。IN1_Bにおける受信信号振幅が150mV_{p-p} (typ)より小さい場合、入力1に選択されたすべての出力チャンネルがミュートになります。同様に、IN2_Cにおける受信信号振幅が150mV_{p-p} (typ)より小さい場合、入力2に選択されたすべての出力チャンネルがミュートになります。

マルチプレクサ

各MAX3845出力は、TMDSチャンネル内の各信号ペアに1つずつ、4個のマルチプレクサを備えています。これらは、出力を入力1または入力2のいずれかに接続します。IN_SELx端子によってマルチプレクサを制御します。

プリエンファシスドライバ

プリエンファシスドライバは、3種の選択可能なレベル(0dB、3dB、6dB)のプリエンファシスを備えています。これらのプリエンファシスドライバによって、出力に延長ケーブルを使用可能にする補償済みの信号を提供します。

アプリケーション情報

HDMI 1.3システムのMAX3845

MAX3845は、250Mbps~1.65Gbpsで動作する設計および特性になっています。HDMI 1.3は、1080pの「ディープカラー」用の最高2.25Gbpsで規定され、3つのデータペアのそれぞれに3.4Gbpsの最大データレートが可能です。MAX3845は標準的には、最高1.65GbpsまでのHDMI 1.3システムで動作します。MAX3845は、ジッタ性能は低下しますが1.65Gbpsを超えるデータレートで動作します。詳細については、「標準動作特性」の項を参照してください。

HDCPシステムのMAX3845

広帯域デジタルコンテンツ保護(HDCP)は、一部のDVIおよび大部分のHDMIインタフェースで採用されているコピー保護システムです。ビデオデータは、トランスミッタで暗号化され、レシーバで復号化されます。データスクランプリングは、DDCチャンネル(ビデオソースとディスプレイ間)上で発生する認証プロトコル時に確立される共有鍵によって決まります。MAX3845は、データの復号化または再暗号化を行いません。そのため、MAX3845から配信されたHDCP暗号化ビデオは、DDCチャンネルの接続先のディスプレイにのみ表示可能です。HDCPを採用しているアプリケーションの場合、MAX3845は、ファンアウトデバイスではなく、デュアル1:4スイッチとして動作します。すなわち、1つのビデオソースは4つのディスプレイのいずれか1つを駆動するために選択することができますが、このビデオソースは同時には1つのディスプレイにのみ表示可能です。ファンアウトは、非HDCPアプリケーションで使用可能で、1つのビデオソースが最大4つのディスプレイを同時に駆動することができます。

出力レベル制御、逆終端、およびAC結合

OUT_LEVEL端子はLVTTTL入力で、これを使って、ユーザは標準出力駆動電流(11mA)または高出力駆動電流(14mA)のいずれかを選択することができます。高出力電流設定の場合、逆終端抵抗を出力に使用することが可能です。最大限の信号完全性を得るために、逆終端の使用を強く推奨します(図2と図3を参照)。

OUT_LEVELがローに設定されている場合、標準出力駆動電流(11mA)となり、これはDVI/HDMIアーキテクチャおよびコモンモードレベルに対応しています。この規格では、逆終端が使用されないため、反射エネルギーを吸収することはできません。

OUT_LEVELがハイに設定されている場合、出力駆動電流は14mAに増大し、逆終端抵抗の使用が可能になります。オプションは2つあり、1個の差動逆終端抵抗か、または2個のシングルエンドプルアップ抵抗(図2と図3を参照)が使用可能です。

DVI/HDMI 2:4 TMDsファンアウトスイッチ およびケーブルドライバ

MAX3845

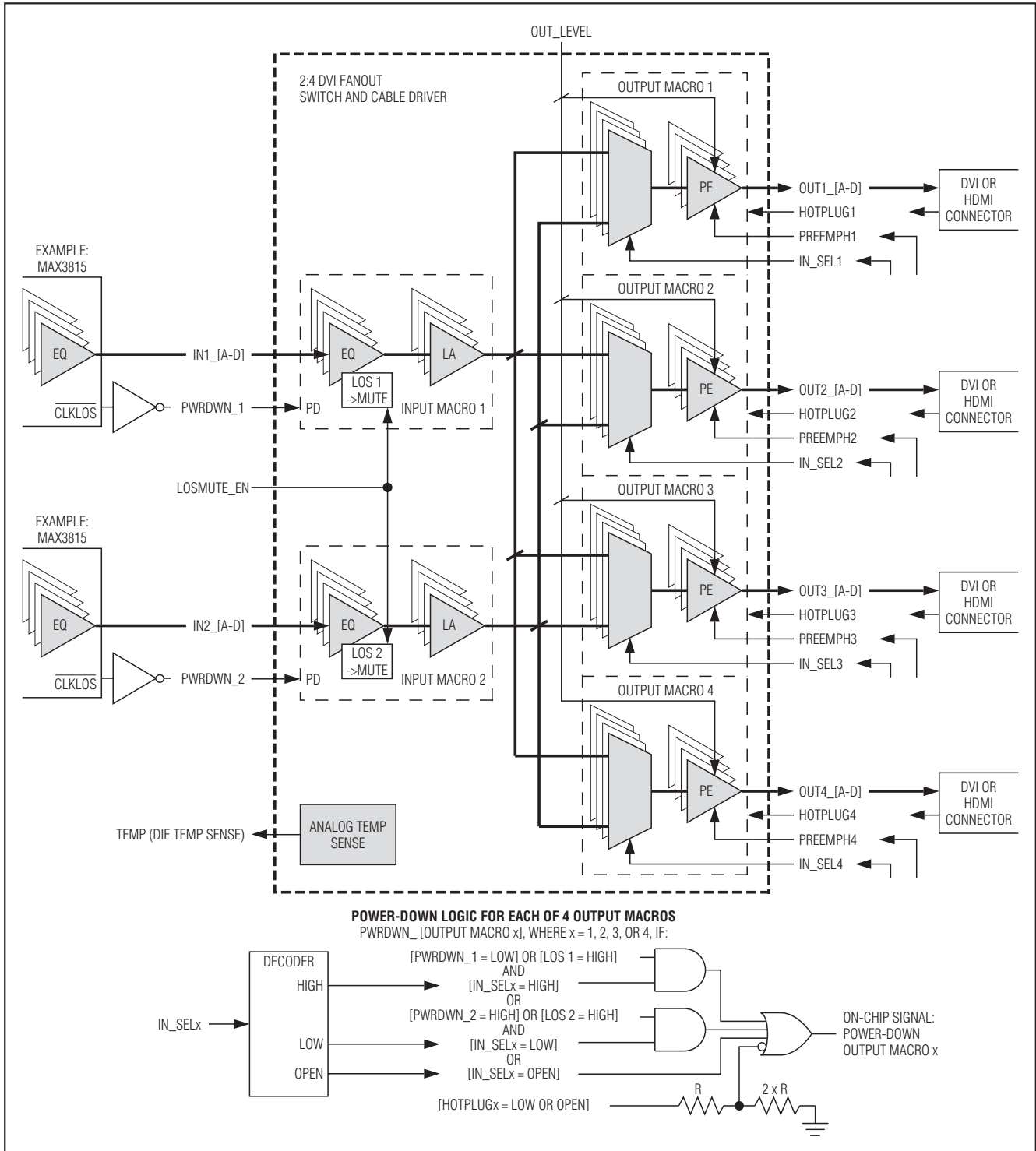


図1. ファンクションダイアグラム

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

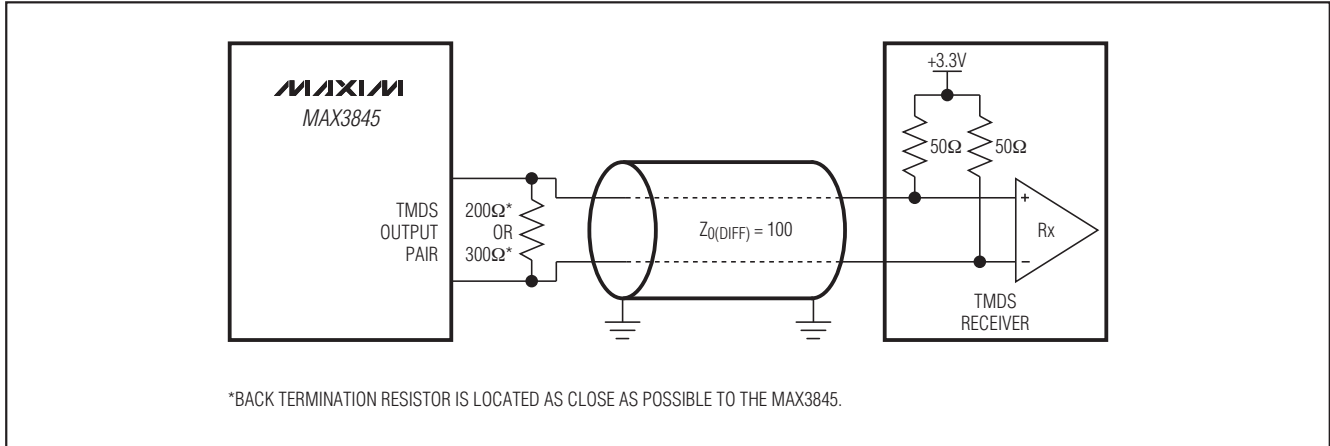


図2. DC結合差動逆終端

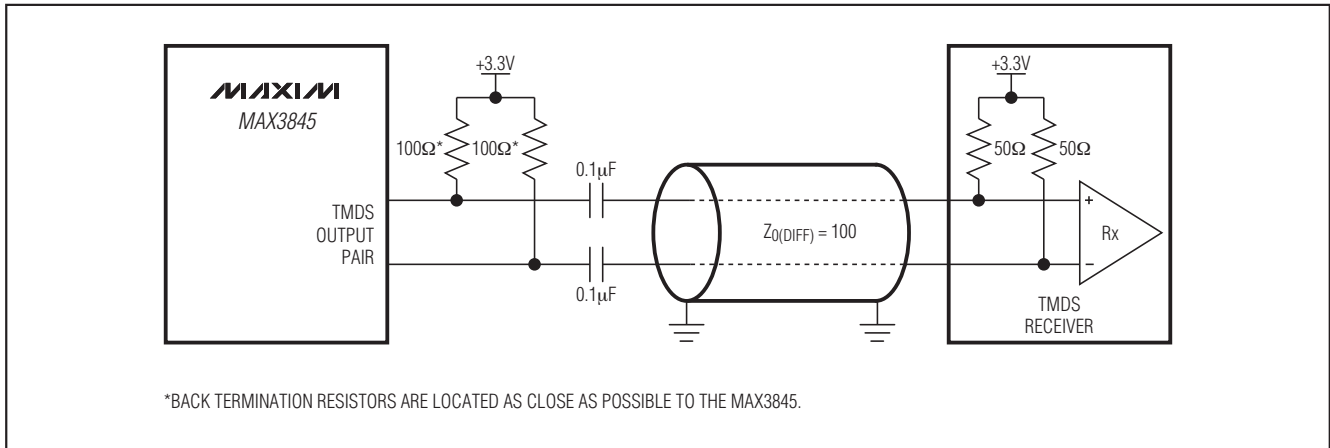


図3. AC結合シングルエンド逆終端

逆終端によって、DVI/HDMIコネクタからの反射やその他のなんらかの伝送ラインの不連続性によって引き起こされる信号劣化が大きく低減されます。たとえば、DVIコネクタから発生する反射エネルギーの大部分は、前方に反射してアイクロージャを引き起こさずに、逆終端抵抗によって吸収されます。図2と図3で示されたケースでは、リターン損失は約9.5dBです。言い換えれば、反射エネルギーの約90%が逆終端抵抗によって吸収されます。マキシムは、MAX3845の性能を最大化するために、逆終端の使用を強く推奨します。

差動逆終端オプションの場合、TMDSレシーバに現れるコモンモード出力電圧が約 $V_{CC} - 350\text{mV}$ に低減されます(表1)。

シングルエンド逆終端オプションの場合、TMDSレシーバが、 V_{CC} (HDMI 1.2以降)に等しい入力コモンモード電圧に耐えられる限り、MAX3845とTMDSレシーバ間のAC結合が可能です。

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

MAX3845

表1. 逆終端付き/なしの出力レベル

CONDITIONS	VOLTAGES AT THE INPUT OF THE TMDS RECEIVER (TYPICAL)			
	V _{DIFF}	V _{CM}	V _H	V _L
PREEMPHx = LOW, OUT_LEVEL = LOW (Output Drive Current = 11mA)				
No back termination	1100mV _{P-P}	V _{CC} - 275mV	V _{CC}	V _{CC} - 550mV
PREEMPHx = LOW, OUT_LEVEL = HIGH (Output Drive Current = 14mA)				
Differential 200Ω back terminations (DC-coupled)	950mV _{P-P}	V _{CC} - 350mV	V _{CC} - 120mV	V _{CC} - 585mV
Differential 300Ω back terminations (DC-coupled)	1050mV _{P-P}	V _{CC} - 350mV	V _{CC} - 90mV	V _{CC} - 615mV
Single-ended, 2x 100Ω back terminations (AC-coupled)	950mV _{P-P}	V _{CC}	V _{CC} + 240mV	V _{CC} - 240mV

温度検出

端子14 (TEMP)によって、オンになったダイ温度はアナログ電圧出力として検出することが可能です。ダイ温度を検出するには、TEMPのDC電圧を測定します。およそのダイ温度は、次の式を使用して決定することができます。

$$T_J = (V_{TEMP} - 0.93) \times 297$$

詳細については、「標準動作特性」の項を参照してください。

パワーダウン

パワーダウン入力(PWRDWN_1およびPWRDWN_2)は、選択された入力とその入力に選択されたすべての出力をパワーダウンして消費電力を低減します。たとえば、出力チャンネル1および4が入力チャンネル2の伝送用に選択され、チャンネル2がパワーダウンされた場合、出力1と4の両方もパワーダウンされます。

ホットプラグ検出

各出力チャンネルは、それぞれに対応するHOTPLUGx検出端子を備えています。この端子は、モニタのホットプラグ接続が装着されているかどうかを検出するように設計されています。HOTPLUGxがロー(1.5V未満)の場合、対応する出力はパワーダウンされます。HOTPLUGxがV_{CC} - 0.2Vより高い(最大5.5V)場合、対応する出力はパワーアップされます。

出力のアクティブ化

出力がアクティブになるには、いくつかのことが必要です。表2は、出力をイネーブルにするために必要な入力を示しています。

ケーブル選択

優れた性能とするためには高品質のケーブルを推奨します。確定的ジッタ(DJ)は、ツイストペア(STPまたはUTP)内の差動からコモンモードへの変換(またはその逆変換)によって発生する可能性があり、通常、これはケーブルのツイストまたは誘電体の不平衡の結果として発生します。詳細については、アプリケーションノート「HFAN-04.5.4：ツイストペアが不平衡なときの「ジッタ発生」」を参照してください。

表2. 出力イネーブル要件

OUTPUT x STATE	IN_SELx CONDITION	HOTPLUGx CONDITION	PWRDWN_1 CONDITION	PWRDWN_2 CONDITION	LOS 1 CONDITION	LOS 2 CONDITION
INPUT 1	HIGH	HIGH	LOW	Don't care	LOW	Don't care
INPUT 2	LOW	HIGH	Don't care	LOW	Don't care	LOW

DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

インタフェースモデル

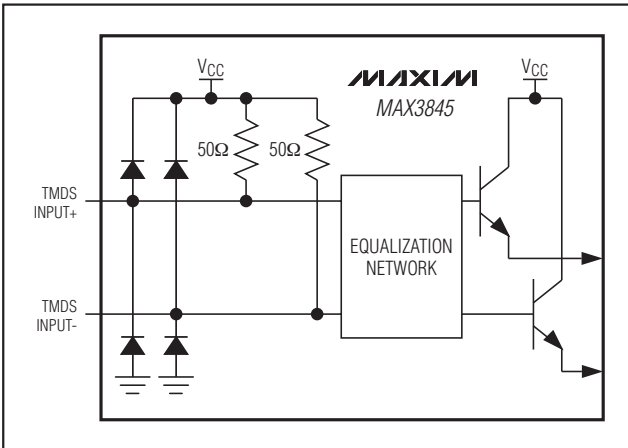


図4. 簡略化した入力回路

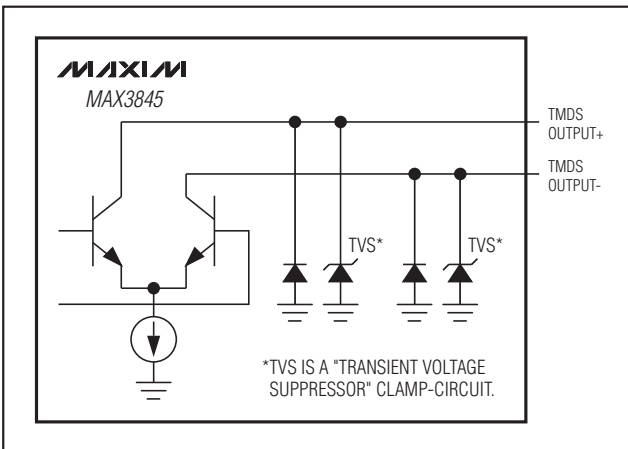


図5. 簡略化した出力回路

レイアウトについて

データ入力および出力は、MAX3845の最も重要な経路で、コネクタとIC間のこれらの伝送ラインの不連続性を最小限に抑えるために細心の注意を払う必要があります。MAX3845の性能を最大化するために、次のようないくつかの提案をします。

- MAX3845への入力と出力は、100Ωの差動伝送ラインインピーダンスが維持されるようにしてください。
- データとクロック入力は、スタブなしでケーブルコネクタとICの間でしか配線する必要があります。
- 高速I/Oの真下には、切れ目のないグランドプレーンを配置する必要があります。
- ICと入力/出力インタフェースの近くには、グランドパスのビアを配置し、ICとDVIおよびHDMI入力のリターン電流経路が作られるようにする必要があります。
- EMIとクロストークを最小限に抑えるためには、優れた高周波数のレイアウト技術と切れ目のないグランドプレーンを持つ多層ボードを使用します。

詳細については、マキシムの評価キットの「MAX3845EVKIT」の回路図とボードの層構成を参照してください。

エクスポーズドパッド付きのパッケージおよび熱について

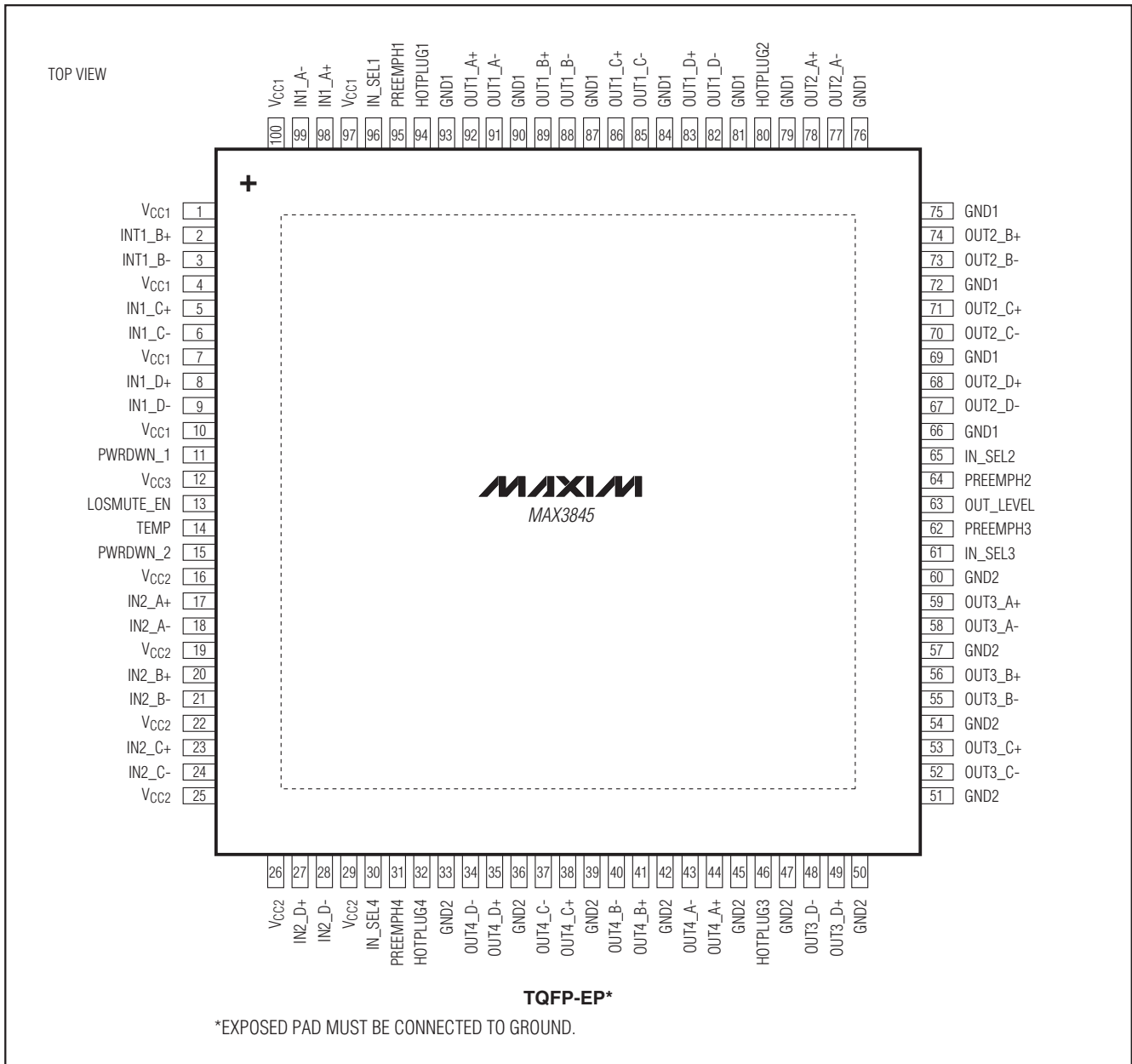
100ピンTQFP-EPのエクスポーズドパッドは、ICからの熱を除去するための超低熱抵抗経路を提供します。このパッドは、MAX3845の電気的なグランドでもあり、適切な熱および電気的性能を得るために回路ボードのグランドに半田付けする必要があります。詳細については、マキシムのアプリケーションノート「HFAN-08.1: Thermal Considerations of QFN and Other Exposed-Paddle Packages」を参照してください。

MAX3845は高電力デバイスであるため、優れた放熱が確実にPCB設計に組み込まれるようにすることが重要です。このデバイスの温度検出端子(TEMP)によって、MAX3845の動作時の接合部温度の測定が可能となります。この情報は、PCBレイアウトが適切な放熱となっているかどうかを判断するために使用することができます。

DVI/HDMI 2:4 TMD5ファンアウトスイッチ およびケーブルドライバ

MAX3845

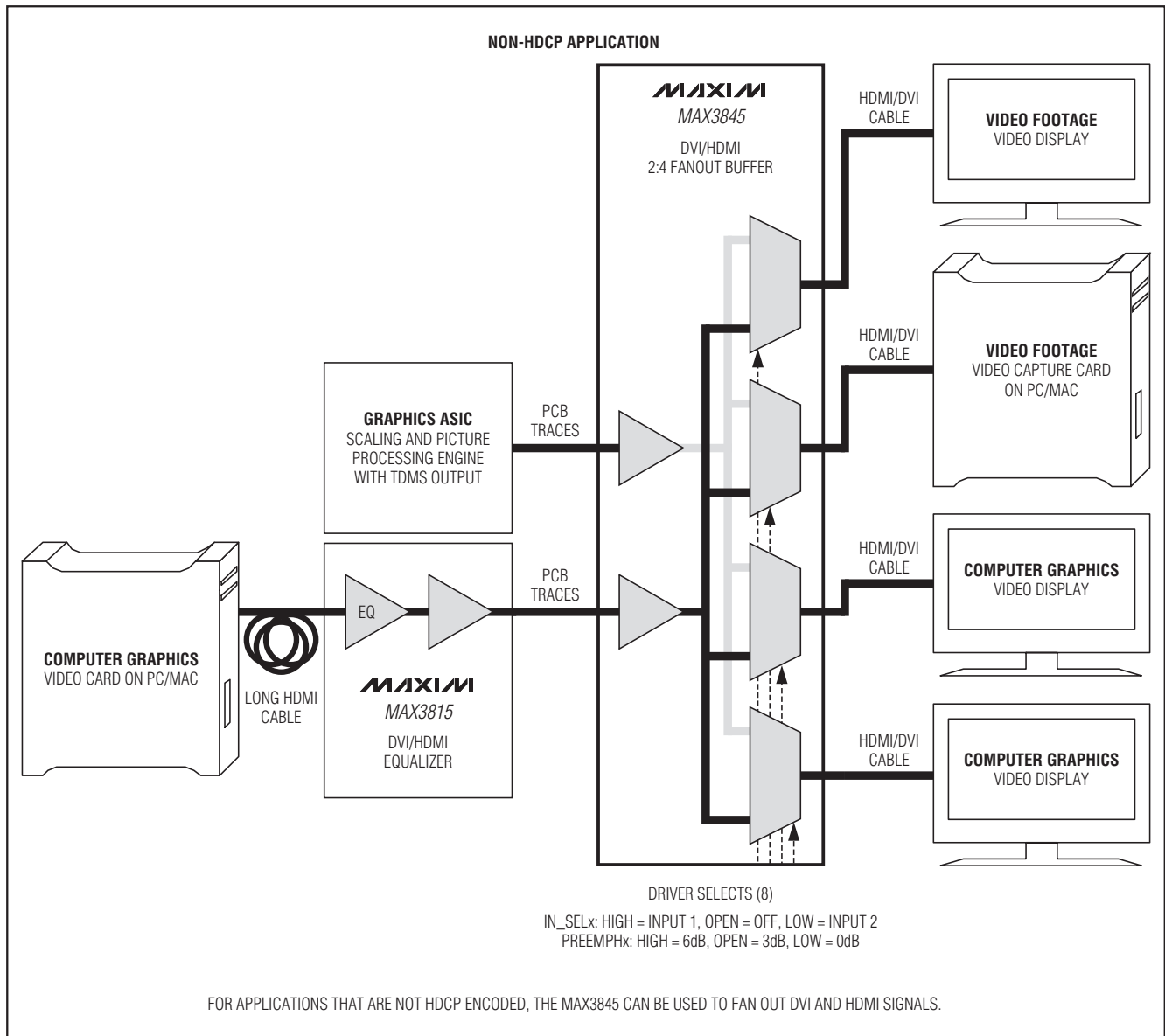
ピン配置



DVI/HDMI 2:4 TMDsファンアウトスイッチ およびケーブルドライバ

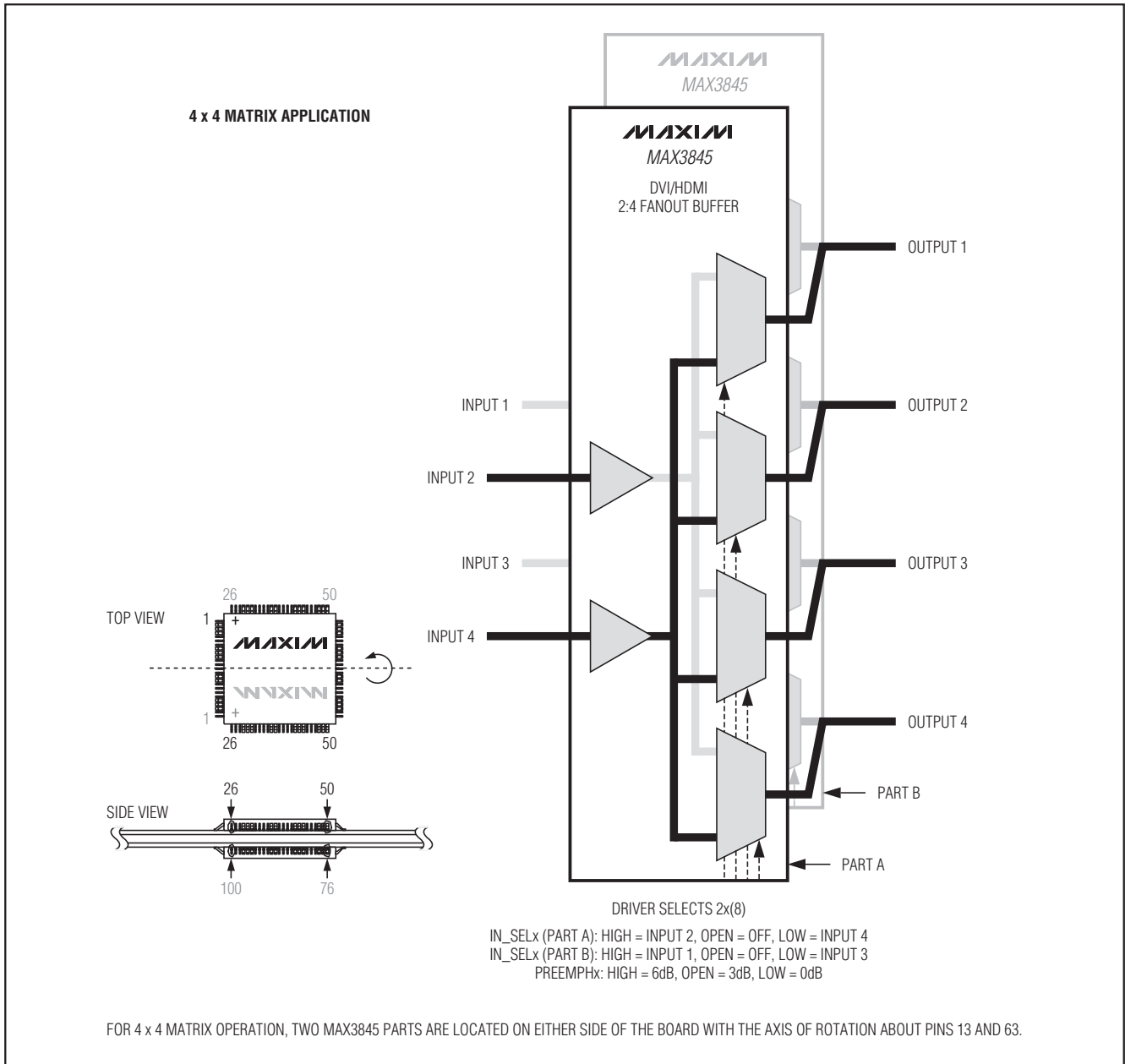
標準動作回路(続き)

MAX3845



DVI/HDMI 2:4 TMDSファンアウトスイッチ およびケーブルドライバ

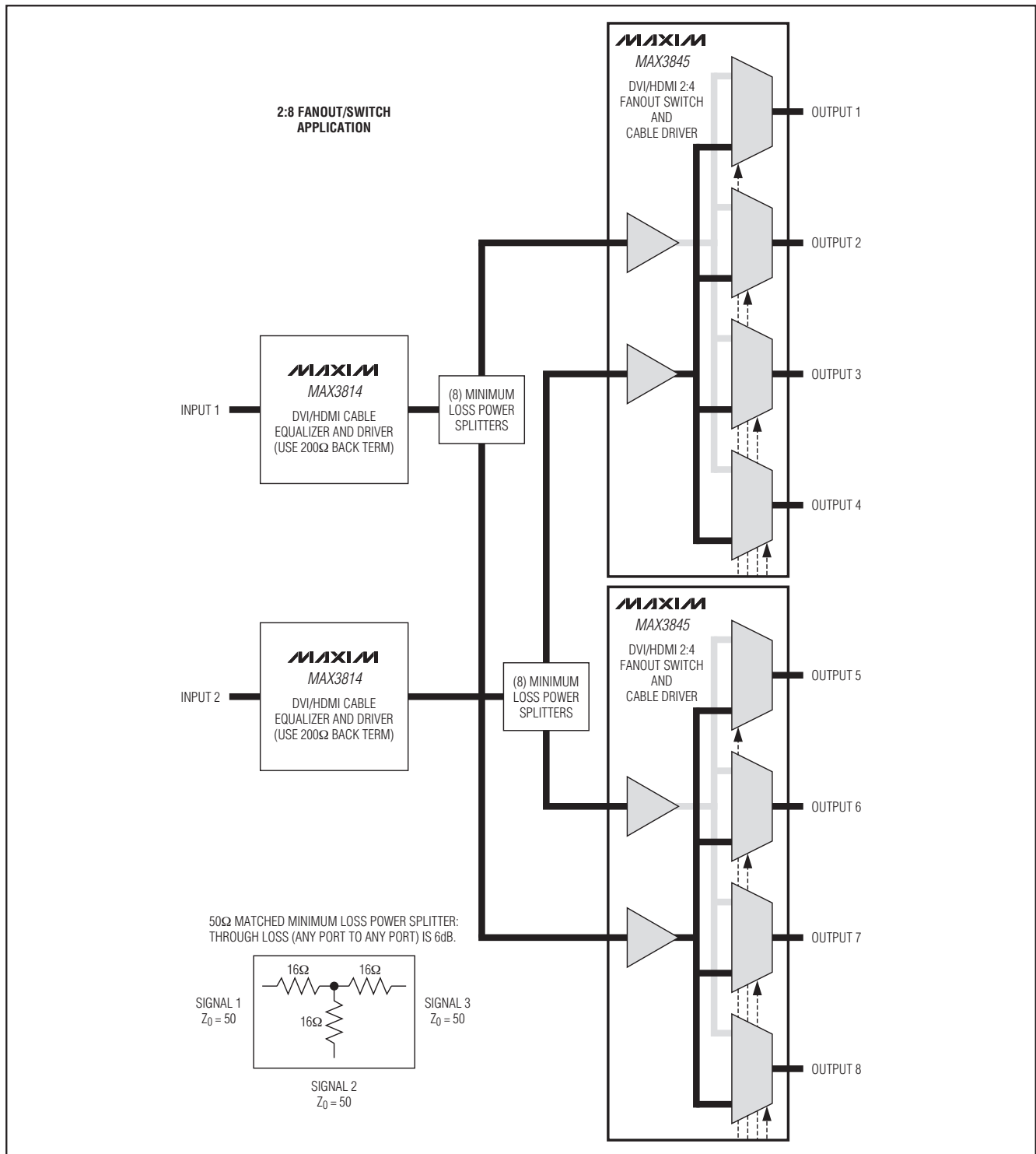
標準動作回路(続き)



DVI/HDMI 2:4 TMDsファンアウトスイッチ およびケーブルドライバ

標準動作回路(続き)

MAX3845



DVI/HDMI 2:4 TMD5ファンアウトスイッチ およびケーブルドライバ

MAX3845

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)


ALL DIMENSIONS ARE IN MILLIMETERS				
	MIN.	NOM.	MAX.	NOTES
A	\approx	\approx	1.20	
A ₁	0.05	\approx	0.15	11
A ₂	0.95	1.00	1.05	
D	16.00 BSC.			4
D ₁	14.00 BSC.			7,8
E	16.00 BSC.			4
E ₁	14.00 BSC.			7,8
L	0.45	0.60	0.75	
N	100			
e	0.50 BSC.			
b	0.17	0.22	0.27	9
b ₁	0.17	0.20	0.23	
ccc	\approx	\approx	0.08	
ddd	\approx	\approx	0.08	

EXPOSED PAD VARIATIONS						
	D2			E2		
PKG. CODE	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
C100E-2	7.7	8.0	8.3	7.7	8.0	8.3
C100E-3	6.2	6.5	6.8	6.2	6.5	6.8
C100E-6	4.7	5.0	5.3	4.7	5.0	5.3
C100E-11	3.3	3.6	3.9	5.5	5.8	5.9

NOTES:

- ALL DIMENSIONING AND TOLERANCING CONFORM TO ASME Y14.5M-1994.
- DATUM PLANE [H] LOCATED AT MOLD PARTING LINE AND COINCIDENT WITH LEAD, WHERE LEAD EXITS PLASTIC BODY AT BOTTOM OF PARTING LINE.
- DATUM [A-B] AND [D] TO BE DETERMINED AT CENTERLINE BETWEEN LEADS WHERE LEADS EXITS PLASTIC BODY AT DATUM PLANE [H].
- TO BE DETERMINED AT SEATING PLANE [C].
- DIMENSIONS D₁ AND E₁ DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE MOLD PROTRUSION IS 0.254mm ON D₁ AND E₁ DIMENSIONS.
- "N" IS THE TOTAL NUMBER OF TERMINALS.
- THESE DIMENSIONS TO BE DETERMINED AT DATUM PLANE [H].
- THE TOP OF PACKAGE IS SMALLER THAN THE BOTTOM OF PACKAGE BY 0.15mm.
- DIMENSIONS b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08mm TOTAL IN EXCESS OF THE b DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE FOOT.
- THIS OUTLINE CONFORMS TO JEDEC MS-026.
- A₁ IS DEFINED AS THE DISTANCE FROM THE SEATING PLANE TO THE LOWEST POINT OF THE PACKAGE BODY.
- EXPOSED DIE PAD SHALL BE COPLANAR WITH BOTTOM OF PACKAGE WITHIN 0.05mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

-DRAWING NOT TO SCALE-

			
TITLE: PACKAGE OUTLINE, 100L TQFP 14x14x1.00mm WITH EXPOSED PAD OPTION			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2/2
	21-0116	D	

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 19