

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

概要

MAX3840は、シリアルデータストリームループスルー及び保護チャンネルスイッチングを必要とするSDH/SONET DWDM及びその他の高速データスイッチングアプリケーション用のデュアル2 x 2非同期クロスポイントスイッチです。この製品はフォワードエラー補正機能を持つOC-48システムに最適です。広帯域幅の完全差動信号経路により、ジッタの累積、クロストーク、及び信号スキューを最小限に抑えられます。各2 x 2クロスポイントスイッチでは、最高2.7Gbpsのデータ信号と最高2.7GHzのクロック信号の多重化、又はファンアウトを選択できます。入出力は全て電流モードロジック(CML)コンパチブルで、ACカップリングされたLVPECL信号とのインタフェースに容易に適応できます。各CML出力段は、未使用時はイネーブル制御によりパワーダウンし、電力消費を抑えます。出力が全てイネーブルされている場合の消費電力は460mW(typ)です。

MAX3840は、MAX3876の2.5Gbpsクロック及びデータリカバリ(CDR)回路とコンパチブルです。

MAX3840はエクスポーズドパッド付32ピンQFNパッケージ(5mm x 5mm実装面積)で提供され、-40 ~ +85 の温度範囲において+3.3Vの電源で動作します。

アプリケーション

SDH/SONET及びDWDMトランスポートシステム
 アッド/ドロップマルチプレクサ
 ATMスイッチコア
 WDMクロスコネクタ
 高速バックプレーン

特長

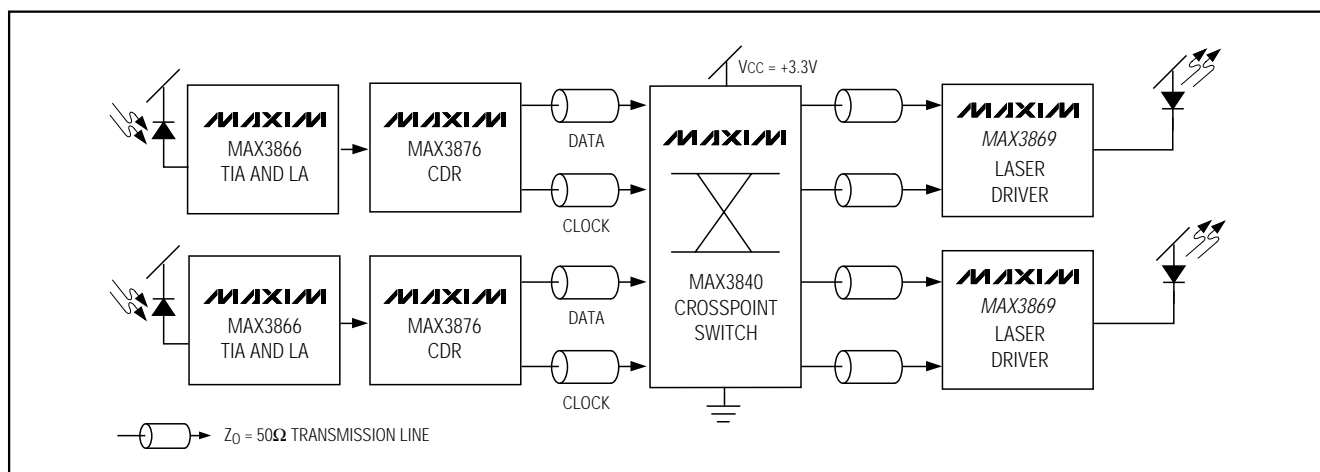
- ◆ 電源：+3.3V単一
- ◆ 消費電力：460mW
- ◆ ランダムジッタ：2ps_{RMS}
- ◆ 決定的ジッタ：7ps_{p-p}
- ◆ 未選択出力のパワーダウン機能
- ◆ CML入出力
- ◆ チャンネル間スキュー：6ps
- ◆ 出力エッジ速度：100ps
- ◆ パッケージ：5mm x 5mm 32ピンQFN

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX3840EGJ	-40°C TO +85°C	32 QFN

ピン配置はデータシートの最後に記載されています。

標準アプリケーション回路



+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{CC}	-0.5V to +5.0V	Operating Temperature Range	-40°C to +85°C
Input Voltage (CML)	($V_{CC} - 1.0$) to ($V_{CC} + 0.5$)	Operating Junction Temperature Range	-55°C to +150°C
TTL Control Input Voltage.....	-0.5V to ($V_{CC} + 0.5$)	Storage Temperature Range	-65°C to +160°C
Output Currents (CML)	22mA	Lead Temperature (soldering, 10s)	+300°C
Continuous Power Dissipation at $T_A = +85^\circ\text{C}$ 32-Pin QFN (derate 29.4mW/°C).....	1.9W		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0\text{V}$ to $+3.6\text{V}$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$. Typical values are at $V_{CC} = +3.3\text{V}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I_{CC}	All outputs enabled		140	190	mA
CML INPUT AND OUTPUT SPECIFICATIONS						
CML Differential Output Swing		$R_L = 50\Omega$ to V_{CC} (Figure 2)	640	800	1000	MVp-p
Differential Output Impedance			85	100	115	Ω
CML Output Common-Mode Voltage		$R_L = 50\Omega$ to V_{CC}	$V_{CC} - 0.2$			V
CML Single-Ended Input Voltage Range	V_{IS}		$V_{CC} - 0.8$		$V_{CC} + 0.4$	V
CML Differential Input Voltage Swing			300		1600	mVp-p
CML Single-Ended Input Impedance			42.5	50	57.5	Ω
TTL SPECIFICATIONS						
TTL Input High Voltage	V_{IH}		2.0			V
TTL Input Low Voltage	V_{IL}				0.8	V
TTL Input High Current	I_{IH}		-10		+10	μA
TTL Input Low Current	I_{IL}		-10		+10	μA

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

AC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0V$ to $+3.6V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$. Typical values are at $V_{CC} = +3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CML Input and Output Data Rate				2.7		Gbps
CML Input and Output Clock Rate				2.7		GHz
CML Output Rise- and Fall-Time	t_r, t_f	20% to 80%		100	136	ps
CML Output Random Jitter	RJ	(Note 2)		2		psRMS
CML Output Deterministic Jitter	DJ	(Note 3)		7	20	ps _{p-p}
CML Output Differential Skew	t_{skew1}	Any differential pair		7	25	ps
CML Output Channel-to-Channel Skew	t_{skew2}	Any two outputs		15	40	ps
Propagation Delay from Input-to-Output	t_d			185		ps

Note 1: AC characteristics are guaranteed by design and characterization.

Note 2: Measured with 100mVp-p noise ($f \leq 2MHz$) on the power supply.

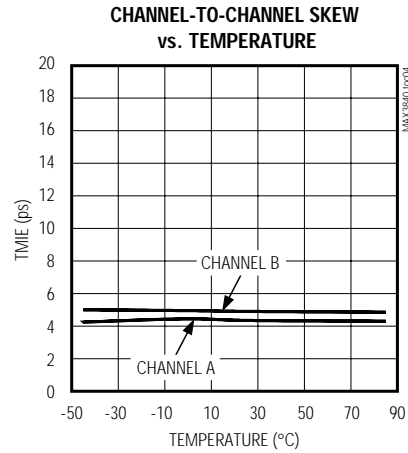
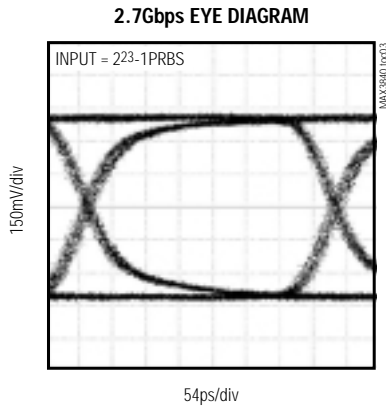
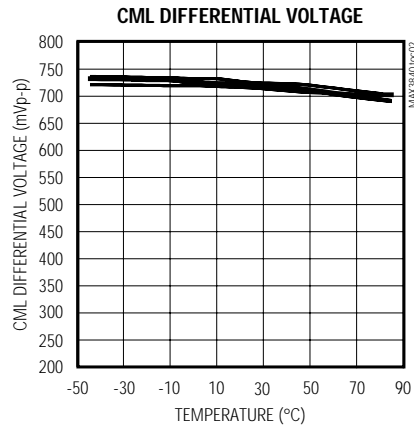
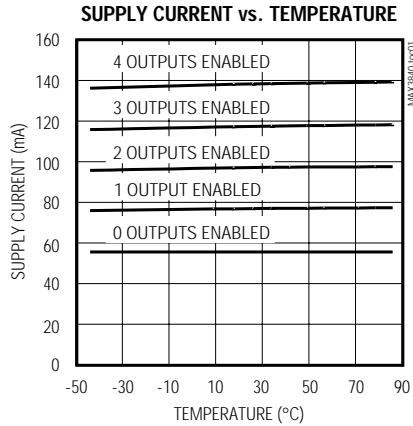
Note 3: Deterministic jitter (DJ) is the arithmetic sum of pattern-dependent jitter and pulse width distortion.

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

標準動作特性

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

端子説明

端子	名称	機能
1	ENB1	チャンネルB1出力イネーブル、TTL入力。TTL入力をローにするとB1出力段がパワーダウンします。
2	DIB1+	チャンネルB1正信号入力、CML
3	DIB1-	チャンネルB1負信号入力、CML
4	ENB0	チャンネルB0出力イネーブル、TTL入力。TTL入力をローにするとB0出力段がパワーダウンします。
5	SELB0	チャンネルB0出力選択、TTL入力。表1を参照。
6	DIB0+	チャンネルB0正信号入力、CML
7	DIB0-	チャンネルB0負信号入力、CML
8	SELB1	チャンネルB1出力選択、TTL入力。表1を参照。
9, 24	GND	電源グラウンド
10, 13, 16, 17, 20, 23	VCC	正電源
11	DOB0-	チャンネルB0負出力、CML
12	DOB0+	チャンネルB0正出力、CML
14	DOB1-	チャンネルB1負出力、CML
15	DOB1+	チャンネルB1正出力、CML
18	DOA1-	チャンネルA1負出力、CML
19	DOA1+	チャンネルA1正出力、CML
21	DOA0-	チャンネルA0負出力、CML
22	DOA0+	チャンネルA0正出力、CML
25	SELA1	チャンネルA1出力選択、TTL入力。表1を参照。
26	DIA0+	チャンネルA0正信号入力、CML
27	DIA0-	チャンネルA0負信号入力、CML
28	SELA0	チャンネルA0出力選択、TTL入力。表1を参照。
29	ENA0	チャンネルA0出力イネーブル、TTL入力。TTL入力をローにするとA0出力段がパワーダウンします。
30	DIA1+	チャンネルA1正信号入力、CML
31	DIA1-	チャンネルA1負信号入力、CML
32	ENA1	チャンネルA1出力イネーブル、TTL入力。TTL入力をローにするとA1出力段がパワーダウンします。
EP	エクスポーズドパッド	グラウンド。電氣的及び熱的動作を適切に行うには、エクスポーズドパッドを回路基板のグラウンドにハンダ付けする必要があります。

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

表1. 出力経路

ROUTING CONTROLS		OUTPUT CONTROLS		OUTPUT SIGNALS	
SELA0/SELB0	SELA1/SELB1	ENA0/ENA1	ENB0/ENB1	Signal at DOA0/DOB0	Signal at DOA1/DOB1
0	0	1	1	DIA0/DIB0	DIA0/DIB0
0	1	1	1	DIA0/DIB0	DIA1/DIB1
1	0	1	1	DIA1/DIB1	DIA0/DIB0
1	1	1	1	DIA1/DIB1	DIA1/DIB1
X	X	0	0	Power Down	Power Down

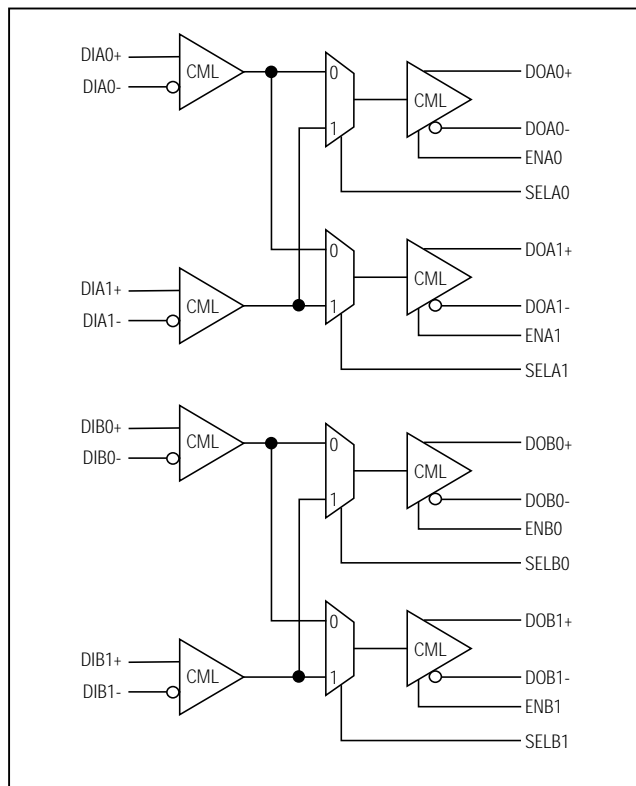


図1. ブロック図

詳細

図1のブロック図は、MAX3840の構造を示しています。SELA_及びSELB_ピンはクロスポイントスイッチを通る信号の流れを制御します。クロスポイントスイッチの各出力は、CML出力ドライバを駆動します。出力DOA_及びDOB_は、それぞれ対応するENA_及びENB_ピンによりイネーブル又はディセーブルされます。

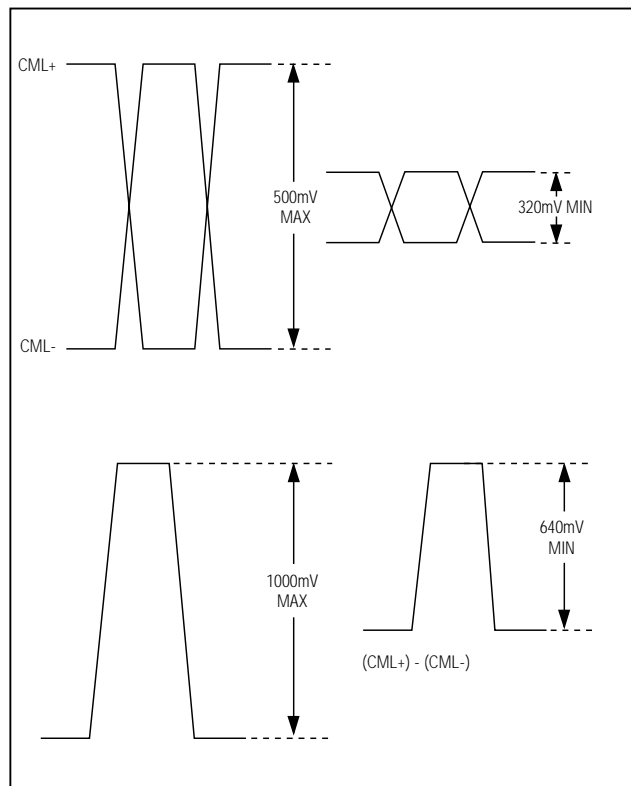


図2. CML出力レベル

CML入力及び出力

CMLを使用することで、高速インターフェースが簡潔になります。内蔵の入力及び出力終端は、必要な外部部品数を最小限に抑える一方で、信号の質を高めます。CML出力信号のスイングが小さいため、消費電力は低くなります。50Ω内蔵入出力終端により反射を最小限に抑え、外部終端を必要としません。

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

アプリケーション情報

PECL入力及び出力とMAX3840のインタフェース
CMLとのインタフェースに関する詳細は、マキシム社のアプリケーションノート HFAN-1、「Interfacing Between CML, PECL, and LVDS」を参照して下さい。

レイアウト技術

最良の性能を得るには、良好な高周波レイアウト技術を使用して下さい。V_{CC}電源をフィルタリングし、グランド接続を短く保って下さい。できる限り複数のビアを使用して下さい。又、インピーダンスが考慮された伝送ラインを使用して、MAX3840のデータ入出力とのインタフェースを確保して下さい。

インタフェースモデル

図3に、CML入力のインタフェースモデル、図4にCML出力のインタフェースモデルを示します。

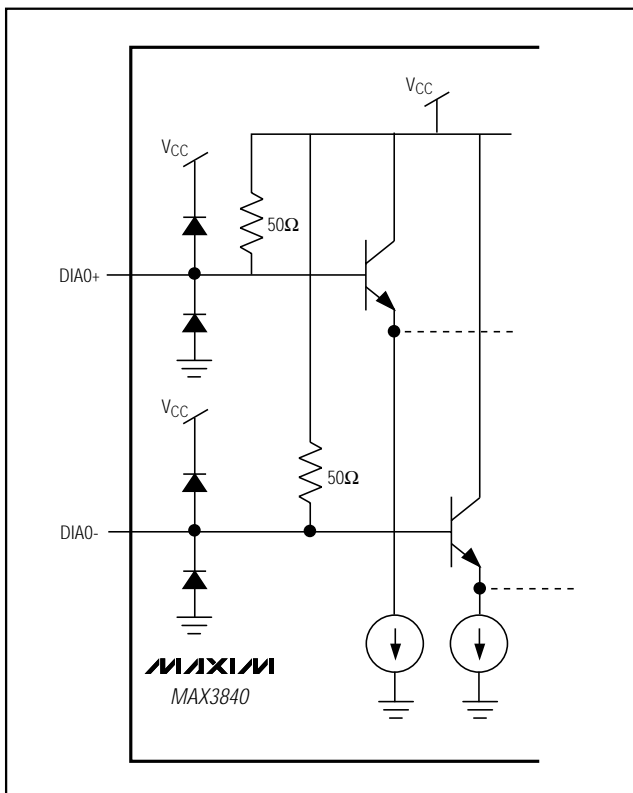


図3. CML入力モデル

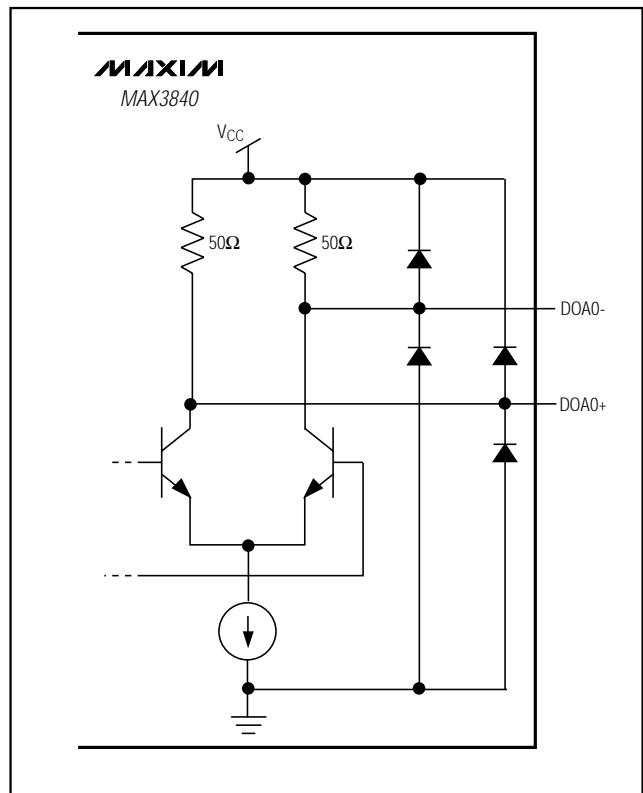
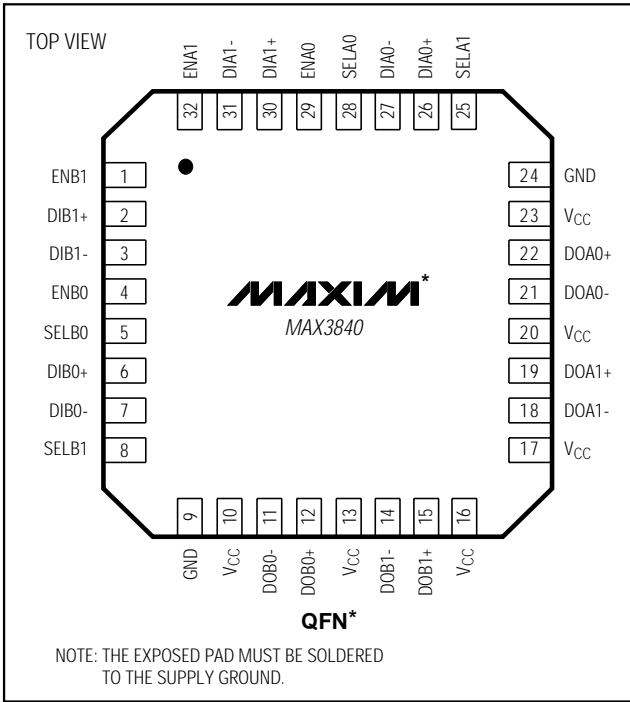


図4. CML出力モデル

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

ピン配置



チップ情報

TRANSISTOR COUNT: 1200

PROCESS: Bipolar (SiGe)

+3.3V、2.7Gbps、デュアル2 x 2クロスポイントスイッチ

MAX3840

パッケージ(続き)

NOTES:

1. DIE THICKNESS ALLOWABLE IS 0.305mm MAXIMUM (.012 INCHES MAXIMUM)
2. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
3. N IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION &
Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
4. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
5. THE PIN #1 IDENTIFIER MUST BE EXISTED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR INK/ LASER MARKED.
6. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
7. ALL DIMENSIONS ARE IN MILLIMETERS.
8. PACKAGE WARPAGE MAX 0.05mm.
9. APPLIED FOR EXPOSED PAD AND TERMINALS.
EXCLUDE EMBEDDED PART OF EXPOSED PAD FROM MEASURING.
10. MEETS JEDEC MO220.
11. THIS PACKAGE OUTLINE APPLIES TO ANVIL SINGULATION (STEPPED SIDES) AND TO SAW SINGULATION (STRAIGHT SIDES) QFN STYLES.

SYMBOL	COMMON DIMENSIONS			No. of Terminals
	MIN.	NOM.	MAX.	
A	0.80	0.90	1.00	
A1	0.00	0.01	0.05	
A2	0.00	0.65	1.00	
A3	0.20 REF.			
D	5.00 BSC			
D1	4.75 BSC			
E	5.00 BSC			
E1	4.75 BSC			
θ	0°	-	12°	
P	0		0.60	
D2	1.25	-	3.25	
E2	1.25	-	3.25	

SYMBOL	PITCH VARIATION B			No. of Terminals	SYMBOL	PITCH VARIATION B			No. of Terminals	SYMBOL	PITCH VARIATION C			No. of Terminals	SYMBOL	PITCH VARIATION D			No. of Terminals
	MIN.	NOM.	MAX.			MIN.	NOM.	MAX.			MIN.	NOM.	MAX.			MIN.	NOM.	MAX.	
Ⓢ	0.80 BSC				Ⓢ	0.65 BSC				Ⓢ	0.50 BSC				Ⓢ	0.50 BSC			
N	16			3	N	20			3	N	28			3	N	32			3
Nd	4			3	Nd	5			3	Nd	7			3	Nd	8			3
Ne	4			3	Ne	5			3	Ne	7			3	Ne	8			3
L	0.35	0.55	0.75		L	0.35	0.55	0.75		L	0.35	0.55	0.75		L	0.30	0.40	0.50	
b	0.28	0.33	0.40	4	b	0.23	0.28	0.35	4	b	0.18	0.23	0.30	4	b	0.18	0.23	0.30	4

MAXIM
 PROPRIETARY INFORMATION
 TITLE:
 PACKAGE OUTLINE, 16,20,28,32L QFN, 5x5x0.90 MM
 APPROVAL: _____ DOCUMENT CONTROL NO. 21-0091 REV G 2/2

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

10 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600