

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

## 概要

双方向レベルトランスレータのMAX3394E/MAX3395Eは、マルチ電圧システムにおいてデータ転送に必要なレベルシフトを行います。内蔵のスルーレート強化回路は、容量性負荷を低電流ドライバから分離する10mAの電流シンクドライバと15mAの電流ソースドライバを備えています。オープンドレインシステムでは、スルーレート強化によって、比較的小さいプルアップ抵抗器と比較的大きいバス負荷容量でデータレートを高速化することができます。外部から印加される電圧 $V_{CC}$ と $V_L$ は、製品のロジックハイレベルを設定します。製品の一方のI/O側のロジックロー信号は、反対のI/O側にロジックロー信号として現れ、逆もまた同じです。各I/Oラインは内蔵のプルアップ抵抗器によって $V_{CC}$ または $V_L$ にプルアップされるため、この製品をプッシュプルドライバまたはオープンドレインドライバのいずれによっても駆動することができます。

両製品は、外部と信号をやり取りするアプリケーションでの保護を強化するために、トライステート出力モード、サーマルシャットダウン保護、および±15kVのヒューマンボディモデル(HBM)ESD保護を $V_{CC}$ 側に備えています。

MAX3394E/MAX3395Eは、+1.65V~+5.5Vの $V_{CC}$ 電圧と+1.2V~ $V_{CC}$ の $V_L$ 電圧を許容するため、低電圧ASIC/PLDと比較的高い電圧システム間のデータ転送に最適です。両製品は、プッシュプルドライバの場合は6Mbps、オープンドレインドライバの場合は1Mbpsの保証されたデータレートで動作します。

MAX3394Eはデュアルレベルトランスレータで、9ピンUCSP™および8ピンTDFNパッケージで提供されます。MAX3395Eは、クワッドレベルトランスレータで、12ピンUCSP、12ピン4mm x 4mm TQFN、および14ピンTSSOPパッケージで提供されます。両製品は、-40℃~+85℃の拡張温度範囲で動作します。

## アプリケーション

- マルチ電圧双方向レベル変換
- SPI™、MICROWIRE™、およびI<sup>2</sup>C™レベル変換
- オープンドレイン立上り時間の高速化
- 高速バスファンアウト拡張
- 携帯電話
- テレコム、ネットワーキング、サーバ、RAID/SAN

UCSPはMaxim Integrated Products, Inc.の商標です。

SPIはMotorola, Inc.の商標です。

MICROWIREはNational Semiconductor Corp.の商標です。

Maxim Integrated Products, Inc.または二次ライセンスを受けている同社の関連会社からI<sup>2</sup>C部品を購入することにより、これらの部品をI<sup>2</sup>Cシステムで使用するためのPhilips社のI<sup>2</sup>C特許権に基づくライセンスが許諾されたこととなります。但し、システムがPhilips社により定義されたI<sup>2</sup>C標準規格に合致していることを必要とします。

## 特長

- ◆ I/O  $V_{CC}$ ライン上の±15kV ESD保護
- ◆ 方向制御ピンなしでの双方向レベル変換
- ◆ I/O  $V_L$  およびI/O  $V_{CC}$  の10mAシンク/15mAソース電流機能
- ◆ スルーレート強化回路によってより大きい容量性負荷およびより小さい外付けプルアップ抵抗値に対応
- ◆ プッシュプル時6Mbps /オープンドレイン時1Mbpsの保証されたデータレート
- ◆ 広い電源電圧範囲： $V_L$ が最小+1.2V、 $V_{CC}$ が最小+1.65Vの動作
- ◆ トライステート出力モードにおける超低消費電流
- ◆ 低自己消費電流
- ◆ サーマルシャットダウン保護
- ◆ UCSP、TDFN、TQFN、およびTSSOPパッケージ

## 型番

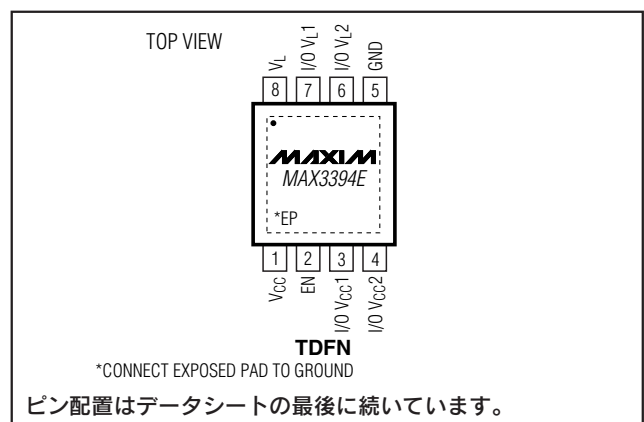
PART	PIN-PACKAGE	PKG CODE
MAX3394EETA+	8 TDFN	T833-1
MAX3394EEBL-T*	9 UCSP	B9-5
MAX3395EETC+*	12 TQFN	T1244-4
MAX3395EEUD+*	14 TSSOP	U14-1
MAX3395EEBC-T*	12 UCSP	B12-1

注：すべてのデバイスは-40℃~+85℃の使用範囲での動作が保証されています。

\* 開発中の製品。入手性についてはお問い合わせください。

+は鉛フリーパッケージを示します。

## ピン配置



# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

## ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

V <sub>CC</sub> .....	-0.3V to +6V
V <sub>L</sub> .....	-0.3V to +6V
I/O V <sub>CC_</sub> .....	-0.3V to V <sub>CC</sub> + 0.3V
I/O V <sub>L_</sub> .....	-0.3V to V <sub>L</sub> + 0.3V
EN .....	-0.3V to +6V
Short Circuit Duration I/O V <sub>L_</sub> , I/O V <sub>CC_</sub> to GND .....	Continuous
Maximum Continuous Current .....	±50mA
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
8-Pin TDFN (derate 18.2mW/°C above +70°C) .....	1455mW
9-Bump UCSP (derate 4.7mW/°C above +70°C) .....	379mW

12-Pin TQFN (derate 16.9mW/°C above +70°C) .....	1349mW
14-Pin TSSOP (derate 9.1mW/°C above +70°C) .....	727mW
12-Bump UCSP (derate 6.5mW/°C above +70°C) .....	519mW
Operating Temperature Range .....	-40°C to +85°C
Storage Temperature Range .....	-65°C to +150°C
Junction Temperature .....	+150°C
Lead Temperature (soldering, 10s) .....	+300°C
Bump Temperature (soldering) .....	+235°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = +1.65V to +5.5V, V<sub>L</sub> = +1.2V to V<sub>CC</sub>; C<sub>IOV<sub>L</sub></sub> ≤ 15pF, C<sub>IOV<sub>CC</sub></sub> ≤ 15pF; T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>POWER SUPPLY</b>						
V <sub>L</sub> Supply Range	V <sub>L</sub>		1.2		V <sub>CC</sub>	V
V <sub>CC</sub> Supply Range	V <sub>CC</sub>		1.65		5.50	V
Supply Current from V <sub>CC</sub>	I <sub>CC</sub>	I/O lines internally pulled up (MAX3394E)			150	μA
Supply Current from V <sub>L</sub>	I <sub>L</sub>	I/O lines internally pulled up (MAX3394E)			30	μA
V <sub>CC</sub> Tri-State Supply Current	I <sub>CC-3</sub>	EN = GND, T <sub>A</sub> = +25°C		3	6	μA
V <sub>L</sub> Tri-State Supply Current	I <sub>L-3</sub>	EN = GND, T <sub>A</sub> = +25°C		0.7	2	μA
<b>LOGIC I/O</b>						
I/O V <sub>L_</sub> Input Voltage-High Threshold	V <sub>IHL</sub>				0.7 x V <sub>L</sub>	V
I/O V <sub>L_</sub> Input Voltage-Low Threshold	V <sub>ILL</sub>		0.3 x V <sub>L</sub>			
I/O V <sub>L_</sub> Internal Pullup DC Resistance	R <sub>L</sub>	EN = V <sub>CC</sub> or V <sub>L</sub>	5	10	20	kΩ
I/O V <sub>L_</sub> Source Current During Low-to-High Transition	I <sub>IHL</sub>	V <sub>L</sub> = +1.2V		15		mA
I/O V <sub>L_</sub> Sink Current During High-to-Low Transition	I <sub>ILL</sub>	V <sub>CC</sub> = +1.65V		10		

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{CC} = +1.65V$  to  $+5.5V$ ,  $V_L = +1.2V$  to  $V_{CC}$ ;  $C_{IOVL} \leq 15pF$ ,  $C_{IOVCC} \leq 15pF$ ;  $T_A = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
I/O $V_L$ Low-to-High Transition Threshold	$V_{L-TH}$	$V_{CC} = +3.3V$ , $V_L = +1.8V$	$0.3 \times V_L$	$0.5 \times V_L$		V
I/O $V_L$ Output Voltage Low	$V_{OLL}$	I/O $V_L$ sink current = 5mA, $V_{ILC} = 0V$			0.25	V
		I/O $V_L$ sink current = 10mA, $V_{ILC} \leq 0.4V$ or $0.2 \times V_L$			$V_{ILC} + 0.4V$	
I/O $V_L$ Tri-State Output Leakage Current		EN = GND, $T_A = +25^\circ C$	-1		+1	$\mu A$
I/O $V_{CC}$ Input Voltage High Threshold	$V_{IHC}$	(Note 2)			$0.7 \times V_{CC}$	V
I/O $V_{CC}$ Input Voltage Low Threshold	$V_{ILC}$	(Note 2)	$0.3 \times V_{CC}$			
I/O $V_{CC}$ Internal Pullup DC Resistance	$R_{CC}$	EN = $V_{CC}$ or $V_L$	5	10	20	k $\Omega$
I/O $V_{CC}$ Source Current During Low-to-High Transition	$I_{IHCC}$	$V_{CC} = +1.65V$		15		mA
I/O $V_{CC}$ Sink Current During High-to-Low Transition	$I_{ILCC}$	$V_{CC} = +1.65V$		10		
I/O $V_{CC}$ Low-to-High Transition Threshold	$V_{CC-TH}$	$V_{CC} = +3.3V$ , $V_L = +1.8V$	$0.3 \times V_{CC}$	$0.5 \times V_L$		V
I/O $V_{CC}$ Output Voltage Low	$V_{OLC}$	I/O $V_{CC}$ sink current = 5mA, $V_{ILL} = 0V$			0.25	V
		I/O $V_{CC}$ sink current = 10mA, $V_{ILL} \leq 0.4V$ or $0.2 \times V_L$			$V_{ILL} + 0.4V$	
I/O $V_{CC}$ Tri-State Output Leakage Current		EN = GND, $T_A = +25^\circ C$	-1		+1	$\mu A$
EN Input Voltage High Threshold	$V_{IHE}$				$0.7 \times V_L$	V
EN Input Voltage Low Threshold	$V_{ILE}$		$0.3 \times V_L$			
EN Pin Input Leakage Current		$T_A = +25^\circ C$	-1		+1	$\mu A$
<b>ESD PROTECTION</b>						
I/O $V_{CC}$ ESD Protection		$C_{VCC} = 1\mu F$ , Human Body Model		$\pm 15$		kV

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

## TIMING CHARACTERISTICS

(V<sub>CC</sub> = +1.65V to +5.5V, V<sub>L</sub> = +1.2V to V<sub>CC</sub>; C<sub>IOVL</sub> ≤ 15pF, C<sub>IOVCC</sub> ≤ 15pF; T<sub>A</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
I/O V <sub>CC</sub> _ Rise Time	t <sub>RVCC</sub>	Push-pull driver (Figure 1)			50	ns
		Open-drain driver, internal pullup (Figure 2)			500	
I/O V <sub>CC</sub> _ Fall Time	t <sub>FVCC</sub>	Push-pull driver (Figure 1)			50	ns
		Open-drain driver, internal pullup (Figure 2)			50	
I/O V <sub>L</sub> _ Rise Time	t <sub>RVL</sub>	Push-pull driver (Figure 3)			50	ns
		Open-drain driver, internal pullup (Figure 4)			500	
I/O V <sub>L</sub> _ Fall Time	t <sub>FVL</sub>	Push-pull driver (Figure 3)			50	ns
		Open-drain driver, internal pullup (Figure 4)			50	
Propagation Delay	t <sub>I/OVL-VCC</sub>	Push-pull driver (Figure 1)			50	ns
		Open-drain driver, internal pullup (Figure 2)			600	
	t <sub>I/OVCC-VL</sub>	Push-pull driver (Figure 3)			50	ns
		Open-drain driver, internal pullup (Figure 4)			600	
Propagation Delay After EN	t <sub>EN</sub>	Push-pull or open-drain driver (Figure 5)			5	μs
Channel-to-Channel Skew	t <sub>SKEW</sub>	Push-pull driver			5	ns
		Open-drain driver, internal pullup			100	
Maximum Data Rate		Push-pull driver (Figures 1, 3)			6	Mbps
		Open-drain driver, internal pullup (Figures 2, 4)			1	

**Note 1:** All units are 100% production tested at T<sub>A</sub> = +25°C. Limits over the operating temperature range are guaranteed by design and not production tested.

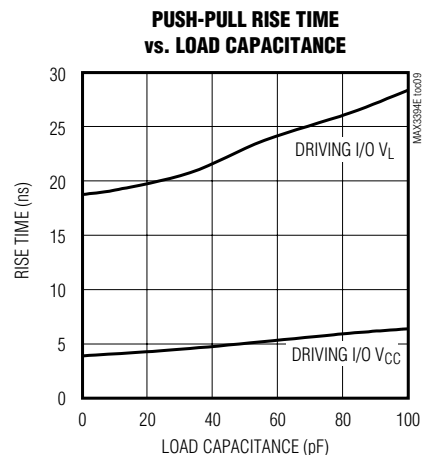
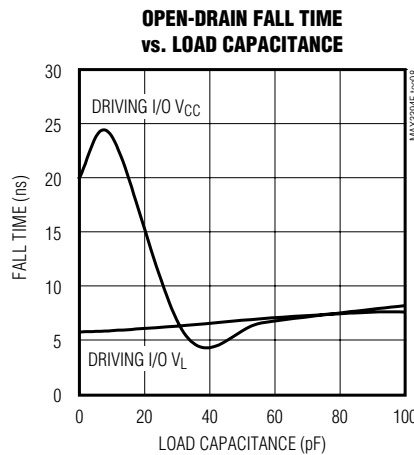
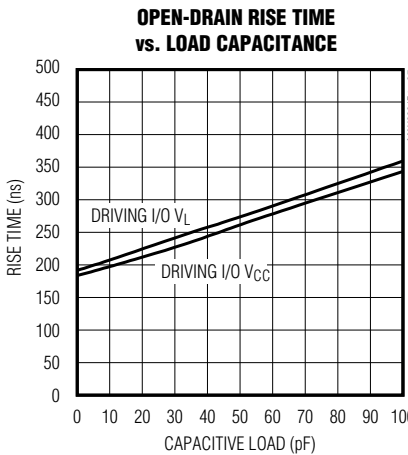
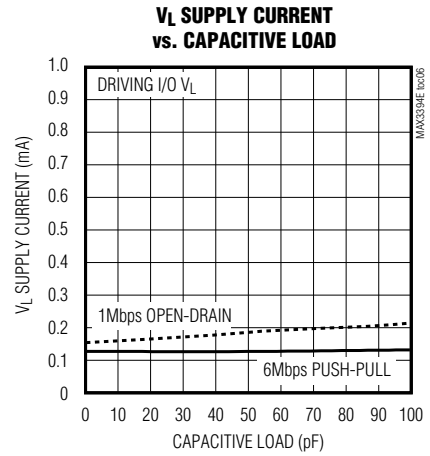
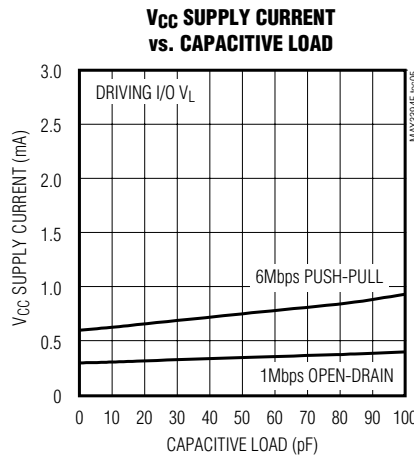
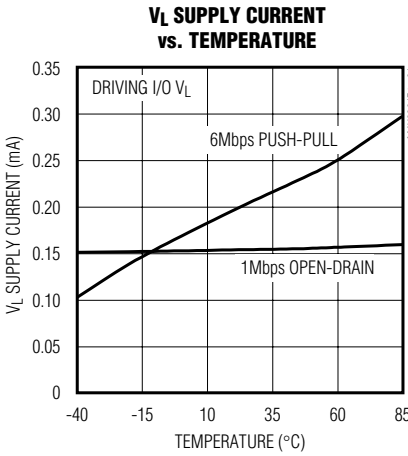
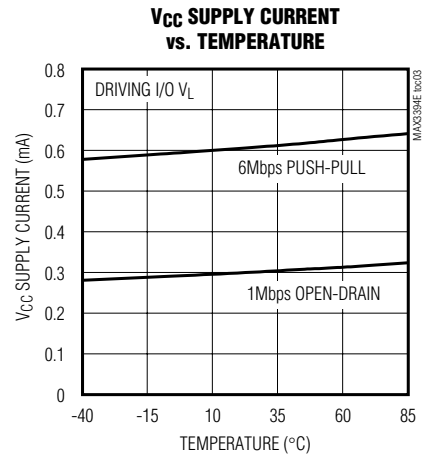
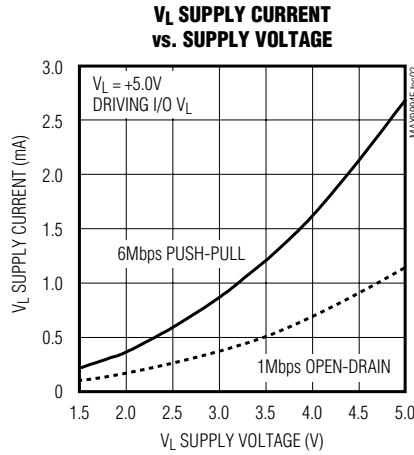
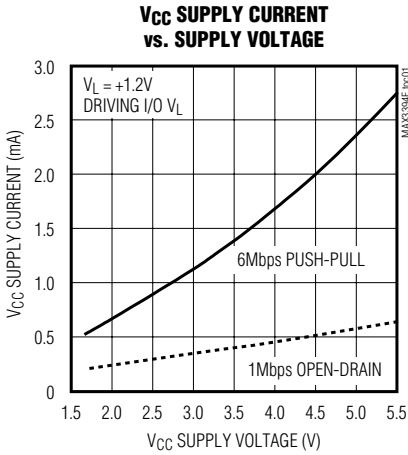
**Note 2:** During a low-to-high transition, the threshold at which the I/O changes state is the lower of V<sub>ILL</sub> and V<sub>ILC</sub> since the two sides are internally connected by an internal switch while the device is in the logic-low state.

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

## 標準動作特性

( $V_{CC} = +2.5V$ ,  $V_L = +1.8V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



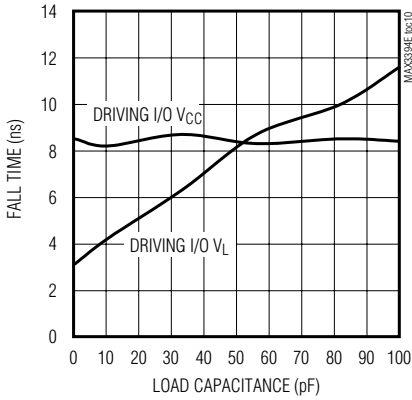
# スピードアップ回路付き、 $\pm 15\text{kV}$ ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

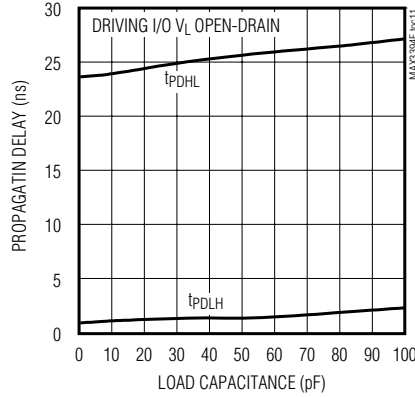
## 標準動作特性(続き)

( $V_{CC} = +2.5\text{V}$ ,  $V_L = +1.8\text{V}$ ,  $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

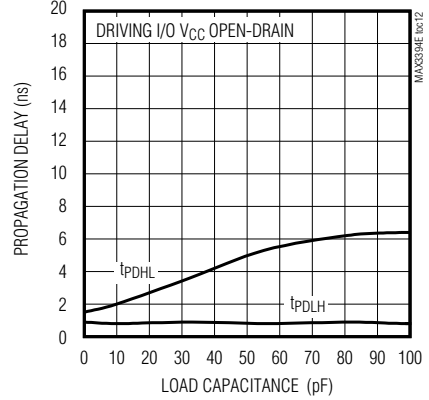
**PUSH-PULL FALL TIME vs. LOAD CAPACITANCE**



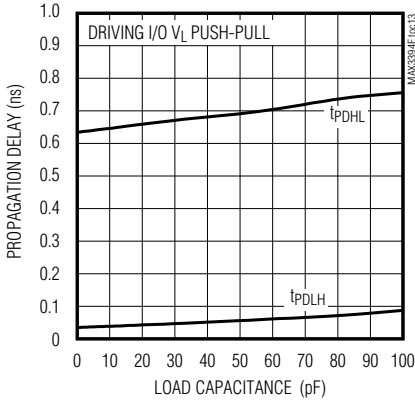
**PROPAGATION DELAY vs. LOAD CAPACITANCE**



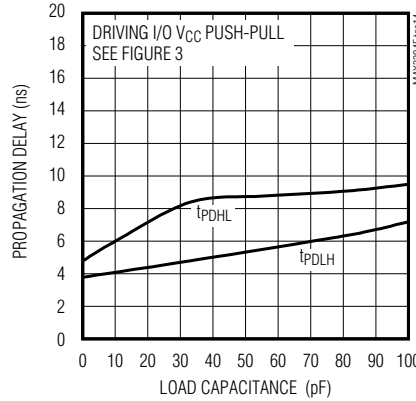
**PROPAGATION DELAY vs. LOAD CAPACITANCE**



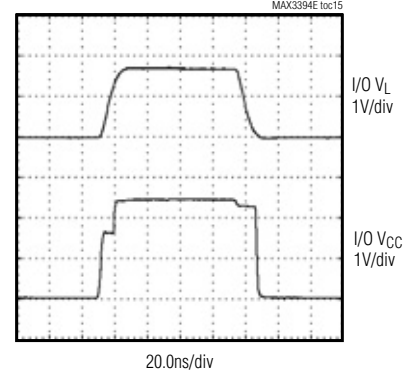
**PROPAGATION DELAY vs. LOAD CAPACITANCE**



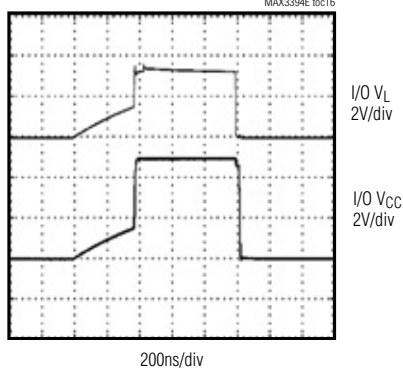
**PROPAGATION DELAY vs. LOAD CAPACITANCE**



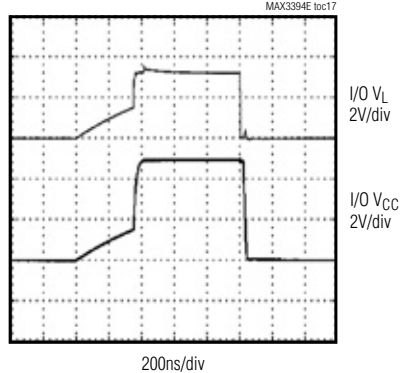
**(DRIVING I/O  $V_L$ ,  $V_{CC} = +2.5\text{V}$ ,  $V_L = +1.8\text{V}$ ,  $C_L = 15\text{pF}$ , DATA RATE = 6Mbps)**



**(DRIVING I/O  $V_L$ ,  $V_{CC} = +5.0\text{V}$ ,  $V_L = +3.3\text{V}$ ,  $C_L = 100\text{pF}$ , DATA RATE = 1Mbps)**



**(DRIVING I/O  $V_L$ ,  $V_{CC} = +5.0\text{V}$ ,  $V_L = +3.3\text{V}$ ,  $C_L = 400\text{pF}$ , EXTERNAL  $4.7\text{k}\Omega$  PULLUPS, DATA RATE = 1Mbps)**



# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

## 端子説明

端子					名称	機能
MAX3394E		MAX3395E				
TDFN	UCSP	TQFN	TSSOP	UCSP		
1	A1	11	14	B1	V <sub>CC</sub>	V <sub>CC</sub> 電源電圧。+1.65V ≤ V <sub>CC</sub> ≤ +5.5V。デバイスのできる限り近くでV <sub>CC</sub> を0.1μFのセラミックコンデンサと1μF以上のセラミックコンデンサでGNDにバイパスしてください。
2	B1	6	8	B3	EN	イネーブル入力。通常動作では、ENをロジックハイに駆動してください。すべてのI/Oラインをハイインピーダンス状態にして内部プルアップ抵抗器を切り離すためには、ENをロジックローに駆動してください。
3	A2	10	13	C1	I/O V <sub>CC1</sub>	V <sub>CC</sub> を基準としたI/O 1
4	A3	9	12	C2	I/O V <sub>CC2</sub>	V <sub>CC</sub> を基準としたI/O 2
—	—	8	11	C3	I/O V <sub>CC3</sub>	V <sub>CC</sub> を基準としたI/O 3
—	—	7	10	C4	I/O V <sub>CC4</sub>	V <sub>CC</sub> を基準としたI/O 4
5	B3	5	7	B4	GND	グラウンド
6	C3	2	3	A2	I/O V <sub>L2</sub>	V <sub>L</sub> を基準としたI/O 2
7	C2	1	2	A1	I/O V <sub>L1</sub>	V <sub>L</sub> を基準としたI/O 1
—	—	3	4	A3	I/O V <sub>L3</sub>	V <sub>L</sub> を基準としたI/O 3
—	—	4	5	A4	I/O V <sub>L4</sub>	V <sub>L</sub> を基準としたI/O 4
8	C1	12	1	B2	V <sub>L</sub>	ロジック電源電圧。+1.2V ≤ V <sub>L</sub> ≤ V <sub>CC</sub> 。デバイスのできる限り近くでV <sub>L</sub> を0.1μF以上のセラミックコンデンサでGNDにバイパスしてください。
—	—	—	6, 9	—	N.C.	接続なし。内部で接続されていません。
EP	—	EP	—	—	EP	エクスポーズパッド。エクスポーズパッドをGNDに接続してください。

## 詳細

双方向レベルトランスレータのMAX3394E/MAX3395Eは、マルチ電圧システムにおいてデータ転送に必要なレベルシフトを行います。内蔵のスルーレート強化回路は、容量性負荷を低電流ドライバから分離する10mAの電流シンクドライバと15mAの電流ソースドライバを備えています。オープンドレインシステムでは、スルーレート強化によって、より小さいプルアップ抵抗値とより大きいバス負荷容量においてデータレートを高速化することができます。外部から印加される電圧V<sub>CC</sub>とV<sub>L</sub>は、デバイスのロジックハイレベルを設定します。デバイスの一方向のI/O側のロジックロー信号は、反対のI/O側にロジックロー信号として現れ、逆もまた同じです。各I/Oラインは内蔵のプルアップ抵抗器によってV<sub>CC</sub>またはV<sub>L</sub>にプルアップされるため、デバイスをプッシュプルドライバまたはオープンドレインドライバのいずれによっても駆動することができます。

MAX3394E/MAX3395Eは、外部と信号をやり取りするアプリケーションでの保護を強化するために、トライステート出力モード、サーマルシャットダウン保護、および±15kVのヒューマンボディモデル(HBM)ESD保護をV<sub>CC</sub>側に備えています。

MAX3394E/MAX3395Eは、+1.65V~+5.5VのV<sub>CC</sub>電圧と+1.2V~V<sub>CC</sub>のV<sub>L</sub>電圧を受け取るため、低電圧ASIC/PLDと高電圧システムの間でのデータ転送に最適です。両製品は、プッシュプルドライバの場合は6Mbps、オープンドレインドライバの場合は1Mbpsの保証されたデータレートで動作します。

## レベル変換

MAX3394E/MAX3395Eは、トランスミッションゲート構成を利用してI/O V<sub>L</sub>とI/O V<sub>CC</sub>の間で双方向レベル変換を行います。トランスミッションゲート構成は、パスFET、ゲート制御ロジック、およびスルーレート強化回路で構成されます。I/O V<sub>L</sub>とI/O V<sub>CC</sub>がいずれもロジックハイのとき、ゲート制御ロジックはパスFETをディセーブルするためI/Oライン間の容量が分離されます。一方または両方のI/Oラインがロジックローレベルになると、ゲート制御ロジックはパスFETをオンにします。パスFETがアクティブになると、I/O V<sub>L</sub>とI/O V<sub>CC</sub>が接続されるため、ロジックロー信号を両I/Oライン上に同時に送出することができます。

MAX3394E/MAX3395Eは、I/O V<sub>L</sub>とI/O V<sub>CC</sub>から各電源電圧との間に10kΩ (typ)のプルアップ抵抗器を内蔵しているため、オープンドレインドライバとの動作が可能です。

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

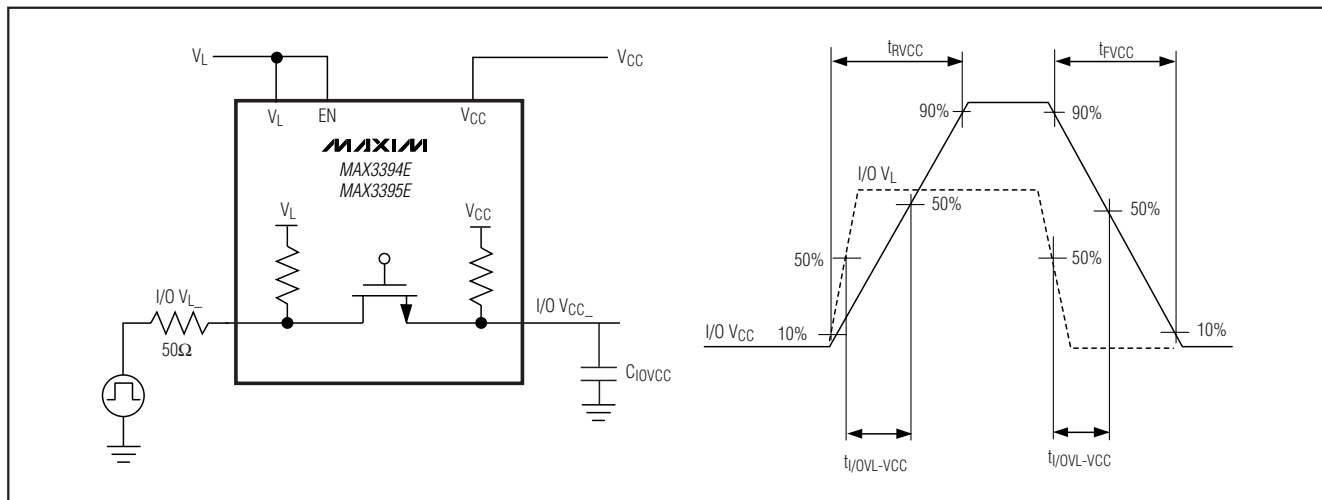


図1. プッシュプル駆動のI/O V<sub>L</sub>試験回路およびタイミング

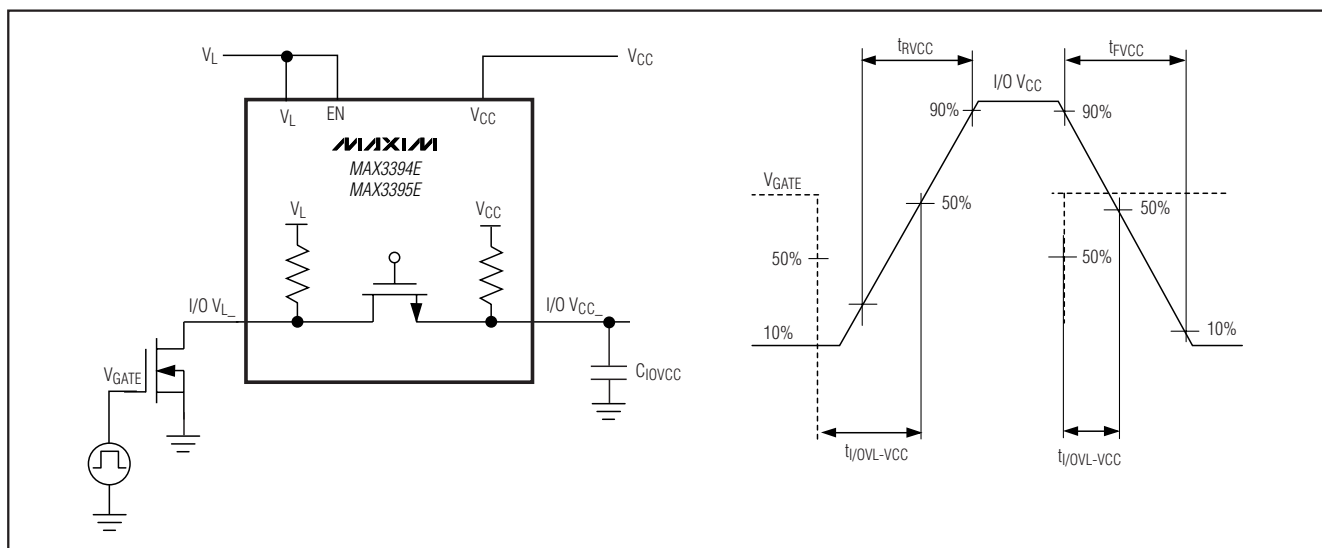


図2. オープンドレイン駆動のI/O V<sub>L</sub>試験回路およびタイミング

内部スルーレート強化回路は、ロジック状態の変化を加速し、比較的大きいバス負荷容量での高速データレートを維持します。さらに、10mAの電流シンクドライバによってより小さい外付けプルアップ抵抗値を使用することができます。

## 内部スルーレート強化

内部スルーレート強化回路は、ロジックがローからハイに遷移する間にMOSFETのM<sub>P1</sub>とM<sub>P2</sub>を、またロジックがハイからローにロジックが遷移する間にMOSFETのM<sub>N3</sub>とM<sub>N4</sub>をターンオンにすることによってロジックの

状態変化を加速します(「ファンクションダイアグラム」参照)。ロジック状態が変化する際に、スピードアップMOSFETはI/Oラインの電圧スレッショルドによってトリガされます。MOSFETのM<sub>N3</sub>とM<sub>N4</sub>は、ロジックがハイからローに遷移する間に10mAをシンクします。M<sub>P1</sub>とM<sub>P2</sub>は、ロジックがローからハイに遷移する間に15mAをソースします。スルーレート強化によって、バスの容量性負荷が大きくてもデータレートの高速化が可能になり、大きい外付けプルアップ抵抗値を使用することができます。

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

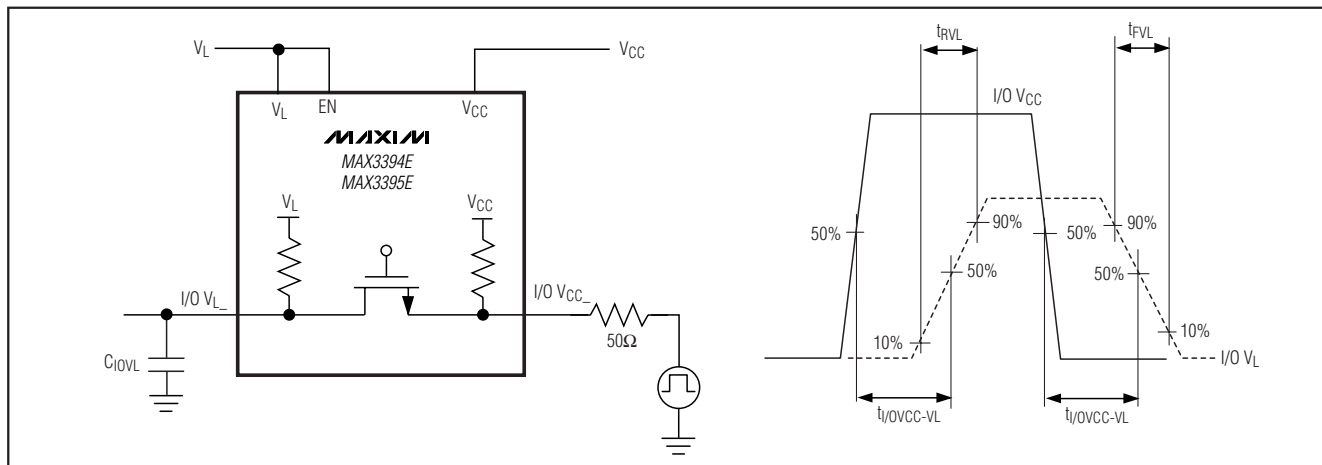


図3. プッシュプル駆動のI/O V<sub>CC</sub> 試験回路およびタイミング

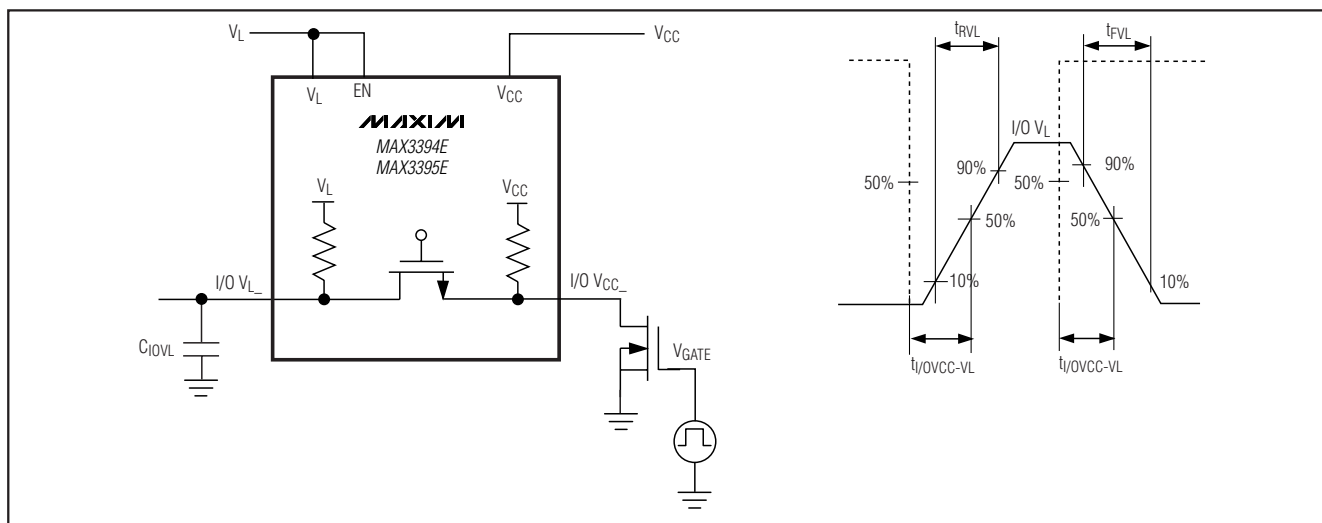


図4. オープンドレイン駆動のI/O V<sub>CC</sub> 試験回路およびタイミング

## 電源供給シーケンス

MAX3394E/MAX3395Eは、2つの電源電圧を必要とします。正常な動作のために、必ず $+1.65V \leq V_{CC} \leq +5.5V$ 、および $+1.2V \leq V_L \leq V_{CC}$ としてください。電源シーケンスには制約がありません。パワーアップまたはパワーダウンの際に他の電源が印加されていると、MAX3394E/MAX3395EはV<sub>L</sub>またはV<sub>CC</sub>電源のいずれのフローティングにも耐えることができます。デバイスはこの状態でラッチアップしません。

## トリステート出力モード

通常動作の場合は、ENをV<sub>L</sub>またはV<sub>CC</sub>に接続してください。MAX3394E/MAX3395Eをトリステート出力モードにするためには、ENをローに駆動してください。トリステート出力モードでは、すべてのI/Oラインがハイインピーダンス状態に駆動され、パスFETがディセーブルされてI/Oライン間には電流が流れなくなります。トリステート出力モードでは、I/O V<sub>L</sub>とI/O V<sub>CC</sub>の内部プルアップ抵抗器がディセーブルされ、消費電流が3μA(typ, V<sub>CC</sub>)と0.7μA(typ, V<sub>L</sub>)に減少します。トリステート出力モードでのI/Oラインのハイインピーダンス状態はマルチドロップネットワークでの使用を安易にします。トリステート出力モードでは、I/O V<sub>L</sub>の電圧が(V<sub>L</sub>+0.3V)を、またI/O V<sub>CC</sub>の電圧が(V<sub>CC</sub>+0.3V)を超えないようにしてください。

# スピードアップ回路付き、 $\pm 15\text{kV}$ ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

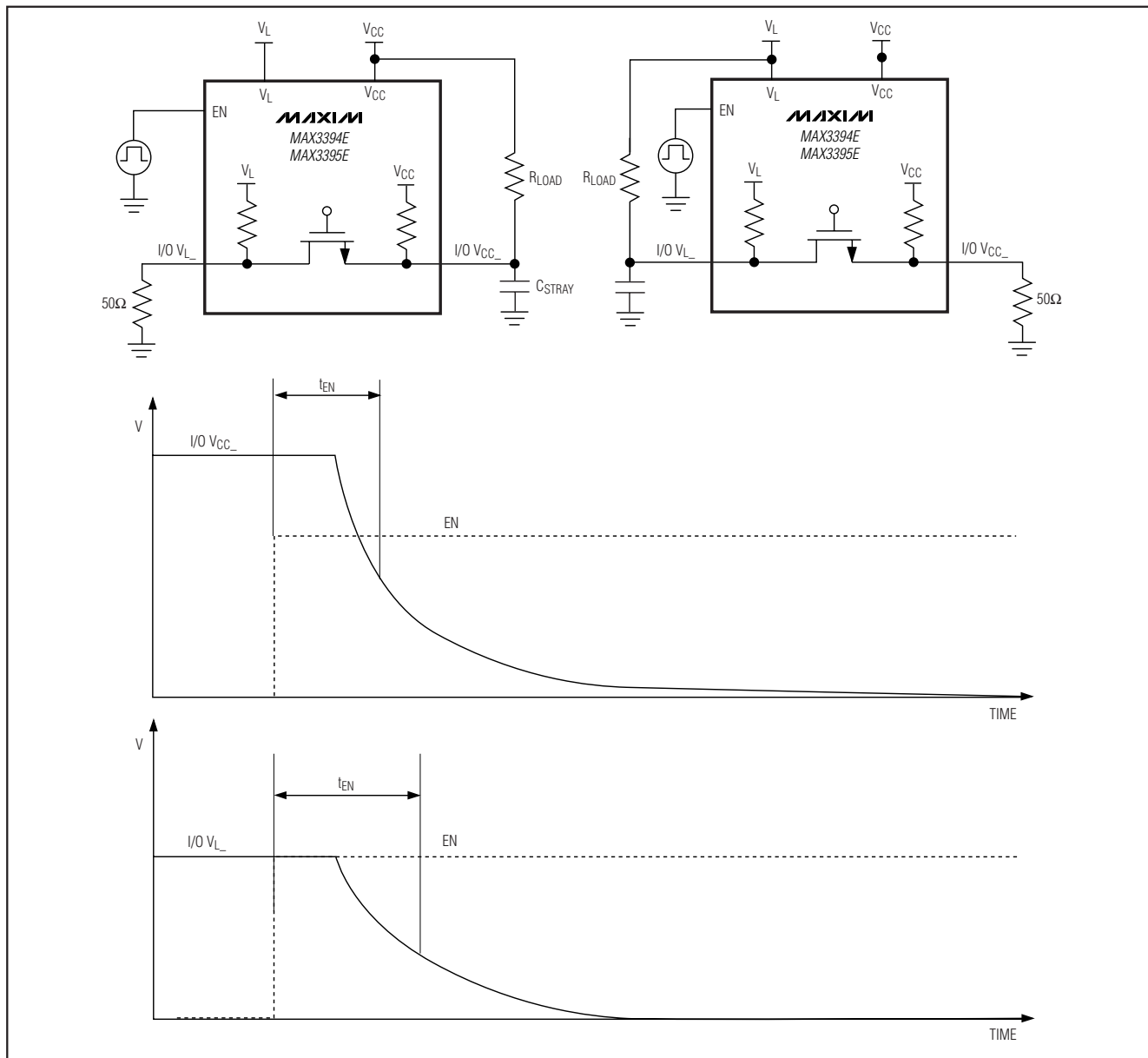


図5. イネーブル試験回路およびタイミング

## サーマルシャットダウン保護

MAX3394E/MAX3395Eは、短絡障害によって生じる熱損傷から保護されます。万一短絡障害が発生してジャンクション温度( $T_J$ )が $+150^\circ\text{C}$ に達すると、デバイスは熱センサによってトリステート出力モードに入ります。 $T_J$ が $+125^\circ\text{C}$ 以下に低下すると通常動作が再開します。

## $\pm 15\text{kV}$ ESD保護

すべてのマキシムデバイスと同様に、取扱いや組立の際に遭遇するESDに対して保護するためのESD保護回路がすべてのピンに内蔵されています。I/O  $V_{CC\_}$  ラインは、最大 $\pm 15\text{kV}$ のESDによって発生する損傷からこれ

らのピンを防御するために、改良型のESD保護回路によってさらなる保護がなされています。保護回路は、通常動作でのESDの発生やトリステート出力モードによって生じる損傷およびデバイスへの給電停止時に生じる損傷を防止します。

ESDの発生の検出後、MAX3394E/MAX3395Eはラッチアップせずに機能を持続しますが、競合動作をするデバイスはラッチアップ状態に入る場合があり、機能を回復するためには電源をいったん切って再投入する必要があります。

ESD回路の堅牢性を評価するためのESD試験基準が複数存在します。MAX3394E/MAX3395EのESD保護は、

# スピードアップ回路付き、 $\pm 15\text{kV}$ ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

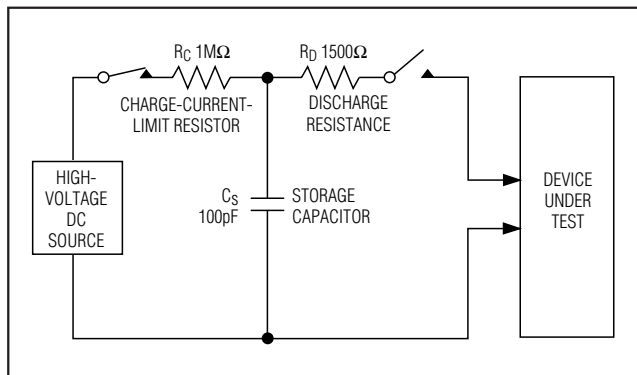


図6a. ヒューマンボディESD試験モデル

ヒューマンボディモデル(HBM)で特性が定められています。図6aは、人体との接触によって生じるESD現象のシミュレーションに使用されるモデルを示します。このモデルは、高電圧に充電された後で $1.5\text{k}\Omega$ の抵抗器を通して放電される $100\text{pF}$ の蓄積コンデンサで構成されます。図6bは、蓄積コンデンサがローインピーダンスに対して放電されたときの電流波形を示します。

完全な $\pm 15\text{kV}$  ESD保護を保証するためには、デバイスのできる限り近くで $V_{CC}$ を $0.1\mu\text{F}$ のセラミックコンデンサとさらに $1\mu\text{F}$ のセラミックコンデンサでグラウンドにバイパスしてください。

## ESD試験条件

ESD性能は、様々な条件に左右されます。試験装置、試験方法、および試験結果をまとめた信頼性報告書については、マキسيمにお問い合わせください。

## アプリケーション情報

### 電源のデカップリング

$V_L$ と $V_{CC}$ を $0.1\mu\text{F}$ のセラミックコンデンサでグラウンドにバイパスしてください。完全な $\pm 15\text{kV}$  ESD保護を保証するためには、 $1\mu\text{F}$ 以上のセラミックコンデンサを追加することによって $V_{CC}$ をグラウンドにバイパスしてください。すべてのコンデンサは、デバイスのできる限り近くに配置してください。

### オープンドレインモードとプッシュプルモード

MAX3394E/MAX3395Eは、プッシュプル(アクティブ)ドライバおよびオープンドレインドライバに対応しています。プッシュプル動作の場合、最大データレートとして $6\text{Mbps}$ が保証されています。オープンドレインアプリケーションに対して、MAX3394E/MAX3395Eはプルアップ抵抗器とスルーレート強化回路を内蔵しており、最大 $1\text{Mbps}$ のデータレートを提供します。

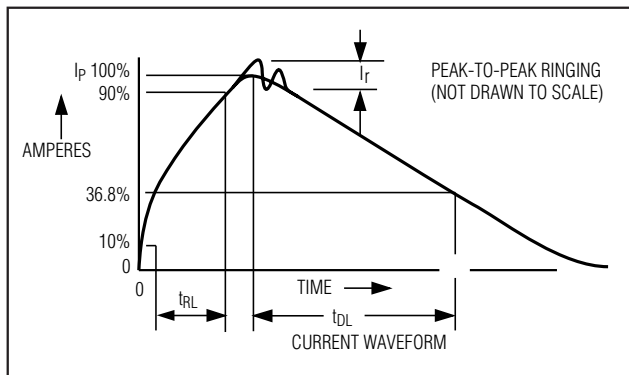


図6b. HBM放電電流波形

バスに大容量性負荷が接続されるとき、データレートを高くするためにプルアップ抵抗器を外付けすることができます。(「外付けプルアップ抵抗器の使用」の項をご覧ください。)

### シリアルインタフェースのレベル変換

MAX3395Eは、4個のI/Oラインでレベル変換を行うため、マルチ電圧I<sup>2</sup>C、MICROWIRE、およびSPIの各シリアルインタフェースにとって最適なデバイスです。

### 外付けプルアップ抵抗器の使用

MAX3394E/MAX3395Eは $10\text{k}\Omega$ のプルアップ抵抗器を内蔵しています。ローからハイへのロジック遷移の間、内蔵プルアップ抵抗器はバス容量を独特のRC充電波形で充電します。ローからハイへの遷移のスレッショルド( $V_{CC-TH}$ または $V_{L-TH}$ )に達すると立上り時間アクセラレータがオンになり、 $15\text{mA}$ をソースしてバス容量を完全充電します。外付けプルアップ抵抗器は、ローからハイへの遷移のスレッショルドに達するのに要する時間を短縮するため、データレートが高くなります。ただし、ロジックロー状態では、外付けプルアップ抵抗器は内蔵のパスFETに流れるDC電流を増加させ、デバイスの出力電圧を上昇させます。

### スマートカードインタフェース

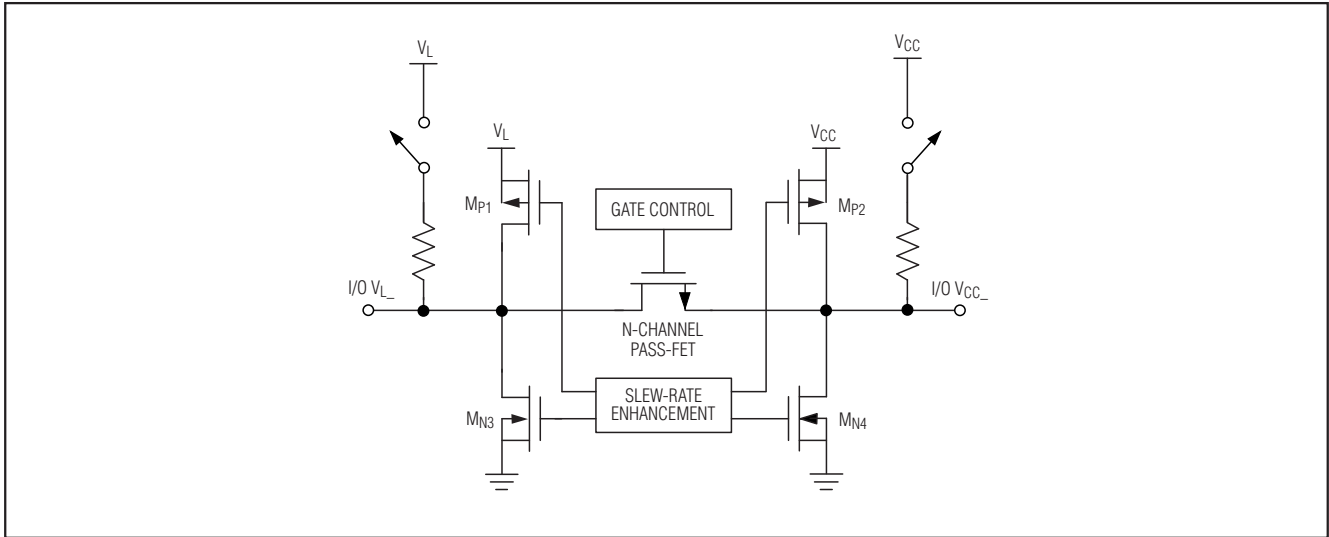
MAX3395Eは、クラスA、B、およびCのスマートカードに対してレベル変換を行います。スマートカードを抜くことによって電源電圧 $V_{CC}$ が中断されたとき、デバイスはラッチアップしません。電源電圧 $V_{CC}$ が回復すると通常動作が再開します。MAX3395Eは4個のI/Oラインで双方向レベル変換を行うため、4線式シリアルインタフェースのバッファリングとレベル変換に好適です。

### UCSPアプリケーション情報

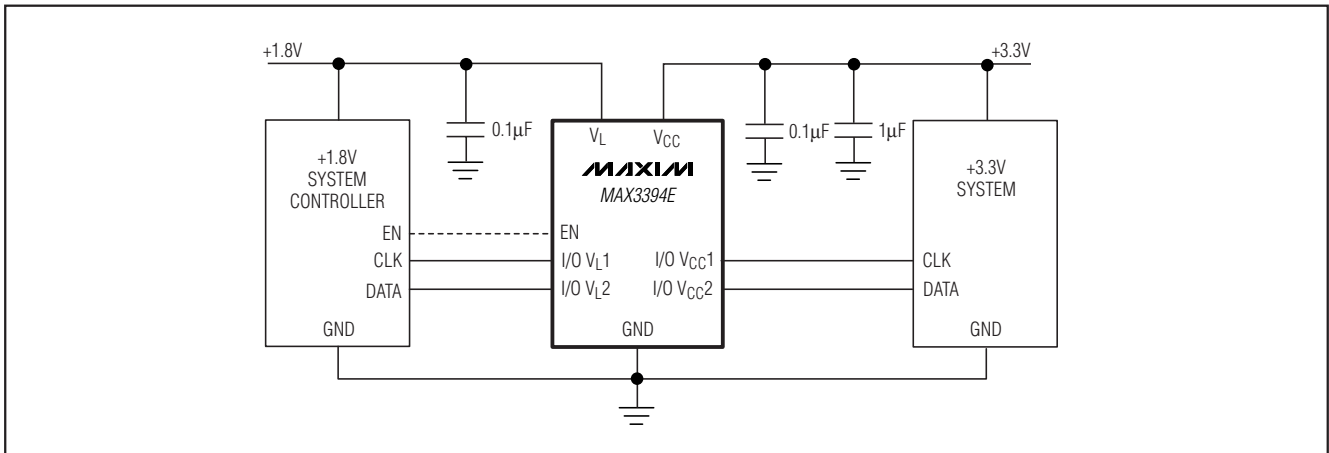
UCSP構成、寸法、テープキャリア情報、プリント基板技術、バンプパッドレイアウト、および推奨リフロー

# スピードアップ回路付き、 $\pm 15\text{kV}$ ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

## ファンクションダイアグラム



## 標準動作回路



温度プロファイルに関する最新アプリケーションの詳細については、信頼性試験結果に関する最新情報と同様に、マキシムのウェブサイト [japan.maxim-ic.com/ucsp](http://japan.maxim-ic.com/ucsp) にアクセスして、アプリケーションノート：UCSP-ウェハレベルチップスケールパッケージをご覧ください。

## チップ情報

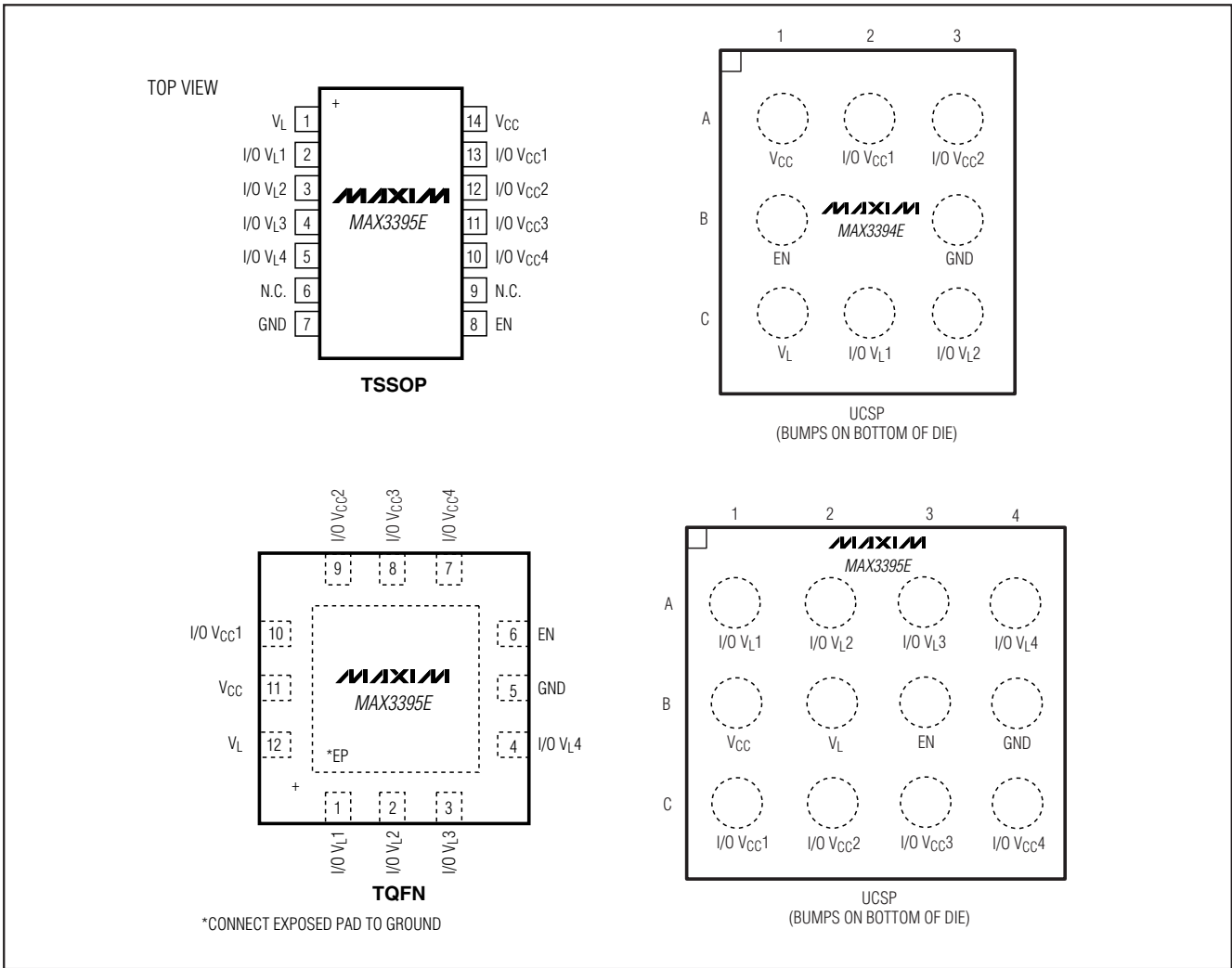
PROCESS: BiCMOS

CONNECT EXPOSED PAD TO GND.

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

MAX3394E/MAX3395E

## ピン配置(続き)



## 選択ガイド

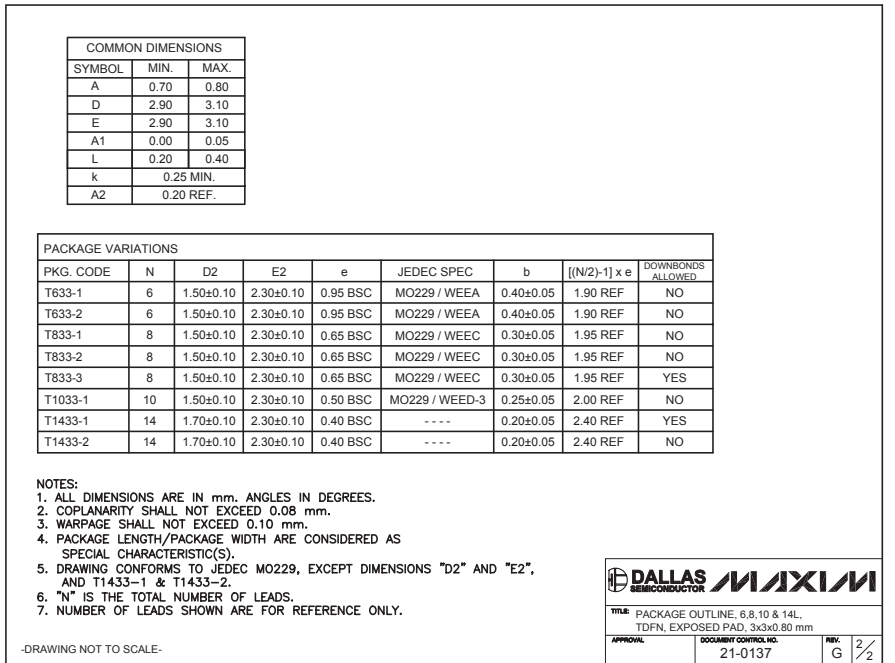
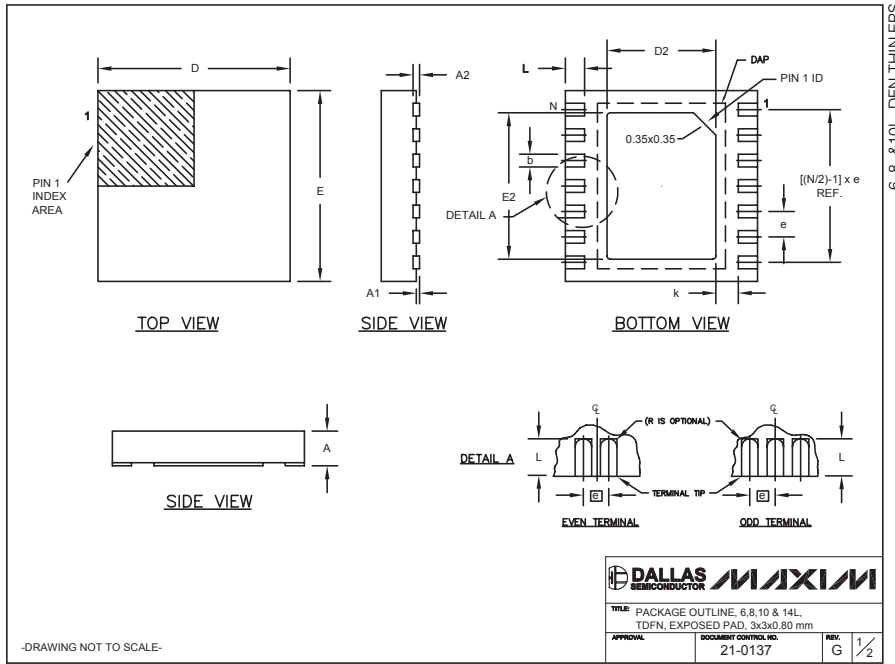
PART	NUMBER OF TRANSLATORS	TOP MARK
MAX3394EETA	2	APE
MAX3394EEBL-T	2	AEZ
MAX3395EETC	4	AAFZ
MAX3395EEUD	4	—
MAX3395EEBC-T	4	ACO

注：すべてのデバイスは-40℃～+85℃の使用範囲での動作が保証されています。

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

## パッケージ

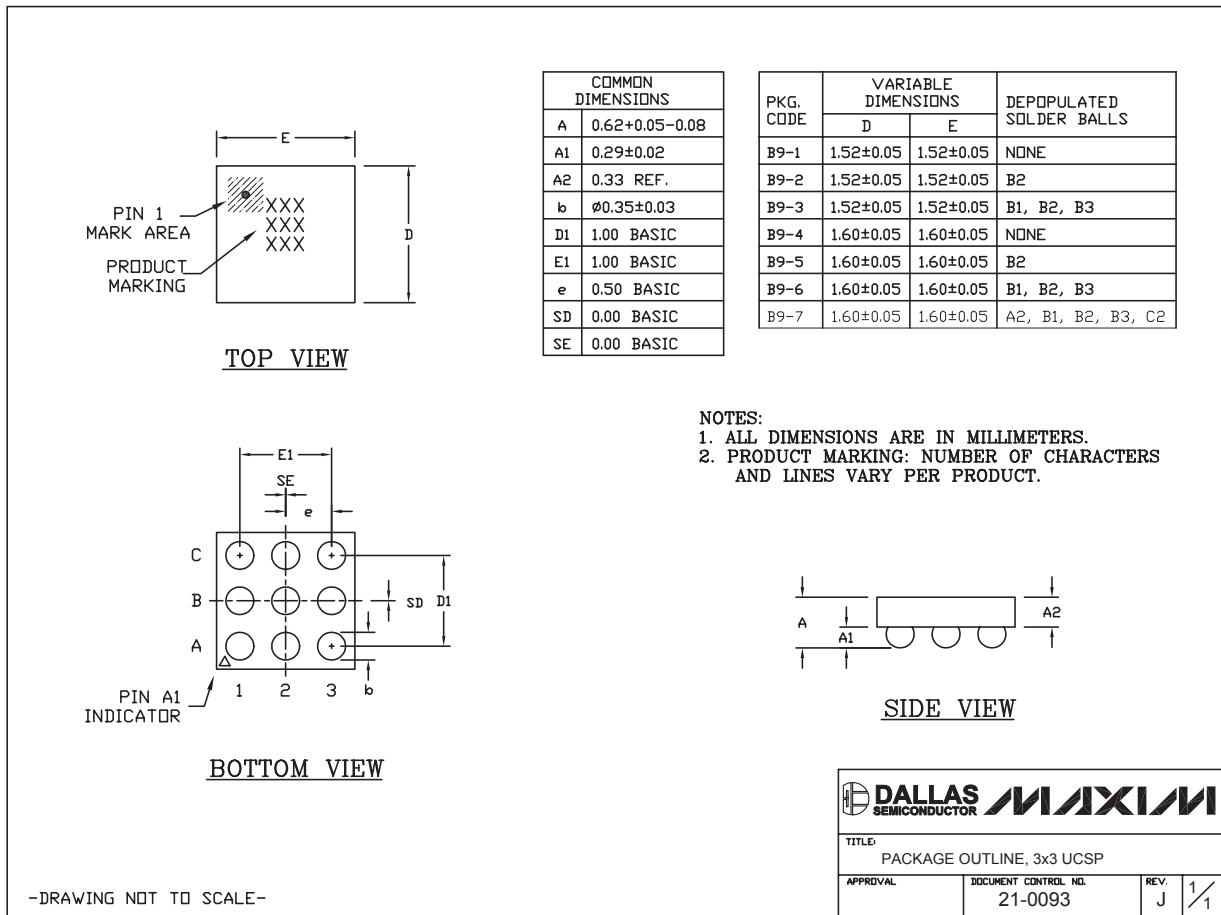
(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



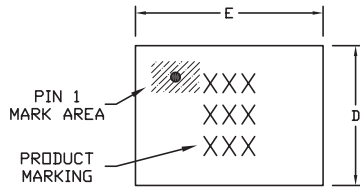
**MAX3394E/MAX3395E**

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

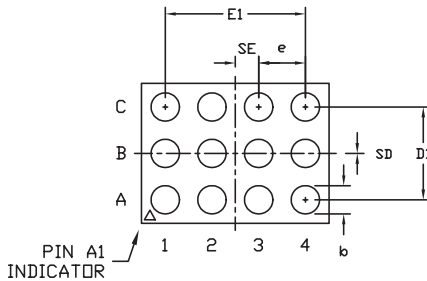
MAX3394E/MAX3395E

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



TOP VIEW



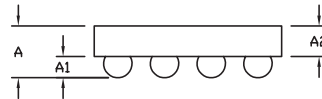
BOTTOM VIEW

COMMON DIMENSIONS	
A	0.62±0.05-0.08
A1	0.29±0.02
A2	0.33 REF.
b	∅0.35±0.03
D1	1.00 BASIC
E1	1.50 BASIC
e	0.50 BASIC
SD	0.00 BASIC
SE	0.25 BASIC

PKG. CODE	VARIABLE DIMENSIONS		DEPOPULATED SOLDER BALLS
	D	E	
B12-1	1.54±0.05	2.02±0.05	NONE
B12-2	1.54±0.05	2.02±0.05	B3
B12-3	1.54±0.05	2.12±0.05	NONE
B12-4	1.54±0.05	2.02±0.05	B2, B3
B12-5	1.64±0.05	2.12±0.05	B2
B12-6	1.64±0.05	2.12±0.05	B3
B12-7	1.54±0.05	2.02±0.05	B1, B3
B12-8	1.54±0.05	2.02±0.05	B2
B12-9	1.54±0.05	2.12±0.05	B2, B3
B12-10	1.54±0.05	2.02±0.05	B1, B2, B3, B4
B12-11	1.54±0.05	2.02±0.05	A2, C3

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. PRODUCT MARKING: NUMBER OF CHARACTERS AND LINES VARY PER PRODUCT.



SIDE VIEW

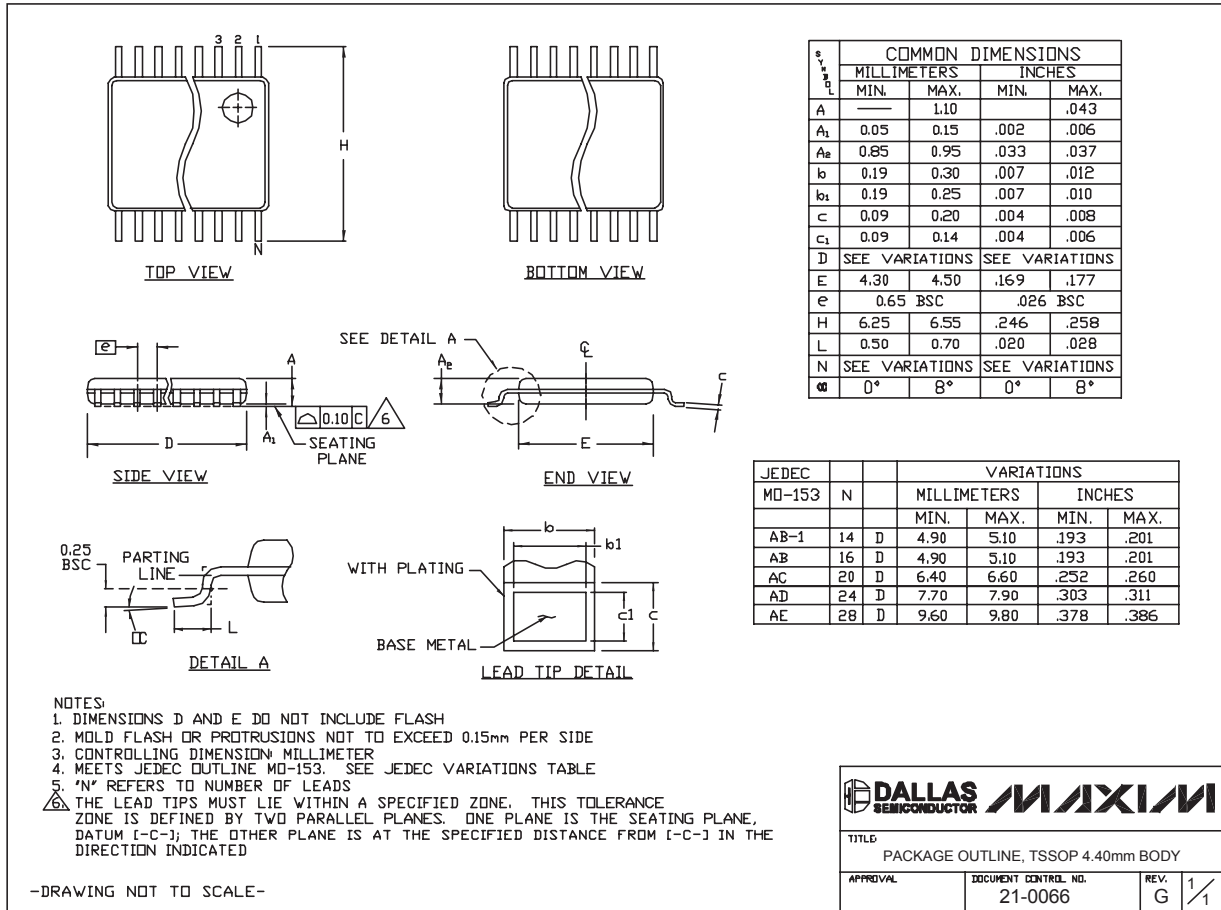
PROPRIETARY INFORMATION TITLE: PACKAGE OUTLINE, 4x3 UCSP	
APPROVAL:	DOCUMENT CONTROL NO. 21-0104
REV. F	1/1

12L UCSP 4x3 EFS

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



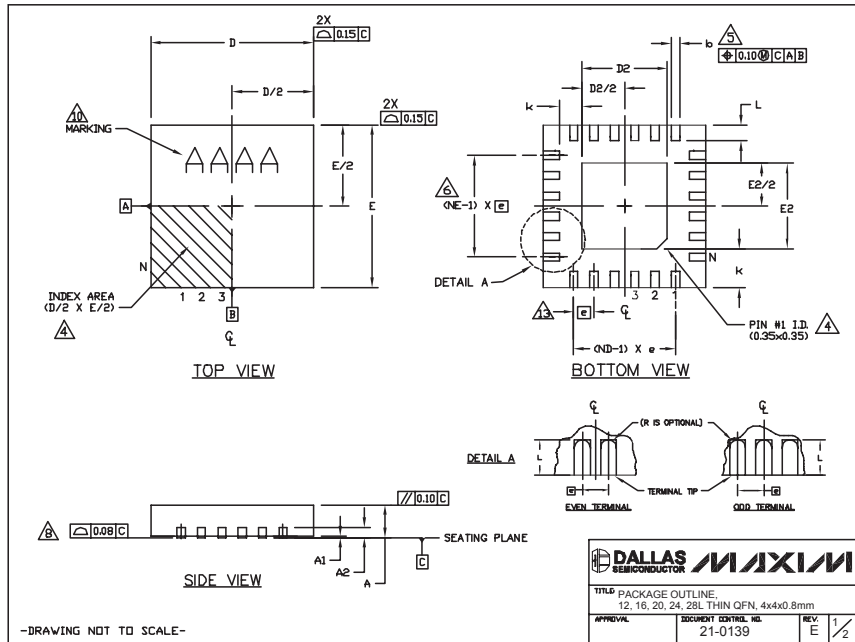
TSSOP4, 4.40mm, EPS

**MAX3394E/MAX3395E**

# スピードアップ回路付き、±15kV ESD保護、大駆動電流、デュアル/クワッドレベルトランスレータ

## パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照下さい。)



COMMON DIMENSIONS															
PKG REF.	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4		
	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.
A	0.75	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
AE	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.25	0.25	0.30	0.25	0.20	0.25	0.30	0.18	0.23	0.30	0.15	0.20	0.25
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	12			16			20			24			28		
ND	3			4			5			6			7		
NE	3			4			5			6			7		
PKG CODES	VGG3			VGGC			WGGD-1			WGGD-2			WGE		

EXPOSED PAD VARIATIONS												
PKG CODES	E2			E2			E2			E2		
	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.	MIN.	NDK.	MAX.
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25	1.95	2.10	2.25
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	2.45	2.60	2.63	2.45	2.60	2.63
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	2.45	2.60	2.63	2.45	2.60	2.63
T2844-1	2.50	2.60	2.70	2.50	2.60	2.70	2.50	2.60	2.70	2.50	2.60	2.70

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- 'N' IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- COPLANARITY SHALL NOT EXCEED 0.08mm
- WARPAGE SHALL NOT EXCEED 0.10mm
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "a", ±0.05.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

DALLAS SEMICONDUCTOR MAXIM

TITLE: PACKAGE OUTLINE.  
12, 16, 20, 24, 28L THIN QFN, 4x4x0.8mm

APPROVAL: DOCUMENT CONTROL NO. 21-0139 REV. E 1/2

-DRAWING NOT TO SCALE-

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

18 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2005 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.