

EVALUATION KIT
AVAILABLE

MAXIM

デジタル制御、可変利得、差動
ADCドライバ/アンプ

MAX2055

概要

高性能デジタル制御、可変利得、差動アナログ-デジタルコンバータ(ADC)ドライバ/アンプ(DVGA)のMAX2055は、基地局レシーバの30MHz~300MHz用に設計されています。

このデバイスは、デジタル制御アッテネータおよび、外付けトランスを未使用とする、またはトランス結合回路の偶数次歪み特性を向上させることが可能な高リニアリティのシングルエンドから差動への変換出力アンプを内蔵し、これによって、ADCの前に配置されるアンチエイリアスフィルタの必要特性を緩和します。MAX2055はADCドライバアプリケーション用に動的またはワнтаイムのチャンネル利得設定に利得を調整するため、高性能を求めるアプリケーションに最適です。このアッテネータは、 ± 0.2 dBの精度で23dBの減衰量範囲を備えています。

MAX2055は放熱特性に優れた20ピンTSSOP-EPパッケージで提供され、 -40°C ~ $+85^{\circ}\text{C}$ の温度範囲で動作します。

アプリケーション

セルラ基地局
PHS/PASインフラストラクチャ
レシーバ利得制御
ブロードバンドシステム
自動試験装置
地上波リンク
高性能ADCドライバ

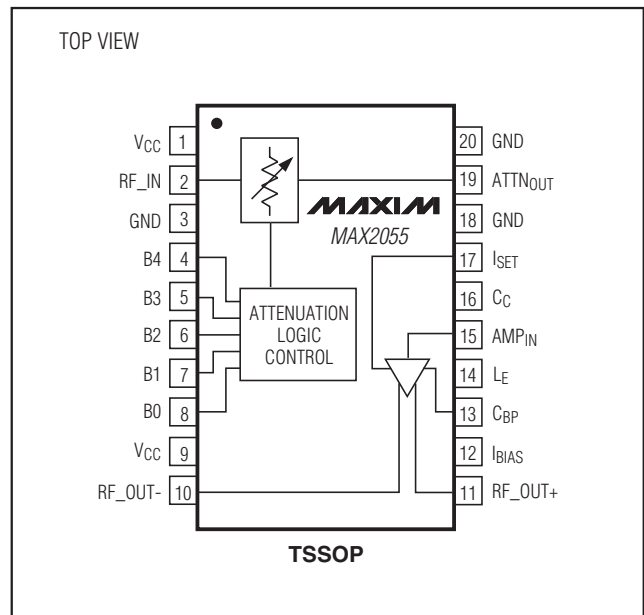
特長

- ◆ 周波数範囲：30MHz~300MHz
- ◆ シングルエンドから差動への変換
- ◆ 可変利得：-3dB~+20dB
- ◆ 出力IP3：40dBm (全利得状態で70MHz時)
- ◆ 2次高調波：-76dBc
- ◆ 3次高調波：-69dBc
- ◆ ノイズ指数：5.8dB (最大利得時)
- ◆ 1dBの分解能と ± 0.2 dBの精度を備えるデジタル制御利得
- ◆ 可変バイアス電流

型番

PART	TEMP RANGE	PIN-PACKAGE
MAX2055EUP-T	-40°C to $+85^{\circ}\text{C}$	20 TSSOP-EP*

*EP = エクスポートパッド。

ピン配置/
ファンクションダイアグラム

MAXIM

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

ABSOLUTE MAXIMUM RATINGS

All Pins to GND.-0.3V to $+(V_{CC} + 0.25V)$
 Input Signal (RF_IN).....20dBm
 Output Power (RF_OUT).....24dBm
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 20-Pin TSSOP (derate 21.7mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)2.1W

Operating Temperature Range -40°C to $+85^\circ\text{C}$
 Junction Temperature $+150^\circ\text{C}$
 Storage Temperature Range -65°C to $+165^\circ\text{C}$
 Lead Temperature (soldering, 10s) $+300^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1; $V_{CC} = +4.75\text{V}$ to $+5.25\text{V}$, $\text{GND} = 0\text{V}$. No input signals applied, and input and output ports are terminated with 50Ω . $R_1 = 1.13\text{k}\Omega$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$. Typical values are at $V_{CC} = +5\text{V}$ and $T_A = +25^\circ\text{C}$, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SUPPLY						
Supply Voltage	V_{CC}		4.75	5.0	5.25	V
Supply Current	I_{CC}			240	290	mA
I_{SET} Current	I_{SET}			1.1		mA
CONTROL INPUTS						
Control Bits		Parallel		5		Bits
Input Logic High			2			V
Input Logic Low					0.6	V
Input Leakage Current			-1.2		+1.2	μA

AC ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1; $V_{CC} = +4.75\text{V}$ to $+5.25\text{V}$, $\text{GND} = 0\text{V}$, max gain ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $R_1 = 1.13\text{k}\Omega$, $P_{OUT} = 5\text{dBm}$, $f_{IN} = 70\text{MHz}$, 50Ω system impedance. Typical values are at $V_{CC} = +5\text{V}$ and $T_A = +25^\circ\text{C}$, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Frequency Range	f_R		30		300	MHz
Gain	G			19.9		dB
Amplitude Unbalance		(Note 3)		0.06		dB
Phase Unbalance		(Note 3)		0.7		Degrees
Minimum Reverse Isolation				29		dB
Noise Figure	NF			5.8		dB
Output 1dB Compression Point	P_{1dB}			25.7		dBm
2nd-Order Output Intercept Point	OIP2	$f_1 + f_2$, $f_1 = 70\text{MHz}$, $f_2 = 71\text{MHz}$, 5dBm/tone at RF_OUT		75		dBm
3rd-Order Output Intercept Point	OIP3	All gain conditions, 5dBm/tone at RF_OUT		40		dBm
2nd Harmonic	$2f_{IN}$			-76		dBc
3rd Harmonic	$3f_{IN}$			-69		dBc
RF Gain-Control Range				23		dB
Gain-Control Resolution				1		dB
Attenuation Absolute Accuracy		Compared to the ideal expected attenuation		± 0.2		dB
Attenuation Relative Accuracy		Between adjacent states		+0.05/ -0.2		dB
Gain Drift Over Temperature		$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		± 0.3		dB

デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

AC ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1; $V_{CC} = +4.75V$ to $+5.25V$, $GND = 0V$, max gain ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $R_1 = 1.13k\Omega$, $P_{OUT} = 5dBm$, $f_{IN} = 70MHz$, 50Ω system impedance. Typical values are at $V_{CC} = +5V$ and $T_A = +25^\circ C$, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Gain Flatness Over 50MHz Bandwidth		Peak-to-peak for all settings		0.5		dB
Attenuator Switching Time		50% control to 90% RF		40		ns
Input Return Loss		$f_R = 30MHz$ to $300MHz$, all gain conditions		15		dB
Output Return Loss		$f_R = 30MHz$ to $250MHz$, all gain conditions		15		dB
		$f_R = 250MHz$ to $300MHz$, all gain conditions		12		

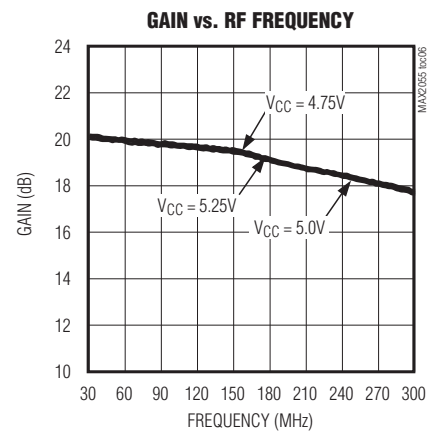
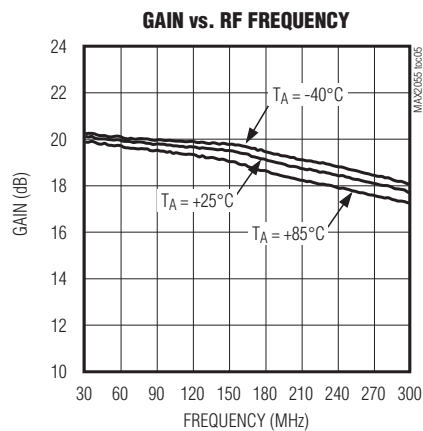
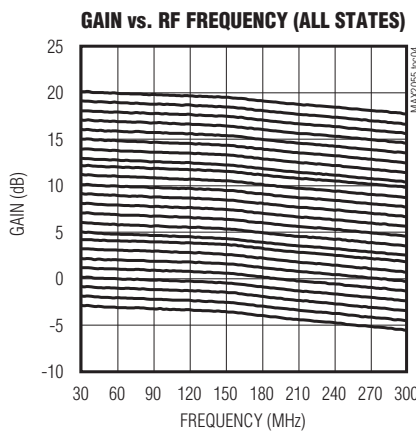
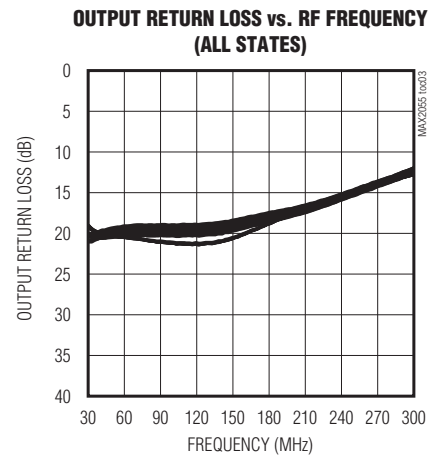
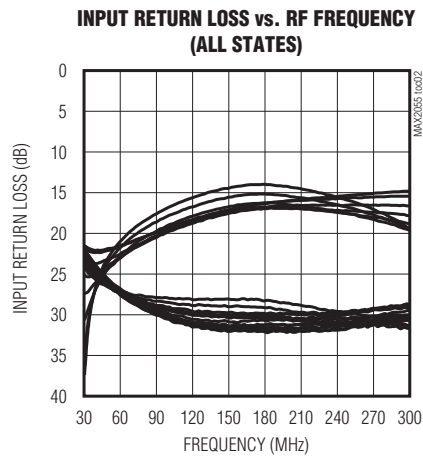
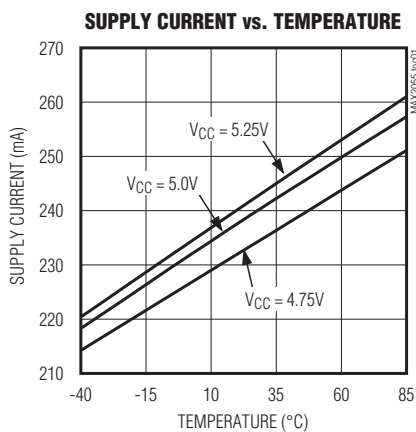
Note 1: Guaranteed by design and characterization.

Note 2: All limits reflect losses of external components. Output measurements are taken at RF_OUT using the application circuit shown in Figure 1.

Note 3: The amplitude and phase unbalance are tested with 50Ω resistors connected from OUT+/OUT- to GND.

標準動作特性

(Circuit of Figure 1, $V_{CC} = 5.0V$, $R_1 = 1.13k\Omega$, max gain ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $P_{OUT} = 5dBm$, $T_A = +25^\circ C$, unless otherwise noted.)

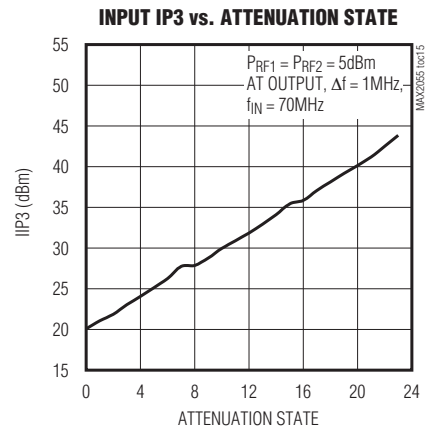
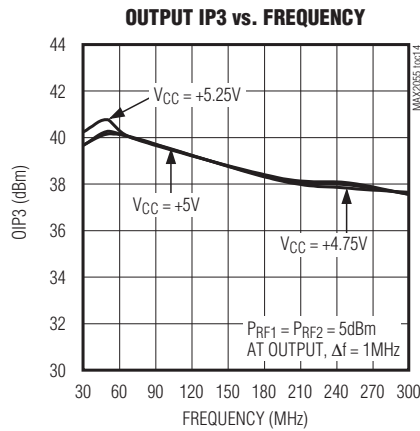
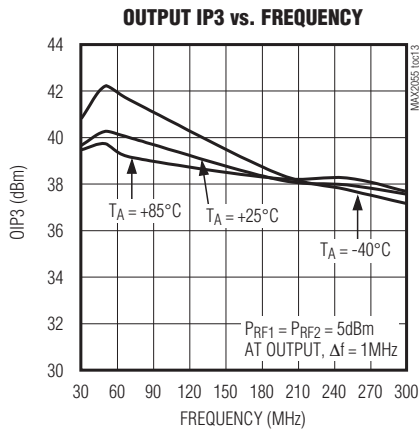
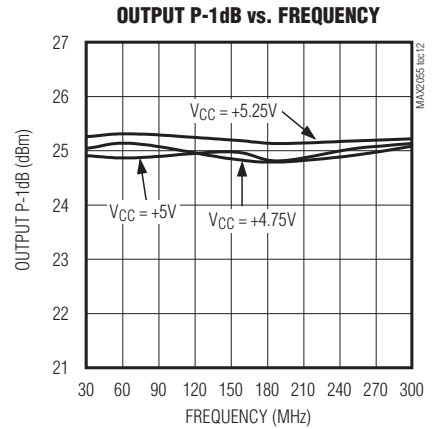
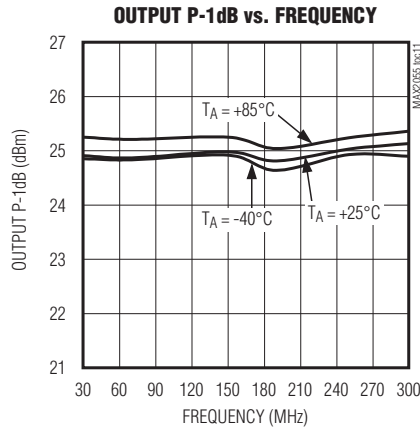
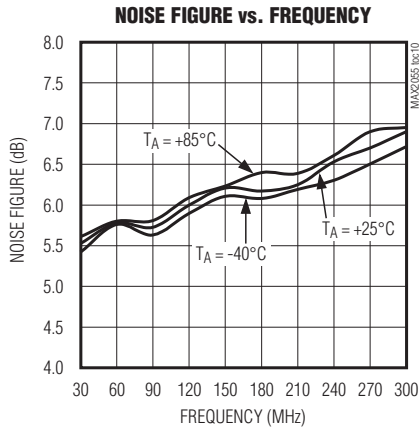
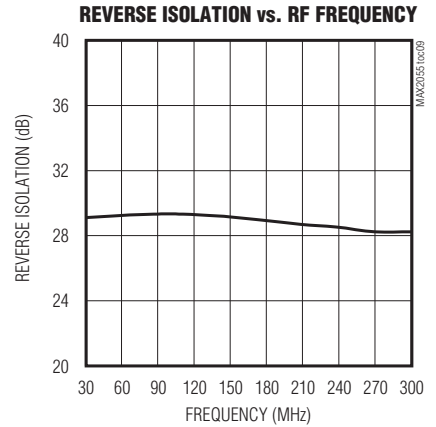
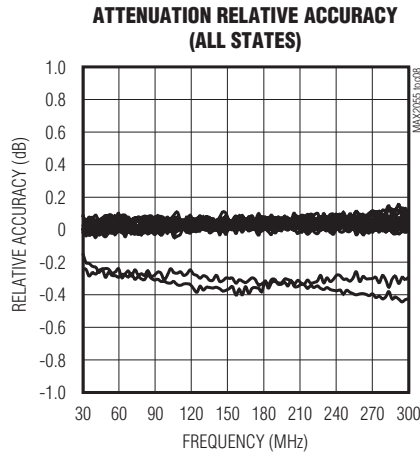
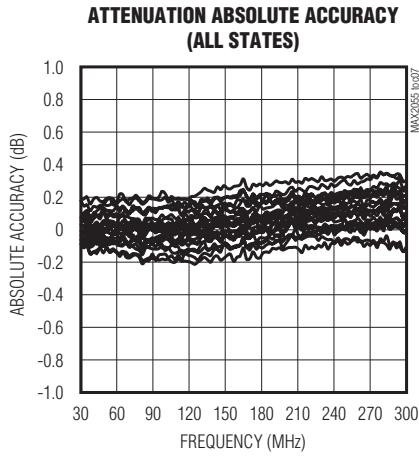


デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

標準動作特性(続き)

(Circuit of Figure 1, $V_{CC} = 5.0V$, $R_1 = 1.13k\Omega$, max gain ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $P_{OUT} = 5dBm$, $T_A = +25^\circ C$, unless otherwise noted.)

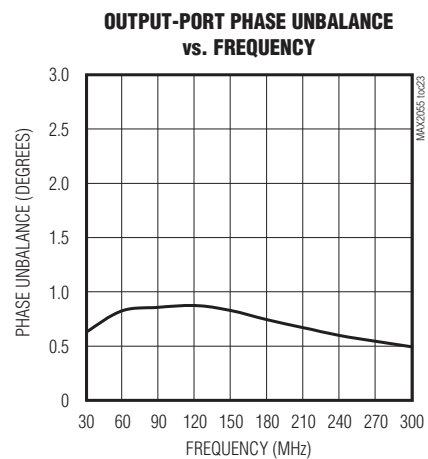
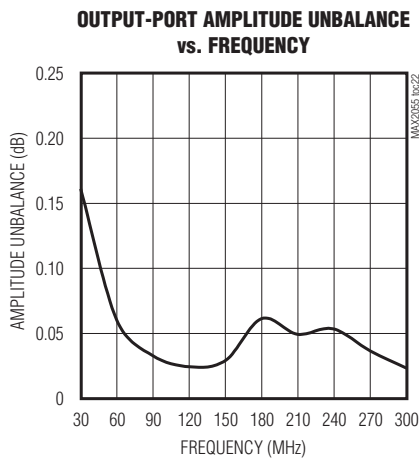
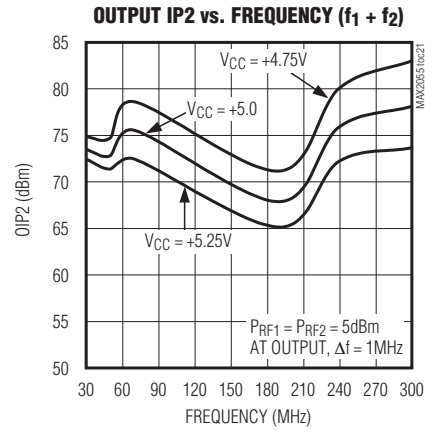
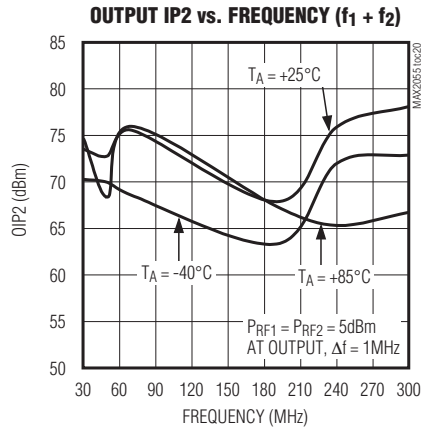
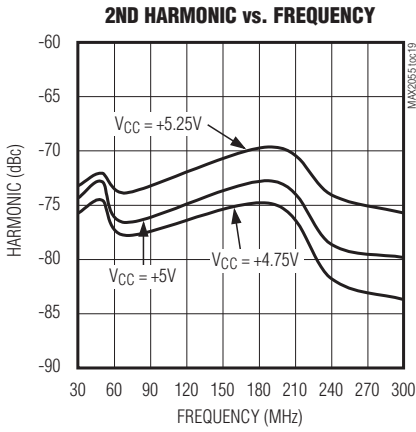
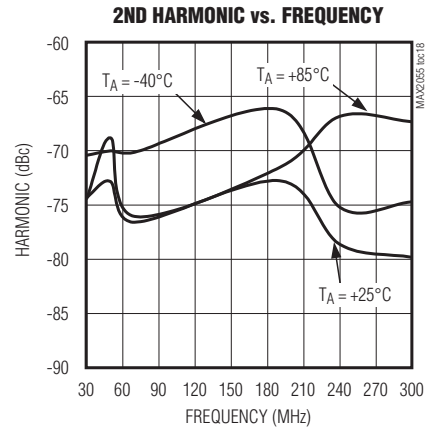
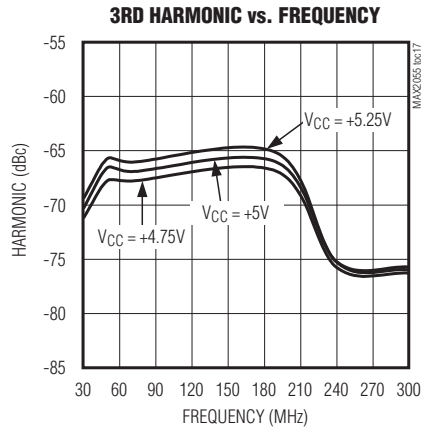
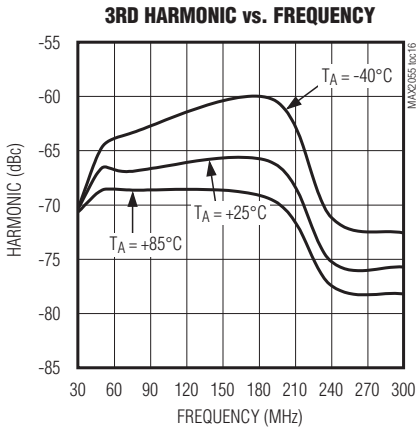


デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

標準動作特性(続き)

(Circuit of Figure 1, $V_{CC} = 5.0V$, $R_1 = 1.13k\Omega$, max gain ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $P_{OUT} = 5dBm$, $T_A = +25^\circ C$, unless otherwise noted.)



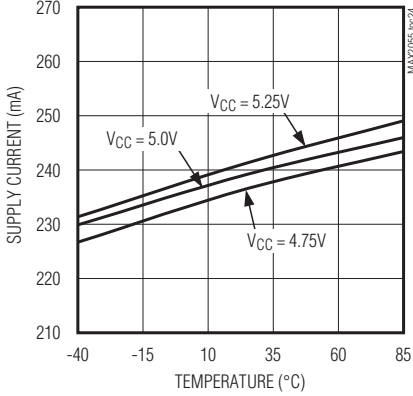
デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

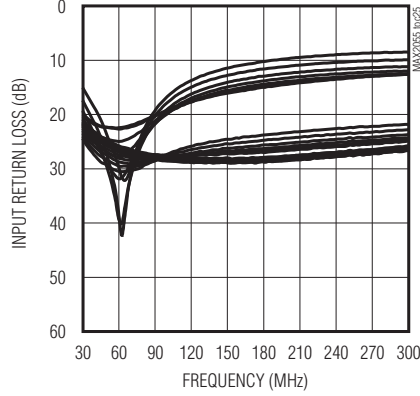
標準動作特性(続き)

(Circuit of Figure 2, $V_{CC} = 5.0V$, $R_1 = 909\Omega$, max gain, ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $P_{OUT} = 5dBm$, $T_A = +25^\circ C$, unless otherwise noted.)

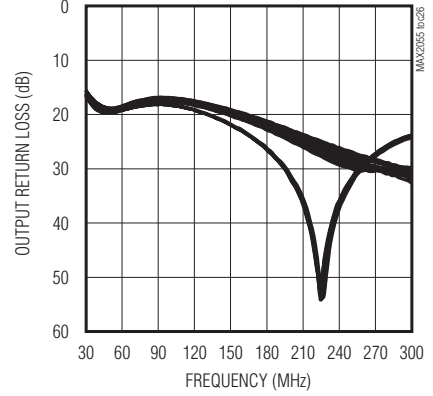
SUPPLY CURRENT vs. TEMPERATURE



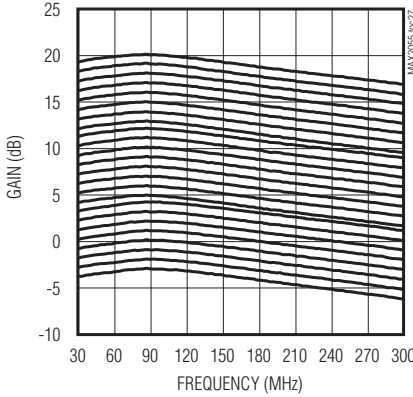
INPUT RETURN LOSS vs. RF FREQUENCY (ALL STATES)



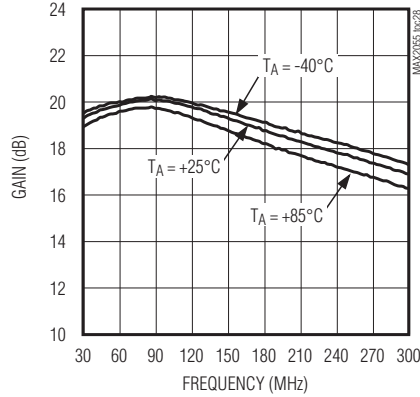
OUTPUT RETURN LOSS vs. FREQUENCY (ALL STATES)



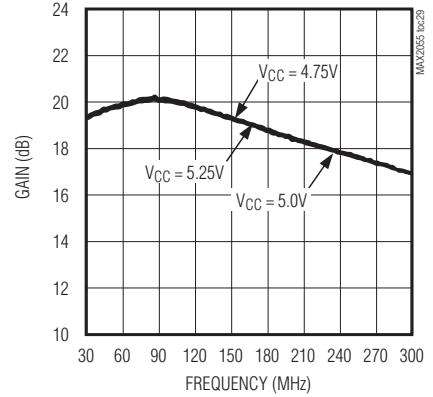
GAIN vs. RF FREQUENCY (ALL STATES)



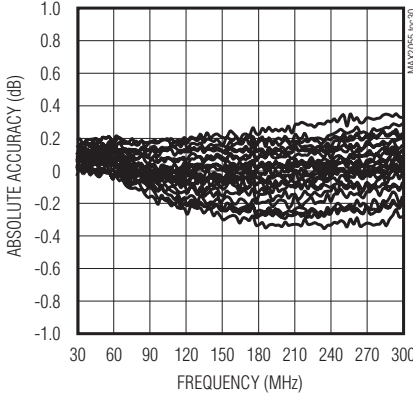
GAIN vs. RF FREQUENCY



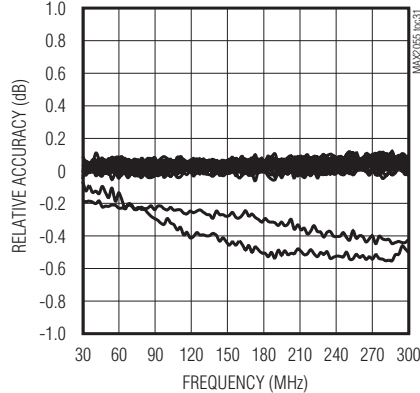
GAIN vs. RF FREQUENCY



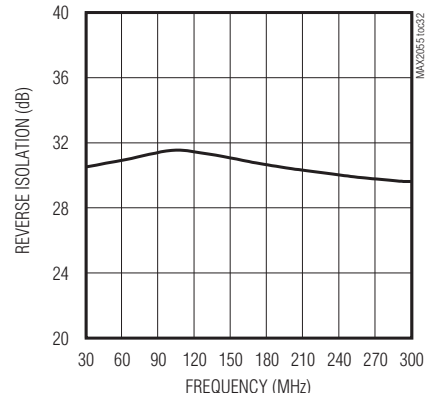
ATTENUATION ABSOLUTE ACCURACY (ALL STATES)



ATTENUATION RELATIVE ACCURACY (ALL STATES)



REVERSE ISOLATION vs. RF FREQUENCY

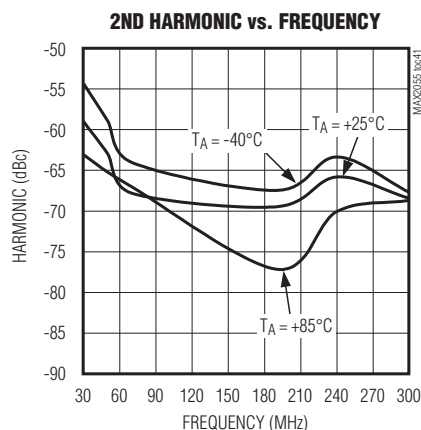
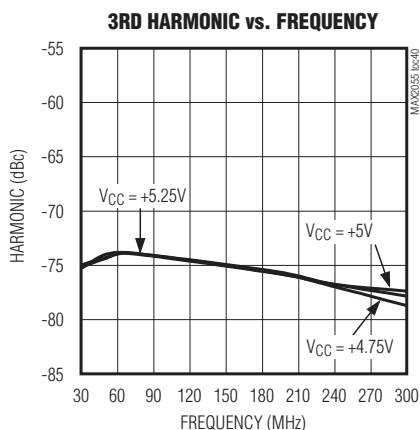
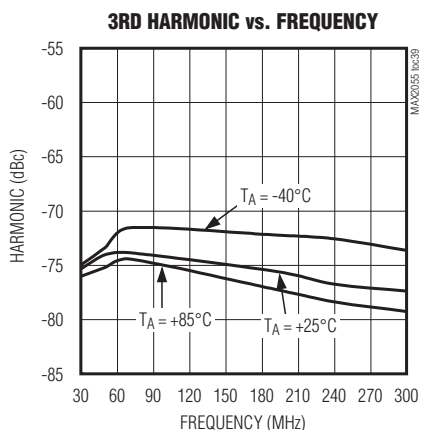
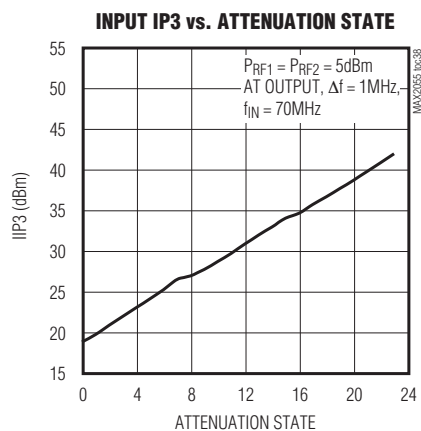
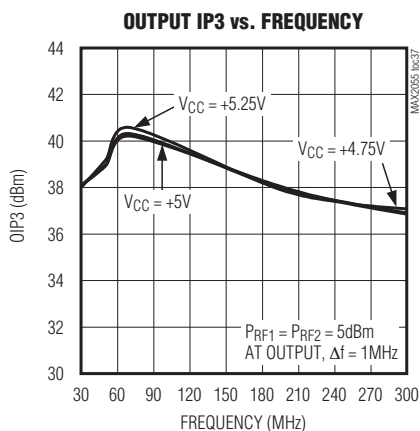
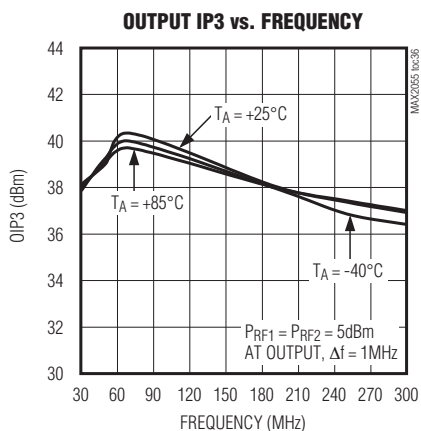
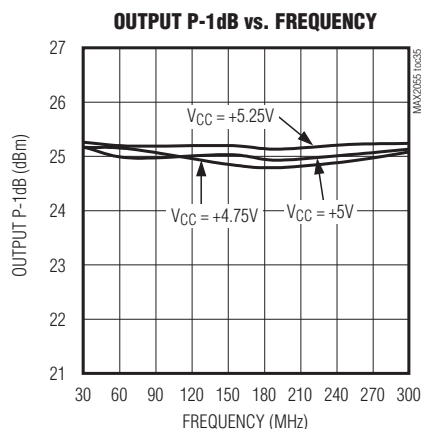
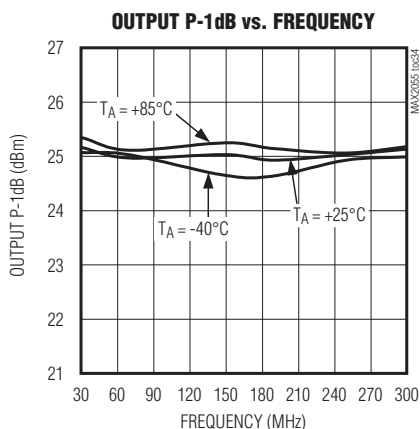
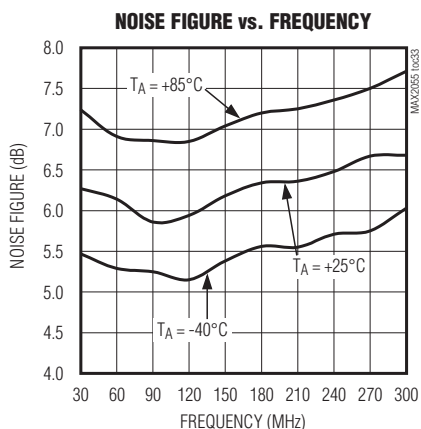


デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

標準動作特性(続き)

(Circuit of Figure 2, $V_{CC} = 5.0V$, $R_1 = 909\Omega$, max gain, ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $P_{OUT} = 5dBm$, $T_A = +25^\circ C$, unless otherwise noted.)

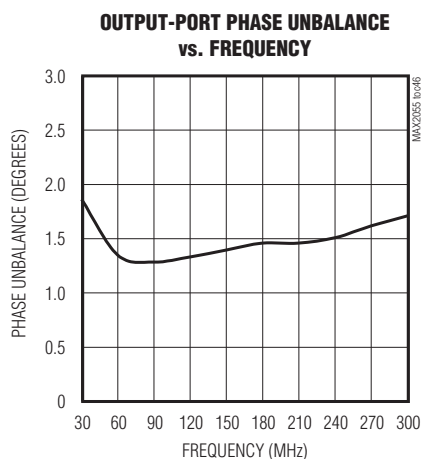
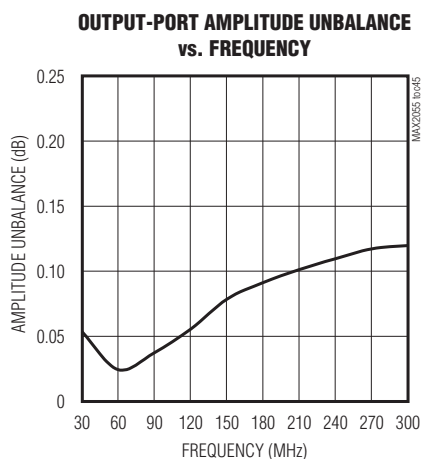
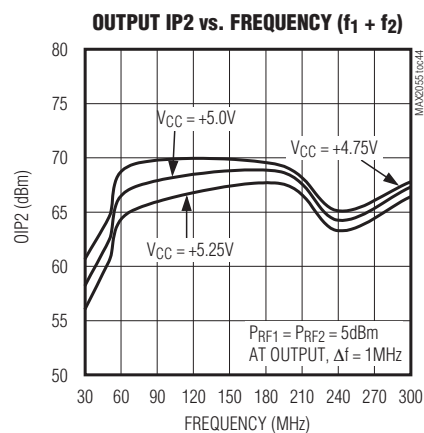
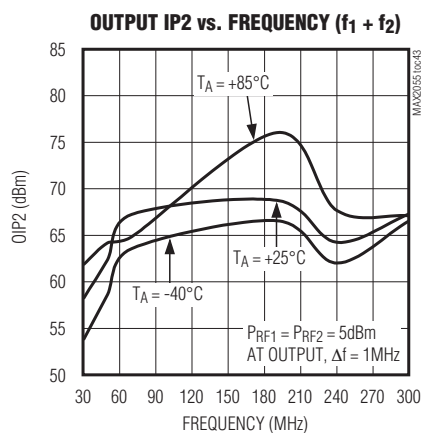
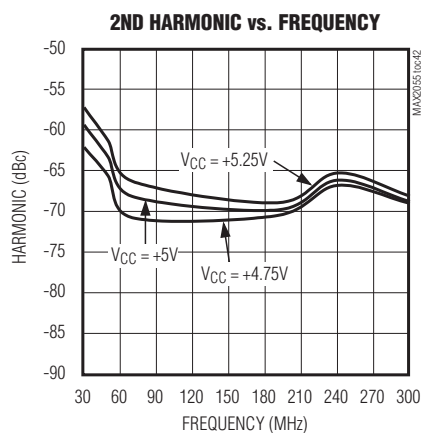


デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

標準動作特性(続き)

(Circuit of Figure 2, $V_{CC} = 5.0V$, $R_1 = 909\Omega$, max gain, ($B_0 = B_1 = B_2 = B_3 = B_4 = 0$), $P_{OUT} = 5dBm$, $T_A = +25^\circ C$, unless otherwise noted.)



デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

端子説明

端子	名称	機能
1, 9	V _{CC}	電源。標準動作回路(図1および図2)に示すようにピンにできるだけ近く配置したコンデンサでGNDにバイパスしてください。
2	RF_IN	信号入力。動作周波数にわたって内部で50Ωにマッチングされています。推奨される部品の値については、標準動作回路を参照してください。
3, 18, 20, EP	GND	グラウンド。プリント基板に低インダクタンスのレイアウト手法を使用してください。エクスポーズドパッドを基板のグラウンドプレーンに半田付けしてください。
4-8	B4-B0	減衰量の制御ビット。減衰量の制御用デジタル入力。減衰量の設定については表3を参照してください。
10	RF_OUT-	反転差動信号出力。DCブロッキングコンデンサに加えて、V _{CC} への外部プルアップチョークインダクタを必要とします(標準電流120mA)。図1および図2を参照してください。
11	RF_OUT+	非反転差動信号出力。DCブロッキングコンデンサに加えて、V _{CC} への外部プルアップチョークインダクタを必要とします(標準電流120mA)。図1および図2を参照してください。
12	I _{BIAS}	アンプバイアス入力。接続の詳細については、図1および図2を参照してください。
13	C _{BP}	バイパスコンデンサ。接続の詳細については、図1および図2を参照してください。
14	L _E	アンプDCグラウンド。消費電流を処理するチョークインダクタを必要とします。インダクタのDC抵抗は0.2Ω未満でなければなりません。
15	AMP _{IN}	アンプ入力。バイアスを可能にするためにDC結合を必要とします。
16	C _C	補償コンデンサ。安定性を確保するために、AMP _{IN} (ピン15)への接続が必要です。
17	I _{SET}	I _{SET} からGNDにR1を接続してください(値については、表1または表2を参照)。
19	ATTN _{OUT}	アッテネータ出力。外付けのDCブロッキングコンデンサを必要とします。

表1. 図1の回路の推奨部品

COMPONENT	VALUE	SIZE
C1, C3-C6, C8, C9, C10, C12	1nF	0603
C2, C11	100pF	0603
L1, L3	330nH	0603
L2	100nH	0603
L4, L5	680nH	1008
R1	1.13kΩ	0603
R7	10Ω	0603
T1, T2	1:1	—

表2. 図2の回路の推奨部品

COMPONENT	VALUE	SIZE
C1, C3, C4, C5, C7-C10, C12	1nF	0603
C2, C11	100pF	0603
L1, L2, L3	330nH	0603
L4, L5	680nH	1008
R1	909Ω	0603
R7	10Ω	0603
T2	1:1	—

デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

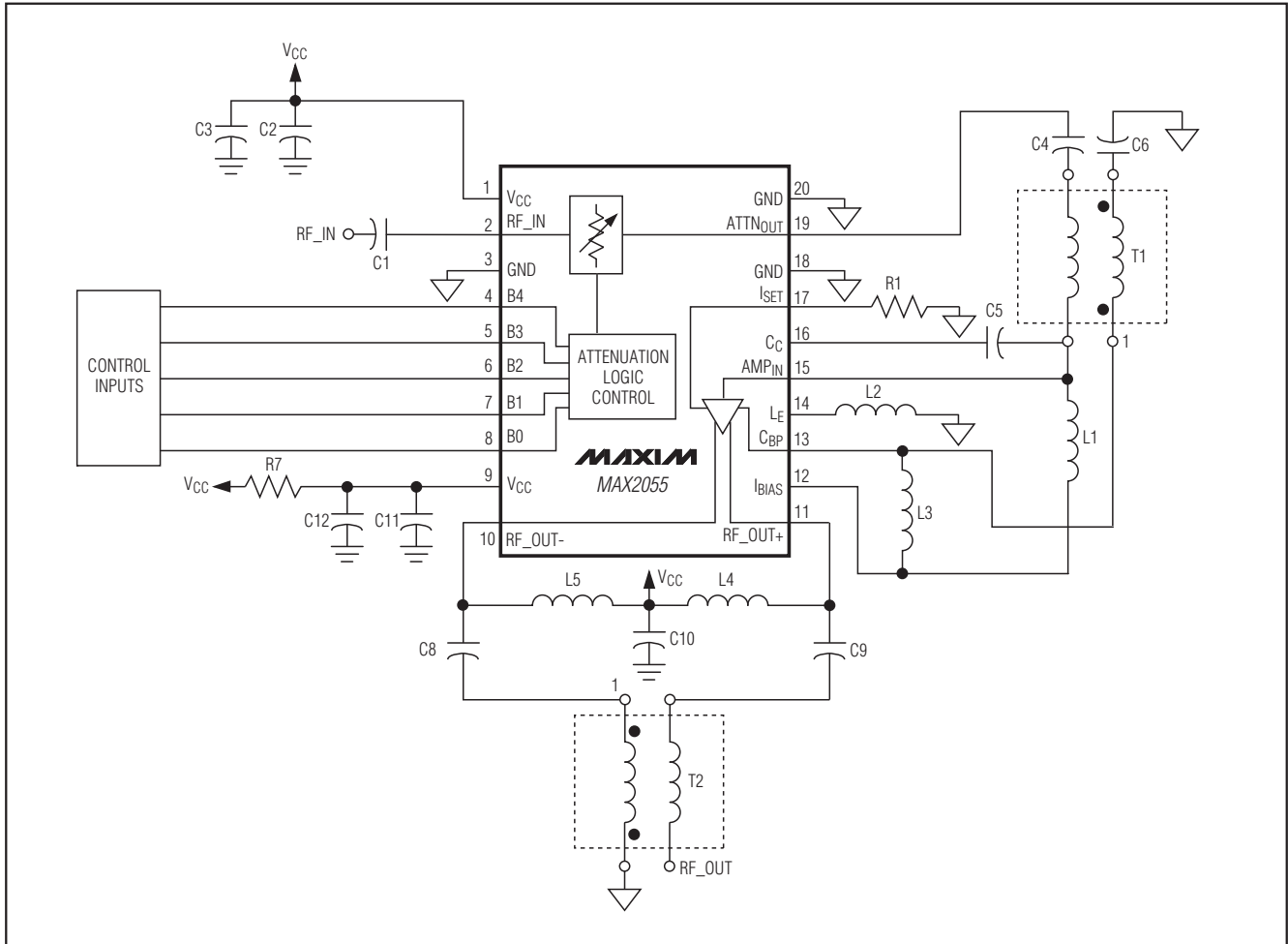


図1. 標準動作回路

詳細

高ダイナミックレンジ、デジタル制御、可変利得差動ADCドライバ/アンプ(DVGA)のMAX2055は、30MHz~300MHzのアプリケーションで使用されます。アンプは50Ωシングルエンド入力および50Ω差動出力システム用に設計されています。

MAX2055は、23dBの選択可能な減衰範囲を備えたデジタルアッテネータと、高リニアリティのシングルエンドから差動への変換出力アンプを内蔵しています。このアッテネータは、B0~B4の5つのロジックラインでデジタル制御されます。オンチップのアッテネータは、±0.2dBの精度で最大23dBの減衰量を実現します。シングルエンド入力から差動への変換出力アンプは負のフィードバックを利用して、広帯域幅にわたって高利得と高リニアリティを確保しています。

アプリケーション情報

デジタル制御アッテネータ

デジタルアッテネータは、B0、B1、B2、B3、およびB4の5つのロジックラインによって制御されます。表3に減衰量の設定を示します。このアッテネータの入力と出力は、外付けのDCブロッキングコンデンサを必要とします。アッテネータの挿入損失は、制御ビットが0dBに設定されている場合(B0 = B1 = B2 = B3 = B4 = 0)、約2dBです。

シングルエンドから差動への変換出力アンプ

MAX2055は、負帰還構成で22dBの公称利得を持つ、シングルエンドから差動への変換出力アンプを内蔵しています。このアンプは、高い出力3次インターセプトポ

デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

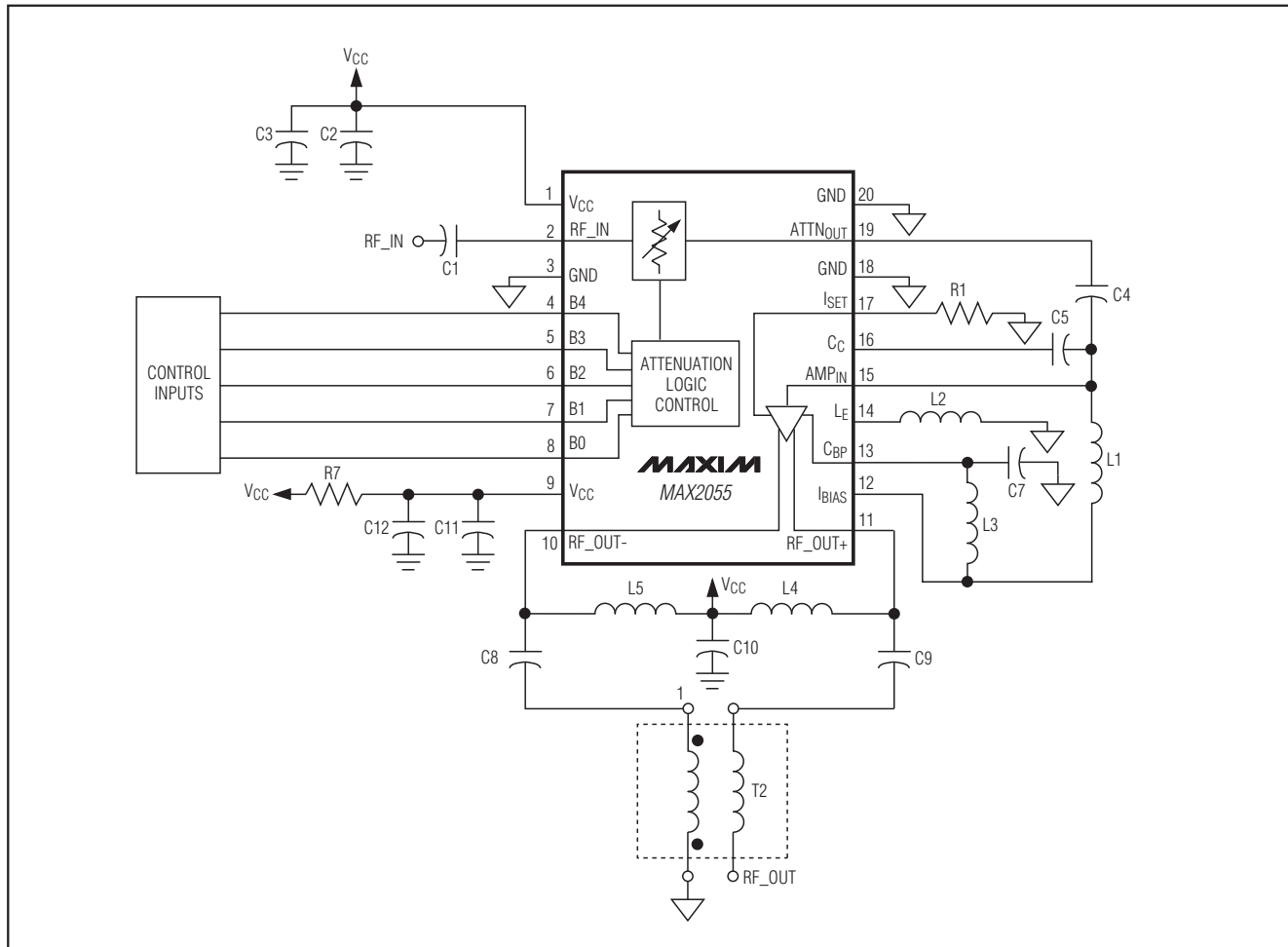


図2. 低コストのアプリケーション回路

イント(OIP3)と共に、30MHz~300MHzの動作周波数範囲について最適化されています。バイアス電流は、アンプのIP3を最適化するように選択されています。R1が1.13kΩのとき(図2の回路を使用する場合は909Ω)、消費電流は240mAで、同時に70MHz時に標準で40dBmの出力IP3を示します。コモンモードインダクタL2は、出力端における振幅と位相の優れたバランスと共に、高コモンモード除去を提供します。L2は、消費電流を許容する必要があり、またDC抵抗は0.2Ω未満でなければなりません。

チョークインダクタ

シングルエンドのアンプ入力と差動出力ポートは、外付けのチョークインダクタを必要とします。入力において、AMP_IN (ピン15)とI_BIAS (ピン12)の間に330nHバイアスインダクタを接続します。またRF_OUT+ (ピン11)およびRF_OUT- (ピン10)とVCCの間に680nHのチョークインダクタを接続します。これらの接続によってアンプにバイアス電流を供給します。

レイアウトについて

プリント基板の適正な設計は、RF/マイクロ波回路の必須要素です。RF信号ラインはできるだけ短くして、損失、放射、およびインダクタンスを最小限に抑えて下さい。最大限の性能を得るには、グランドピンのトレースをパッケージの下のエクスポーズドパッドにじかに配線します。

デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

このパッドは、デバイスの下の複数のビアを使用して基板のグランドプレーンに接続し、最大限のRF/熱伝導経路を確保する必要があります。デバイスのパッケージ底面のエクスポーズドパッドをプリント基板のエクスポーズドパッドに半田付けします。

MAX2055の評価キットは、基板レイアウトの参考に使用することができます。ガーバーファイルは、japan.maxim-ic.comにご要求に応じて提供いたします。

電源バイパス

高周波数回路の安定性には、電源電圧の適正なバイアスが必須となります。各V_{CC}ピンを1000pFと100pFのコンデンサでバイパスしてください。デバイスのできるだけ近くに100pFのコンデンサを接続してください。抵抗R7はスイッチングトランジエントの削減に役立ちます。スイッチングトランジエントが問題にならない場合は、R7は必要ではありません。したがって、ピン9をV_{CC}にじかに接続してください。

エクスポーズドパッドのRF/熱伝導について

MAX2055の20ピンTSSOP-EPパッケージのエクスポーズドパッド(EP)には、熱抵抗の低い、ダイまでの経路が設けられています。ICを実装するプリント基板は、この接点から熱を伝導するように設計することが重要となります。さらに、EPには、デバイス用の低インダクタンスのRFグランド経路が設けられています。

EPは、プリント基板上のグランドプレーンにじかに、またはメッキされたビアホールのアレイを経由して半田付けすることを推奨します。

グランドにパッドを半田付けすることは、効率的な熱伝達のためにも重要です。可能な限りソリッドグランドプレーンを使用してください。

チップ情報

TRANSISTOR COUNT: 325

PROCESS: BiCMOS

表3. 減衰量設定対利得制御ビット

ATTENUATION	B4	B3*	B2	B1	B0
0	0	0	0	0	0
1	0	0	0	0	1
2	0	0	0	1	0
3	0	0	0	1	1
4	0	0	1	0	0
5	0	0	1	0	1
6	0	0	1	1	0
7	0	0	1	1	1
8	0	1	0	0	0
9	0	1	0	0	1
10	0	1	0	1	0
11	0	1	0	1	1
12	0	1	1	0	0
13	0	1	1	0	1
14	0	1	1	1	0
15	0	1	1	1	1
16	1	X	0	0	0
17	1	X	0	0	1
18	1	X	0	1	0
19	1	X	0	1	1
20	1	X	1	0	0
21	1	X	1	0	1
22	1	X	1	1	0
23	1	X	1	1	1

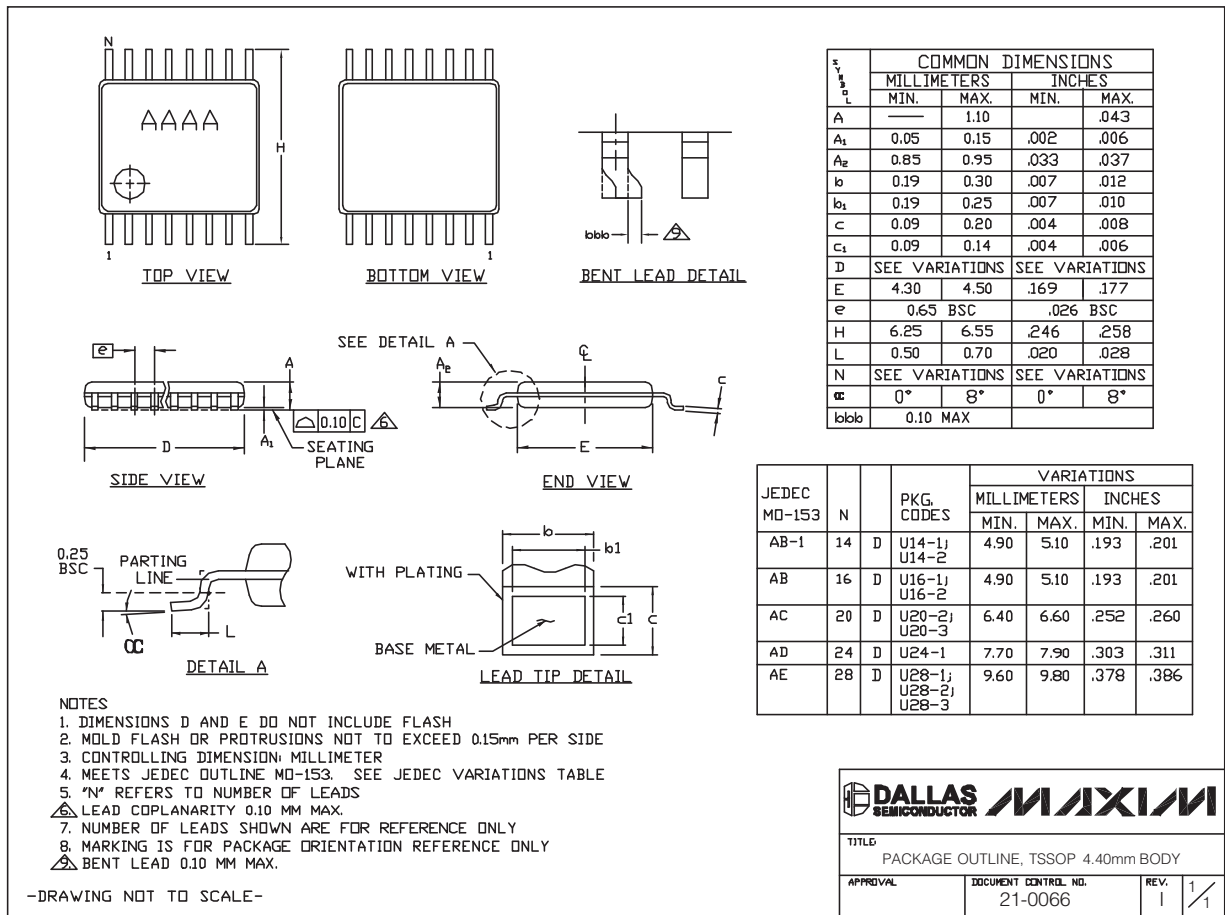
*B4をイネーブルするとB3がディセーブルされ、最小減衰量は16dBです。

デジタル制御、可変利得、差動 ADCドライバ/アンプ

MAX2055

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



TSSOP4.40mm.EPS

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 13