

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

ABSOLUTE MAXIMUM RATINGS

V _{CC} , IN to GND	-0.3V to +6V
IN to V _{CC}	±0.3V
GND to PGND	±0.3V
All Other Pins to GND	-0.3V to (V _{CC} + 0.3V)
LX Current (Note 1)	±4.7A
REF Short Circuit to GND Duration	Continuous
ESD Protection	±2kV

Continuous Power Dissipation (T _A = +70°C) 28-Pin QFN (derate 20mW/°C above +70°C, part mounted on 1in ² of 1oz copper)	1.6W
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

Note 1: LX has internal clamp diodes to PGND and IN. Applications that forward bias these diodes should take care not to exceed the IC's package power dissipation limits.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = V_{CC} = +3.3V, FBSEL = GND, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS	
Input Voltage	V _{IN} , V _{CC}			3.0		5.5	V	
Preset Output Voltage	V _{OUT}	V _{IN} = +3V to +5.5V	FBSEL = V _{CC}	T _A = +25°C to +85°C	2.500	2.525	2.550	V
				T _A = 0°C to +85°C	2.487	2.525	2.563	
			FBSEL = unconnected	T _A = +25°C to +85°C	1.500	1.515	1.530	
				T _A = 0°C to +85°C	1.492	1.515	1.538	
		FBSEL = REF	T _A = +25°C to +85°C	1.800	1.818	1.836		
			T _A = 0°C to +85°C	1.791	1.818	1.845		
		FBSEL = GND	T _A = +25°C to +85°C	1.089	1.100	1.111		
			T _A = 0°C to +85°C	1.084	1.100	1.117		
Adjustable Output Voltage Range		V _{IN} = V _{CC} = +3V to +5.5V, FBSEL = GND		V _{REF}		V _{IN}	V	
AC Load Regulation Error					2		%	
DC Load Regulation Error					0.4		%	
Dropout Voltage	V _{DO}	V _{IN} = V _{CC} = +3V, I _{LOAD} = 1A				250	mV	
Reference Voltage	V _{REF}	T _A = +25°C to +85°C		1.089	1.100	1.111	V	
		T _A = 0°C to +85°C		1.084	1.100	1.117		
Reference Load Regulation	ΔV _{REF}	I _{REF} = -1μA to +10μA			0.5	2	mV	
PMOS Switch On-Resistance	R _{ON,P}	I _{LX} = 0.5A	V _{IN} = +4.5V		90	200	mΩ	
			V _{IN} = +3V		110	250		
NMOS Switch On-Resistance	R _{ON,N}	I _{LX} = 0.5A	V _{IN} = +4.5V		70	150	mΩ	
			V _{IN} = +3V		80	200		
Current-Limit Threshold	I _{LIMIT}			3.1	3.6	4.1	A	
RMS LX Output Current						3.1	A	

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{CC} = +3.3V$, FBSEL = GND, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Idle-Mode Current Threshold			0.3	0.6	0.9	A
Switching Frequency	f	(Note 2)			1	MHz
No-Load Supply Current	$I_{IN} + I_{CC}$	$V_{FB} = 1.2V$		350	600	μA
Shutdown Supply Current	$I_{IN} + I_{CC}$	$\overline{SHDN} = GND$, includes PMOS leakage		<1	15	μA
Thermal Shutdown Threshold	T_{SHDN}	Hysteresis = $15^{\circ}C$		160		$^{\circ}C$
Undervoltage Lockout	V_{UVLO}	V_{IN} falling, hysteresis = 90mV	2.5	2.6	2.7	V
FB Input Bias Current		$V_{FB} = 1.2V$	0	60	250	nA
Off-Time	t_{OFF}	$R_{TOFF} = 110k\Omega$	0.9	1.00	1.1	μs
		$R_{TOFF} = 30.1k\Omega$	0.24	0.30	0.37	
		$R_{TOFF} = 499k\Omega$	3.8	4.5	5.2	
Off-Time Startup Period		FB = GND		4 t_{OFF}		μs
On-Time	t_{ON}	(Note 2)	0.4			μs
SS Source Current	I_{SS}		4	5	6	μA
SS Sink Current	I_{SS}	$V_{SS} = 1V$	100			μA
\overline{SHDN} Input Current	$I_{\overline{SHDN}}$	$V_{\overline{SHDN}} = 0$ to V_{CC}	-1		1	μA
\overline{SHDN} Logic Input Low Voltage	V_{IL}				0.8	V
\overline{SHDN} Logic Input High Voltage	V_{IH}		2.0			V
FBSEL Input Current	I_{FB}	$V_{FBSEL} = 0$ to V_{CC}	-4		4	μA
FBSEL Logic Thresholds		FBSEL = GND			0.2	V
		FBSEL = REF	0.9		1.3	
		FBSEL = unconnected	$0.7V_{CC}$ - 0.2		$0.7V_{CC}$ + 0.2	
		FBSEL = V_{CC}	V_{CC} - 0.2			
Maximum Output RMS Current					3.1	ARMS

ELECTRICAL CHARACTERISTICS

($V_{IN} = V_{CC} = +3.3V$, FBSEL = GND, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
Input Voltage	V_{IN}, V_{CC}		3.0	5.5	V	
Preset Output Voltage	V_{OUT}	$V_{IN} = +3V$ to $+5.5V$, $I_{LOAD} = 0$ to $2.5A$, $V_{FB} = V_{OUT}$	FBSEL = V_{CC}	2.475	2.756	V
			FBSEL = unconnected	1.485	1.545	
			FBSEL = REF	1.782	1.854	
			FBSEL = GND	1.078	1.122	
Adjustable Output Voltage Range		$V_{IN} = V_{CC} = +3V$ to $+5.5V$, FBSEL = GND	V_{REF}	V_{IN}	V	
Reference Voltage	V_{REF}		1.078	1.122	V	
PMOS Switch On-Resistance	$R_{ON,P}$	$I_{LX} = 0.5A$	$V_{IN} = +4.5V$	200	$m\Omega$	
			$V_{IN} = +3V$	250		

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = V_{CC} = +3.3V$, FBSEL = GND, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 3)

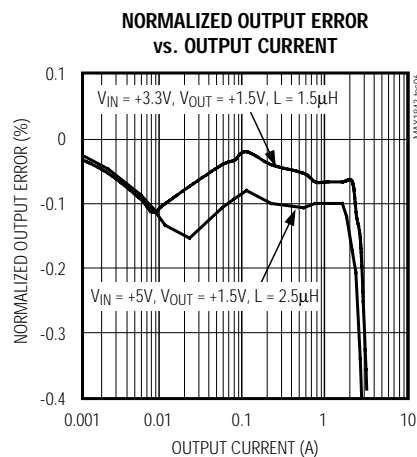
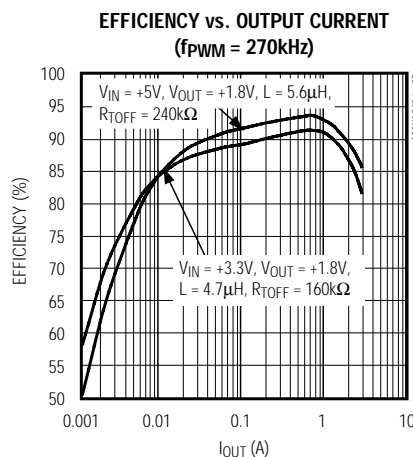
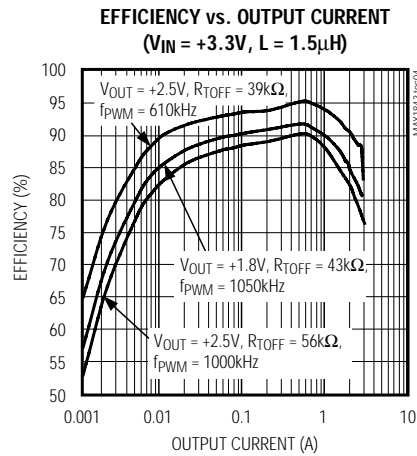
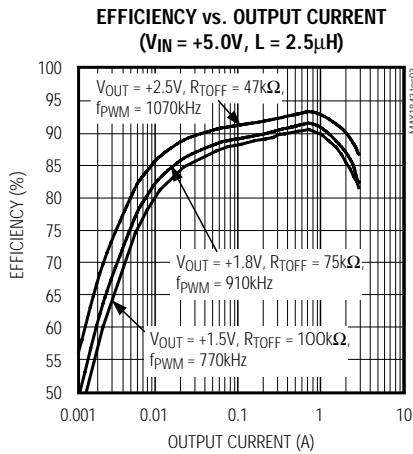
PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
NMOS Switch On-Resistance	$R_{ON,N}$	$I_{LX} = 0.5A$	$V_{IN} = +4.5V$	150	m Ω
			$V_{IN} = +3V$	200	
Current-Limit Threshold	I_{LIMIT}		2.9	4.3	A
Idle-Mode Current Threshold			0.2	1.0	A
No-Load Supply Current	$I_{IN} + I_{CC}$	$V_{FB} = 1.2V$		600	μA
FB Input Bias Current	I_{FB}	$V_{FB} = 1.2V$	0	300	nA
Off-Time	t_{OFF}	$R_{TOFF} = 110k\Omega$	0.85	1.15	μs

Note 2: Recommended operating frequency, not production tested.

Note 3: Specifications from $0^{\circ}C$ to $-40^{\circ}C$ are guaranteed by design, not production tested.

標準動作特性

(Circuit of Figure 1, $T_A = +25^{\circ}C$, unless otherwise noted.)

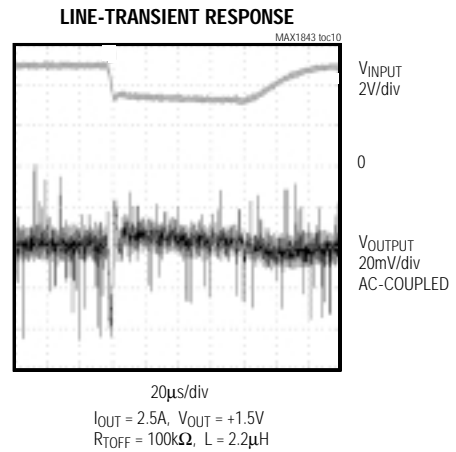
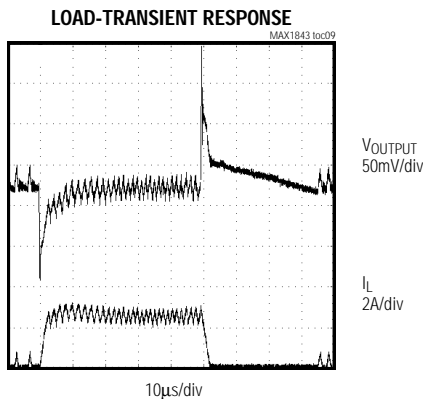
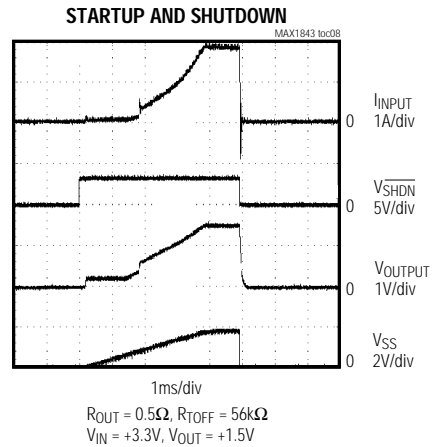
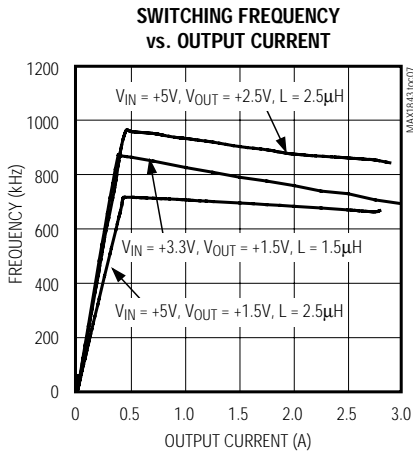
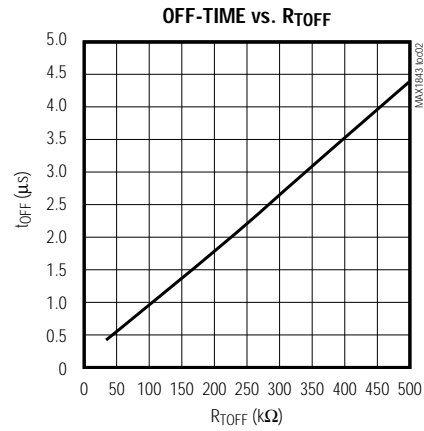
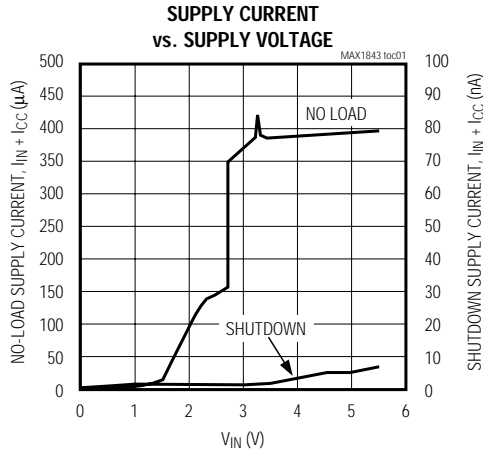


2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

標準動作特性(続き)

(Circuit of Figure 1, $T_A = +25^\circ\text{C}$, unless otherwise noted.)



2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

端子説明

端子	名称	機能
1, 5, 10, 11, 12, 22, 24, 26, 28	N.C.	内部接続なし
2, 4	IN	内部PMOSパワースイッチの電源電圧入力
3, 18, 19, 23, 25	LX	PMOSパワースイッチ及びNMOS同期整流器スイッチのドレイン接続。このノードと出力フィルタコンデンサ及び負荷の間にインダクタを接続して下さい。
6	SS	ソフトスタート。SSとGNDの間にコンデンサを接続すると、スタートアップ時の突入電流が制限されます。
7	COMP	積分器補償。COMPとV _{CC} との間にコンデンサを接続して、積分器を補償して下さい。「積分器アンプ」を参照。
8	TOFF	オフ時間選択入力。一定オフ時間動作中のPMOSパワースイッチのオフ時間を設定します。TOFFとGNDの間に抵抗を接続してPMOSスイッチのオフ時間を調整して下さい。
9	FB	固定出力及び可変出力の両動作モードのフィードバック入力。出力に直接接続すると固定電圧動作になり、抵抗分圧器に接続すると可変動作モードになります。
13, back-side pad	GND	アナロググランド。露出されている裏面パッドを端子13に接続して下さい。
14	REF	リファレンス出力。1μFのコンデンサでREFをGNDにバイパスして下さい。
15	FBSEL	フィードバック選択入力。出力電圧を選択します。設定手順については、表2を参照して下さい。
16	V _{CC}	アナログ電源電圧入力。内部アナログ回路に電源を供給します。10 sと2.2μFのローパスフィルタでV _{CC} をバイパスして下さい。図1を参照。
17, 20, 21	PGND	電源グランド。内部でNMOS同期整流器スイッチに接続されています。
27	$\overline{\text{SHDN}}$	シャットダウン制御入力。 $\overline{\text{SHDN}}$ をローに駆動するとリファレンス、制御回路及び内部MOSFETがディセーブルされます。ハイに駆動するがV _{CC} に接続すると、通常動作になります。

詳細

MAX1843は、同期電流モード一定オフ時間PWM DC-DCコンバータで、+3V~+5.5Vの入力電圧を+2.5V、+1.8V又は+1.5Vの固定電圧、あるいは+1.1V~V_{IN}の可変出力電圧にステップダウンします。本デバイスは最大2.7Aの出力電流を供給します。0.09 PMOSパワースイッチ及び0.07 NMOS同期整流器スイッチから成る内部スイッチにより、効率が向上し、部品点数が削減され、外部ショットキダイオードは不要となっています。

MAX1843は重負荷において一定オフ時間モードで動作し、軽負荷においてはマキシム社独自のアイドルモードで動作することにより効率を最適化します。一定オフ時間制御回路は、単一抵抗によってスイッチング周波数を最大1MHzまで設定できるため、効率、スイッチングノイズ、部品サイズ及びコスト間で最適なバランスを取ることができます。低ドロップアウト条件において、本製品はデューティサイクル100%モードで動作します。このモードではPMOSスイッチが常にオン状態に留まります。アイドルモードはサイクルをスキップして遷移

及びゲートチャージ損失を低減することにより、軽負荷効率を改善します。

電源をレギュレーションから得ている場合、一定オフ時間PWM構造は実質的に一定周波数動作を提供します。この構造は、ライン及び負荷トランジェントに迅速に応答するという利点を持っています。

MAX1843の電流モード一定オフ時間PWM構造は、PMOSスイッチのオン時間を一定オフ時間に対して変化させることにより出力電圧を安定化します。オン時間が増加すると、ピークインダクタ電流及びパルス毎に負荷に移行するエネルギーが増加します。

動作モード

PMOSスイッチを流れる電流により、動作モードが決定されます。即ち、負荷電流がアイドルモードスレッショルドの半分以上の時一定オフ時間モードになり、負荷電流がアイドルモードスレッショルドの半分以下の時アイドルモードになります。電流検出は、電流検出I²R損失を排除する独自の構造によって行われます。

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

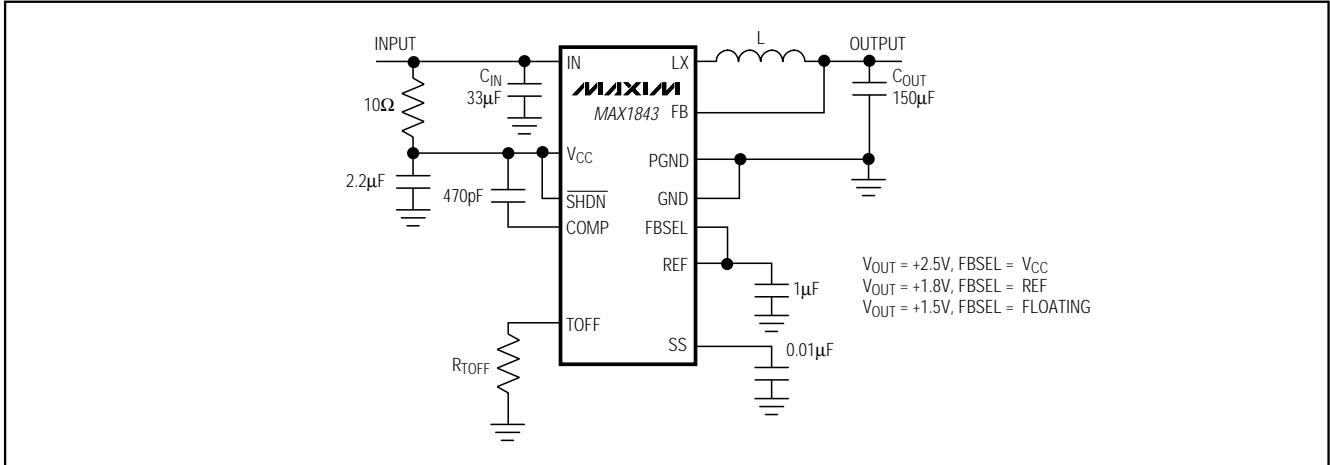


図1. 標準回路

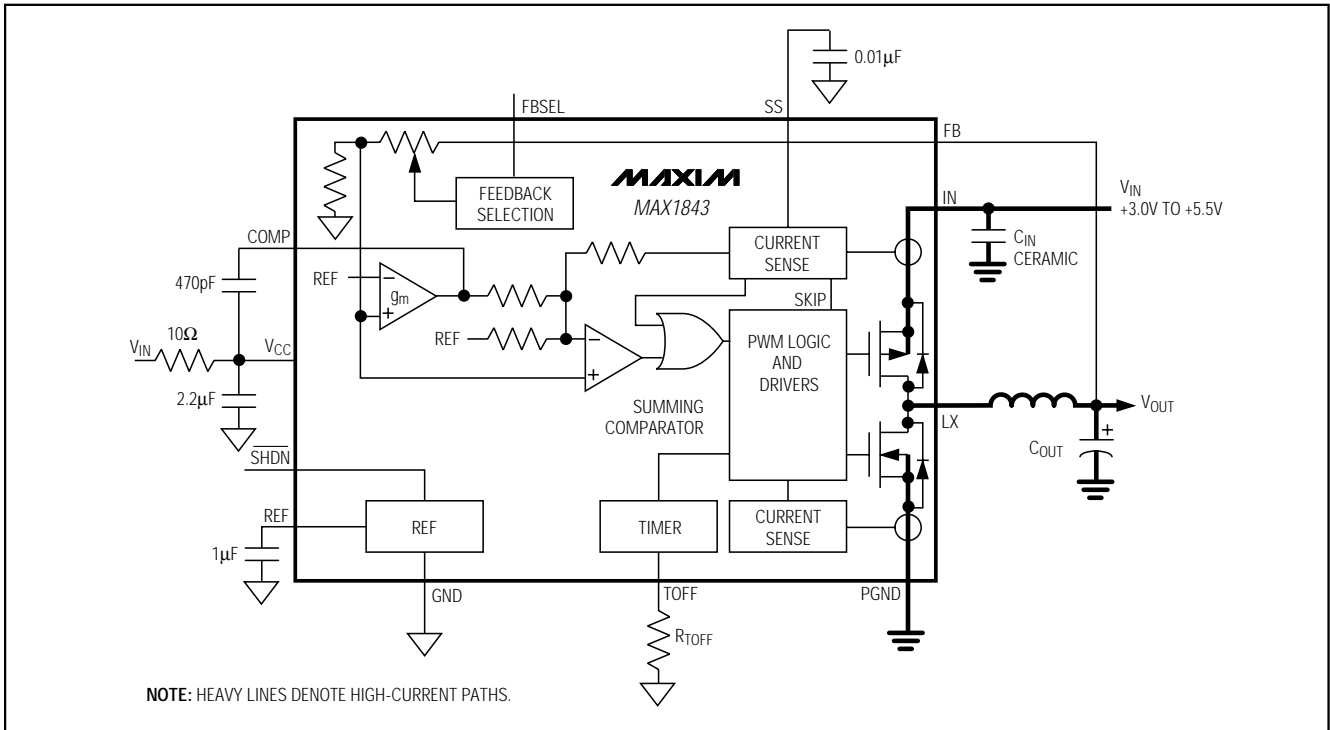


図2. ファンクションダイアグラム

一定オフ時間モード

一定オフ時間動作は、PMOSスイッチに流れる電流がアイドルモードスレッシュホールド電流(アイドルモードスレッシュホールドの半分の負荷電流に相当)を超えると発生します。このモードは、各オフ時間の最後にレギュレーションコンパレータがPMOSスイッチをターンオンすることにより、デバイスを連続導電モードに維持し

ます。PMOSスイッチは出力が安定化状態になるか、電流制限に達するまでオン状態に留まります。PMOSスイッチは一旦ターンオフすると、設定されたオフ時間(t_{OFF})だけオフ時間に留まります。短絡状態における電流を制御するために、PMOSスイッチは $V_{OUT} < V_{OUT(NOM)}/4$ の時、 t_{OFF} の約4倍の間オフ状態に留まります。

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

アイドルモード

このデバイスは、軽負荷において、パルススキップするアイドルモードに切り替えることによって効率を改善します。アイドルモード動作は、PMOSスイッチに流れる電流がアイドルモードスレッショルド電流以下に低下した時に起こります。アイドルモードは、スイッチに流れる電流がアイドルスレッショルドに達するまでPMOSを強制的にオン状態にします。これにより、軽負荷の効率を劣化させる不必要なスイッチングを最小限に抑えます。アイドルモードにおけるデバイスは、断続導電動作になります。電流検出回路がNMOS同期スイッチを流れる電流を監視し、電流が逆転する前にスイッチをターンオフします。これにより、電流が出力フィルタからインダクタ及びNMOSスイッチを通してグラウンドに流れるのを防ぎます。デバイスの動作モードが切り替わる時、回路の挙動に大きな変化はありません。

100%デューティサイクル動作

入力電圧が出力電圧近くまで低下するとデューティサイクルが増加して、最終的には、PMOS MOSFETが連続的にオンになります。デューティサイクルが100%の時のドロップアウト電圧は、出力電流を内部PMOSスイッチ及びインダクタの寄生抵抗のオン抵抗にかけたものの積です。PMOSスイッチは、電流制限に達するまでは連続的にオン状態に留まります。

シャットダウン

MAX1843は、 $\overline{\text{SHDN}}$ をロジックレベルローに駆動すると低電力シャットダウンモードになり、消費電流が $1\mu\text{A}$ 以下に低減します。シャットダウン中は全ての回路及び内部MOSFETがターンオフされ、LXノードがハイインピーダンスになります。 $\overline{\text{SHDN}}$ をロジックレベルハイにするか、 V_{CC} に接続すると通常動作になります。

加算コンパレータ

加算コンパレータの入力では、リファレンス電圧を基準とする出力電圧エラー信号、積分された出力電圧エラー補正信号、及び検出されたPMOSスイッチ電流の3つの信号が加算されます(図2)。積分されたエラー信号は、COMPに外付コンデンサを持つトランスコンダクタンスアンプによって供給されます。この積分器は、高利得アンプを必要とせず、高いDC精度を提供します。COMPにコンデンサを接続することにより、全体的なループ応答が変わります(「積分器アンプ」を参照)。

同期整流

同期整流機能のないステップダウンレギュレータの場合、インダクタの放電時における電流経路は外部ショットキダイオードによって提供されます。ショットキダイオードを低抵抗NMOS同期スイッチで置き換えると、導電損失が削減されて効率が改善されます。

貫通電流(シュートスルー)を防ぐため、NMOS同期整流器スイッチはPMOSパワースwitchがターンオフしたあと短い遅延の後、ターンオンします。一定オフ時間モードでは、同期整流器はPMOSパワースwitchがターンオンする直前にターンオフします。両方のスイッチがオフの時、インダクタ電流はNMOSスイッチの内部ボディダイオードを流れます。内部ボディダイオードの順方向電圧は、比較的高くなっています。

熱抵抗

ジャンクションと周囲の間の熱抵抗 θ_{JA} は、ICのリード線を間近に囲む銅箔の面積に大きく依存します。MAX1843の銅箔面積は 2.54cm^2 で、空気の流れがない時の熱抵抗は $50\text{ }^\circ\text{C}/\text{W}$ です。基板上に空気の流れがあると、ジャンクションから周囲への熱抵抗がかなり減少します。放熱性を高めるため、裏面露出パッドを大型のアナロググラウンドプレーンに接続することが重要です。

消費電力

MAX1843の消費電力は、主に2つのパワースwitchの導電損失です。制御部の消費電流、及び内部スイッチのゲート容量の充電と放電に使用される平均電流に起因する消費電力(スイッチング損失)は次式で概算されます。

$$P_{\text{DS}} = C \times V_{\text{IN}}^2 \times f_{\text{PWM}}$$

ここで、 $C = 2.5\text{ nF}$ で、 f_{PWM} はPWMモードにおけるスイッチング周波数です。

この数値は、デバイスがアイドルモードになってスイッチング周波数が減少すると共に減少します。2つのパワースwitchを合わせた導電損失は次式で概算されます。

$$P_{\text{D}} = I_{\text{OUT}}^2 \times R_{\text{PMOS}}$$

ここで、 R_{PMOS} はPMOSスイッチのオン抵抗です。

これだけの電力を放熱するために必要なジャンクションから周囲への熱抵抗は、次式で求められます。

$$\theta_{\text{JA}} = (T_{\text{J,MAX}} - T_{\text{A,MAX}}) / P_{\text{D(TOT)}}$$

ここで、 θ_{JA} = ジャンクションから周囲への熱抵抗

$T_{\text{J,MAX}}$ = 最大ジャンクション温度

$T_{\text{A,MAX}}$ = 最大周囲温度

$P_{\text{D(TOT)}}$ = 全損失

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

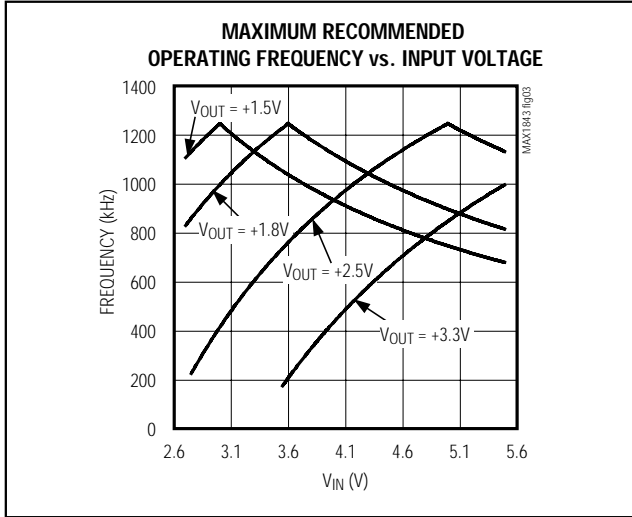


図3. 最大推奨動作周波数対入力電圧

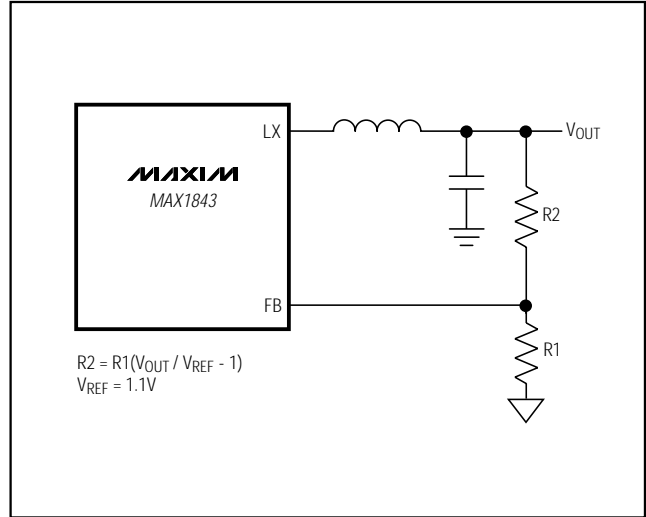


図4. 可変出力電圧

表1. 推奨部品定数($I_{OUT} = 2.7A$)

V_{IN} (V)	V_{OUT} (V)	fPWM (kHz)	L (μH)	R_{TOFF} (k Ω)
5	3.3	800	2.2	39
5	2.5	1180	2.2	47
5	1.8	850	2.2	75
5	1.5	715	2.2	100
3.3	2.5	570	1.5	39
3.3	1.8	985	1.5	43
3.3	1.5	940	1.5	56

表2. 出力電圧設定

PIN		OUTPUT VOLTAGE (V)
FBSEL	FB	
VCC	Output voltage	2.5
Unconnected	Output voltage	1.5
REF	Output voltage	1.8
GND	Resistive divider	Adjustable

設計手順

標準的なアプリケーションにおいては、表1の推奨部品定数を使用して下さい。その他のアプリケーションの場合は、以下の手順に従って下さい。

- 1) 希望のPWMモードスイッチング周波数を選択します。最大動作周波数については図3を参照して下さい。
- 2) 入力電圧、出力電圧及びスイッチング周波数の関数として一定オフ時間を選択します。
- 3) オフ時間の関数として R_{TOFF} を選択します。
- 4) 出力電圧、オフ時間及びピーク間インダクタ電流の関数としてインダクタを選択します。

出力電圧の設定

MAX1843の出力は、3つの固定出力電圧(+2.5V、+1.8V、又は+1.5V)のいずれかから選択できます。固定出力電圧にするにはFBを出力電圧に接続し、FBSELを表2に示すように接続して下さい。可変出力電圧にするにはFBSELをGNDに接続し、FBを出力電圧とグランド間の抵抗分圧器に接続して下さい(図4)。可変出力電圧の場合、 $V_{FB} = V_{REF}$ の時に安定です。R1には10k ~ 50k の範囲の抵抗を使用して下さい。R2は次式で与られます。

$$R2 = R1 \left(\frac{V_{OUT}}{V_{REF}} - 1 \right)$$

ここで、 V_{REF} は1.1V(typ)です。

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

スイッチング周波数とオフ時間の設定

MAX1843のPWMモードスイッチング周波数は設定可能になっており、入出力電圧及びTOFFとGNDの間に接続されたR_{TOFF}の値によって設定します。R_{TOFF}は、PWMモードにおけるPMOSパワースイッチのオフ時間を設定します。PWMモードにおける希望のスイッチング周波数に従って、次式でオフ時間を選択して下さい。

$$t_{OFF} = \frac{(V_{IN} - V_{OUT} - V_{PMOS})}{f_{PWM}(V_{IN} - V_{PMOS} + V_{NMOS})}$$

ここで、t_{OFF} = 設定されたオフ時間

V_{IN} = 入力電圧

V_{OUT} = 出力電圧

V_{PMOS} = 内部PMOSパワースイッチの両端の電圧降下

V_{NMOS} = 内部NMOS同期整流器スイッチの両端の電圧降下

f_{PWM} = PWMモードにおけるスイッチング周波数

次式でR_{TOFF}を選択して下さい。

$$R_{TOFF} = (t_{OFF} - 0.07\mu s) (110k\Omega / 1.00\mu s)$$

R_{TOFF}の推奨値は36k ~ 430k で、対応するオフ時間は0.4μs ~ 4μsです。

インダクタの選択

重要なインダクタパラメータであるインダクタ値(L)及びピーク電流(I_{PEAK})を指定する必要があります。次に含まれている定数LIRは、インダクタのピーク間AC電流(リップル電流)と最大DC負荷電流の比です。LIRの値が大きいほどインダクタンスは小さくなりますが、損失及びリップルが大きくなります。サイズと損失の間の適切な妥協点は、リップル電流と負荷電流の比が約25%(LIR = 0.25)になる点です。これは、DC負荷電流を1.125倍したピークインダクタ電流に対応します。

$$L = \frac{V_{OUT} \times t_{OFF}}{I_{OUT} \times LIR}$$

ここで、I_{OUT} = 最大DC負荷電流

LIR = ピーク間ACインダクタ電流とDC負荷電流の比(0.25 typ)です。

上記の式を使用した場合、完全負荷時のピークインダクタ電流は1.125 × I_{OUT}です。それ以外の場合、ピーク電流は次式で求められます。

$$I_{PEAK} = I_{OUT} + \frac{V_{OUT} \times t_{OFF}}{2 \times L}$$

飽和電流が少なくともピークインダクタ電流と同じインダクタを選択して下さい。選択した動作周波数における損失が少ないインダクタを選ぶ必要があります。

コンデンサの選択

入力フィルタコンデンサは、ピーク電流及び電圧ソースにおけるノイズを低減します。低ESR、低ESLコンデンサをINから5mm以内に配置して下さい。RMS入力リップル電流の必要条件及び電圧定格に従って入力コンデンサを選択して下さい。

$$I_{RIPPLE} = I_{LOAD} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

ここで、I_{RIPPLE} = 入力RMS電流リップルです。

出力フィルタコンデンサは、出力電圧リップル、出力負荷トランジエント応答及びフィードバックループの安定性に影響します。MAX1843が安定した動作をするには、V_{RIPPLE} 1% × V_{OUT}の最小出力リップル電圧が必要です。

出力コンデンサの最小ESRは次式で求めることができます。

$$ESR > 1\% \times \frac{L}{t_{OFF}}$$

動作を安定させるには、適切な出力フィルタコンデンサが必要です。出力コンデンサを選択する際は、以下を守って下さい。

$$C_{OUT} \geq \frac{t_{OFF}}{V_{OUT}} 79\mu FV/\mu s$$

積分器アンプ

内部トランスコンダクタンスアンプは出力DC精度を微調整します。トランスコンダクタンスアンプは、COMPとV_{CC}の間のコンデンサC_{COMP}で補償されます。動作を安定させるために、C_{COMP} = 470pFを選択して下さい。

大きなコンデンサ値は平均出力電圧を一定に保ちますが、出力電圧の変化に対するループ応答が遅くなります。コンデンサ値が小さいと、出力電圧の変化に対するループ応答が速くなりますが、安定性が低下します。最適な性能が得られるコンデンサ値を選択して下さい。

ソフトスタート

ソフトスタートは、スタートアップ時及びシャットダウン解除時に内部電流制限を徐々に増加させることにより入力サージ電流を減少させる機能です。SSとGNDの間に配置されたタイミングコンデンサC_{SS}が、内部電流制限の変化速度を設定します。

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

パワーアップ時、低電圧ロックアウト(2.6V typ)解除時、又はSHDNピンがハイに引き上げられた後、4μAの一定電流ソースがソフトスタートコンデンサを充電し、SSが昇圧します。SSの電圧が約0.7Vよりも低い時、電流制限はゼロに設定されます。電圧が0.7Vから約1.8Vに増加するに従い、電流制限は0から電流制限スレッシュホールド(「Electrical Characteristics」を参照)に調整されます。ソフトスタートコンデンサ両端の電圧の時間変化は次式で表されます。

$$V_{SS} = \frac{4\mu A \times t}{C_{SS}}$$

ソフトスタート電流制限は、ソフトスタートピンSSの電圧に依存し、次式のように変化します。

$$SS I_{LIMIT} = \frac{V_{SS} - 0.7V}{1.1V} \times I_{LIMIT}$$

ここで、 I_{LIMIT} は「Electrical Characteristics」の表にある電流スレッシュホールドです。

ソフトスタートコンデンサの両端の電圧が1.8Vに達すると、低電流ソースは充電を停止します(図5)。

出力電流に伴う周波数の変化

MAX1843の動作周波数は、次式に示されるように、主に t_{OFF} (R_{TOFF} により設定)、 V_{IN} 及び V_{OUT} により決定されます。

$$f_{PWM} = (V_{IN} - V_{OUT} - V_{PMOS}) / [t_{OFF} (V_{IN} - V_{PMOS} + V_{NMOS})]$$

但し、出力電流が増加するにつれて、NMOS及びPMOSスイッチの両端における電圧降下が増加し、インダクタの両端における電圧が減少します。これにより、周波数が低下します。周波数の変化は次式で概算できます。

$$\Delta f_{PWM} = -I_{OUT} \times R_{PMOS} / (V_{IN} \times t_{OFF})$$

ここで、 R_{PMOS} は内部MOSFETの抵抗です(90m typ)。

回路レイアウト及びグラウンディング

MAX1843の出力パワーレベル、高効率及び低ノイズ特性を十分に発揮させるには、良好なレイアウトが必要です。適正なレイアウトは、グラウンドプレーンの使用、適切な部品配置及び適切なトレース幅による適正な配線によって得ることができます。以下の項目は、重要度順に列挙されています。

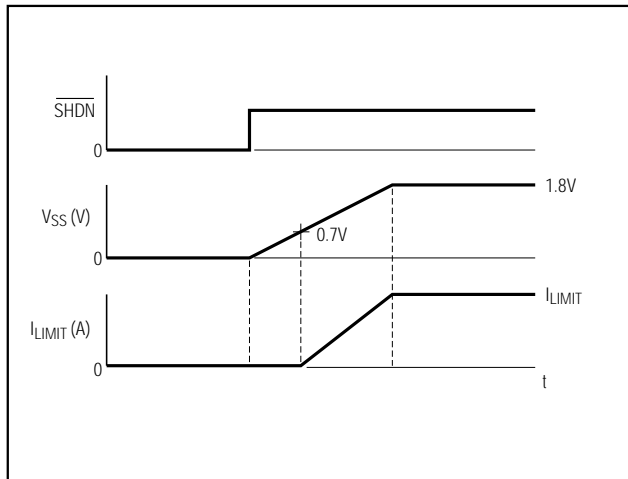


図5. ソフトスタート電流制限の時間変化

- 1) スイッチト電流及び大電流のグラウンドループを最小限に抑えて下さい。入力コンデンサのグラウンド、出力コンデンサのグラウンド及びPGNDをまとめて接続して下さい。結果として得られるアイランドは一点のみにおいてGNDに接続して下さい。
- 2) 入力フィルタコンデンサはINから5mm以内に接続して下さい。接続する銅トレースには大電流が流れるため、幅を少なくとも1mm、できれば2.5mmにして下さい。
- 3) LXノードの部品同士はできるだけ近くにまとめ、デバイスにできるだけ近づけて配置して下さい。これにより、抵抗性損失とスイッチング損失、及びノイズが減少されます。
- 4) 最適の性能を得るにはグラウンドプレーンが必須です。殆どのアプリケーションにおいて、回路は複層基板に配置されますが、4層以上の活用を推奨します。放熱性を向上させるために、裏面露出パッドを大型アナロググラウンドプレーンの空気の流れの良い基板表面に接続して下さい。グラウンドプレーンがICの搭載面にある場合は、GNDに隣接するN.C.ピンを利用してグラウンドプレーンに対する熱抵抗を低減させます。グラウンドが別の場所にある場合は、複数のビアを使用して熱抵抗を低減させてください。標準的なアプリケーションにおいては、複数のグラウンドプレーンを使用して熱抵抗を最小限に抑えます。アナロググラウンドプレーンには大きなAC電流が流れないようにして下さい。

チップ情報

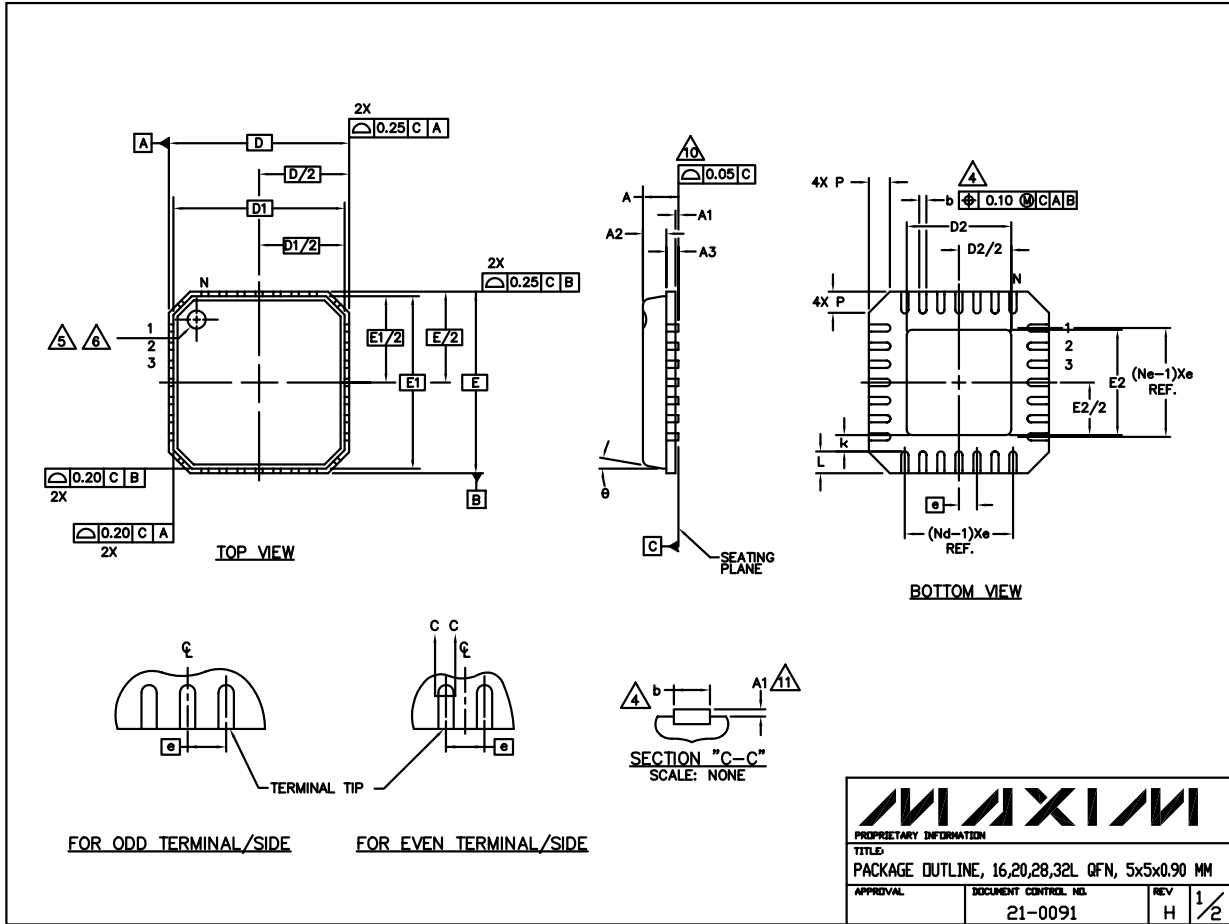
TRANSISTOR COUNT: 3662

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、www.maxim-ic.com/ja/packagesをご参照下さい。)



32L QFN.EPS

MAXIM			
PROPRIETARY INFORMATION			
TITLE PACKAGE OUTLINE, 16,20,28,32L QFN, 5x5x0.90 MM			
APPROVAL	DOCUMENT CONTROL NO. 21-0091	REV H	1/2

2.7A、1MHz、低電圧、ステップダウンレギュレータ 内部同期整流器付、QFNパッケージ

MAX1843

パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、www.maxim-ic.com/ja/packagesをご参照下さい。)

COMMON DIMENSIONS												
PKG	16L 5x5			20L 5x5			28L 5x5			32L 5x5		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.80	0.90	1.00	0.80	0.90	1.00	0.80	0.90	1.00	0.80	0.90	1.00
A1	0.00	0.01	0.05	0.00	0.01	0.05	0.00	0.01	0.05	0.00	0.01	0.05
A2	0.00	0.65	1.00	0.00	0.65	1.00	0.00	0.65	1.00	0.00	0.65	1.00
A3	0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.28	0.33	0.40	0.23	0.28	0.35	0.18	0.23	0.30	0.18	0.23	0.30
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
D1	4.75 BSC			4.75 BSC			4.75 BSC			4.75 BSC		
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E1	4.75 BSC			4.75 BSC			4.75 BSC			4.75 BSC		
e	0.80 BSC			0.65 BSC			0.50 BSC			0.50 BSC		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.35	0.55	0.75	0.35	0.55	0.75	0.35	0.55	0.75	0.30	0.40	0.50
N	16			20			28			32		
ND	4			5			7			8		
NE	4			5			7			8		
P	0.00	0.42	0.60	0.00	0.42	0.60	0.00	0.42	0.60	0.00	0.42	0.60
ϕ	0"		12"	0"		12"	0"		12"	0"		12"

EXPOSED PAD VARIATIONS						
PKG CODES	D2			E2		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
G1655-3	2.95	3.10	3.25	2.95	3.10	3.25
G2055-1	2.55	2.70	2.85	2.55	2.70	2.85
G2055-2	2.95	3.10	3.25	2.95	3.10	3.25
G2855-1	2.55	2.70	2.85	2.55	2.70	2.85
G2855-2	2.95	3.10	3.25	2.95	3.10	3.25
G3255-1	2.95	3.10	3.25	2.95	3.10	3.25

NOTES:

- DIE THICKNESS ALLOWABLE IS 0.305mm MAXIMUM (.012 INCHES MAXIMUM)
- DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
- N** IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION & **Ne** IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
- DIMENSION **b** APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
- THE PIN #1 IDENTIFIER MUST BE EXISTED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR INK/LASER MARKED.
- EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
- ALL DIMENSIONS ARE IN MILLIMETERS.
- PACKAGE WARPAGE MAX 0.05mm.
- APPLIED FOR EXPOSED PAD AND TERMINALS.
EXCLUDE EMBEDDED PART OF EXPOSED PAD FROM MEASURING.
- MEETS JEDEC MO220.
- THIS PACKAGE OUTLINE APPLIES TO ANVIL SINGULATION (STEPPED SIDES).

MAXIM		
<small>PROPRIETARY INFORMATION</small>		
<small>TITLE</small>		
PACKAGE OUTLINE, 16,20,28,32L QFN, 5x5x0.90 MM		
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small>	<small>REV</small>
	21-0091	H 2/2

販売代理店

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

13 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600