

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

## 概要

MAX17065はアクティブマトリックスの有機発光ダイオード(OLED)ディスプレイ用の電源レールを提供します。

MAX17065はステップアップDC-DCコンバータ、反転DC-DCコンバータ、レギュレートされた正チャージポンプ、レギュレートされた負チャージポンプ、および低ドロップアウトリニアレギュレータ(LDO)を内蔵しています。同期整流器がICに内蔵されており、外付けの電源部品が不要です。スイッチング周波数、動作モード、および非反転およびステップアップコンバータのサイクルごとの電流制限、さらに反転コンバータおよびチャージポンプの出力電圧を設定するためにI<sup>2</sup>Cインタフェースが使用されています。ステップアップは94%、反転コンバータでは83%の効率を達成します。

MAX17065は熱特性を高めるためのエクスポーズドバックサイドパッド(EP)付のスペース効率の良い4mm x 4mmの28ピンTQFNパッケージに封止されています。

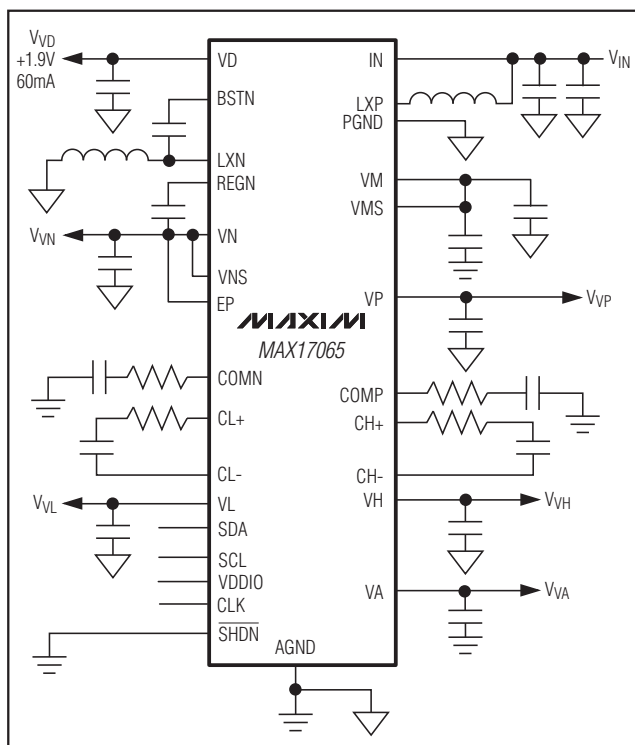
## アプリケーション

携帯電話

デジタルカメラ

MP3プレーヤ

## 最小動作回路



## 特長

- ◆ 入力電源範囲：2.3V~4.5V
- ◆ 固定+5.35VステップアップDC-DCコンバータ
- ◆ -0.5V~-5.0Vに可変の反転DC-DCコンバータ
- ◆ DC-DCコンバータは可変450mA/700mAのサイクルごとの電流制限
- ◆ DC-DCコンバータはSKIPまたは強制PWMモードの選択が可能
- ◆ 600kHz/1.2MHzに選択可能な固定スイッチング周波数
- ◆ +5.5V~+9.0Vに可変の正にレギュレートされたチャージポンプ
- ◆ -5.0V~-0.5Vに可変の負にレギュレートされたチャージポンプ
- ◆ +1.9V 60mAのLDO
- ◆ 同期整流器内蔵
- ◆ True Shutdown™
- ◆ 100msタイマー付の出力低電圧シャットダウン
- ◆ 4msのソフトスタート付きの起動シーケンス
- ◆ 3μA (typ)のシャットダウン時の消費電流
- ◆ 15msのタイマー付きのサーマルシャットダウン
- ◆ I<sup>2</sup>Cインタフェースによる制御
- ◆ 90%を超える効率
- ◆ 小型、4mm x 4mmの28ピンTQFN

## 型番

PART	TEMP RANGE	PIN-PACKAGE
MAX17065ETI+	-40°C to +85°C	28 Thin QFN

+は鉛フリー/RoHS準拠パッケージを示します。

ピン配置はデータシートの最後に記載されています。

True ShutdownはMaxim Integrated Products, Inc.の商標です。

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

## ABSOLUTE MAXIMUM RATINGS

IN, SDA, SCL, VMS, VDDIO to AGND	-0.3V to +6V
SHDN, CLK to AGND	-0.3V to (VDDIO + 0.3V)
COMP, COMN to AGND	-0.3V to (V <sub>VMS</sub> + 0.3V)
VD to AGND	-0.3V to (V <sub>IN</sub> + 0.3V)
LXP to PGND	-0.3V to (V <sub>VM</sub> + 0.3V)
VM to PGND	-0.3V to +6V
VP to PGND	(V <sub>VM</sub> - 6V) to (V <sub>VM</sub> + 6V)
VA to PGND	-0.3V to (V <sub>VM</sub> + 0.3V)
PGND to AGND	-0.3V to +0.3V
VN to PGND	-9V to +0.3V
VNS to VN	-0.3V to +0.3V
LXN to VN	-0.3V to (V <sub>IN</sub> + 0.3V)
REGN to VN	-0.3V to +6V
BSTN to VN	(V <sub>REGN</sub> - 0.3V) to +18V

BSTN to LXN	-0.3V to +6V
VH to PGND	-0.3V to +14V
CH- to PGND	-0.3V to (V <sub>VM</sub> + 0.3V)
CH+ to PGND	-0.3V to (V <sub>VH</sub> + 6V)
VL to PGND	-6V to +0.3V
CL+ to PGND	-0.3V to (V <sub>VM</sub> + 0.3V)
CL- to PGND	(V <sub>VL</sub> - 0.3V) to +0.3V
VD to AGND Short Circuit	Continuous
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
28-Pin TQFN (derate 20.8mW/°C above +70°C)	1667mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +160°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled, V<sub>VM</sub> = 5.5V, V<sub>VN</sub>, V<sub>VH</sub>, V<sub>VL</sub> set 50mV beyond their regulation points (not switching), V<sub>IN</sub> = 3.3V, T<sub>A</sub> = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN Input Voltage Range		2.3		4.5	V
IN Shutdown Supply Current + LXP Leakage Current	SHDN = low, V <sub>IN</sub> = 4.5V, VD off, T <sub>A</sub> = +25°C		3	7	μA
IN Standby Supply Current	VP, VN, VL, VH disabled, VD enabled, V <sub>IN</sub> = 2.3V to 4.5V		300	600	μA
IN Undervoltage-Lockout (UVLO) Threshold	V <sub>IN</sub> rising, typical hysteresis is 50mV	2.00	2.10	2.20	V
<b>VD REGULATOR</b>					
VD Output Voltage	V <sub>IN</sub> = 2.3V to 4.5V, 0 < I <sub>LOAD</sub> < 60mA	1.8	1.9	1.95	V
VD Undervoltage-Lockout Threshold	V <sub>VD</sub> rising, typical hysteresis is 60mV	1.3	1.4	1.5	V
VD Short-Circuit Current		70		160	mA
<b>STEP-UP REGULATOR</b>					
VM Regulation Voltage	V <sub>IN</sub> = 2.3V to 4.5V	5.25	5.35	5.45	V
VM Load Regulation	0 < I <sub>LOAD</sub> < 120mA		0.1		%
VM Transconductance	ΔI = ±2.5μA at COMP, V <sub>VM</sub> = 5.35V	20	35	70	μS
LXP Current-Sense Transresistance		0.5	0.75	1.0	V/A
VP-to-PGND Discharge Resistance	VP discharge mode		100	200	Ω
LXP-to-PGND On-Resistance	V <sub>VM</sub> = 5.35V		0.25	0.5	Ω
LXP-to-VM On-Resistance	V <sub>VM</sub> = 5.35V		0.5	1	Ω
LXP Current Limit	VSW register bit 5 = 1 (high value), duty = 38%	0.6	0.7	0.8	A
	VSW register bit 5 = 0 (low value), duty = 38%	0.36	0.45	0.54	
LXP-to-VM Zero-Crossing Threshold	Skip mode only		25		mA
LXP-to-IN Damping Switch Resistance	Skip mode, V <sub>VM</sub> = 5.5V		100		Ω

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled, V<sub>VM</sub> = 5.5V, V<sub>VN</sub>, V<sub>VH</sub>, V<sub>VL</sub> set 50mV beyond their regulation points (not switching), V<sub>IN</sub> = 3.3V, T<sub>A</sub> = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
LXP Negative Current Limit	Forced PWM only; it is a peak value; average value is (LXP negative current limit - I <sub>RIPPLE</sub> /2)			-0.3		A
VM-to-VP On-Resistance	V <sub>VM</sub> = 5.35V			0.4	0.8	Ω
VM-to-VA On-Resistance	V <sub>VM</sub> = 5.35V			3	6	Ω
VP Leakage Current	V <sub>VP</sub> = +8V, VM in regulation test mode, T <sub>A</sub> = +25°C (Note 1)				10	μA
VM Soft-Start Time			3	4	5	ms
VP Soft-Start Time			3	4	5	ms
VA-to-PGND Discharge Resistance				100	200	Ω
VM-to-VA Impedance at Startup				100	200	Ω
VM-to-VA Delay to Low Impedance					1	ms
<b>INVERTING REGULATOR</b>						
VN Regulation Voltage Accuracy	V <sub>IN</sub> = 2.3V to 4.5V with respect to the V <sub>VN</sub> Table 9 voltage	V <sub>VN</sub> = -0.5V	-7		+7	%
		V <sub>VN</sub> = -1.0V, -1.5V or -2.0V	-4		+4	
		V <sub>VN</sub> ≤ -2.5V	-2		+2	
VN Load Regulation	0 < I <sub>LOAD</sub> < 120mA			0.1		%
VN Transconductance	ΔI = ±2.5μA at COMN, V <sub>VN</sub> = -4.5V		20	35	70	μS
LXN Current-Sense Transresistance			0.3	0.6	0.9	V/A
VN-to-PGND Discharge Resistance	VN discharge mode			120	250	Ω
LXN-to-IN On-Resistance	V <sub>VM</sub> = 5.35V, V <sub>BSTN</sub> - V <sub>LXN</sub> = 4.5V			0.5	1	Ω
LXN-to-VN On-Resistance	V <sub>VM</sub> = 5.35V			0.5	1	Ω
LXN Current Limit	VSW register bit 4 = 1 (high value), duty = 80%		0.6	0.7	0.8	A
	VSW register bit 4 = 0 (low value), duty = 80%		0.36	0.45	0.54	
LXN-to-VN Zero Crossing	Skip mode only			20		mA
LXN Negative Current Limit	Forced PWM only; it is a peak value; average value is (LXN negative current limit - I <sub>RIPPLE</sub> /2)			-0.3		A
VN + VNS Leakage Current	V <sub>VN</sub> = V <sub>VNS</sub> = -8V, test mode, T <sub>A</sub> = +25°C (Note 1)				20	μA
LXN-to-PGND Damping Switch Resistance				100		Ω
VN Soft-Start Time			3	4	5	ms
<b>OSCILLATOR</b>						
LXN, LXP Switching Frequency	V <sub>IN</sub> = 3.3V	FSET = 1	1080	1200	1320	kHz
		FSET = 0	540	600	660	
LXN, LXP Maximum Duty Cycle			80	85	90	%
CLx, CHx Switching Frequency	V <sub>VH</sub> = +6V, V <sub>VL</sub> = -4V, FSET = 0		270	300	330	kHz
	V <sub>VH</sub> = +6V, V <sub>VL</sub> = -4V, FSET = 1		540	600	660	

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled,  $V_{VM} = 5.5V$ ,  $V_{VN}$ ,  $V_{VH}$ ,  $V_{VL}$  set 50mV beyond their regulation points (not switching),  $V_{IN} = 3.3V$ ,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>CHARGE PUMPS</b>						
VH Adjustable Voltage Range	See Table 7 for output settings	5.5		9.0	V	
VL Adjustable Voltage Range	See Table 8 for output settings (Note 3)	-5.0		-0.5	V	
CH-, CL+ to VM, CH-, CL+ to PGND On-Resistance			4	8	$\Omega$	
CH+ to VM, CH+ to VH, CL- to VL, CL- to PGND On-Resistance			10	25	$\Omega$	
VH Voltage-Regulation Threshold	With respect to the $V_{VH}$ Table 7 voltage, $V_{VM} = 5.35V$	-2		+2	%	
VL Voltage-Regulation Threshold	With respect to the $V_{VL}$ Table 8 voltage, $V_{VM} = 5.35V$	$V_{VL} = -0.5V$		-10	+10	%
		$V_{VL} = -1.0V$		-5	+5	
		$V_{VL} = -1.5V$ or $-2$		-4	+4	
		$V_{VL} \leq -2.5V$		-2	+2	
VL Discharge Resistance			100	200	$\Omega$	
VH Discharge Resistance			100	200	$\Omega$	
VH Leakage Current	$V_{VH} = +9V$ , test mode, $T_A = +25^{\circ}C$ (Note 1)			10	$\mu A$	
VL Leakage Current	$V_{VL} = -5.0V$ , test mode, $T_A = +25^{\circ}C$ (Note 1)			10	$\mu A$	
VH Soft-Start Time		3	4	5	ms	
VL Soft-Start Time		3	4	5	ms	
<b>PROTECTION</b>						
VMS UVP Threshold Voltage	VMS falling, $V_{VMS} > V_{IN}$	4	4.2	4.4	V	
VA UVP Threshold Voltage	$V_A$ falling	4.15	4.37	4.59	V	
VMS-to- $V_{IN}$ Disable Threshold Voltage	VMS rising, typical hysteresis is 90mV	-0.35	-0.2	-0.1	V	
VNS UVP Threshold-Voltage Tolerance	With respect to the regulation voltage, VNS rising	$V_{VN} = -0.5V$ to $-1.5V$	27	60	90	%
		$V_{VN} \leq -2.0V$	74	80	85	
VH UVP Threshold-Voltage Tolerance	With respect to the regulation voltage, VH falling	75	80	85	%	
VL UVP Threshold-Voltage Tolerance	With respect to the regulation voltage, VL rising	$V_{VL} = -0.5V$ to $-1.5V$	27	60	90	%
		$V_{VL} \leq -2.0V$	74	80	85	
UVP Shutdown Delay		100	120	145	ms	
Thermal Shutdown	Hysteresis = $20^{\circ}C$		160		$^{\circ}C$	
Thermal-Shutdown Delay		12	15	18	ms	

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled, V<sub>VM</sub> = 5.5V, V<sub>VN</sub>, V<sub>VH</sub>, V<sub>VL</sub> set 50mV beyond their regulation points (not switching), V<sub>IN</sub> = 3.3V, T<sub>A</sub> = 0°C to +85°C, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>LOGIC INPUTS (SDA, SCL)</b>					
I <sup>2</sup> C Frequency Range		10		100	kHz
SDA, SCL Input Logic-High Voltage		0.7 x V <sub>VD</sub>			V
SDA, SCL Input Logic-Low Voltage				0.3 x V <sub>VD</sub>	V
SDA, SCL Pullup Resistance to VD		5	10	20	kΩ
SDA Pulldown Current	V <sub>SDA</sub> = 0.4V	10			mA
VDDIO Operating Voltage Range	V <sub>SDA</sub> = 0.4V	1.6		5.5	V
VDDIO UVLO Threshold Voltage		1.2	1.4	1.6	V
VDDIO Bias Current	V <sub>CLK</sub> = 0 or VDDIO, $\overline{\text{SHDN}}$ = open			2	μA
$\overline{\text{SHDN}}$ , CLK Input Logic-High Voltage		0.7 x V <sub>VDDIO</sub>			V
$\overline{\text{SHDN}}$ , CLK Logic Input Logic-Low Voltage				0.3 x V <sub>VDDIO</sub>	V
$\overline{\text{SHDN}}$ Pulldown Resistance		50	100	200	kΩ

## ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled, V<sub>VM</sub> = 5.5V, V<sub>VN</sub>, V<sub>VH</sub>, V<sub>VL</sub> set 50mV beyond their regulation points (not switching), V<sub>IN</sub> = 3.3V, T<sub>A</sub> = -40°C to +85°C, unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IN Input Voltage Range		2.3		4.5	V
IN Standby Supply Current	VP, VN, VL, VH disabled, VD enabled, V <sub>IN</sub> = 2.3V to 4.5V			600	μA
IN Undervoltage-Lockout Threshold	V <sub>IN</sub> rising, typical hysteresis is 50mV	2.05		2.20	V
<b>VD REGULATOR</b>					
VD Output Voltage	V <sub>IN</sub> = 2.3V to 4.5V, 0 < I <sub>LOAD</sub> < 60mA	1.8		1.95	V
VD Undervoltage-Lockout Threshold	V <sub>VD</sub> rising, typical hysteresis is 60mV	1.25		1.6	V
VD Short-Circuit Current		55		180	mA

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled,  $V_{VM} = 5.5V$ ,  $V_{VN}$ ,  $V_{VH}$ ,  $V_{VL}$  set 50mV beyond their regulation points (not switching),  $V_{IN} = 3.3V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>STEP-UP REGULATOR</b>					
VM Regulation Voltage	$V_{IN} = 2.3V$ to $4.5V$	5.25		5.45	V
VM Transconductance	$\Delta I = \pm 2.5\mu A$ at COMP, $V_{VM} = 5.35V$	20		70	$\mu S$
LXP Current-Sense Transresistance		0.5		1.0	V/A
VP-to-PGND Discharge Resistance	VP discharge mode			200	$\Omega$
LXP-to-PGND On-Resistance	$V_{VM} = 5.35V$			0.5	$\Omega$
LXP-to-VM On-Resistance	$V_{VM} = 5.35V$			1	$\Omega$
LXP Current Limit	VSW register bit 5 = 1 (high value), duty = 38%	0.6		0.8	A
	VSW register bit 5 = 0 (low value), duty = 38%	0.36		0.54	
LXP Negative Current Limit	Forced PWM only; it is a peak value; average value is (LXP negative limit - $I_{RIPPLE}/2$ )	-0.3		-0.1	A
VM-to-VP On-Resistance	$V_{VM} = 5.35V$			0.8	$\Omega$
VM-to-VA On-Resistance	$V_{VM} = 5.35V$	3		6	$\Omega$
VM Soft-Start Time		3		5	ms
VP Soft-Start Time		3		5	ms
VA-to-PGND Discharge Resistance		100		200	$\Omega$
VM-to-VA Impedance at Startup		100		200	$\Omega$
VM-to-VA Delay to Low Impedance				1	ms
<b>INVERTING REGULATOR</b>					
VN Regulation Voltage Accuracy	$V_{IN} = 2.3V$ to $4.5V$ with respect to the $V_{VN}$ Table 9 voltage	$V_{VN} = -0.5V$	-7	+7	%
		$V_{VN} = -1.0V, -1.5V$ or $-2.0V$	-4	+4	
		$V_{VN} \leq -2.5V$	-2	+2	
VN Transconductance	$\Delta I = \pm 2.5\mu A$ at COMN, $V_{VN} = -4.5V$	20		70	$\mu S$
LXN Current-Sense Transresistance		0.3		0.9	V/A
VN-to-PGND Discharge Resistance	VN discharge mode			250	$\Omega$
LXN-to-IN On-Resistance	$V_{VM} = 5.35V$ , $V_{BSTN} - V_{LXN} = 4.5V$			1	$\Omega$
LXN-to-VN On-Resistance	$V_{VM} = 5.35V$			1	$\Omega$
LXN Current Limit	VSW register bit 4 = 1 (high value), duty = 80%	0.6		0.8	A
	VSW register bit 4 = 0 (low value), duty = 80%	0.345		0.54	
VN Soft-Start Time		3		5	ms

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled,  $V_{VM} = 5.5V$ ,  $V_{VN}$ ,  $V_{VH}$ ,  $V_{VL}$  set 50mV beyond their regulation points (not switching),  $V_{IN} = 3.3V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>OSCILLATOR</b>					
LXN, LXP Switching Frequency	$V_{IN} = 3.3V$	FSET = 1	1080	1320	kHz
		FSET = 0	540	660	
LXN, LXP Maximum Duty Cycle		80		90	%
CLx, CHx Switching Frequency	$V_{VH} = 6V$ , $V_{VL} = -4V$ , FSET = 0		270	330	kHz
	$V_{VH} = 6V$ , $V_{VL} = -4V$ , FSET = 1		540	660	
<b>CHARGE PUMPS</b>					
VH Adjustable Range	See Table 7 for output settings	5.5		9.0	V
VL Adjustable Range	See Table 8 for output settings (Note 3)	-5.0		-0.5	V
CH-, CL+ to VM, CH-, CL+ to PGND On-Resistance				8	$\Omega$
CH+ to VM, CH+ to VH, CL- to VL, CL- to PGND On-Resistance				25	$\Omega$
VH Voltage-Regulation Threshold	Typical values as per Table 7, $V_{VM} = 5.35V$	-2		+2	%
VL Voltage-Regulation Threshold	With respect to the $V_{VL}$ Table 8 voltage, $V_{VM} = 5.35V$	$V_{VL} = -0.5V$	-10	+10	%
		$V_{VL} = -1$	-5	+5	
		$V_{VL} = -1.5V$ or $-2$	-4	+4	
		$V_{VL} = -2.5V$ or $-4.5$	-2	+2	
VL Discharge Resistance				200	$\Omega$
VH Discharge Resistance				200	$\Omega$
VH Soft-Start Time		3		5	ms
VL Soft-Start Time		3		5	ms
<b>PROTECTION</b>					
VMS UVP Threshold Voltage	VMS falling, $V_{VMS} > V_{IN}$	4.2		4.4	V
VA UVP Threshold Voltage	VA falling	4.15		4.59	V
VMS-to-IN Disable Threshold Voltage	VMS rising, typical hysteresis is 90mV	-0.35	-0.2	-0.1	V
VNS UVP Threshold-Voltage Tolerance	With respect to the regulation voltage, VNS rising	$V_{VN} = -0.5V$ to $-1.5V$	27	90	%
		$V_{VN} \leq -2.0V$	74	85	
VH UVP Threshold-Voltage Tolerance	With respect to the regulation voltage, VH falling	75		85	%
VL UVP Threshold-Voltage Tolerance	With respect to the regulation voltage, VL rising	$V_{VL} = -0.5V$ to $-1.5V$	27	90	%
		$V_{VL} \leq -2.0V$	74	85	
UVP Shutdown Delay		100		145	ms
Thermal-Shutdown Delay		12		18	ms

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

## ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, VP, VN, VL, VH enabled, default output values set according to Tables 7, 8, 9, skip mode enabled,  $V_{VM} = 5.5V$ ,  $V_{VN}$ ,  $V_{VH}$ ,  $V_{VL}$  set 50mV beyond their regulation points (not switching),  $V_{IN} = 3.3V$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>LOGIC INPUTS (SDA, SCL)</b>					
I <sup>2</sup> C Frequency Range		10	100		kHz
SDA, SCL Input Logic-High Voltage		0.7 x $V_{VD}$			V
SDA, SCL Input Logic-Low Voltage			0.3 x $V_{VD}$		V
SDA, SCL Pullup Resistance to VD		5	20		k $\Omega$
SDA Pulldown Current	$V_{SDA} = 0.4V$	10			mA
VDDIO Voltage Range		1.6	5.5		V
VDDIO UVLO Threshold Voltage	VDDIO falling, typical hysteresis is 50mV	1.2	1.6		V
VDDIO Bias Current	$V_{CLK} = 0$ or $V_{VDDIO}$ , $\overline{SHDN}$ unconnected		2		$\mu A$
$\overline{SHDN}$ , CLK Input Logic-High Voltage		0.7 x $V_{VDDIO}$			V
$\overline{SHDN}$ , CLK Input Logic-Low Voltage			0.3 x $V_{VDDIO}$		V
$\overline{SHDN}$ Pulldown Resistance		50	200		k $\Omega$

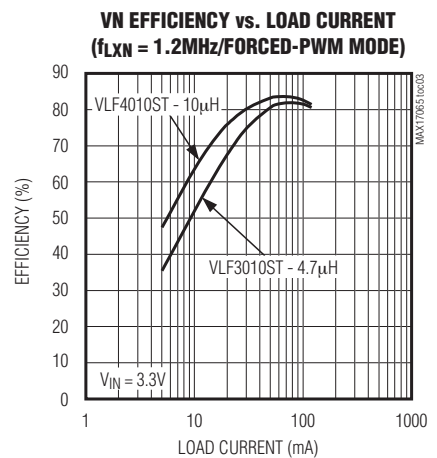
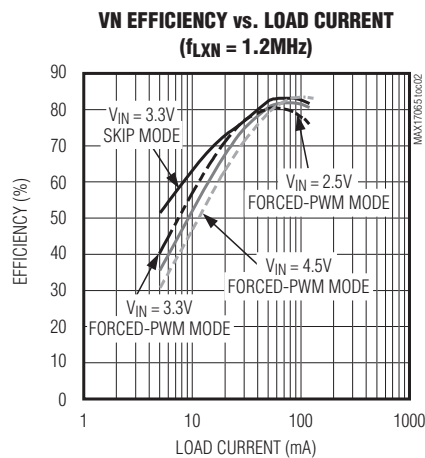
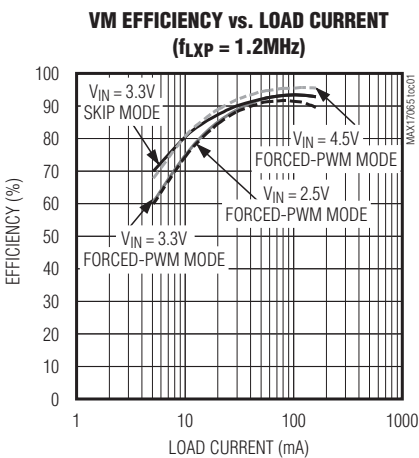
**Note 1:** The 10 $\mu A$  leakage current at VN, VP, VH, VL is guaranteed only when the switching regulators are disabled. See Table 12.

**Note 2:** The  $T_A = -40^{\circ}C$  specifications are guaranteed by design, not production tested.

**Note 3:** VL output current cannot exceed 1mA when VL is set at -5V.

## 標準動作特性

( $T_A = +25^{\circ}C$ , unless otherwise noted.)

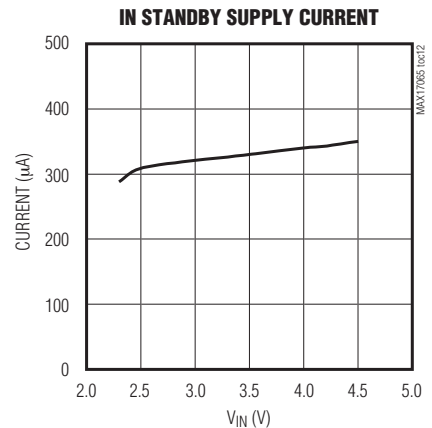
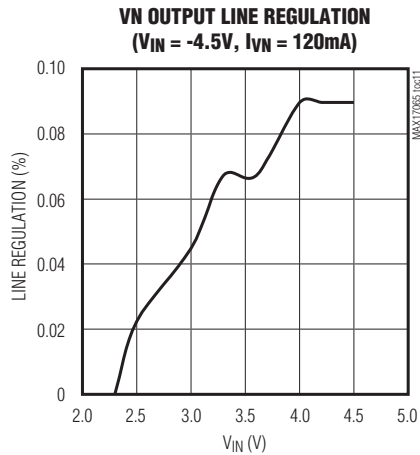
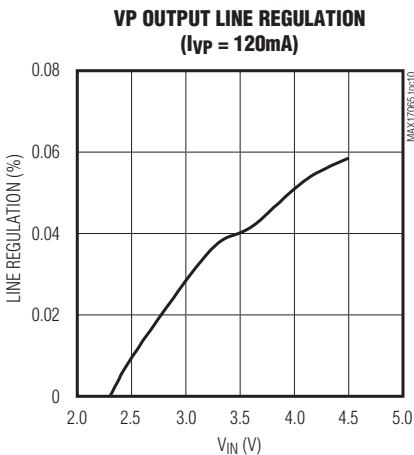
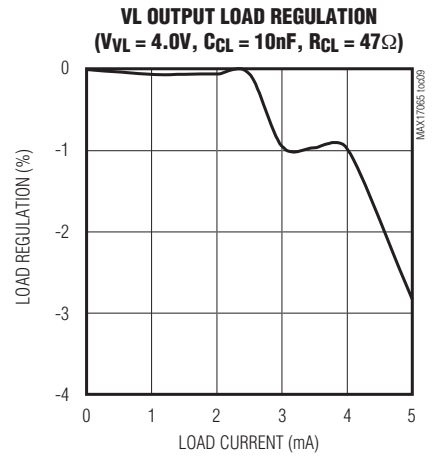
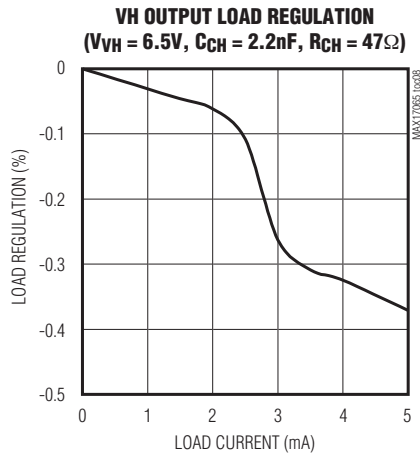
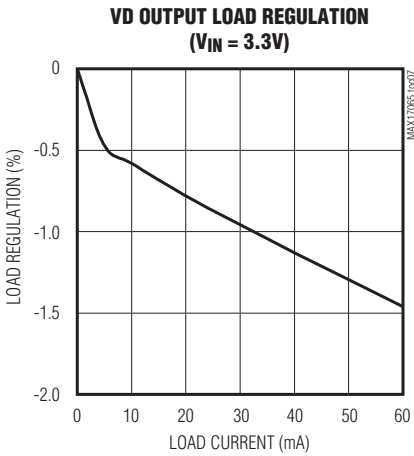
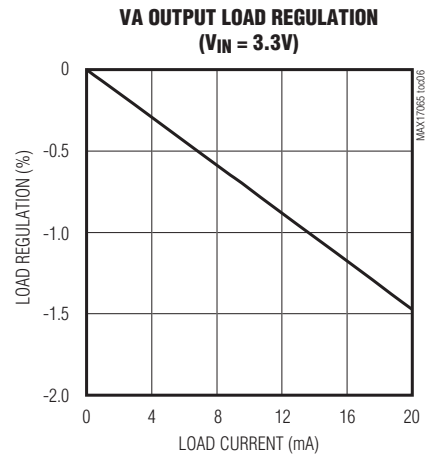
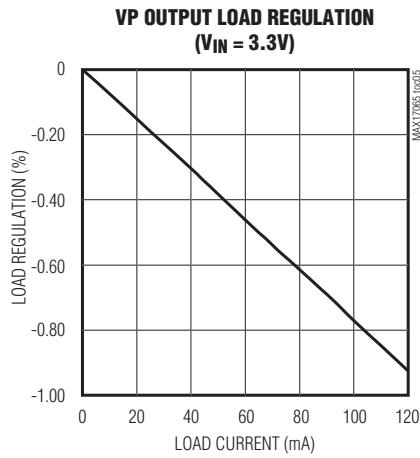
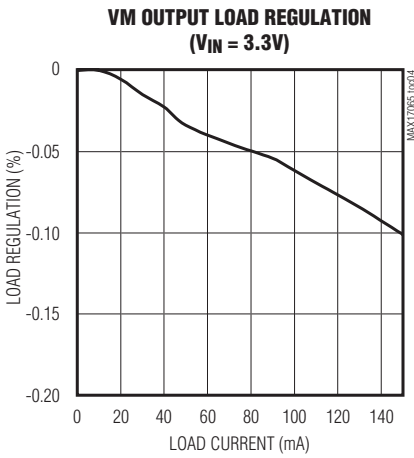


# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## 標準動作特性(続き)

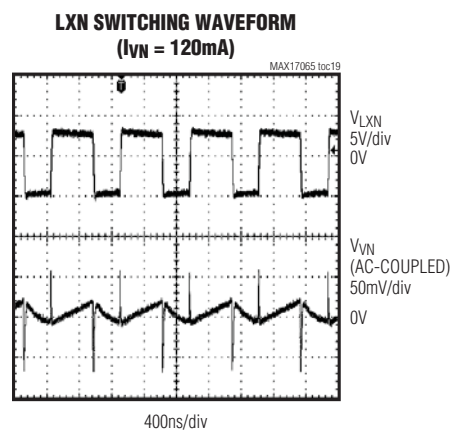
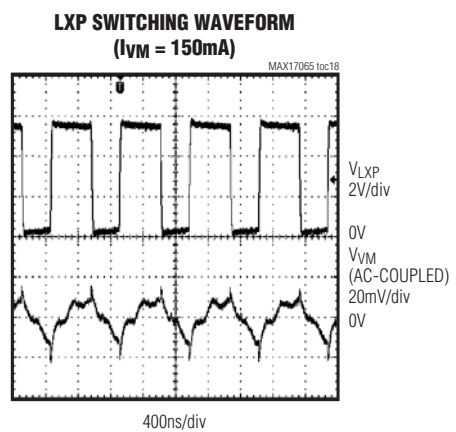
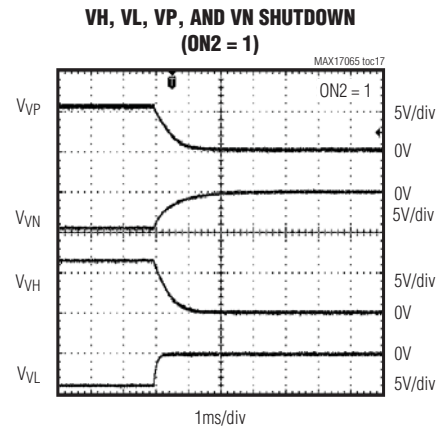
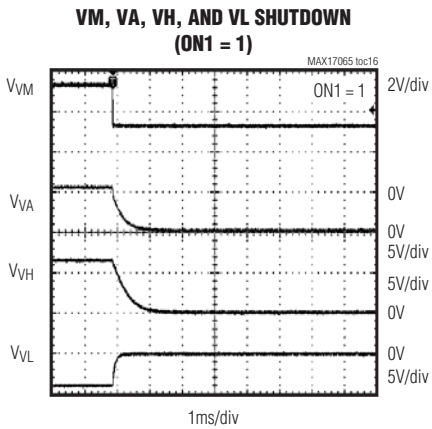
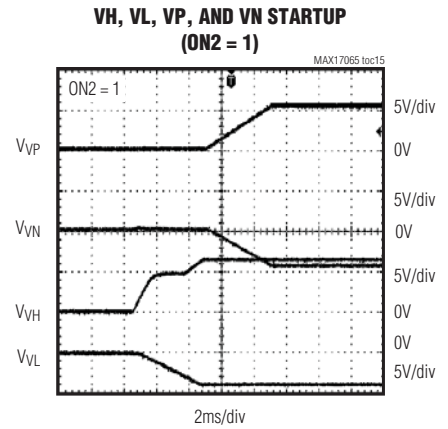
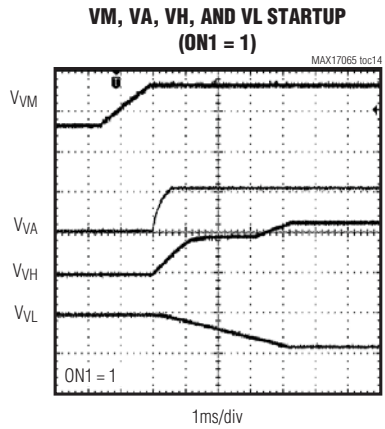
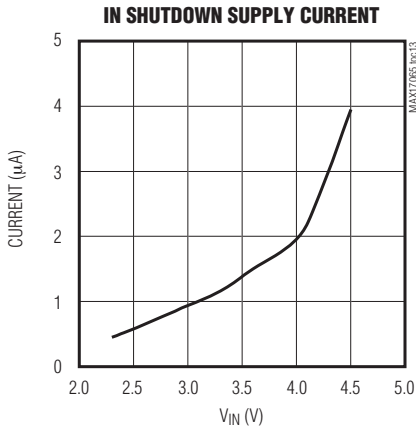
( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)



# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

## 標準動作特性(続き)

(T<sub>A</sub> = +25°C, unless otherwise noted.)



# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

## 端子説明

端子	名称	機能
1	SDA	I <sup>2</sup> C対応のシリアル双方向性データライン。内部で10kΩの抵抗でVDに接続されています。
2	CLK	外付けのウェイクアップCMOS発振器。CLKパルスの4番目の立上りエッジでこのICは起動します。CLK入力周波数の範囲は10kHz~10MHzです。
3	VDDIO	CLKとSHDN入力ロジック用電源電圧。
4	VD	1.9Vの低ドロップアウトリニアレギュレータ出力。4.7μFをAGNDに接続してください。
5	AGND	アナログGND
6	SHDN	シャットダウン制御入力。SHDNをVDDIOに接続すると、VDが常にオンになります。この端子は100kΩの抵抗を通してAGNDに内部でプルダウンされています。SHDNをAGNDに接続するか、またはオープンにすると、シャットダウンします。MAX17065はCLKパルスの4番目の立上りエッジの後でシャットダウン状態から抜け出します。
7	COMN	反転コンバータのエラーアンプ用の補償端子。直列RCをCOMNとAGND間に接続します。標準値は33kΩと470pFです。
8	VNS	反転コンバータの電圧検出。VNの出力コンデンサに接続してください。
9	REGN	反転コンバータの同期整流用DMOSにV <sub>VN</sub> + 5Vを供給するレギュレートされた電源。0.1μFのコンデンサでVNにバイパスします。
10	VN	反転コンバータ出力。1.2MHzでの動作周波数の場合は4.7μFのコンデンサをPGNDに接続してください。
11	BSTN	反転コンバータのDMOSにV <sub>LXN</sub> + 5Vを供給するブースト電源。0.1μFのコンデンサでLXNにバイパスします。
12	LXN	反転コンバータのスイッチングノード。EMIを最小にするには、ここにインダクタを接続してトレース面積を最小にします。
13	IN	電源端子。最小10μF以上のセラミックコンデンサでINをじかにPGNDにバイパスしてください。
14	PGND	パワーGND
15	N. C.	無接続。内部で接続されていません。
16	LXP	ステップアップコンバータのスイッチングノード。EMIを最小にするには、ここにインダクタを接続してトレース面積を最小にします。
17	VM	ステップアップコンバータ出力。1.2MHzの周波数動作の場合は4.7μFのコンデンサをPGNDに接続してください。
18	VMS	ステップアップコンバータの電圧検出。VMの出力コンデンサに接続してください。VMSは内部の高精度回路へのクリーンな電源も供給します。0.1μFのコンデンサでVMSをAGNDにバイパスしてください。
19	VP	OLEDのアノード電源。内部の0.4Ω MOSFETを通してVMから給電されます。
20	VA	アノード電源。内部の3Ω MOSFETを通してVMから給電されます。
21	COMP	ステップアップコンバータ用のエラーアンプ用の補償端子。直列RCをCOMPとAGND間に接続します。標準値は33kΩと470pFです。
22	VL	負のチャージポンプ出力。1μFのコンデンサをPGNDに接続してください。
23	CL-	負のチャージポンプ用フライングコンデンサ端子。標準的なアプリケーションにはCL+とCL-の間に10nF + 100Ωを接続してください。コンデンサの選択は「Electrical Characteristics (電気的特性)」表の「Charge Pumps (チャージポンプ)」の項を参照してください。
24	CL+	負のチャージポンプ用フライングコンデンサ端子。標準的なアプリケーションにはCL+とCL-の間に10nF + 100Ωを接続してください。コンデンサの選択は「Electrical Characteristics (電気的特性)」表の「Charge Pumps (チャージポンプ)」の項を参照してください。
25	CH-	正のチャージポンプ用フライングコンデンサ端子。標準的なアプリケーションにはCH+とCH-の間に2.2nF + 100Ωを接続してください。コンデンサの選択は「Electrical Characteristics (電気的特性)」表の「Charge Pumps (チャージポンプ)」の項を参照してください。
26	CH+	正のチャージポンプ用フライングコンデンサ端子。標準的なアプリケーションにはCH+とCH-の間に2.2nF + 100Ωを接続してください。コンデンサの選択は「Electrical Characteristics (電気的特性)」表の「Charge Pumps (チャージポンプ)」の項を参照してください。
27	VH	正のチャージポンプ出力。1μFのコンデンサをPGNDに接続してください。
28	SCL	I <sup>2</sup> C対応クロック入力および出力。内部で10kΩの抵抗でVDに接続されています。
—	EP	エクスポーズドバックサイドパッド。小さい熱抵抗にするためには、バックサイドパッドを電気的にVNに接続されている銅プレーンに半田付けしてください。「PCBのレイアウトとグラウンド」の項を参照してください。

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

MAX17065

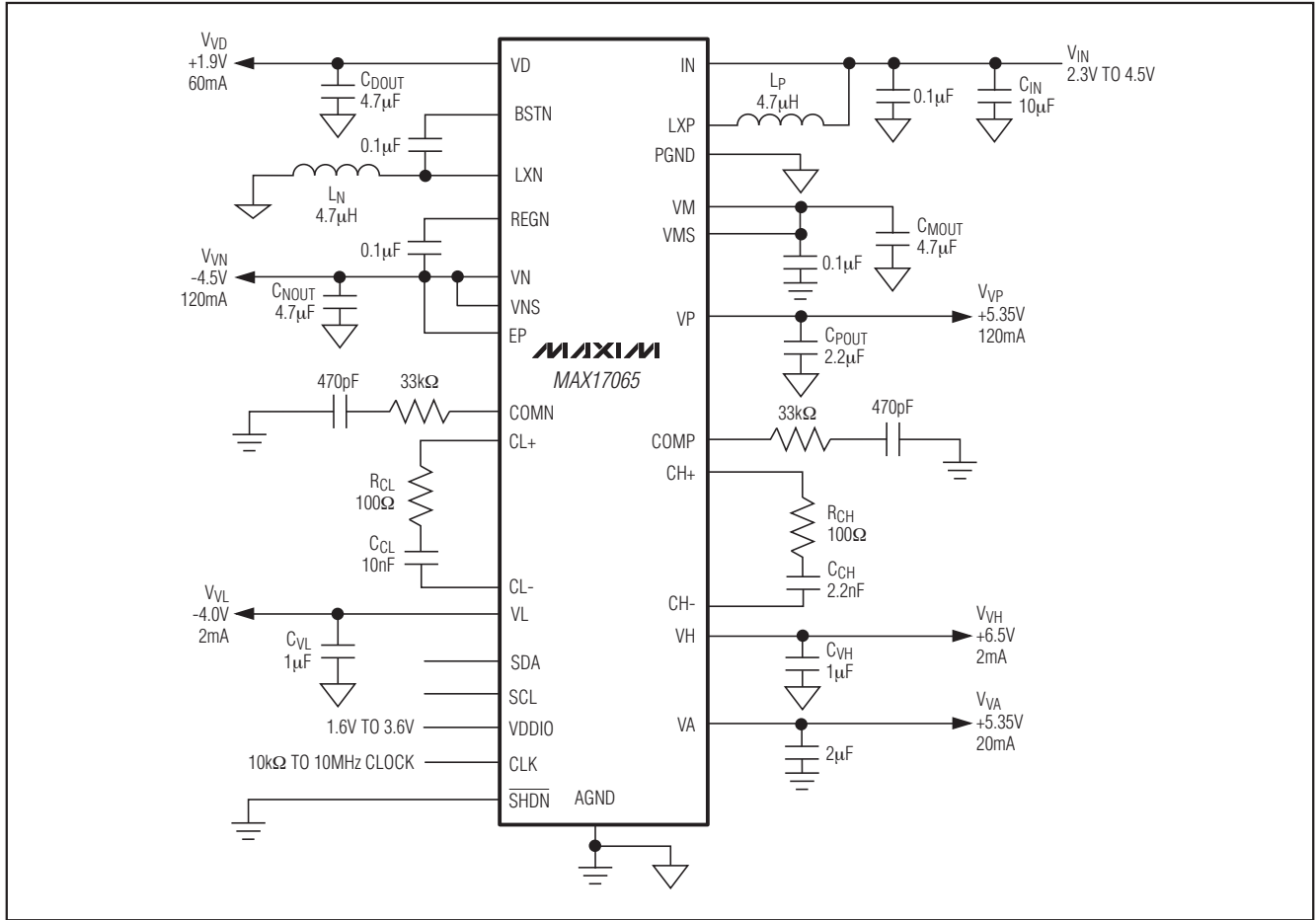


図1. MAX17065の標準アプリケーション回路

表1. 部品リスト

DESIGNATION	DESCRIPTION
C <sub>IN</sub>	10μF ±10%, 6.3V X5R ceramic capacitor (0603) TDK C1608X5R0J106K Murata GRM188R60J106M
L <sub>N</sub>	4.7μH, 0.75A, 0.15Ω inductor TDK VLF3010ST-4R7MR70
L <sub>P</sub>	4.7μH, 0.75A, 0.15Ω inductor TDK VLF3010ST-4R7MR70 10μH, 0.8A, 0.25Ω inductor TDK VLF4010ST-100MR80
C <sub>MOUT</sub> , C <sub>NOUT</sub> , C <sub>DOUT</sub>	4.7μF ±10%, 10V X5R ceramic capacitors (0805) Murata GRM219R61A475K TDK C2012X5R1A475K

表2. 部品メーカー

SUPPLIER	PHONE	WEBSITE
Murata Electronics North America, Inc.	770-436-1300	www.murata-northamerica.com
TDK Corp.	847-803-6100	www.component.tdk.com

## 標準アプリケーション回路

図1の標準アプリケーション回路はアクティブマトリックスOLEDディスプレイ用の電源レイルを提供します。表1には推奨部品が記載され、表2には部品メーカーのお問い合わせ先が記載されています。

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

## 詳細

MAX17065はアクティブマトリックスOLEDディスプレイ用のすべての電源レールを提供します。MAX17065はステップアップDC-DCコンバータ、反転DC-DCコンバータ、レギュレートされた正チャージポンプ、レギュ

レートされた負チャージポンプ、および低ドロップアウトリニアレギュレータ(LDO)を内蔵しています。同期整流器がデバイスに内蔵されているため、外部部品数が最小になり、回路ボードのスペースが節約されます。図2はMAX17065の機能図です。

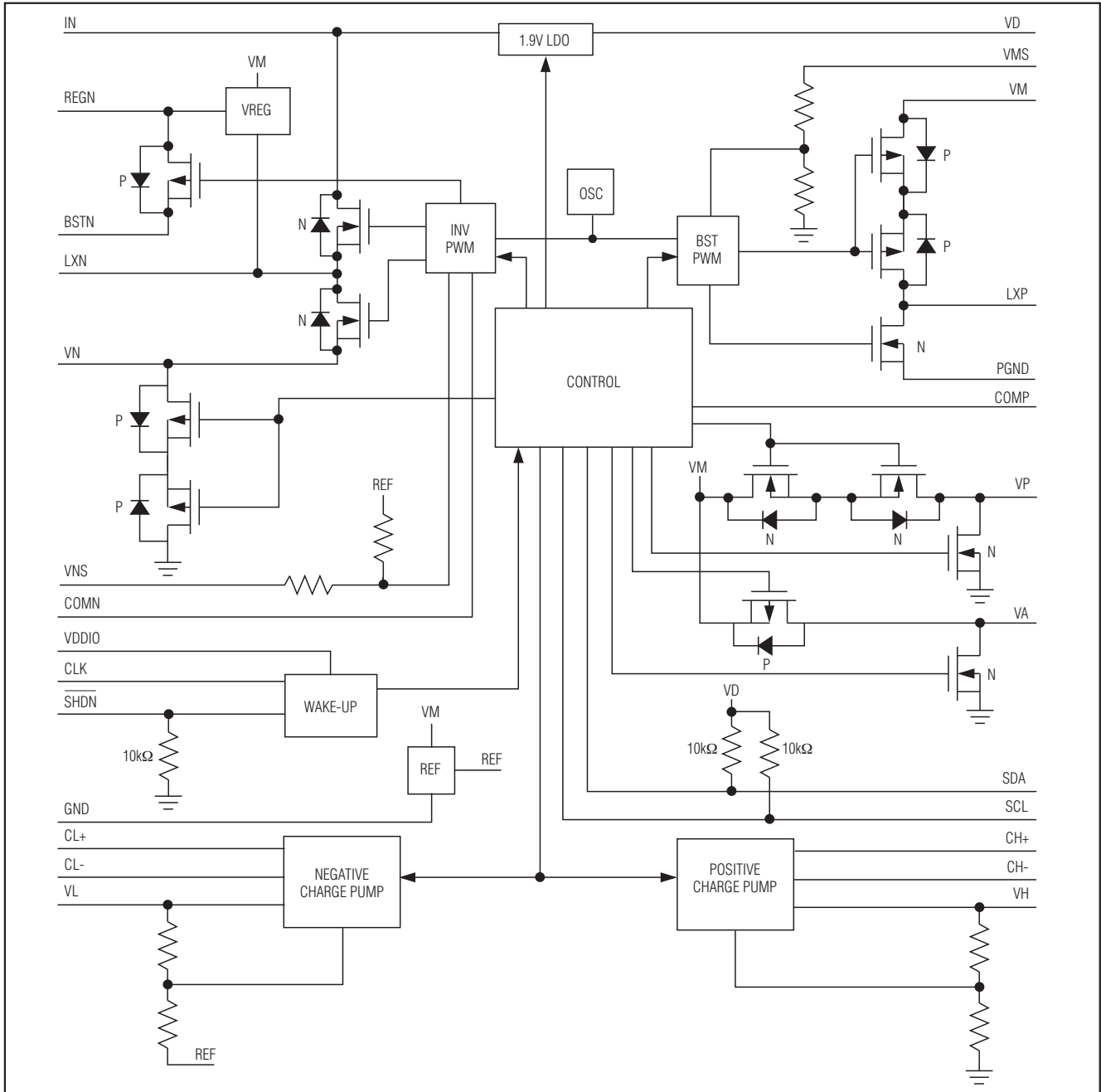


図2. MAX17065の機能図

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

## ステップアップコンバータ(VM)

ステップアップコンバータは+5.35Vの固定電圧を提供し、アノード電源(VP)、アナログ電源(VA)、正のチャージポンプ(VH)、負のチャージポンプ(VL)、およびICの内部回路の1部分にステップアップコンバータ出力電圧検出端子(VMS)を通して給電するために使用する最大150mAの出力電流を供給します。

I<sup>2</sup>Cインタフェースはスイッチング周波数(600kHzまたは1.2MHz)、動作モード(SKIPまたは強制PWM)、およびステップアップコンバータのサイクルごとの電流制限(450mAまたは700mA)の選択に使用されます。効率は94%が達成可能です。フィードバックループの安定化にスロープ補償が使用されているため、インダクタ電流制限はデューティサイクルに依存します。電流制限値は次の式で決定されます。

$$I_{LP(LIM)} = I_{LP(LIM)\_EC} + 0.2A \times (0.38 - \text{デューティサイクル})$$

ここで、 $I_{LP(LIM)\_EC}$ は38%のデューティサイクルで仕様化された電流制限値(「Electrical Characteristics (電気的特性)」を参照)です。電流制限コンパレータは60ns (typ)の遅延があるため、実際のピークインダクタ電流はこの遅延の分だけ大きくなります。

## アノード電源(VP)

アノード電源はステップアップコンバータ出力のVMを0.4Ω (typ)のMOSFETを通して、じかにVPに接続して作られます。VPは最大120mAをOLEDのアノードに供給することができます。

## アナログ電源(VA)

アナログ電源はステップアップコンバータ出力のVMを3Ω (typ)のMOSFETを通して、じかにVAに接続して作られます。VA電圧はVMレギュレート出力から100mV以内に維持されます。VAは最大20mAが供給可能です。

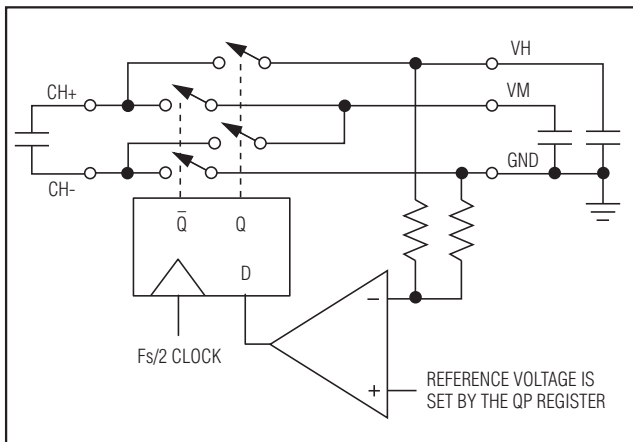


図3. 正のチャージポンプレギュレータの制御ブロック図

## 反転コンバータ(VN)

反転コンバータは-5.0V~-0.5Vの範囲の出力電圧を提供するよう調整可能で、最大120mAの出力電流を供給可能です。I<sup>2</sup>Cインタフェースは出力電圧、スイッチング周波数(600kHzまたは1.2MHz)、動作モード(SKIPまたは強制PWM)、およびサイクルごとの電流制限(450mAまたは700mA)の設定に使用されます。効率は84%が達成可能です。フィードバックループの安定化にスロープ補償が使用されているため、インダクタ電流制限はデューティサイクルに依存します。電流制限値は次の式で決定されます。

$$I_{LN(LIM)} = I_{LN(LIM)\_EC} + 0.25A \times (0.8 - \text{デューティサイクル})$$

ここで、 $I_{LN(LIM)\_EC}$ は80%のデューティサイクルで仕様化された電流制限値(「Electrical Characteristics (電気的特性)」を参照)です。電流制限コンパレータは60ns (typ)の遅延があるため、実際のピークインダクタ電流はこの遅延の分だけ大きくなります。

## 正のチャージポンプレギュレータ(VH)

正のチャージポンプレギュレータはI<sup>2</sup>Cインタフェースを通して設定可能で+5.0V~+9.0Vの範囲の出力電圧を提供し、出力電流は最大2mAまで供給可能です。正のチャージポンプレギュレータはオンデマンドのスイッチング方式で軽負荷電流時に電力損失を低減できます。図3は正のチャージポンプレギュレータの制御ブロック図です。

## 負のチャージポンプレギュレータ(VL)

負のチャージポンプレギュレータはI<sup>2</sup>Cインタフェースを通して設定可能で-5.0V~-0.5Vの範囲の出力電圧を提供し、出力電流は最大2mAまで供給可能です。正のチャージポンプレギュレータと同じように、負のチャージポンプレギュレータはオンデマンドのスイッチング方式で軽負荷電流時に電力損失を低減できます。図4は負のチャージポンプレギュレータの制御ブロック図です。

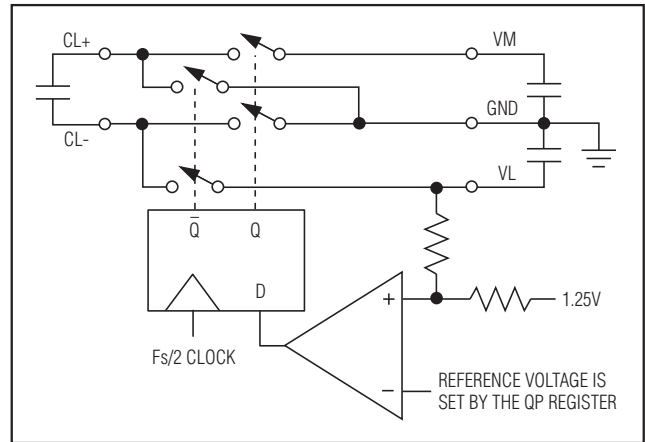


図4. 負のチャージポンプレギュレータの制御ブロック図

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

## 低ドロップアウトリニアレギュレータ(VD)

LDOは固定出力電圧1.9Vを提供し、最大60mAまで供給可能です。LDOは、SHDNがVDDIOに接続されている場合、入力電圧が入力UVLOスレッショルドを超えていれば、アクティブ状態を維持します。SHDNがAGNDに接続されているか、または無接続の場合、CLK端子に変化が検出された場合にのみ、LDOが始動します。

## True Shutdown

出力がオフになると、MAX17065はVA、VP、およびVNの負荷を入力から完全に切り離します。ほとんどのステップアップコンバータでは、外付け整流ダイオードとインダクタによってバッテリーと出力間でDC電流経路が形成されます。このため、ステップアップコンバータの出力に負荷が接続されたままの場合、シャットダウン状態でもバッテリーが枯渇してしまいます。MAX17065では内部スイッチがオフとなり、負荷をバッテリーから切断します。この負荷切断をTrue Shutdownと言います。

## 出力の低電圧フォルト保護

MAX17065はすべての出力に低電圧フォルト保護(UVP)を備えています。UVPフォルトが出力のVA、VN、VH、およびVLの内のどれか1つに120ms (typ)の間、検出されるとVDを除いて、出力はすべてラッチオフします。フォルト状態はステータスレジスタに設定され、I<sup>2</sup>Cインタフェースを通して読み取ることができます。VMのUVPフォルトが検出されると、VM-VPスイッチが30μsの遅延後にラッチオフします。VMのUVP状態が120ms (typ)より長く継続すると、VDを除くその他のすべての出力はラッチオフします。VDのUVPフォルト以外の他のすべてのUVPフォルトに対して、制御レジスタのON1とON2にゼロを書き込むとフォルトラッチはクリアすることができます。I<sup>2</sup>Cバスは10kΩの抵抗を通してVDにプルアップされているため、VDのUVPフォルトは制御レジスタへの書き込みでクリアすることができず、入力電源をサイクルする(V<sub>IN</sub>のUVLOの立下りスレッショルドを下回る)かまたはSHDNをローにしてCLK信号を除去することによってのみクリア可能です。

## 熱過負荷保護

熱過負荷保護によって過熱による過剰電力消費を防止します。接合部温度がT<sub>J</sub> = +160°Cを超えると、15ms

(typ)後に温度センサが即座にフォルト保護を動作させてVDなどのすべての出力をシャットダウンし、デバイスの冷却が可能となります。連続動作をさせるためには、絶対最大接合部温度定格のT<sub>J</sub> = +150°Cを超えないでください。

熱過負荷保護フォルトの間はVDがラッチオフされているため、フォルトはI<sup>2</sup>Cからクリアすることはできません。それはI<sup>2</sup>Cバスが10kΩの抵抗を通してVDにプルアップされているためです。フォルトは入力電源をサイクルする(V<sub>IN</sub>のUVLOの立下りスレッショルドを下回る)かまたはSHDNをローにしてCLK信号を除去することによってクリアされます。表3を参照してください。

表3. フォルト条件による各出力の状態

FAULT			REACTION AFTER THE FAULT	
OVER-TEMPERATURE	VD	ANY OTHER OUTPUTS	VD	OTHER OUTPUTS
Fault	x	x	Off	Off
Good	Fault	x	Off	Off
Good	Good	Fault	On	Off

## I<sup>2</sup>Cインタフェース(SDA、SCL)

MAX17065はI<sup>2</sup>C対応の2線式デジタルインタフェースです。SDAは双方向のデータラインであり、SCLはI<sup>2</sup>CバスのそれぞれSDAとSDLに対応する2線式インタフェースのクロックラインです。MAX17065はwrite-byteおよびread-byteプロトコルを使用します(図5と図6)。I<sup>2</sup>Cのプロトコルは<http://www.nxp.com/>の「I<sup>2</sup>C-bus specification and user manual (I<sup>2</sup>Cバス仕様とユーザーマニュアル)」に説明されています。MAX17065はスレーブ専用のデバイスで0b0100111の7ビットアドレスに応答します。読取りと書き込みのコマンドは7ビットのスレーブアドレスの末尾に1ビット(R/Wビット)を余分に追加して識別されます。1は読取りを、0は書き込みを示します。MAX17065はデバイス制御レジスタ(0x00)、VQPレジスタ(0x01)、VSWレジスタ(0x02)、ステータスレジスタ(0x03)、MFGレジスタ(0x04)、およびIREGレジスタ(0x05)の6つのレジスタを備えています。

WRITE BYTE FORMAT												
ST	ADDRESS	WR	ACK	COMMAND	ACK	DATA	ACK	STOP				
	7 bits			8 bits		8 bits						
READ BYTE FORMAT												
ST	ADDRESS	WR	ACK	COMMAND	ACK	RST	ADDRESS	RD	ACK	DATA	///	STOP
	7 bits			8 bits			7 bits	1		8 bits		

図5. I<sup>2</sup>Cのプロトコル

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

通信はマスタがSTART条件によって通信の開始を通知することで開始されます。START条件はSCLがハイの状態でのSDAのハイからローへの遷移です。マスタがスレーブとの通信を終了したとき、マスタはSTOP条件を発行します。STOP条件はSCLがハイの状態でのSDAのローからハイへの遷移です。その後、バスは別の通信のために開放されます。図6と図7は2線式インタフェースの信号に対するタイミング図を示します。アドレスバイト、コマンドバイト、およびデータバイトがSTARTとSTOP条件の間に送信されます。STARTおよびSTOP条件の間を除いてSDAの状態はSCLがローの間に変化することが可能です。データは8ビットワードで伝送され、SCLの立上りエッジでサンプルされます。MAX17065の入出力の各バイトの転送には9番目のクロックサイクル

が必要です。それはマスタまたはスレーブが9番目のクロックの間に正しいバイトを受け取ったことを認証するからです。MAX17065が正しいスレーブアドレスとそれに続いてR/W = 0を受け取ると、MAX17065は更に1バイトまたは2バイトの情報(プロトコルによります)の受取りを予期します。このデバイスがデータバイトをクロックインする前にSTARTまたはSTOP条件を検出すると、このデバイスはこれをエラー状態とみなし、すべてのデータを放棄します。伝送が正しく終了すると、各レジスタはSTOP (またはRESTART)条件の後に即座に更新されます。MAX17065が正しいスレーブアドレスとそれに続いてR/W = 1を受け取ると、MAX17065は前のコマンドバイトによって選択されたレジスタデータをクロック同期出力することになります。

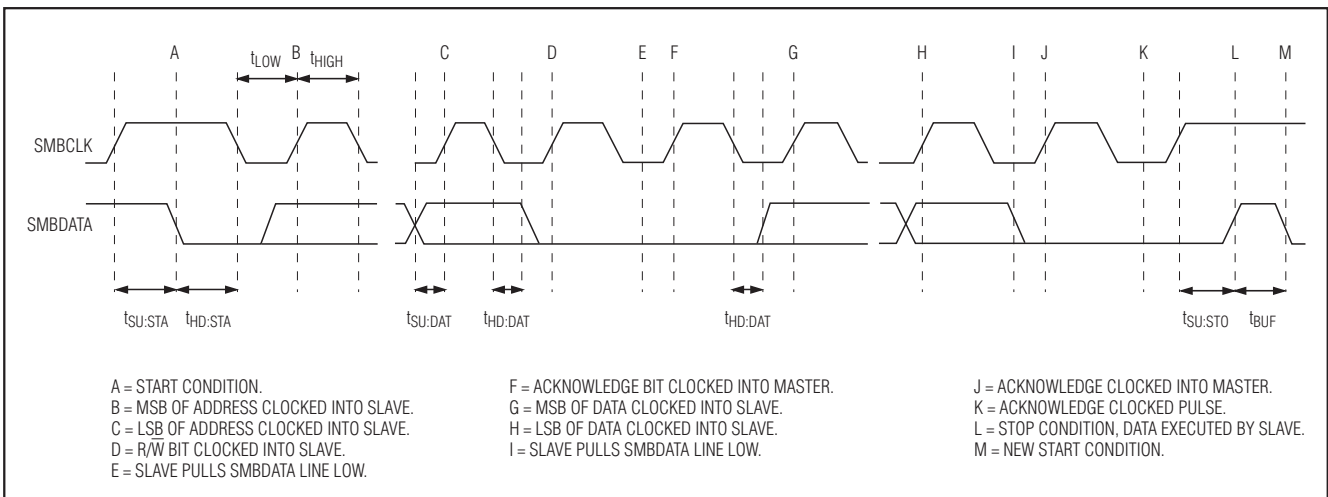


図6. I<sup>2</sup>Cの書き込みタイミング

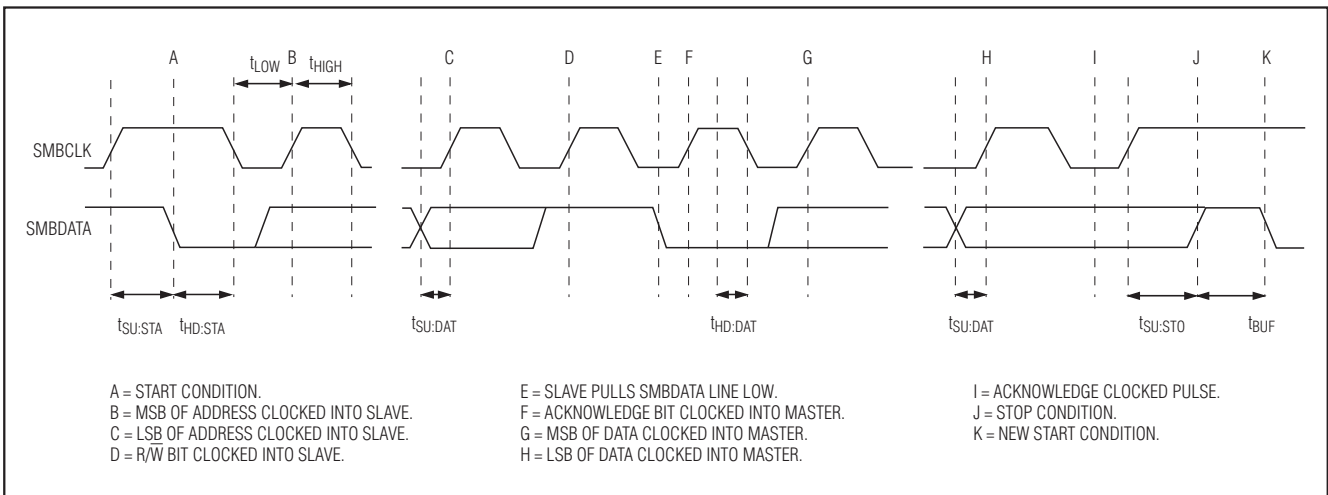


図7. I<sup>2</sup>CのRESTART状態からの読取りタイミング

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

## I<sup>2</sup>Cのレジスタ定義

MAX17065のすべてのレジスタはバイト幅単位で、前項で述べた読取り/書込みバイトプロトコルによってアクセス可能です。各レジスタのビット割当てはゼロのデフォルト値を持つ予約ビットと共に、次の項に示されています。表4は各レジスタの割当てを要約しています。シャットダウンの間、シリアルインタフェースは完全に機能したままです。

## 制御レジスタ(0x00)

制御レジスタによってVA、VH、VL、VP、およびVN出力がイネーブルまたはディセーブルされます。また、ステップアップおよび反転コンバータの動作周波数と動作モードはこのレジスタによって制御されます。

## 出力イネーブルおよびフォルトラッチリセット

ON1を1に設定するとVMが起動されイネーブルになり、VA、VH、およびVL出力がそれぞれのソフトスタート手順を開始します。ON1を0に設定すると、VA、VH、およびVLのシャットダウンシーケンスがトリガーされます。ON1を0にトグルする場合、ON1が1の状態が6ms以内であるか、またはON2がその時点で1に設定されている場合は、有効になりません。

ON2を1に設定すると、VPおよびVNのソフトスタート手順がイネーブルされます。ON2を0に設定すると、VPおよびVNのシャットダウンシーケンスがトリガーされます。ON2を0にトグルにする場合、ON2が1の状態が

先に6ms以内ならば、有効になりません。表5を参照してください。

ON1およびON2の両方を0に設定すると、フォルトラッチがクリアされます(「ステータスレジスタ(0x03)」の項を参照してください)。

## ステップアップおよび反転コンバータの動作モード

ステップアップと反転コンバータ(VMおよびVNレギュレート出力)はSKIP/PWMを0に設定すると強制PWMに、1にするとスキップモード動作になります。SKIP/PWMに何の値も書き込まれない場合は、デフォルトで強制PWMモードが選択されます(表6)。

## ステップアップおよび反転コンバータの動作周波数の選択

FSETビットを設定すると、ステップアップおよび反転コンバータ(VMおよびVNレギュレート出力)用のスイッチング周波数が選択されます。FSETを0に設定すると600kHz動作に、または1にすると1.2MHz動作になります。FSETに何の値も書き込まなければデフォルトで600kHzの周波数が選択されます。表7を参照してください。

## VQPレジスタ(0x01)

VQPレジスタはVLおよびVHの両方の出力レギュレーション電圧の設定に使用されます。

表4. コマンドの説明

COMMAND BYTE	REGISTER NAME	DATA-REGISTER BIT ASSIGNMENT							
		BIT 7 (MSB)	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0 (LSB)
0x00	Control register	Reserve	FSET	SKIP PWM	Reserve	Reserve	Reserve	ON2	ON1
0x01	VQP register	VL3	VL2	VL1	VL0	Reserve	VH2	VH1	VH0
0x02	VSW register	TEST1	TEST0	IMAXP	IMAXN	VN3	VN2	VN1	VN0
0x03	Status register	VA fault	Reserve	Reserve	Reserve	VL fault	VH fault	VN fault	VM fault
0xFE	MFG register	0	1	0	0	1	1	0	1
0xFF	IDREG	0	1	0	0	1	1	1	1

表5. ON2とON1

ON2	ON1	VA OUTPUT	VH, VL OUTPUTS	VP, VN OUTPUT	NOTES
0	0	OFF	OFF	OFF	Clears fault latch.
0	1	ON	ON	OFF	—
1	0	ON	ON	ON	VP/VN are turned on after when VH/VL soft-start is completed.
1	1	ON	ON	ON	VP/VN are turned on after when VH/VL soft-start is completed.

表6. SKIP/PWM

SKIP/PWM	OPERATING MODE	NOTES
0	Forced PWM	Default condition
1	SKIP	—

表7. FSET

FSET	OPERATING FREQUENCY (MHz)	NOTES
0	0.6	Default condition
1	1.2	—

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

正のチャージポンプのレギュレーション電圧(VH)  
VHの各ビットを設定するとVHのレギュレーション電圧が表8に従って設定されます。

表8. VH[2:0]

VH[2:0]	VH REGULATION VOLTAGE (V)	NOTES
0b000	5.5	Default condition
0b001	6.0	—
0b010	6.5	—
0b011	7.0	—
0b100	7.5	—
0b101	8.0	—
0b110	8.5	—
0b111	9.0	—

負のチャージポンプレギュレーション電圧(VL)  
VLの各ビットを設定するとVLのレギュレーション電圧が表9に従って設定されます。

表9. VL[3:4]

VL[3:4]	VL REGULATION VOLTAGE (V)	NOTES
0b0000	-0.5	Default condition
0b0001	-1.0	—
0b0010	-1.5	—
0b0011	-2.0	—
0b0100	-2.5	—
0b0101	-3.0	—
0b0110	-3.5	—
0b0111	-4.0	—
0b1000	-4.5	—
0b1001	-5.0	—

## VSWレジスタ(0x02)

VSWレジスタはVNレギュレーション電圧を設定し、LXPとLXNの最大電流制限値を設定します。また、このレジスタはVH、VL、VP、およびVN出力をディセーブルして、これらを外部電圧源によって駆動可能にするために設定することができます。

## VNレギュレーション電圧

VNの各ビットを設定するとVNの出力電圧が表10に従って設定されます。

## LXNのピーク電流制限

IMAXNビットは反転コンバータのピークのLXN電流の選択に使用されます。IMAXNを0に設定するとLXNピーク電流制限値は450mA (typ)が選択され、他方IMAXNを1に設定するとLXNピーク電流制限値は700mA (typ)が

表10. VN[3:0]

VN[3:0]	VN REGULATION VOLTAGE (V)	NOTES
0b0000	-0.5	Default condition
0b0001	-1.0	—
0b0010	-1.5	—
0b0011	-2.0	—
0b0100	-2.5	—
0b0101	-3.0	—
0b0110	-3.5	—
0b0111	-4.0	—
0b1000	-4.5	—
0b1001	-5.0	—

選択されます。IMAXNに何の値も書き込まなければ、LXNピーク電流制限値はデフォルトで450mA (typ)に設定されます。表11を参照してください。

表11. IMAXN

IMAXN	OPERATING MODE (mA)	NOTES
0	450	Default condition
1	700	—

## LXPのピーク電流制限

IMAXPビットはステップアップコンバータのピークのLXP電流の選択に使用されます。IMAXPを0に設定するとLXPピーク電流制限値は450mA (typ)が選択され、他方IMAXPを1に設定するとLXPピーク電流制限値は700mA (typ)が選択されます。IMAXPに何の値も書き込まなければ、LXNP電流制限値はデフォルトで450mA (typ)に設定されます。表12を参照してください。

表12. IMAXP

IMAXP	OPERATING MODE (mA)	NOTES
0	450	Default condition
1	700	—

## TESTビット

TESTの各ビットを設定するとVH、VL、VP、およびVN出力がディセーブルになります。このモードではこれらの出力は外部電圧源で駆動することができます。最大許容外部電圧はVHが+10V、VLが-5.5V、VPが+8V、そしてVNが-8Vです。

2つのTESTビットのいずれかが1に設定されたら、すべての放電機能がディセーブルされます。VA、VH、VL、VP、およびVNはそれらが表13に「allowed」と記載されている場合にのみON1およびON2ビットによって制御可能です。

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

表13. TEST1およびTEST0

TEST1	TEST0	VA OUTPUT	VH OUTPUT	VL OUTPUT	VP OUTPUT	VN OUTPUT	DISCHARGE
0	0	Allowed	Allowed	Allowed	Allowed	Allowed	Yes
0	1	Allowed	Allowed	Allowed	Not allowed	Not allowed	No
1	0	Allowed	Allowed	Allowed	Allowed	Not allowed	No
1	1	Allowed	Not allowed	Not allowed	Not allowed	Not allowed	No

### ステータスレジスタ(0x03)

この読み取り専用レジスタによってI<sup>2</sup>Cインタフェースを通して、フォルト状態の読み取りが可能です。正常動作の間は、各ビットは0であり、出力がディセーブルされている場合も同じです。フォルト状態の間は、対応するフォルトビットは120ms (typ)遅延の後に起こるいずれの低電圧状態に対しても1に強制されます。

### MFGおよびIDREGレジスタ(0xFE、0xFF)

これらの読み取り専用レジスタには製造IDとチップ版数が含まれています。

### 起動およびシャットダウンシーケンス

図8は起動およびシャットダウンシーケンスが示されています。

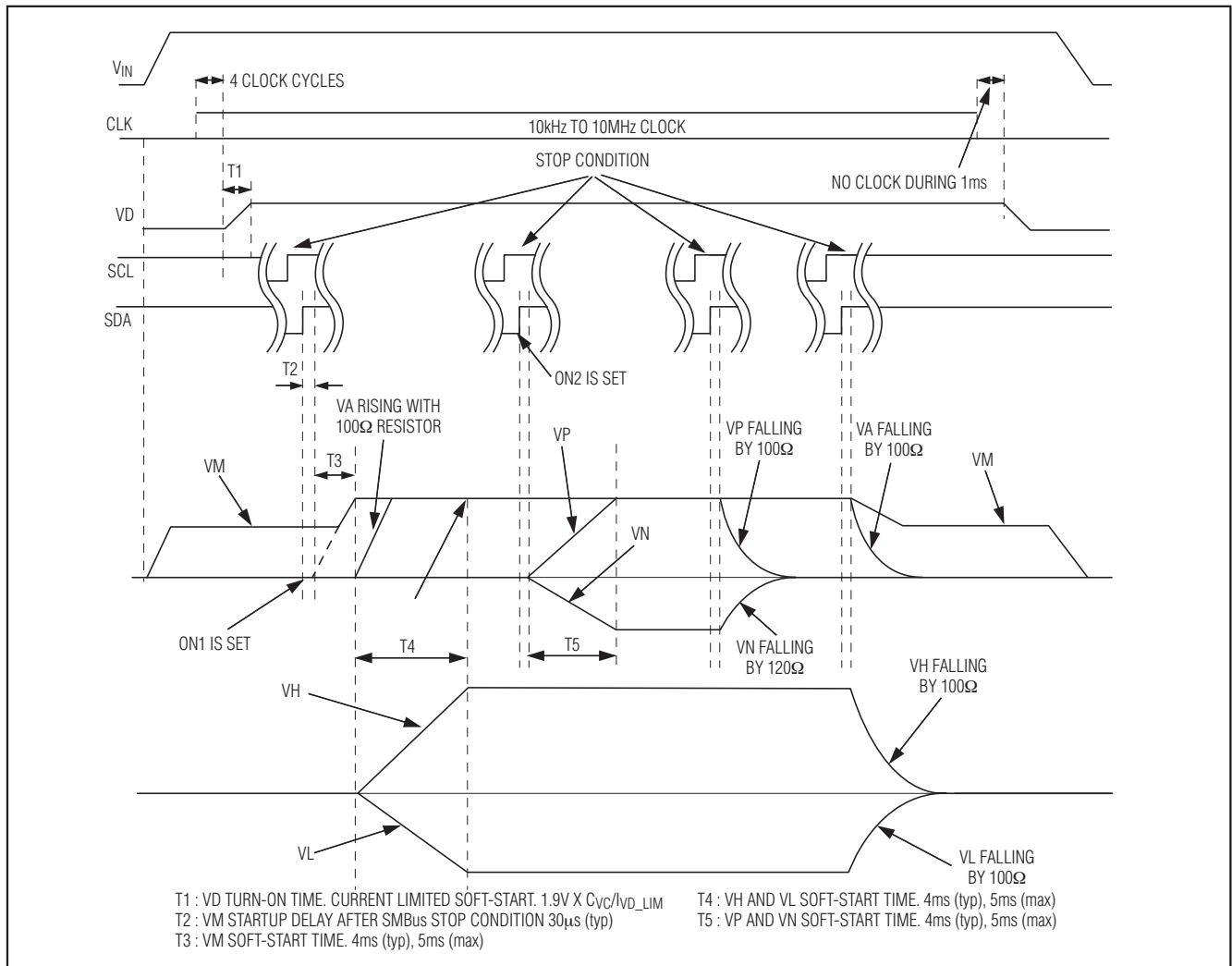


図8. 起動およびシャットダウンシーケンス

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

表14. 出力状態

V <sub>IN</sub>	(SHDN)	ON2	ON1	STATE	VD	VM	VA	VH	VL	VP	VN
< UVLO	x	x	x	All OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
> UVLO	High	x	x	X	ON	Status defined by ON1 and ON2 as in the last 4 lines					
> UVLO	Low CLK idle	X	X	Shutdown	OFF	OFF	OFF	OFF	OFF	OFF	OFF
> UVLO	Low CLK active	L	L	Standby	ON	OFF	OFF	OFF	OFF	OFF	OFF
		L	H	VM, VA, VH/VL = ON		< UVLO	OFF	OFF	OFF	OFF	OFF
		H	L	VP/VN = ON		> UVLO	ON	ON	ON	OFF	OFF
		H	H			ON	ON	ON	ON	ON	ON

## 設計手順

### インダクタの選択

インダクタンス値、ピーク電流定格、および直列抵抗がステップアップおよび反転コンバータのインダクタを選択する際に考慮すべき要素です。これらの要素はコンバータの効率、最大出力負荷能力、過渡応答時間、および出力電圧リップルに影響します。物理的な大きさとコストも考慮すべき重要な要素です。

最大出力電流、入力電圧、出力電圧、およびスイッチング周波数によってインダクタの値が決定されます。非常に大きいインダクタンス値は電流リップルを減らし、したがってピーク電流が減り、そのことによってインダクタのコア損失と全体の電力経路の中のI<sup>2</sup>R損失が減少します。しかし、インダクタの値が大きいと蓄積エネルギーと巻線数が多くなり、このことで物理サイズが大きくなり、インダクタのI<sup>2</sup>R損失が増加します。インダクタンス値が小さいと、物理サイズは小さくなりますが、電流リップルとピーク電流が増加します。最良のインダクタを見出すのは回路の効率、インダクタの大きさ、およびコスト間の中から最良の妥協を選定する問題となります。

ここで使用する式に定数LIRがありますが、これは最大負荷電流におけるインダクタのピークトゥピークのリップル電流の平均DC電流に対する比です。ステップアップレギュレータのインダクタサイズと回路効率の間の最良のトレードオフは一般的にLIRが0.3と0.5の間の場合です。しかし、インダクタコア材質のAC特性とインダクタ抵抗の他の電力経路抵抗に対する比に従って、最良のLIRは上下にシフトします。インダクタ抵抗が比較的大きければ、必要とする巻き数を減らして線径を太くして、より大きいリップルを許容することができます。インダクタ抵抗が比較的小さいとき、インダクタンスを大きくしてピーク電流を低下させると電力経路内の損失を小さくすることができます。超薄型の大きい抵抗のインダクタを使う場合は最良のLIRを0.5~1.0に増加させることができます。

いったん、実際のインダクタを選定したら、インダクタの値を大きくしたり、小さくしたりして標準的な動作範囲で効率の改善が図れるかを評価してください。

以下の式を使用して、所要のインダクタンス、最大DC電流、インダクタのリップル電流、およびピークインダクタ電流を計算して適切なインダクタファミリからインダクタ値を選定してください。インダクタの飽和電流定格とLXPおよびLXN電流制限値は先に計算したピーク電流を超えていなければなりません。インダクタのDC電流定格は予期される最大のDC電流を超えていなければなりません。良好な効率を得るためには0.1Ωを下回る直列抵抗のインダクタを選んでください。

### ステップアップコンバータのインダクタ(L<sub>P</sub>)

反転コンバータ用のインダクタを選定するには下の手順を使用します。次の標準的な動作条件を使用した例を示します。

- V<sub>IN(TYP)</sub> = 3.3V : 標準的な動作入力電圧。
- V<sub>IN(MIN)</sub> = 2.3V : 最小の動作入力電圧。
- I<sub>VM(MAX)</sub> = 150mA : ステップアップコンバータの最大出力電流。
- η<sub>(TYP)</sub> = 0.9 : ステップアップコンバータの標準的な動作条件における予想効率。
- η<sub>(MIN)</sub> = 0.87 : ステップアップコンバータの最小動作入力電圧および最大出力電流におけるワーストケースの予想効率。
- f<sub>SW</sub> = 1.2MHz : 反転コンバータのスイッチング周波数。

- 1) 必要とするインダクタンスを計算します。

$$\begin{aligned}
 L_P &= \left( \frac{V_{IN(TYP)}}{5.35V} \right)^2 \left( \frac{5.35V - V_{IN(TYP)}}{I_{VM(MAX)} \times f_{SW}} \right) \left( \frac{\eta_{(TYP)}}{LIR} \right) \\
 &= \left( \frac{3.3V}{5.35V} \right)^2 \left( \frac{5.35V - 3.3V}{0.150A \times 1.2 \times 10^6 \text{Hz}} \right) \left( \frac{0.9}{0.8} \right) \\
 &= 4.87 \times 10^{-6} \text{H}
 \end{aligned}$$

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

$L_P = 4.7\mu\text{H}$ を選択します。

- 2) インダクタの最大DC電流を計算して、インダクタのDC電流定格が計算された最大DC電流定格を上回るインダクタを選定してください。

$$\begin{aligned} I_{LP(DC,MAX)} &= \frac{I_{VM(MAX)} \times 5.35V}{V_{IN(MIN)} \times \eta(MIN)} \\ &= \frac{0.150A \times 5.35V}{2.3V \times 0.87} \\ &= 401mA \end{aligned}$$

- 3) インダクタ電流のピーク振幅を計算して、計算されたピークのインダクタ電流を上回る飽和電流定格のインダクタを選定してください。また、この計算結果を使用してピークインダクタ電流振幅がLXNの最小電流定格を下回ることを確認します。

$$\begin{aligned} I_{P(PEAK)} &= I_{LP(DC,MAX)} + \frac{V_{IN(MIN)} \times (5.35V - V_{IN(MIN)})}{2 \times L_P \times 5.35V \times f_{SW}} \\ &= 401mA + \frac{2.3V \times (5.35V - 2.3V)}{2 \times 4.7 \times 10^{-6} \times 5.35V \times 1.2 \times 10^6 \text{Hz}} \\ &= 517mA \end{aligned}$$

## 反転コンバータのインダクタ( $L_N$ )

反転コンバータ用のインダクタを選定するには以下の手順を使用します。次に標準的な動作条件を使用した例を示します。

- $V_{IN(TYP)} = 3.3V$  : 標準的な動作入力電圧。
- $V_{IN(MIN)} = 2.3V$  : 最小の動作入力電圧。
- $V_N = -4.5V$  : 反転コンバータの出力電圧。
- $I_{VN(MAX)} = 120mA$  : 反転コンバータの最大出力電流。
- $\eta(TYP) = 0.9$  : 反転コンバータの標準的な動作条件における予想効率。
- $\eta(MIN) = 0.87$  : 反転コンバータの最小動作入力電圧および最大出力電流におけるワーストケースの予想効率。
- $f_{SW} = 1.2MHz$  : 反転コンバータのスイッチング周波数。

- 1) 必要とするインダクタンスを計算します。

$$\begin{aligned} L_N &= \left( \frac{V_{IN(TYP)}}{(\eta(TYP) \times V_{IN(TYP)}) + |V_{VN}|} \right)^2 \left( \frac{|V_{VN}| \times \eta(TYP)}{f_{SW} \times I_{VN(MAX)} \times LIR} \right) \\ &= \left( \frac{3.3V}{(0.8 \times 3.3V) + |-4.5V|} \right)^2 \left( \frac{|-4.5V| \times 0.8}{1.2 \times 10^6 \text{Hz} \times 0.120A \times 0.8} \right) \\ &= 6.67 \times 10^{-6} \text{H} \end{aligned}$$

効率を上げるためには $L_N = 6.8\mu\text{H}$ とし、物理的に小さいインダクタにするには $L_N = 4.7\mu\text{H}$ を選択します。

- 2) インダクタの最大DC電流を計算して、インダクタのDC電流定格が計算された最大DC電流定格を上回るインダクタを選定してください。

$$\begin{aligned} I_{LN(DC,MAX)} &= I_{VN(MAX)} \times \left[ 1 + \frac{|V_{VN}|}{\eta(MIN) \times V_{IN(MIN)}} \right] \\ &= 0.120A \times \left[ 1 + \frac{|-4.5V|}{0.8 \times 2.3V} \right] \\ &= 0.413A \end{aligned}$$

- 3) インダクタ電流のピーク振幅を計算して、計算されたピークのインダクタ電流を上回る飽和電流定格のインダクタを選定してください。また、この計算結果を使用してピークインダクタ電流振幅がLXNの最小電流定格を下回ることを確認します。

$$\begin{aligned} I_{LN(PEAK)} &= I_{LN(DC,MAX)} + \left( \frac{V_{IN(MIN)}}{2 \times L_N \times f_{SW}} \right) \left( \frac{|V_{VN}|}{V_{IN(MIN)} + |V_{VN}|} \right) \\ &= 0.413A + \left( \frac{2.3V}{2 \times 4.7 \times 10^{-6} \text{H} \times 1.2 \times 10^6 \text{Hz}} \right) \left( \frac{|-4.5V|}{2.3 + |-4.5V|} \right) \\ &= 0.548A \end{aligned}$$

## VMおよびVN出力用コンデンサの選択

総合の出力電圧リップルは次の2つの成分からなります。出力コンデンサの充電と放電による容量性リップルおよびコンデンサの等価直列抵抗(ESR)による抵抗性リップルの2つであり、次の式で計算されます。

ステップアップコンバータの場合は、

$$\begin{aligned} V_{VM\_RIPPLE} &= V_{VM\_RIPPLE(C)} + V_{VM\_RIPPLE(ESR)} \\ V_{VM\_RIPPLE(C)} &\approx \left( \frac{I_{VM}}{C_{MOUT} \times f_{SW}} \right) \left( \frac{5.35V - V_{IN}}{5.35V} \right) \end{aligned}$$

および、

$$V_{VM\_RIPPLE(ESR)} \approx I_{LP(PEAK)} \times R_{ESR\_CMOUT}$$

ここで、

$C_{MOUT}$  = ステップアップコンバータの出力容量。

$I_{LP(PEAK)}$  = 「インダクタの選択」の項からのステップアップコンバータのピークインダクタ電流。

反転コンバータの場合は、

$$\begin{aligned} V_{VN\_RIPPLE} &= V_{VN\_RIPPLE(C)} + V_{VN\_RIPPLE(ESR)} \\ V_{VN\_RIPPLE(C)} &\approx \left( \frac{I_{VN}}{C_{NOUT} \times f_{SW}} \right) \left( \frac{|V_{VN}|}{V_{IN} + |V_{VN}|} \right) \end{aligned}$$

および、

$$V_{VN\_RIPPLE(ESR)} \approx I_{LN(PEAK)} R_{ESR\_CAP\_CNOUT}$$

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

ここで、

$C_{NOUT}$  = 反転コンバータの出力容量

$I_{LN(PK)}$  = 「インダクタの選択」の項からの反転コンバータのピークインダクタ電流。

セラミックコンデンサの場合、出力電圧リップルは通常コンデンサ値が主要成分です。出力コンデンサの電圧定格と温度特性も考慮しなければなりません。

## ループ補償部品

MAX17065のレギュレータは電流モードコンバータであり、「標準アプリケーション回路」(図1)の推奨設計値を使用すると、本質的に安定です。ステップアップおよび反転コンバータの右半面ゼロはこれらのコンバータの低出力電流のために非常に高い周波数に押し上げられるため、COMPとCOMNの補償回路は主として電源および負荷レギュレーションを改善するために必要とします。

さらに優れた過渡応答が必要である場合は、「標準アプリケーション回路」(図1)で使用されている推奨値から抵抗は20%単位で、コンデンサは50%単位で変えてみて、過渡応答波形への効果を観測してください。標準的なアプリケーションでは補償抵抗は10kΩ~100kΩの範囲で選択します。

## 入力コンデンサの選択

入力コンデンサは入力電源から引き出されるピーク電流を減少させ、ICに注入されるノイズが小さくなります。「標準アプリケーション回路」(図1)で10μFのセラミックコンデンサが使われていますが、これは標準的な実験室の設備では電源インピーダンスが大きいからです。実際のアプリケーションでは通常はずっと小さい電源インピーダンスとなります。ステップアップレギュレータは別のレギュレートされた電源の出力でじかに駆動されて動作するケースが多いのがその理由です。通常、入力容量は「標準アプリケーション回路」(図1)で使用されている値よりも小さくすることができます。

## チャージポンプ用コンデンサの選択

CH+とCH-端子間に接続されたフライングコンデンサ $C_{CH}$ と直列抵抗 $R_{CH}$ 、およびCL+とCL-間に接続されたフライングコンデンサ $C_{CL}$ と $R_{CL}$ がチャージポンプから供給することができる最大電流を決定します。チャージポンプの出力電流能力を増加させようとして、 $C_{CH}$ および $C_{CL}$ を際限なく増加させてゆくと、最後にはチャージポンプ用の内部スイッチおよび直列抵抗の $R_{CH}$ と $R_{CL}$ によって制限されます。

チャージポンプの性能に影響を及ぼす可能性があるノイズ感度を減少させるために「標準アプリケーション回路」(図1)では $R_{CH}$ と $R_{CL}$ の両方に100Ωを使用しています。 $R_{CH}$ および $R_{CL}$ を小さくすると、電流能力が増加しますが、チャージポンプのノイズ耐性が減少します。チャージポンプの最大出力電流は次の式で決定されます。

$$I_{VH(MAX)} = \frac{(2 \times V_{VM}) - V_{VH}}{\frac{1}{f_{CLK} \times C_{CH}} + (2 \times R_{SW(MAX)}) + (4 \times R_{CH})}$$

$$I_{VL(MAX)} = \frac{V_{VM} - |V_{VL}|}{\frac{1}{f_{CLK} \times C_{CL}} + (2 \times R_{SW(MAX)}) + (4 \times R_{CL})}$$

また、チャージポンプの出力電圧リップルは次の式で決定されます。

$$V_{H-RIPPLE} = \frac{C_{CH}}{C_{VH} + C_{CH}} \times ((2 \times V_{VM}) - V_{VH})$$

$$V_{L-RIPPLE} = \frac{C_{CL}}{C_{VL} + C_{CL}} \times (V_{VM} - |V_{VL}|)$$

ここで、

$V_{VM}$  = ステップアップコンバータの出力電圧。

$V_{VH}$  = 正のチャージポンプの出力電圧。

$V_{VL}$  = 負のチャージポンプの出力電圧。

$f_{CLK}$  = チャージポンプの動作周波数。

( $f_{CLK}$ はステップアップおよび反転コンバータ用に選択した動作周波数の2分の1です)。

$R_{SW(MAX)}$  = 内蔵チャージポンプのスイッチ抵抗(56Ωを使用)。

$V_{VH} = 6.5V$ 、 $f_{CLK} = 1/2 \times 1.2MHz$ 、および「標準アプリケーション回路」(図1)の $R_{CH}$ 、 $C_{CH}$ 、および $C_{VH}$ を使用して、正のチャージポンプが提供可能な最大電流は次の式によります。

$$I_{VH(MAX)} = \frac{(2 \times 5.35V) - 6.5V}{\frac{1}{600kHz \times 2.2nF} + (2 \times 56\Omega) + (4 \times 100\Omega)} = 3.3mA$$

そして、正のチャージポンプの出力電圧リップルは次の式によります。

$$V_{H-RIPPLE} = \frac{2.2nF}{1\mu F + 2.2nF} \times ((2 \times 5.35V) - 6.5V) = 9.2mV$$

# OLED用のI<sup>2</sup>Cインタフェース付きのデュアルSMPS出力、LDO、およびデュアルチャージポンプ

$V_{VL} = -4.0V$ 、 $f_{CLK} = 1/2 \times 1.2MHz$ 、および「標準アプリケーション回路」(図1)の $R_{CL}$ 、 $C_{CL}$ 、および $C_{VL}$ を使用して、負のチャージポンプが提供可能な最大電流は次の式によります。

$$I_{VL(MAX)} = \frac{5.35V - |-4.0V|}{\frac{1}{600kHz \times 10nF} + (2 \times 56\Omega) + (4 \times 100\Omega)}$$

$$= 2.0mA$$

そして、負のチャージポンプの出力電圧リップルは次の式によります。

$$V_{L-RIPPLE} = \frac{10nF}{1\mu F + 10nF} \times (5.35V - |-4.0V|)$$

$$= 13.4mV$$

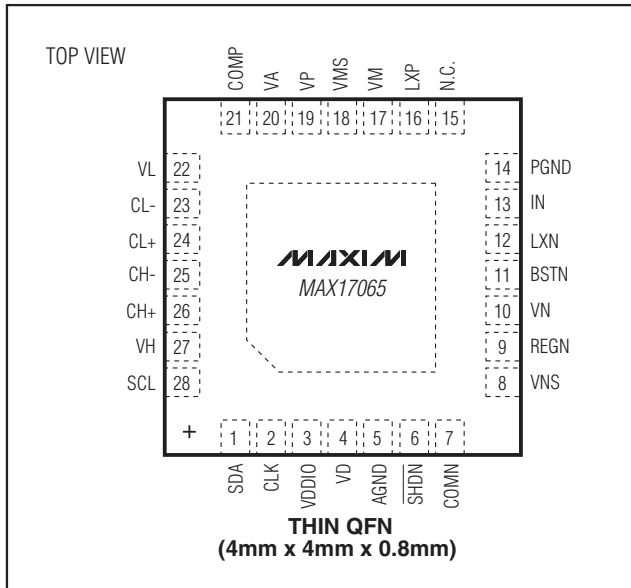
## PCBのレイアウトとグラウンド

注意深いPCBレイアウトは正常な動作のために重要です。良好なPCBレイアウトとするためには以下のガイドラインを使用してください。

- 0.1 $\mu F$ および10 $\mu F$ の入力コンデンサは各コンデンサの1端をIN端子に接続するトレースと各コンデンサの他端をPGND端子に接続するトレースが可能な限り短くなるようにIN端子に可能な限り近づけて配置します。
- ステップアップ用のインダクタはインダクタをLXP端子と入力コンデンサに接続するトレースが最短になるように配置します。
- VM、VP、VA、VH、VNおよびVLの各出力コンデンサをその対応する端子に可能な限り近づけて接続します。パワーグラウンドプレーン(PGND)はこれらのコンデンサの他端とPGND端子がこのプレーンにじかに接続することができるように作ります。
- VDの出力コンデンサと0.1 $\mu F$ のVMSのバイパスコンデンサは各対応する端子に可能な限り近づけて接続します。アナロググラウンドプレーン(AGND)はこれらの各コンデンサの他端とAGND端子がこのプレーンにじかに接続することができるように作ります。COMNおよびCOMPの各コンデンサもAGNDプレーンに接続します。
- 反転コンバータのインダクタはインダクタをLXN端子に接続するトレースとインダクタ電流がPGNDプレーンを通りPGND端子に流れなければならない距離が最短になるように配置します。
- AGNDとPGNDプレーンを相互に接続する1点はPGND端子にのみ最も近い点とします。これらの2つのグラウンドプレーンの間には他に何も接続がないようにしてください。この接続のために、ビアを必要とする場合は、1個のビアでなく複数のビアを使用してビアによる抵抗とインダクタンスの寄与を減らすようにして、PGND端子に最も近い点でAGNDプレーンがPGNDプレーンに接続できるようにビアをPGND端子の近くに配置してください。
- VN用のプレーンを作り、バックサイドパッドの全面をこのプレーンに接続します。このプレーンの面積を最大にすると、ICの熱特性の改善に役立ちます。
- ノイズ感度が高い信号が流れるトレースはLXPまたはLXNまたは大電流トレースに近づけないよう注意が必要です。
- 最良の過渡応答を得るためには、出力コンデンサと負荷の間のトレースは長さを最短に、幅を最大にしてください。
- 大電流経路にはビアの使用は避けてください。ビアの使用が避けられない場合は、1個のビアでなく複数のビアを使用すると、ビアに起因する抵抗とインダクタンスを減らすために役立ちます。
- MAX17065の評価キットを正しいボードレイアウトの例として参照してください。

# OLED用のI<sup>2</sup>Cインタフェース付きの デュアルSMPS出力、LDO、およびデュアルチャージポンプ

## ピン配置



## パッケージ

最新のパッケージ情報は、[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
28 TQFN-EP	T2844-1	<b>21-0139</b>

## マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

24 \_\_\_\_\_ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**