

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

概要

MAX17007A/MAX17008は、デュアルのQuick-PWM™ステップダウンコントローラで、バッテリー給電システムにおける汎用電源の生成を目的としています。2つのスイッチモード電源(SMPS)を結合して2相で動作する1つの出力モードとすることも可能です。一定オン時間のQuick-PWM動作によって、過渡負荷に対して高速応答を提供し、容易に広い範囲の入力/出力(I/O)電圧比を扱いながら、比較的一定のスイッチング周波数を維持します。スイッチング周波数は、個別の外付け抵抗を使用して、200kHz~600kHzの間で個別に調整することができます。差動出力電流検出は、正確な電流検出のために検出抵抗による検出を可能にし、あるいは、0.7%の出力精度を保ちながら、低消費電力のために、無損失インダクタの直流抵抗(DCR)の電流検出を直接行うことを可能にします。過電圧(MAX17007Aのみ)、低電圧保護、および正確なユーザー選択可能な電流制限(15mV、30mV、45mV、および60mV)によって堅牢な動作が保証されます。

SMPS出力は、軽負荷効率を高めるためにスキップモードまたは超音波モードで動作することができます。超音波モードは、パルススキップモードで最低スイッチング周波数を25kHzに維持して可聴ノイズを排除します。

SMPS1の出力電圧は、REFIN1端子の電圧を変化させてダイナミックに調整することができます。このデバイスは、REFIN1の電圧を設定するために使用可能な0.5%精度のリファレンス出力を備えています。外部からの5Vのバイアス電源が内部回路とゲートドライバの給電用に必要です。

明確に定義されたロジックスレッショルドを備えた個別のオン/オフ制御および個別のオープンドレインのパワーグッド出力によって、フレキシブルなシステム構成が可能です。起動時の電流サージを防止するために、内部の電圧目標は緩やかにゼロから最終目標に向かって増加します。このスルーレートは、SMPS1用のCSL1端子では1.3mV/μsで、SMPS2用のFB2端子では0.65mV/μsです。シャットダウン時には、出力がリングングしてグラウンドを下回ることを防ぐために、内部の電圧目標は、それぞれの対応する同じスルーレートで前の値からゼロまで低下します。内蔵ブートストラップスイッチは、外付けのブートストラップダイオードを不要にします。

MAX17007A/MAX17008は省スペース4mm x 4mm、エクスポーズド裏面パッド付きの28ピンTQFNパッケージで提供されます。

アプリケーション

ノートブックコンピュータ 2~4つのLi+ (リチウムイオン)セルのバッテリー駆動デバイス
低電力I/O電源
GPUのコア電源

Quick-PWMはMaxim Integrated Products, Inc.の商標です。

特長

- ◆ 高速過渡応答のデュアルQuick-PWM
- ◆ 自動ダイナミックREFIN1検出およびPGOOD1/フォルトブランキング
- ◆ 固定および可変の出力電圧
出力精度: ±0.7% (電源および負荷の全範囲)
OUT1: 0~2Vのダイナミック出力または1.05Vのプリセット
OUT2: 0.7V~2Vの範囲または1.5Vのプリセット
- ◆ 抵抗設定のスイッチング周波数
- ◆ BSTスイッチ内蔵
- ◆ 差動電流検出入力
低コストのDCR検出または正確な電流検出抵抗内部結合の検出補償
- ◆ 結合モードが大電流のダイナミック出力電圧をサポート
- ◆ 選択可能な強制PWM、パルススキップ、または超音波モード動作
- ◆ 最大入力電圧定格: 26V
- ◆ 個別のイネーブル入力
- ◆ 個別のパワーグッド出力
- ◆ 過電圧保護(MAX17007Aのみ)
- ◆ 低電圧/熱保護
- ◆ 電圧ソフトスタートおよびソフトシャットダウン

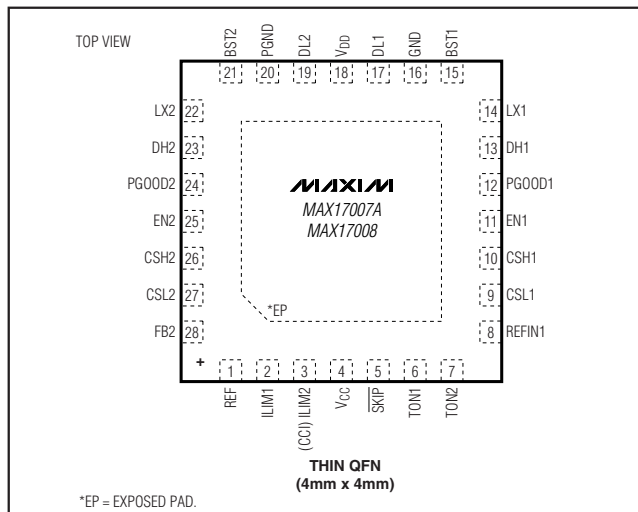
型番

PART	TEMP RANGE	PIN-PACKAGE
MAX17007AGTI+	-40°C to +105°C	28 Thin QFN-EP*
MAX17008GTI+	-40°C to +105°C	28 Thin QFN-EP*

+は鉛フリー(RoHS準拠)パッケージを示します。

*EP = エクスポーズドパッド

ピン配置



*EP = EXPOSED PAD.

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

ABSOLUTE MAXIMUM RATINGS

BST1, BST2 to GND-0.3V to +34V
BST1, BST2 to V _{DD}-0.3V to +28V
TON1, TON2 to GND-0.3V to +28V
V _{DD} to GND-0.3V to +6V
V _{DD} to V _{CC}-0.3V to +0.3V
LX1 to BST1-6V to +0.3V
LX2 to BST2-6V to +0.3V
DH1 to LX1-0.3V to (V _{BST1} + 0.3V)
DH2 to LX2-0.3V to (V _{BST2} + 0.3V)
ILIM1, ILIM2, REF to GND-0.3V to (V _{CC} + 0.3V)
CSH1, CSH2, CSL1, CSL2, FB2, REFIN1 to GND-0.3V to +6V
EN1, EN2, $\overline{\text{SKIP}}$, PGOOD1, PGOOD2 to GND-0.3V to +6V

DL1 to GND-0.3V to (V _{DD} + 0.3V)
DL2 to PGND-0.3V to (V _{DD} + 0.3V)
PGND to GND-0.3V to +0.3V
REF Short Circuit to GNDContinuous
Continuous Power Dissipation (T _A = +70°C)
28-Pin TQFN T2844-1
(derate 20.8mW/°C above +70°C)1667mW
Extended Operating Temperature Range-40°C to +105°C
Junction Temperature+150°C
Storage Temperature Range-65°C to +150°C
Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 12V, V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V, V_{REFIN1} = 2V, $\overline{\text{SKIP}}$ = GND, T_A = 0 to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS		
PWM CONTROLLER								
Input Voltage Range	V _{IN}		4.5		26	V		
Quiescent Supply Current (V _{DD} , V _{CC})	I _{DD} + I _{CC}	Output forced above regulation voltage, V _{EN1} = V _{EN2} = 5V		1.7	2.5	mA		
Shutdown Supply Current (V _{DD} , V _{CC})	I _{SHDN}	EN1 = EN2 = GND, T _A = +25°C		0.1	5	μA		
On-Time (Note 1)	t _{ON1} , t _{ON2}	V _{IN} = 12V, V _{CSL1} = V _{CSL2} = V _{CC1} = 1.2V, separate or combined mode	R _{TON1} = R _{TON2} = 97.5kΩ (600kHz)	142 (-15%)	174	194 (+15%)	ns	
		R _{TON1} = R _{TON2} = 200kΩ (300kHz)	305 (-10%)	336	368 (+10%)			
		R _{TON1} = R _{TON2} = 302.5kΩ (200kHz)	425 (-15%)	500	575 (+15%)			
Minimum Off-Time	t _{OFF(MIN)}	(Note 1)		250	400	ns		
TON1, TON2, Shutdown Supply Current	I _{TON1} , I _{TON2}	EN1 = EN2 = GND, V _{TON1} = V _{TON2} = 26V, V _{DD} = 0 or 5V, T _A = +25°C		0.01	1	μA		
REFIN1 Voltage Range	V _{REFIN1}	(Note 2)	0		V _{REF}	V		
FB2 Regulation Voltage	V _{FB2}	Adjustable mode		0.7		V		
FB2 Input Voltage Range		Preset mode	1.7		2.3	V		
FB2 Combined-Mode Threshold		Combined mode	3.8	V _{CC} - 1V	V _{CC} - 0.4	V		
REFIN1 Dual Mode™ Switchover Threshold			3.8	V _{CC} - 1V	V _{CC} - 0.4	V		
REFIN1, FB2 Bias Current	I _{REFIN1} , I _{FB2}	REFIN1 = 0.5V to 2V; V _{FB2} = 0.7V, T _A = +25°C	-0.1		+0.1	μA		
SMPS1 Voltage Accuracy	V _{CSL1} - V _{REFIN1}	Measured at CSL1, REFIN1 = V _{CC} , V _{IN} = 2V to 26V, $\overline{\text{SKIP}}$ = V _{CC} (Note 2)		1.043	1.05	1.057	V	
		REFIN1 = 500mV, $\overline{\text{SKIP}}$ = V _{CC}	T _A = +25°C	-12		+12		mV
		REFIN1 = 2V, $\overline{\text{SKIP}}$ = V _{CC}	T _A = 0°C to +85°C	-20		+20		

Dual ModeはMaxim Integrated Products, Inc.の商標です。

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = 0$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SMPS2 Voltage Accuracy	V_{CSL2}	Measured at CSL2, FB2 = REF, $V_{IN} = 2V$ to $26V$, $\overline{SKIP} = V_{CC}$	1.489	1.5	1.511	V
Load Regulation Error		$I_{LOAD} = 0$ to full load, $\overline{SKIP} = V_{CC}$ (Note 3)		0.1		%
Line Regulation Error		$V_{DD} = 4.5V$ to $5.5V$, $V_{IN} = 4.5V$ to $26V$ (Note 3)		0.25		%
CSL1 Soft-Start/Stop Slew Rate	SR_{SS1}	Rising/falling edge on EN1		1.25		mV/ μs
FB2 Soft-Start/Stop Slew Rate	SR_{SS2}	Rising/falling edge on EN2		0.63		mV/ μs
Dynamic REFIN1 Slew Rate	SR_{DYN}	Rising edge on REFIN1		11.4		mV/ μs
INTERNAL REFERENCE						
Reference Voltage	V_{REF}	$V_{DD} = 4.5V$ to $5.5V$	1.990	2.000	2.010	V
Reference Lockout Voltage	$V_{REF(UVLO)}$	Rising edge, hysteresis = 230mV		1.8		V
Reference Load Regulation		$I_{REF} = -10\mu A$ to $+100\mu A$	1.980		2.015	mV
FAULT DETECTION						
SMPS1 Overvoltage Trip Threshold and PGOOD1 Upper Threshold (MAX17007A Only)	V_{OVP1} , V_{PG1_H}	With respect to the internal target voltage (error comparator threshold); rising edge; hysteresis = 50mV	260	300	340	mV
		Dynamic transition	$V_{REF} + 0.30$			V
		Minimum OVP threshold	0.7			V
SMPS2 Adjustable Mode Overvoltage Trip Threshold and PGOOD2 Upper Threshold (MAX17007A Only)	V_{OVP2} , V_{PG2_H}	With respect to the internal target voltage 0.7V (error comparator threshold); hysteresis = 50mV	120	150	180	mV
Output Overvoltage Fault Propagation Delay (MAX17007A Only)	t_{OVP}	CSL1/FB2 forced 25mV above trip threshold		5		μs
SMPS1 Undervoltage Protection Trip Threshold and Lower PGOOD1 Threshold	V_{UVP1} , V_{PG1_L}	With respect to the internal target voltage (error comparator threshold); falling edge; hysteresis = 50mV	-240	-200	-160	mV
SMPS2 Undervoltage Protection Trip Threshold and Lower PGOOD2 Threshold	V_{UVP2} , V_{PG2_L}	With respect to the internal target voltage 0.7V (error comparator threshold); falling edge; hysteresis = 50mV	-130	-100	-70	mV
Output Undervoltage Fault Propagation Delay	t_{UVP}	CSL1/FB2 forced 25mV below trip threshold	90	205	360	μs
PGOOD_ Propagation Delay	t_{PGOOD}	UVP falling edge, 25mV overdrive	5			μs
		OVP rising edge, 25mV overdrive	5			
		Startup delay from regulation	90	205	360	
PGOOD_ Output Low Voltage		$I_{SINK} = 3mA$			0.4	V
PGOOD_ Leakage Current	I_{PGOOD}	CSL1 = REFIN1, FB2 = 0.7V (PGOOD_ high impedance), PGOOD_ forced to 5V, $T_A = +25^\circ C$			1	μA
Dynamic REFIN1 Transition Fault-Blanking Threshold		Fault blanking initiated; REFIN1 deviation from the internal target voltage (error comparator threshold); hysteresis = 10mV		± 50		mV
Thermal-Shutdown Threshold	T_{SHDN}	Hysteresis = 15°C (Note 3)		160		$^\circ C$
V_{CC} Undervoltage Lockout Threshold	$V_{UVLO(VCC)}$	Rising edge, PWM disabled below this level, hysteresis = 100mV	3.95	4.20	4.45	V

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = 0$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
CURRENT LIMIT							
Current-Sense Input Range		CSH1, CSH2		0		2.3	V
		CSL1, CSL2		0		2.3	
Current-Sense Input (CSH_) Leakage Current		CSH_ = GND or V_{CC} , $T_A = +25^\circ C$		-0.2		+0.2	μA
Current-Sense Input (CSL_) Leakage Current		CSL_ = CSL_ = 2V, $T_A = +25^\circ C$				1	μA
Current-Limit Threshold (Fixed)	$V_{CSLIMIT}$	$V_{CSH_} - V_{CSL_}$ ILIM1 = ILIM2 = REF	$T_A = +25^\circ C$	28	30	32	mV
			$T_A = 0^\circ C$ to $+85^\circ C$	27	30	33	
		$V_{CSH_} - V_{CSL_}$, ILIM1 = ILIM2 = V_{CC}		56	60	64	
		$V_{CSH_} - V_{CSL_}$, ILIM1 = ILIM2 = OPEN		42	45	48	
		$V_{CSH_} - V_{CSL_}$, ILIM1 = ILIM2 = GND		13	15	17	
Current-Limit Threshold (Negative)	V_{NEG}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = V_{CC}$			-1.2 x	$V_{CSLIMIT}$	mV
Current-Limit Threshold (Zero Crossing)	V_{ZX}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = GND$ or OPEN; ILIM1 = ILIM2 = REF			1		mV
Ultrasonic Frequency		$\overline{SKIP} = open$ (3.3V); $V_{CSL1} = V_{REFIN1} + 50mV$; $V_{CSL2} = V_{FB2} + 50mV$		20			kHz
Ultrasonic Current-Limit Threshold		$\overline{SKIP} = open$ (3.3V)	$V_{CSL1} = V_{REF1} + 50mV$	22	33	46	mV
			$V_{CSL2} = V_{FB2} + 50mV$	18	30	46	
Current-Balance Amplifier (GMI) Offset		[$V(CSH1, CSL1) - V(CSH2, CSL2)$] at $I_{CCI} = 0$		-3		+3	mV
Current-Balance Amplifier (GMI) Transconductance		$\Delta I_{CCI} / \Delta [V(CSH1, CSL1) - V(CSH2, CSL2)]$; $V_{CC1} = V_{CSL1} = V_{CSL2} = 0.5V$ to 2V, and $V(CSH_ , CSL_) = -60.0mV$ to $+60.0mV$, ILIM1 = GND			180		μS
GATE DRIVERS							
DH1, DH2 Gate-Driver On-Resistance	$R_{ON(DH)}$	BST_ - LX_ forced to 5V	Low state (pulldown)		1.7	4.0	Ω
			High state (pullup)		1.7	4.0	
DL1, DL2 Gate-Driver On-Resistance	$R_{ON(DL)}$	High state (pullup)			1.3	3.0	Ω
		Low state (pulldown)			0.6	2.5	
DH1, DH2 Gate-Driver Source/Sink Current	I_{DH}	DH_ forced to 2.5V, BST_ - LX_ forced to 5V			1.2		A
DL1, DL2 Gate-Driver Source Current	$I_{DL(SOURCE)}$	DL_ forced to 2.5V			1		A
DL1, DL2 Gate-Driver Sink Current	$I_{DL(SINK)}$	DL_ forced to 2.5V			2.4		A
Driver Propagation Delay		DH_ low to DL high		10	25	40	ns
		DL_ low to DH high		15	30	45	

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = 0$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DL_ Transition Time		DL_ falling, $C_{DL} = 3nF$	10	20		ns
		DL_ rising, $C_{DL} = 3nF$	10	20		
DH_ Transition Time		DH_ falling, $C_{DH} = 3nF$	10	20		ns
		DH_ rising, $C_{DH} = 3nF$	10	20		
Internal BST_ Switch On-Resistance	$R_{BST_}$	$I_{BST_} = 10mA$, $V_{DD} = 5V$		6.5	11.0	Ω
INPUTS AND OUTPUTS						
EN1, EN2 Logic-Input Threshold		EN1, EN2 rising edge, hysteresis = 300mV/600mV (min/max)	1.20	1.70	2.20	V
Logic-Input Current		EN1, EN2, $T_A = +25^\circ C$	-0.5		+0.5	μA
Quad-Level Input-Logic Levels		\overline{SKIP} , ILIM1, ILIM2	High (5V)	$V_{CC} - 0.3$		V
			Open (3.3V)	3.0	3.6	
			Ref (2.0V)	1.7	2.3	
			Low (GND)		0.4	
Quad-Level Logic-Input Current		\overline{SKIP} , ILIM1, ILIM2 forced to GND or V_{CC} , $T_A = +25^\circ C$	-2		+2	μA

ELECTRICAL CHARACTERISTICS

($V_{IN} = 12V$, $V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = -40^\circ C$ to $+105^\circ C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
PWM CONTROLLER						
Input Voltage Range	V_{IN}		4.5	26	V	
Quiescent Supply Current (V_{DD} , V_{CC})	$I_{DD} + I_{CC}$	Output forced above regulation voltage, $V_{EN1} = V_{EN2} = 5V$		2.5	mA	
On-Time (Note 1)	t_{ON1} , t_{ON2}	$V_{IN} = 12V$, $V_{CSL1} = V_{CSL2} = V_{CC1} = 1.2V$, separate or combined mode	$R_{TON1} = R_{TON2} = 97.5k\Omega$ (600kHz)	142	194	ns
			$R_{TON1} = R_{TON2} = 200k\Omega$ (300kHz)	305	368	
			$R_{TON1} = R_{TON2} = 302.5k\Omega$ (200kHz)	425	575	
Minimum Off-Time	$t_{OFF(MIN)}$	(Note 1)		400	ns	
REFIN1 Voltage Range	V_{REFIN1}		0	V_{REF}	V	
FB2 Input Voltage Range		Preset mode	1.7	2.3	V	
FB2 Combined-Mode Threshold		Combined mode	3.75	$V_{CC} - 0.4$	V	
REFIN1, FB2 Bias Current	I_{REFIN1} , I_{FB2}		-0.1	+0.1	μA	

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = -40^{\circ}C$ to $+105^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
REFIN1 Dual-Mode Switchover Threshold			3.75	$V_{CC} - 0.4$	V	
SMPS1 Voltage Accuracy	V_{CSL1}	Measured at CSL1, $REFIN1 = V_{CC}$; $V_{IN} = 2V$ to $26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	1.039	1.061	V	
SMPS2 Voltage Accuracy	V_{CSL2}	Measured at CSL2, $FB2 = REF$; $V_{IN} = 2V$ to $26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	1.485	1.515	V	
INTERNAL REFERENCE						
Reference Voltage	V_{REF}	$V_{DD} = 4.5V$ to $5.5V$	1.985	2.015	V	
FAULT DETECTION						
SMPS1 Overvoltage Trip Threshold and PGOOD1 Upper Threshold (MAX17007A Only)	V_{OVP1} , V_{PG1_H}	With respect to the internal target voltage (error comparator threshold); rising edge; hysteresis = 50mV	260	340	mV	
SMPS2 Overvoltage Trip Threshold and PGOOD2 Upper Threshold (MAX17007A Only)	V_{OVP2} , V_{PG2_H}	With respect to the internal target voltage 0.7V (error comparator threshold); hysteresis = 50mV	120	180	mV	
SMPS1 Undervoltage Protection Trip Threshold and Lower PGOOD1 Threshold	V_{UVP1} , V_{PG1_L}	With respect to the internal target voltage (error comparator threshold) falling edge; hysteresis = 50mV	-240	-160	mV	
SMPS2 Undervoltage Protection Trip Threshold and Lower PGOOD2 Threshold	V_{UVP2} , V_{PG2_L}	With respect to the internal target voltage 0.7V (error comparator threshold) falling edge; hysteresis = 50mV	-130	-70	mV	
Output Undervoltage Fault Propagation Delay	t_{UVP}	REFIN1/FB2 forced 25mV below trip threshold	90	360	μs	
PGOOD_ Propagation Delay	t_{PGOOD}	Startup delay from regulation	90	360	μs	
PGOOD_ Output Low Voltage		$I_{SINK} = 3mA$		0.4	V	
V_{CC} Undervoltage Lockout Threshold	$V_{UVLO}(V_{CC})$	Rising edge, PWM disabled below this level; hysteresis = 100mV	3.8	4.45	V	
CURRENT LIMIT						
Current-Sense Input Range		CSH1, CSH2	0	2.3	V	
		CSL1, CSL2	0	2.3		
Current-Limit Threshold (Fixed)	$V_{CSLIMIT}$	$V_{CSH_} - V_{CSL_}$, $ILIM1 = ILIM2 = REF$	27	33	mV	
Ultrasonic Frequency		$\overline{SKIP} = OPEN$ (3.3V); $V_{CSL1} = V_{REFIN1} + 50mV$; $V_{CSL2} = V_{FB2} + 50mV$	18		kHz	
Ultrasonic Current-Limit Threshold		$\overline{SKIP} = OPEN$ (3.3V)	$V_{CSL1} = V_{REF1} + 50mV$	22	46	mV
			$V_{CSL2} = V_{FB2} + 50mV$	18	46	
Current-Balance Amplifier (GMI) Offset		$[V(CSH1, CSL1) - V(CSH2, CSL2)]$ at $I_{CCI} = 0$	-3	+3	mV	

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $V_{DD} = V_{CC} = V_{EN1} = V_{EN2} = 5V$, $V_{REFIN1} = 2V$, $\overline{SKIP} = GND$, $T_A = -40^{\circ}C$ to $+105^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS		MIN	MAX	UNITS	
GATE DRIVERS							
DH1, DH2 Gate-Driver On-Resistance	$R_{ON(DH)}$	BST_ - LX_ forced to 5V	Low state (pulldown)		4.5	Ω	
			High state (pullup)		4.0		
DL1, DL2 Gate-Driver On-Resistance	$R_{ON(DL)}$	High state (pullup)			3	Ω	
		Low state (pulldown)			2.5		
Driver Propagation Delay		DH_ low to DL high		8	42	ns	
		DL_ low to DH high		12	48		
Internal BST_ Switch On-Resistance	$R_{BST_}$	$I_{BST_} = 10mA$, $V_{DD} = 5V$			12	Ω	
INPUTS AND OUTPUTS							
EN1, EN2 Logic-Input Threshold		EN1, EN2 rising edge; hysteresis = 300mV/600mV (min/max)		1.20	2.20	V	
Quad-Level Input Logic Levels		\overline{SKIP} , ILIM1, ILIM2	High (5V)		$V_{CC} - 0.3$	V	
			Open (3.3V)		3.0		3.6
			Ref (2.0V)		1.7		2.3
			Low (GND)				0.4

Note 1: On-time and off-time specifications are measured from 50% point to 50% point at the DH pin with LX = GND, $V_{BST} = 5V$, and a 250pF capacitor connected from DH to LX. Actual in-circuit times might differ due to MOSFET switching speeds.

Note 2: The 0 to 0.5V range is guaranteed by design, not production tested.

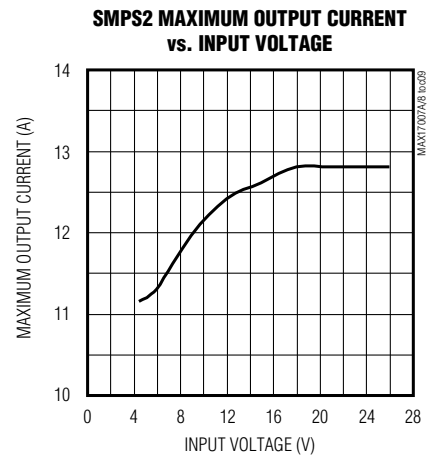
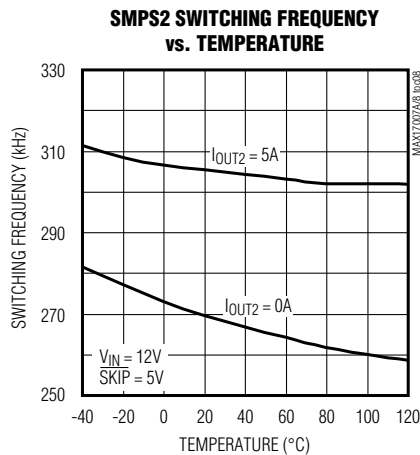
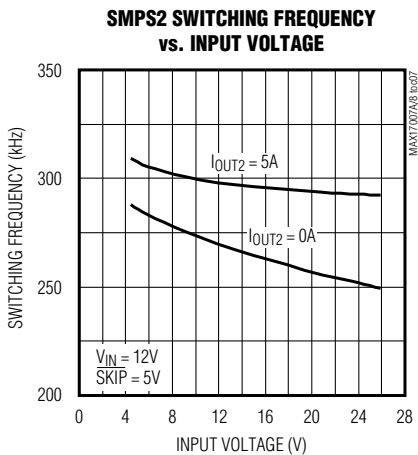
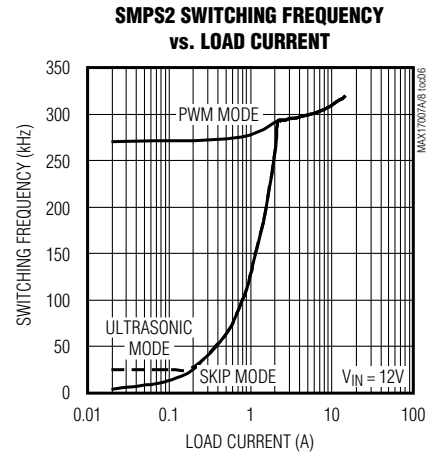
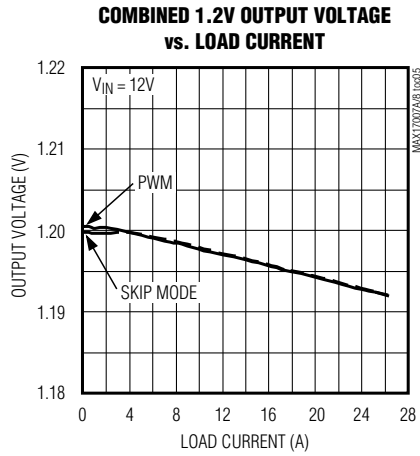
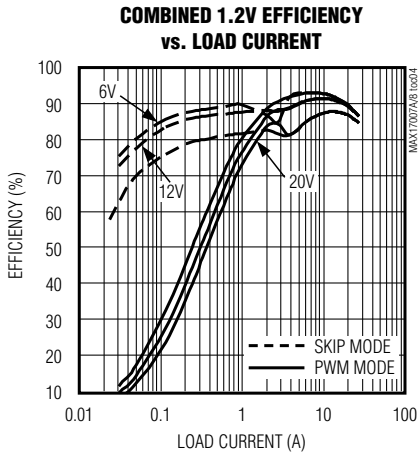
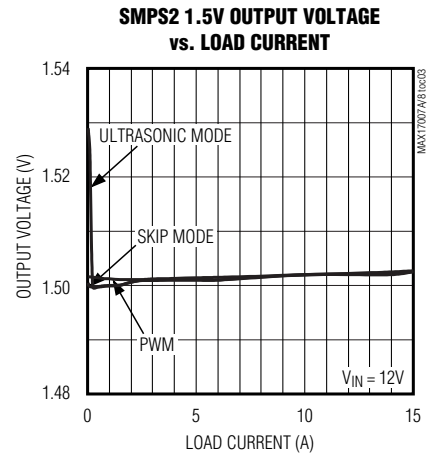
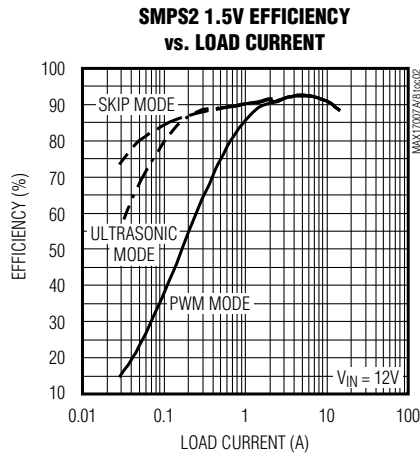
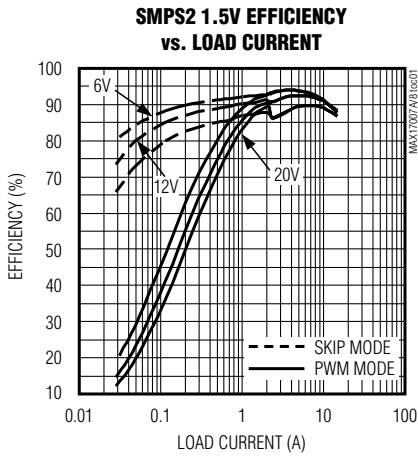
Note 3: Not production tested.

Note 4: Specifications at $T_A = -40^{\circ}C$ to $+105^{\circ}C$ are guaranteed by design, not production tested.

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

標準動作特性

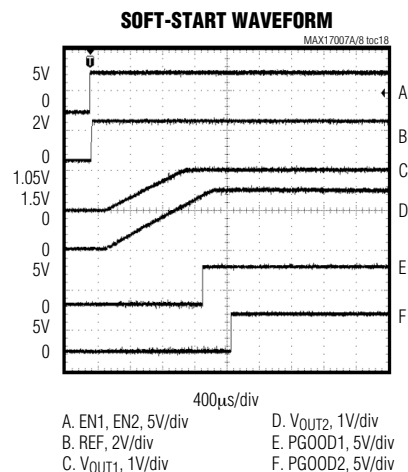
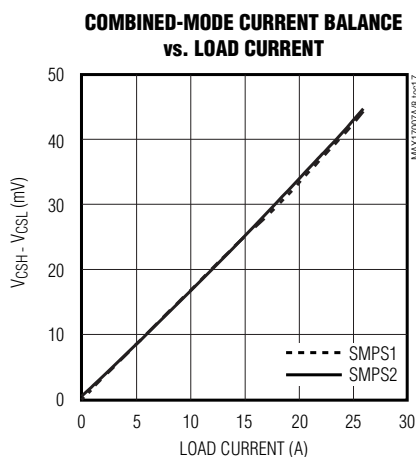
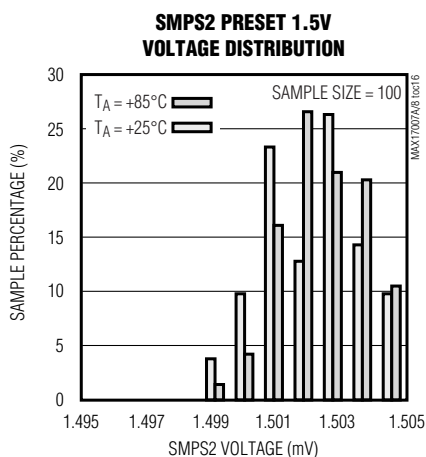
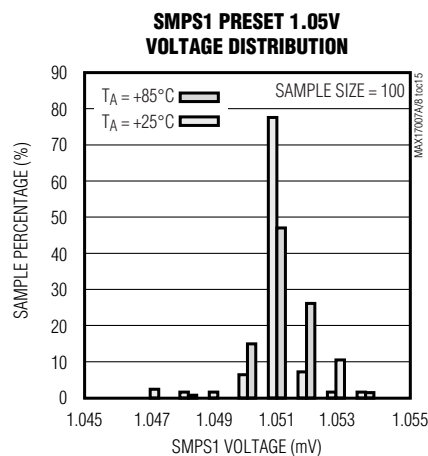
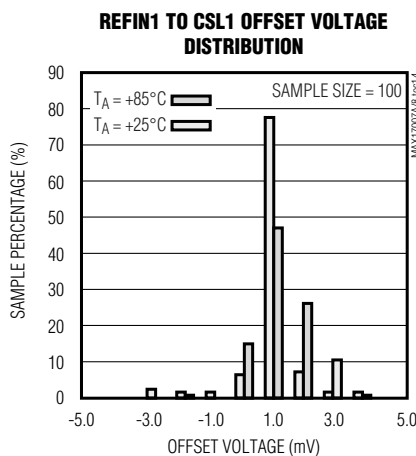
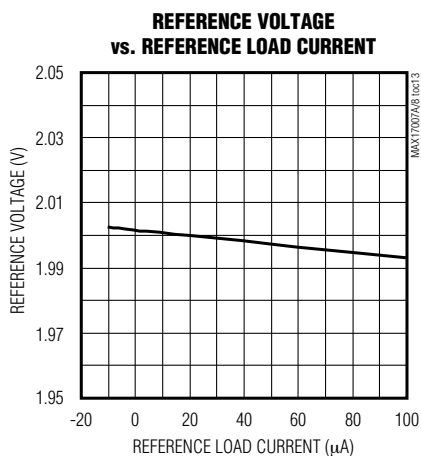
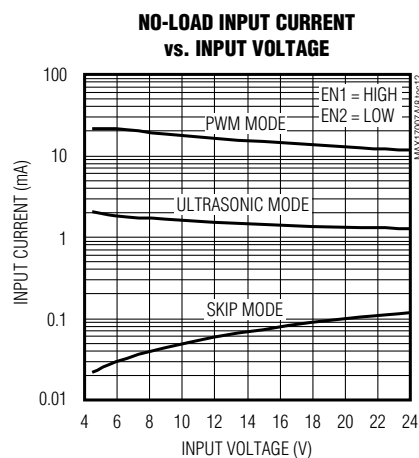
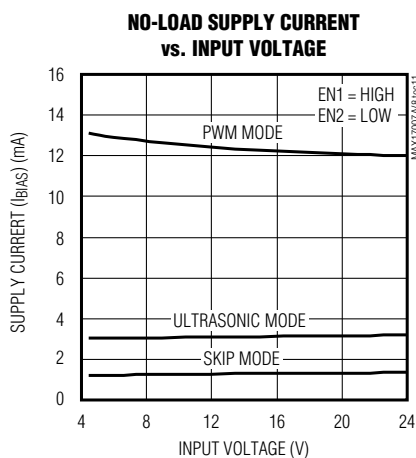
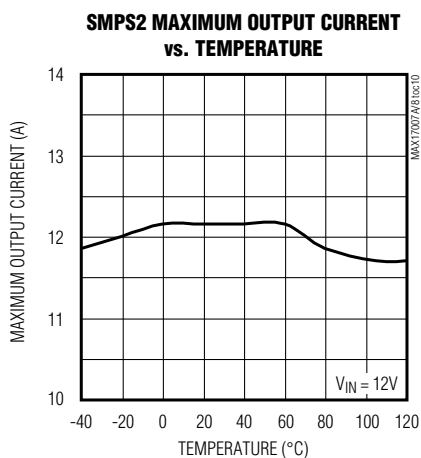
(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



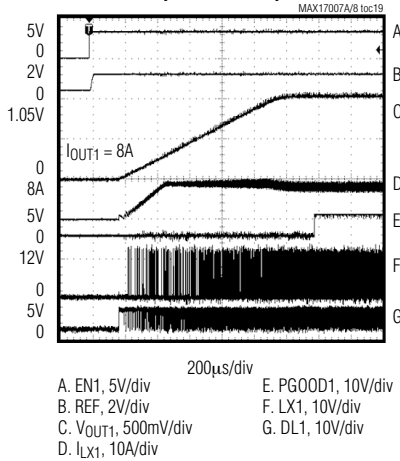
ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

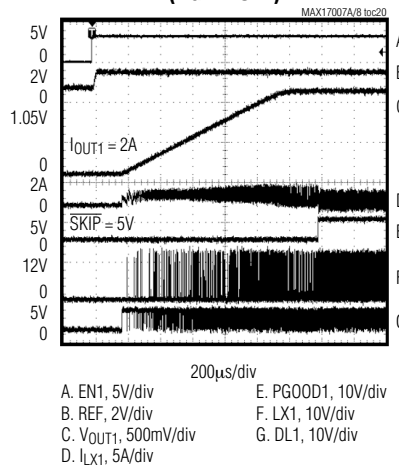
標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)

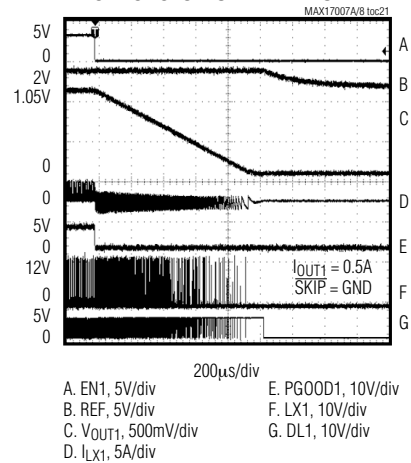
**SMPS1 STARTUP WAVEFORM
(HEAVY LOAD)**



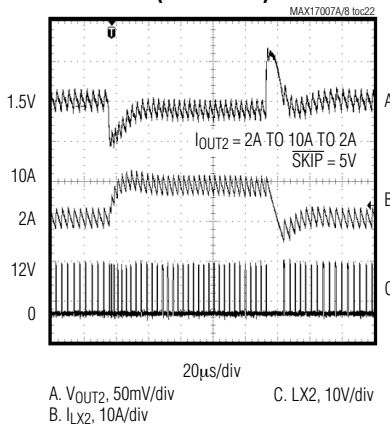
**SMPS1 STARTUP WAVEFORM
(LIGHT LOAD)**



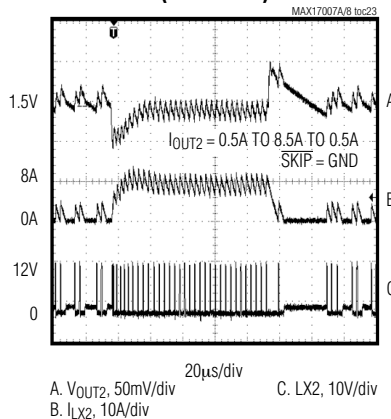
SMPS1 SHUTDOWN WAVEFORM



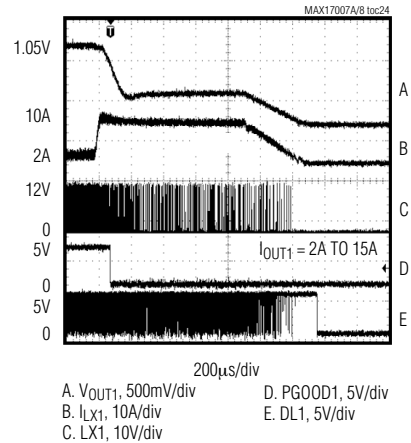
**SMPS2 LOAD-TRANSIENT RESPONSE
(PWM MODE)**



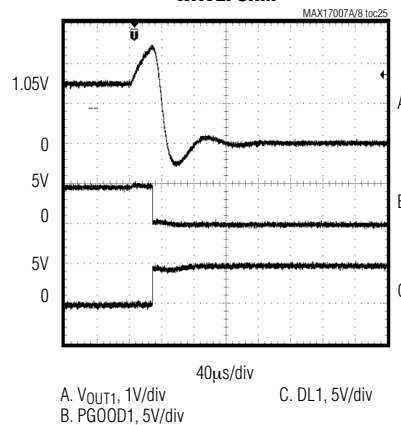
**SMPS2 LOAD-TRANSIENT RESPONSE
(SKIP MODE)**



SMPS1 OUTPUT OVERLOAD WAVEFORM



**SMPS1 OUTPUT OVERVOLTAGE
WAVEFORM**

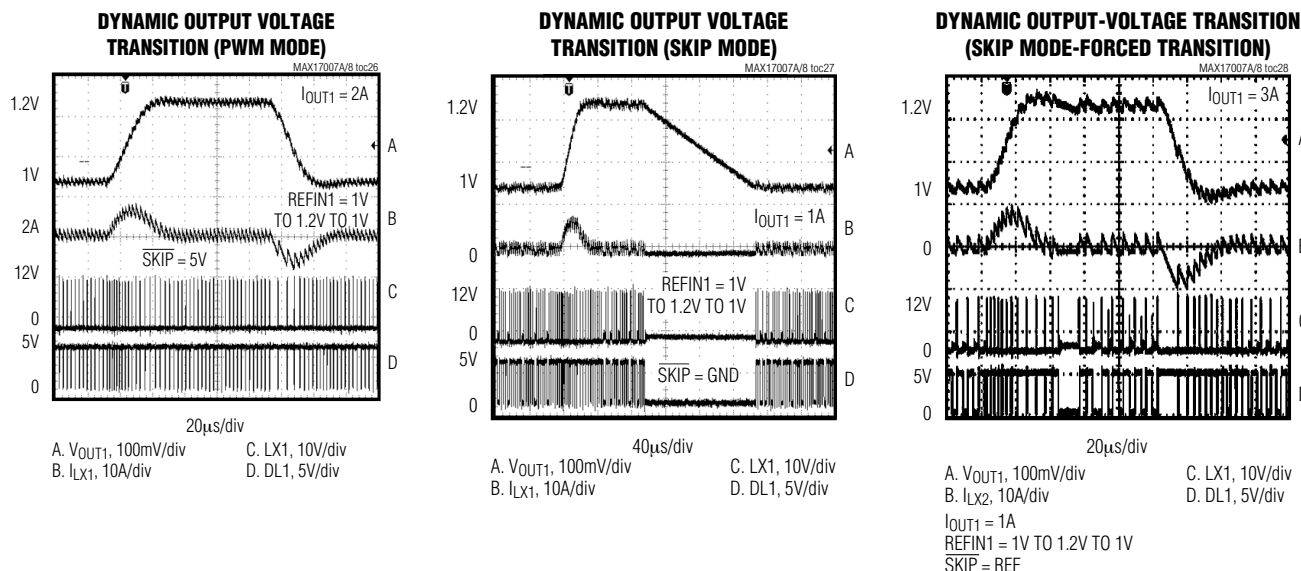


ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{DD} = 5V$, $\overline{SKIP} = GND$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能										
1	REF	2Vのリファレンス電圧出力。2.2nFのセラミックコンデンサでREFをGNDにバイパスしてください。このリファレンスは最大100µAを供給可能です。REFの負荷レギュレーション誤差(「標準動作特性」を参照)によって、REFに負荷があると出力電圧精度が悪化します。EN1とEN2の両方をローにすると、リファレンスがシャットダウンします。										
2	ILIM1	この4レベルの入力によってSMPS1用のCSH1とCSL1間の電流制限値を決定します。 V_{CC} (5V) = 60mVの電流制限値 オープン(3.3V) = 45mVの電流制限値 REF (2V) = 30mVの電流制限値 GND = 15mVの電流制限値 結合モードでは、ILIM1によって両方の電流制限スレッシュホールドを設定します。										
3	ILIM2 (CCI)	この4レベルの入力によって、SMPS2用のCSH2とCSL2間の電流制限を決定します。 V_{CC} (5V) = 60mVの電流制限値 オープン (3.3V) = 45mVの電流制限値 REF (2V) = 30mVの電流制限値 GND = 15mVの電流制限値 結合モードでは、ILIM2は電流バランス積分器(CCI)の出力端子です。コンデンサ(C_{CCI})をCCIと出力間に接続してください。CCIのコンデンサの値は、次の表に基づくILIM1の設定値に依存します。										
		<table border="1"> <thead> <tr> <th>ILIM1</th> <th>ILIM2のC_{CCI} (pF)</th> </tr> </thead> <tbody> <tr> <td>V_{CC} (5V)</td> <td>120</td> </tr> <tr> <td>オープン(3.3V)</td> <td>180</td> </tr> <tr> <td>REF (2V)</td> <td>220</td> </tr> <tr> <td>GND</td> <td>470</td> </tr> </tbody> </table>	ILIM1	ILIM2の C_{CCI} (pF)	V_{CC} (5V)	120	オープン(3.3V)	180	REF (2V)	220	GND	470
ILIM1	ILIM2の C_{CCI} (pF)											
V_{CC} (5V)	120											
オープン(3.3V)	180											
REF (2V)	220											
GND	470											
4	V_{CC}	5Vのアナログ電源入力。10Ωの抵抗を使用して V_{DD} から V_{CC} にバイパスし、またアナロググランドに対して1µFのセラミックコンデンサでバイパスしてください。										

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

端子説明(続き)

端子	名称	機能
5	SKIP	パルススキップ制御入力。この4レベルの入力によって、通常の定常状態およびダイナミック出力電圧遷移における動作モードを決定します。 V_{DD} (5V) = 強制PWM動作 オープン(3.3V) = 超音波モード(遷移時は強制PWMなし) REF (2V) = パルススキップモード(遷移時は強制PWM) GND = パルススキップモード(遷移時は強制PWMなし) SMPS2にはダイナミック遷移がないため、SKIP = 2VおよびSKIP = GNDとすると、強制PWM遷移がないSMPS2に対しては、同じパルススキップ動作となります。 結合モードでは超音波モードはディセーブルとなり、SKIP = オープン(3.3V)の設定はSKIP = GND設定と同じになります。
6	TON1	SMPS1用の周波数設定入力。入力電源とTON1の間の外付け抵抗によって、SMPS1のスイッチング周期(T_{SW1})が設定されます。 $T_{SW1} = C_{TON} (R_{TON1} + 6.5k\Omega)$ ここで $C_{TON} = 16.26pF$ です。 TON1はシャットダウン時にはハイインピーダンスです。 結合モードでは、TON1によってSMPS1とSMPS2の両方のスイッチング周期を設定します。
7	TON2	SMPS2用の周波数設定入力。入力電源とTON2の間の外付け抵抗によって、SMPS2のスイッチング周期(T_{SW2})が設定されます。 $T_{SW2} = C_{TON} (R_{TON2} + 6.5k\Omega)$ ここで $C_{TON} = 16.26pF$ です。 TON2をTON1と異なるスイッチング周波数に設定してください。SMPS1とSMPS2間には10%~30%のスイッチング周波数の差を設けることを推奨します。 TON2はシャットダウン時にはハイインピーダンスです。 結合モードでは、TON2をオープンにしたままでも構いません。
8	REFIN1	SMPS1用の外部リファレンス入力。REFIN1によってCSL1のフィードバックレギュレーション電圧を設定します。SMPS1には内部にウィンドウコンパレータがあり、 $\pm 50mV$ (typ)を超えるREFIN1の電圧変化を検出すると、コントローラがPGOOD1をブランクにしてフォルト保護を行い、イネーブルになっていれば出力を遷移させます。REFIN1が V_{CC} に接続されていると、SMPS1は出力を1.05Vにレギュレートします。 結合モードでは、REFIN1によって結合出力のフィードバックレギュレーション電圧が設定されます。
9	CSL1	SMPS1用の出力検出および負の電流検出入力。内部のプリセットされた1.05Vのフィードバック分圧器を使用する場合(REFIN1 = V_{CC})、コントローラは出力電圧を検出するためにCSL1を使用します。電流検出素子の負端子に接続してください。正確な検出抵抗または無損失のインダクタのDCR検出を使用した、2つの異なった電流検出オプションが図14に示されています。
10	CSH1	SMPS1用の正の電流検出入力。電流検出素子の正端子に接続してください。正確な検出抵抗または無損失のインダクタのDCR検出を使用した、2つの異なった電流検出オプションが図14に示されています。
11	EN1	SMPS1用のイネーブル制御入力。通常動作には V_{CC} に接続してください。EN1をローに強制すると、SMPS1がディセーブルになります。コントローラは緩やかに出力電圧をグラウンドに低下させ、目標電圧が0.1Vに達した後、コントローラがDL1をローに強制します。EN1とEN2が両方ともローになると、デバイスはローパワーのシャットダウン状態に入ります。 結合モードでは、EN1が結合されたSMPS出力を制御します。EN2は使用せず、グラウンドしなければなりません。
12	PGOOD1	SMPS1用のオープンレインパワーグッド出力。SMPS1の電圧が目標電圧よりも200mV以上低いか、または300mV以上高い場合、PGOOD1は、ソフトスタートの間およびシャットダウンの間はローです。SMPS1のソフトスタート回路が終わると、出力がレギュレーションに達してから200 μs 後にPGOOD1はハイインピーダンスになります。ダイナミックなREFIN1の遷移が検出されると、PGOOD1はブランク(強制ハイインピーダンス状態)になります。
13	DH1	SMPS1用のハイサイドゲートドライバ出力。DH1はLX1とBST1の間で変化します。DH1はシャットダウンではローです。

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

端子説明(続き)

端子	名称	機能
14	LX1	SMPS1用のインダクタ接続。LX1をインダクタのスイッチされる側に接続してください。LX1はDH1ハイサイドゲートドライバの下側電源レールとしての役目をします。
15	BST1	SMPS1用のブートストラップコンデンサ接続。MAX17007A/MAX17008には、V _{DD} とBST1間に接続された内部ブーストスイッチ/ダイオードがあります。図1に示すように外部コンデンサに接続してください。
16	GND	グラウンド。SMPS1のローサイドゲートドライバ用のアナログおよびパワーグラウンド接続。
17	DL1	SMPS1用のローサイドゲートドライバ出力。DL1はGNDとV _{DD} の間で変化します。シャットダウンシーケンスが終了すると、DL1はローに強制されます。出力の過電圧フォルトが検出されるとDL1もハイに強制されて、これは存在している可能性があるいずれの負の電流制限状態にも優先します。DL1はV _{CC} がUVLOの場合にローに強制されます。
18	V _{DD}	5Vのドライバ電源入力。V _{DD} を10Ωの抵抗を通してV _{CC} に接続してください。2.2μF以上のセラミックコンデンサでグラウンドにバイパスします。V _{DD} は、内部でBSTダイオードおよびローサイドのゲートドライバに接続されています。
19	DL2	SMPS2用のローサイドゲートドライバ出力。DL2はPGNDとV _{DD} の間で変化します。シャットダウンシーケンスが終了すると、DL2はローに強制されます。出力の過電圧フォルトが検出されるとDL2もハイに強制されて、これは存在している可能性があるいずれの負の電流制限状態にも優先します。DL2はV _{CC} がUVLOの場合にローに強制されます。
20	PGND	SMPS2のローサイドゲートドライバのパワーグラウンド。
21	BST2	SMPS2用のブートストラップコンデンサ接続。MAX17007A/MAX17008にはV _{DD} とBST2間に接続された内部ブーストスイッチ/ダイオードがあります。図1に示すように外部コンデンサに接続してください。
22	LX2	SMPS2用のインダクタ接続。LX2をインダクタのスイッチされる側に接続してください。LX2は、DH2ハイサイドゲートドライバの下側電源レールとしての役目をします。
23	DH2	SMPS2用のハイサイドゲートドライバ出力。DH2はLX2とBST2の間で変化します。DH2はシャットダウンではローです。
24	PGOOD2	SMPS2用のオープンレインパワーグッド出力。FB2の電圧が目標電圧よりも100mV以上低いか、または150mV以上高い場合、PGOOD2はソフトスタートの間およびシャットダウンの間ローになります。SMPS2のソフトスタート回路が終わると、出力がレギュレーションに達してから200μs後にPGOOD2はハイになります。結合モードではPGOOD2は使用されず、オープンにしたままで構いません。
25	EN2	SMPS2のイネーブル入力。通常動作にはV _{CC} に接続してください。EN2をローに強制すると、SMPS2がディセーブルになります。コントローラは緩やかに出力電圧をグラウンドに低下させて、目標電圧が0.1Vに達した後、コントローラがDL2をローに強制します。EN1とEN2が両方もローになると、デバイスはローパワーのシャットダウン状態に入ります。結合モードではEN2は使用せず、GNDに接続してください。
26	CSH2	SMPS2用の正の電流検出出力。電流検出素子の正端子に接続してください。正確な検出抵抗または無損失のインダクタのDCR検出を使用した2つの異なる電流検出オプションが図14に示されています。
27	CSL2	SMPS2用の出力検出および負の電流検出出力。内部のプリセットされた1.5Vのフィードバック分圧器を使用する場合(FB2 = REF)、コントローラは出力電圧を検出するためにCSL2を使用します。電流検出素子の負端子に接続してください。正確な検出抵抗または無損失のインダクタのDCR検出を使用した、2つの異なる電流検出オプションが図14に示されています。
28	FB2	SMPS2のフィードバック入力。SMPS2出力とGND間の抵抗分圧器を使ってSMPS2の電圧を調整します。FB2をREFに接続すると出力が1.5Vにプリセットされます。FB2をV _{CC} に接続するとMAX17007A/MAX17008は結合モード動作の構成になります。
—	EP	エクスポーズド裏面パッド。アナロググラウンドに接続してください。

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

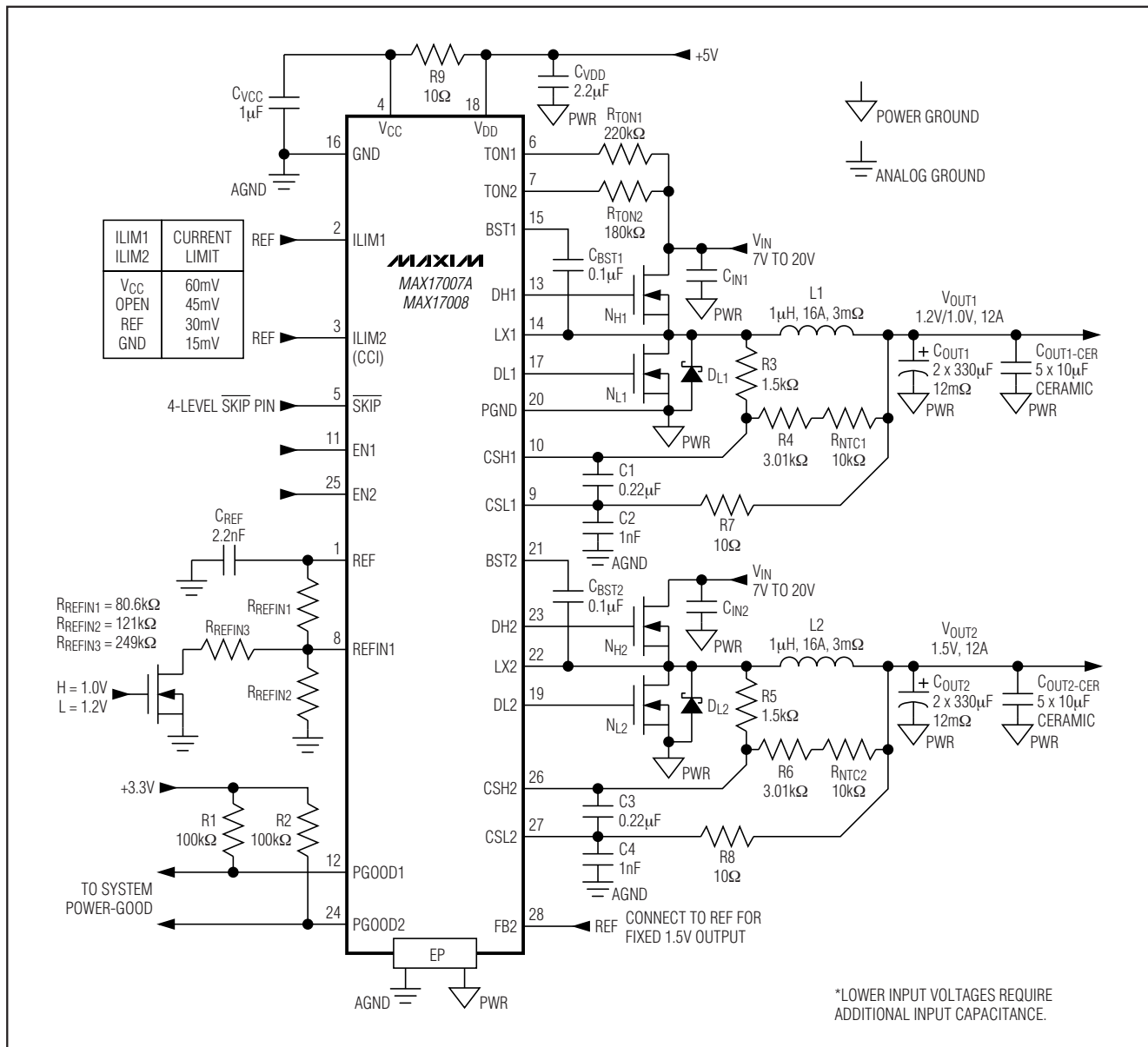


図1. MAX17007A/MAX17008の分離モードの標準アプリケーション回路

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

表1. 標準アプリケーション用の部品選択

COMPONENT	V _{OUT1} = 1.0V/1.2V AT 12A (FIGURE 1)	V _{OUT} = 1.5V AT 12A (FIGURE 1)
		V _{IN} = 7V to 20V TON1 = 220kΩ (270kHz)
Input Capacitor (per Phase)	(2x) 10μF, 25V Taiyo Yuden TMK432BJ106KM	(2x) 10μF, 25V Taiyo Yuden TMK432BJ106KM
Output Capacitor	(2x) 330μF, 2.5V, 12mΩ, C case SANYO 2R5TPE330MCC2	(2x) 330μF, 2.5V, 12mΩ, C case SANYO 2R5TPE330MCC2
Inductor	1μH, 3.25mΩ, 16A Würth Electronics 7443552100	1μH, 3.25mΩ, 16A Würth Electronics 7443552100
Schottky Diode	2A, 30V Schottky diode (SMA) Nihon EC21QS03L Central Semiconductor CMSH2-40M	2A, 30V Schottky diode (SMA) Nihon EC21QS03L Central Semiconductor CMSH2-40M
High-Side MOSFET	Fairchild Semiconductor (1x) FDS8690 8.6mΩ/11.4mΩ (typ/max)	Fairchild Semiconductor (1x) FDS8690 8.6mΩ/11.4mΩ (typ/max)
Low-Side MOSFET	Fairchild Semiconductor (1x) FDS8670 4.2mΩ/5mΩ (typ/max)	Fairchild Semiconductor (1x) FDS8670 4.2mΩ/5mΩ (typ/max)

表2. 部品メーカー

MANUFACTURER	WEBSITE
AVX Corp.	www.avxcorp.com
BI Technologies	www.bitechnologies.com
Central Semiconductor Corp.	www.centralsemi.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
KEMET Corp.	www.kemet.com
NEC TOKIN Corp.	www.nec-tokin.com
Panasonic Corp.	www.panasonic.com

MANUFACTURER	WEBSITE
Pulse Engineering	www.pulseeng.com
Renesas Technology Corp.	www.renesas.com
SANYO Electric Company, Ltd.	www.sanyodevice.com
Siliconix (Vishay)	www.vishay.com
Sumida Corp.	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK Corp.	www.component.tdk.com
TOKO Inc.	www.toko.co.jp

詳細

MAX17007A/MAX17008の標準アプリケーション回路(図1)は、ノートブックコンピュータ用の1V~1.2V/12Aおよび1.5V/12Aのチップセット電圧を生成します。入力電源の範囲は、特定のアプリケーション用として7V~20Vになっています。表1は部品選択リストで、表2は部品メーカーのリストです。図2は結合モードの標準アプリケーション回路を示し、図3はMAX17007A/MAX17008の機能図です。

MAX17007A/MAX17008は、低電圧電源用に設計された2つの一定オン時間ステップダウンコントローラを含んでいます。2つのSMPSを組み合わせると、2相の大電流シングル出力レギュレータとすることも可能です。一定オン時間のQuick-PWM動作によって過渡負荷に対して

高速応答を提供し、容易に広い範囲のI/O電圧比を扱いながら、比較的一定のスイッチング周波数を維持します。スイッチング周波数は、外付け抵抗を使用して200kHz~600kHzの間に調整することができます。差動出力電流検出によって、正確な電流検出のための出力での検出抵抗による検出、または低消費電力でしかも0.7%の出力精度で無損失のインダクタ直流抵抗による電流検出が可能です。過電圧(MAX17007A)、低電圧保護、および正確なユーザー選択可能な電流制限(4つの異なるレベル)によって、堅牢な動作が保証されます。

MAX17007A/MAX17008は特別な結合モードの構成を提供し、大電流出力構成をサポートすることが可能です。電流バランスを行う積分器は2相の間で等しい電流を維持して、効率と電力配分を改善します。

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

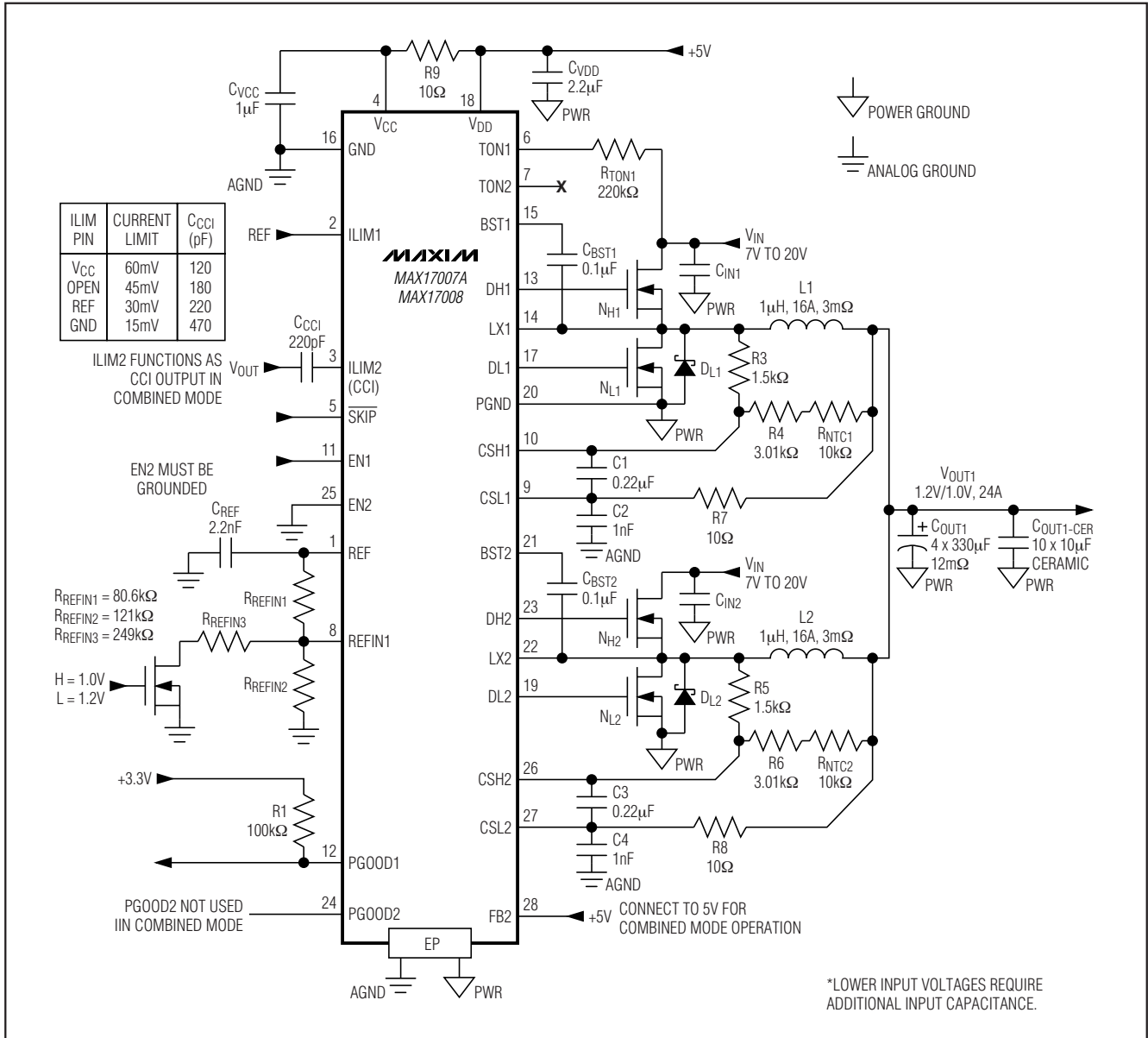


図2. MAX17007A/MAX17008の結合モードの標準アプリケーション回路

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

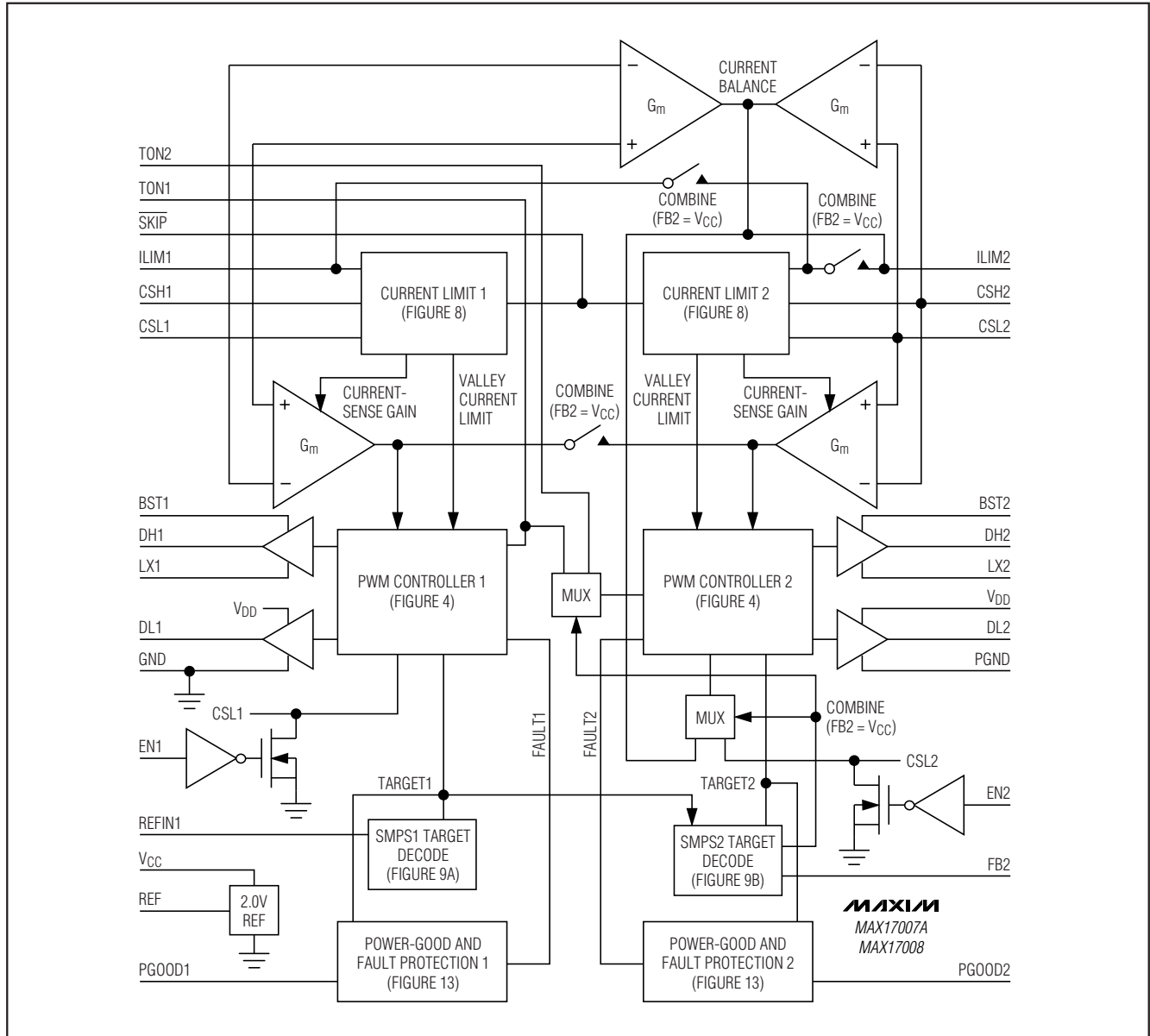


図3. MAX17007A/MAX17008のファンクションダイアグラム

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

+5Vバイアス電源(V_{CC} 、 V_{DD})

MAX17007A/MAX17008は、バッテリーの他に外部からの5Vバイアス電源が必要です。標準的には、この5Vバイアス電源は、ノートブックの95%効率の5Vシステム電源です。バイアス電源をICの外部から供給すると効率を高め、そうしない場合にPWM回路とゲートドライバに給電する必要がある5Vのリニアレギュレータに関連するコストが削減されます。スタンドアロン機能が必要な場合には、5V電源はMAX1615などのリニアレギュレータを外付けして生成することができます。

5Vバイアス電源は、PWMコントローラと内蔵のゲート駆動電源に給電するため、その引き出される最大電流は、外付けのMOSFETのゲート容量と選択したスイッチング周波数に依存します。

$$I_{BIAS} = I_Q + f_{SW1}Q_G(SMPS1) + f_{SW2}Q_G(SMPS2) \\ = 4mA \sim 40mA \text{ (typ)}$$

V_{CC} は、1 μ F以上のセラミックコンデンサでアナロググラウンドにバイパスします。 V_{DD} は、2.2 μ F以上のセラミックコンデンサでパワーグラウンドにバイパスします。 V_{CC} と V_{DD} は、10 Ω の抵抗で分離する必要があります(図1)。

2Vリファレンス

2Vリファレンスは温度と負荷の全範囲で $\pm 1\%$ の精度であるため、REFは正確なシステムリファレンスとして有効です。2.2nFでREFをGNDにバイパスしてください。外部負荷をサポートするために、リファレンスは最大100 μ Aをソースし、10 μ Aをシンクします。

結合モード動作($FB2 = V_{CC}$)

結合モード動作は2つの位相間で負荷電流を分配して、効率を高めるために電力消費をいくつかの電力部品に分配して、MAX17007A/MAX17008がさらに大出力電流をサポートすることを可能にします。MAX17007A/MAX17008は、 $FB2$ を V_{CC} に接続すると結合モードに構成されます。結合モードの標準アプリケーション回路は図2を参照してください。

表3は、結合モードと分離モード間での端子機能の相違を示しています。より詳しい内容は「端子説明」の表を参照してください。

表3. 結合モードと分離モードの端子機能

PIN	COMBINED MODE	SEPARATE MODE
FB2	Connect to V_{CC} to configure MAX17007A/MAX17008 for combined-mode operation	Connect to REF for preset 1.5V, or use a resistor-divider to set the SMPS2 output voltage
REFIN1	Sets the combined output voltage—dynamic, fixed, and preset voltages supported	Sets the SMPS1 output voltage—dynamic, fixed, and preset voltages supported
EN1	Enables/disables combined output	Enables/disables SMPS1
EN2	Not used; connect to GND	Enables/disables SMPS2
PGOOD1	Power-good indicator for combined output voltage	Power-good indicator for SMPS1
PGOOD2	Not used; can be left open	Power-good indicator for SMPS2
TON1	Sets the per-phase switching frequency for both SMPSs	Sets the switching frequency for SMPS1
TON2	Not used; leave open	Sets the switching frequency for SMPS2
ILIM1	Sets the per-phase current limit for both SMPSs	Sets SMPS1 current limit
ILIM2 (CCI)	Current-balance integrator output; connect a capacitor from CCI to the output	Sets SMPS2 current limit
SKIP	Only three distinct modes of operation; ultrasonic mode not supported	Supports all four modes of operation

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

SMPSの詳細

入力フィードフォワードを備えた自走一定オン時間PWMコントローラ

Quick-PWM制御方式は、擬似固定周波数で一定オン時間の電圧フィードフォワードを備えた電流モードレギュレータです。この方式は、出力フィルタコンデンサのESRが電流検出抵抗として動作することに依存しているため、出力リップル電圧がPWMランプ信号を供給します。ハイサイドのスイッチのオン時間はパルス幅が入力電圧に反比例し、出力電圧に直接比例するワンショットによって単独に決定されるというように、この制御アルゴリズムは次のように単純です。別のワンショットが最小のオフ時間(150ns、typ)を設定します。エラーコンパレータがローになり、ローサイドスイッチの電流が谷間電流制限スレッシュホールドを下回り、そして最小オフ時間のワンショットがタイムアウトすると、オン時間のワンショットがトリガーされます。図4はPWMコントローラのブロック図です。

オン時間のワンショット

PWMコアの心臓部はワンショットであり、ハイサイドスイッチのオン時間を設定します。この高速、低ジッタ、可変のワンショットは、バッテリーおよび出力電圧にตอบสนองしてオン時間を変化させる回路を含んでいます。独立モードでは、ハイサイドのスイッチのオン時間は、TON1およびTON2入力で検出するバッテリー電圧に反比例し、CSL1およびCSL2端子の電圧に比例します。

$$\text{SMPS1のオン時間 } t_{\text{ON1}} = T_{\text{SW1}}(V_{\text{CSL1}}/V_{\text{IN}})$$

$$\text{SMPS2のオン時間 } t_{\text{ON2}} = T_{\text{SW2}}(V_{\text{CSL2}}/V_{\text{IN}})$$

ここで、 T_{SW1} (SMPS1のスイッチング周期)はTON1と V_{IN} 間の抵抗によって設定され、 T_{SW2} はTON2と V_{IN} 間の抵抗によって設定されます。このアルゴリズムによって、固定周波数のクロック発生器がないにも関わらず、固定のスイッチング周波数に近い結果となります。

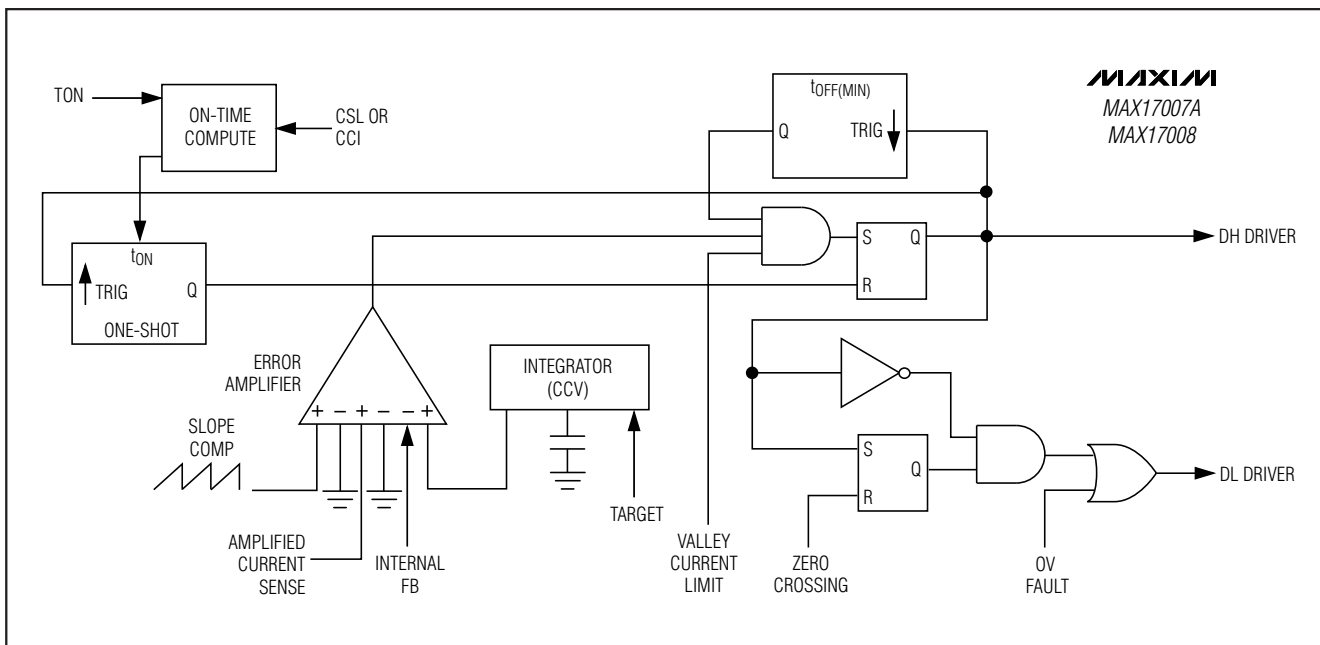


図4. PWMコントローラのブロック図

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

スイッチング周波数

MAX17007A/MAX17008は、各SMPSに対して個別の抵抗設定のスイッチング周波数を備えており、1つのSMPSが高い電圧の入力レールに接続されて低いスイッチング周波数で動作して、他方のSMPSが2番目のレギュレータとして低い電圧に接続されて高いスイッチング周波数で動作する、というようなアプリケーションに対して柔軟性が提供されます。TONとVINの間に抵抗(R_{TON})を接続して、スイッチング周期T_{SW} = 1/f_{SW}を設定します。

$$T_{SW1} = C_{TON}(R_{TON1} + 6.5k\Omega)$$

$$T_{SW2} = C_{TON}(R_{TON2} + 6.5k\Omega)$$

ここで、C_{TON} = 16.26pFです。97.5kΩ~302.5kΩは、SMPS1とSMPS2に対して1.67μs (600kHz)~5μs (200kHz)に対応します。高周波(600kHz)動作とすると、大きいスイッチング損失による効率と引き換えに、最小の部品サイズのアプリケーションに最適化されます。これは、負荷電流が小さくてコントローラが低い電圧源から給電されるような超小型の携帯機器に適合します。低周波(200kHz)動作とすると、部品の大きさと基板スペースを犠牲にして最良の総合効率を提供します。連続導通動作では、実際のスイッチング周波数は次の式で見積もることができます。

$$f_{SW} = \frac{V_{OUT} + V_{DIS}}{t_{ON}(V_{IN} + V_{CHG})}$$

ここで、V_{DIS}はインダクタの放電経路での寄生電圧降下の総和であり、これには同期整流器、インダクタ、およびプリント基板(PCB)の抵抗が含まれます。V_{CHG}は充電経路での抵抗の総和であり、これにはハイサイドスイッチ、インダクタ、およびPCBの抵抗が含まれます。またt_{ON}は、オン時間ブロックで計算されたオン時間です。分離モードで動作する場合は、両方のSMPSのスイッチング周波数は相互に干渉することを避けるために、10%~30%離れて設定することを推奨します。

結合モードのオン時間のワンショット

結合モード(FB2 = V_{CC})では、TON1によってオン時間が設定され、したがって両方のSMPSのスイッチング周波数が設定されます。オン時間はTON1の式を使用して設定し、これは位相当たりのスイッチング周波数を設定します。入力と出力のコンデンサから見た実効スイッチングは、位相当たりの周波数の2倍です。

結合モードの電流バランス

結合モードでは、SMPS2のワンショットは、入力電圧

およびSMPS1とSMPS2のインダクタ電流間の相違にตอบสนองしてオン時間を変化させます。結合モードでのSMPS1のワンショットは、分離モードの場合と同じように振舞います。したがって、SMPS2が電流バランスをレギュレートし、SMPS1が電圧をレギュレートします。

2つの独立したトランスコンダクタンスアンプは、SMPS1とSMPS2の電流検出信号間の差を積分します。この積算出力は内部でCCIに接続されており、CCIと出力間に接続した補償回路(通常はコンデンサ)によって積分時定数の調整が可能です。

この結果の補償電流と電圧は次の式で決定されます。

$$I_{CCI} = G_m[(V_{CSH1} - V_{CSL1}) - (V_{CSH2} - V_{CSL2})]$$

$$V_{CCI} = V_{OUT} + I_{CCI}Z_{CCI}$$

ここで、Z_{CCI}はCCI出力のインピーダンスです。SMPS2のオン時間のワンショットは、SMPS2のハイサイドMOSFETのオン時間を設定するために、この積分信号(V_{CCI})を使用します。SMPS1とSMPS2の電流検出信号(V_{CSH1} - V_{CSL1}およびV_{CSH2} - V_{CSL2})が均衡しなくなった場合、各トランスコンダクタンスアンプがSMPS2のオン時間を調整して、電流検出信号が適切に均衡されるまで、SMPS2のインダクタ電流を増加または減少させます。結合モードでは、SMPS2のオン時間は次の式で与えられます。

$$\text{SMPS2のオン時間 } t_{ON2} = T_{SW2}(V_{CCI}/V_{IN})$$

SMPSのイネーブル制御(EN1、EN2)

EN1とEN2は、出力のソフトスタートとソフトシャットダウンの個別制御を提供します。このことによって、スタートアップおよびシャットダウンシーケンスの制御をフレキシブルに行うことができます。各出力は同時、順次、または独立に起動することができます。順次起動するためには、一方のレギュレータのENを他方のPGOODに接続します。例えば、EN1をPGOOD2に接続すると、OUT1はOUT2がレギュレーションに達してからソフトスタートします。

分離モードに構成した場合、2つの出力は独立します。片方の出力の障害は、他方のシャットダウンをトリガーしません。

結合モード(FB2 = V_{CC})に構成した場合、EN1は結合出力をイネーブル/ディセーブルするマスター制御入力であり、他方EN2には機能がなくGNDに接続しなければなりません。スタートアップのスルーレートはSMPS1のスルーレートとなります。

ENをローにトグルすると、過電圧、低電圧、および熱フォルトのラッチをクリアします。

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

ソフトスタート

ソフトスタートは、ENがハイに駆動されてREFがレギュレーションに達すると始まります。ソフトスタートの間には、出力はSMPS1では1.3mV/μs、SMPS2では0.65mV/μsのスルーレートで、0Vから最終の設定された電圧まで徐々に上昇し、突入電流を減少させ、電源シーケンスでは規定された低速立上り時間が提供されます。

$$t_{\text{START1}} = t_{\text{SHDN1}} = \frac{V_{\text{REFIN1}}}{\text{SR}_{\text{SS1}}} = \frac{V_{\text{REFIN1}}}{1.3\text{mV}/\mu\text{s}}$$

$$t_{\text{START2}} = t_{\text{SHDN2}} = \frac{V_{\text{FB2}}}{\text{SR}_{\text{SS2}}} = \frac{V_{\text{FB2}}}{0.65\text{mV}/\mu\text{s}}$$

ソフトスタート回路は可変の電流制限を使用しないため、最大の出力電流が即座に使用可能です。個別のPGOODは、ターゲット電圧に達してから約200μs後にハイインピーダンスになります。MAX17007A/MAX17008は、ソフトスタート中には自動的にパルススキップモードを使用し、ソフトシャットダウン中は強制PWMモードを使用しますが、これはSKIPの設定に関係しません。

自動スタートアップのためには、バッテリー電圧はV_{CC}よりも先に存在している必要があります。バッテリー電圧の存在無しにコントローラが出力をレギュレーションさせようとすると、フォルトラッチが作動します。ENをオン/オフするか、またはV_{CC}電源を0.5V以下に入れなおすかによってフォルトラッチがクリアされるまで、コントローラはシャットダウンに留まります。

ソフトシャットダウン

システムがENをローに強制するか、出力が低電圧障害または熱障害になると、ソフトシャットダウンが始まります。ソフトシャットダウン中は、対応するPGOODは即座にローに強制されて、出力は対応する出力のスタートアップのスルーレートと同じ速度で徐々に低下します。コントローラが0Vの目標に達すると、ドライバはディセーブルされ(DL₋およびDH₋はローに強制)、アクティブになったCSL₋が内蔵の10Ωによって放電します。両方のENがローになると、MAX17007A/MAX17008は完全なシャットダウンになり、両方のSMPSが0Vのターゲットに達した後にリファレンスがオフになり、電源電流が約1μA (max)に低下します。

長い時間(通常0.5ms~2ms)にわたって出力を低下させて出力コンデンサをゆっくりと放電させると、平均の負のインダクタ電流を小さく(制動応答)維持しますので、ローサイドMOSFETを連続してオンにしてコントローラが出力を速く放電させる場合(不足制動応答)に生じる負の出力電圧振幅が防止されます。このことによって、負の出力電圧振幅をクランプするために出力とグランド間に通常接続されるショットキーダイオードは不要になります。

各モードの動作

強制PWMモード(SKIP = 5V)

ローノイズの強制PWMモード(SKIP = 5V)では、ローサイドのスイッチのオン時間を制御するゼロクロスコンパレータがディセーブルになります。これは、ローサイドのゲート駆動波形が常にハイサイドのゲート駆動波形の相補形になるように強制し、したがってDHがV_{OUT}/V_{IN}のデューティファクタを維持して、インダクタ電流は軽負荷で反転します。強制PWMモードの利点は、スイッチング周波数を比較的一定に保つことです。しかし、強制PWM動作には負荷がない場合の5Vバイアス電流が、スイッチング周波数に依存して2mA~5mAとなるような犠牲を伴います。

MAX17007A/MAX17008は、シャットダウンの間はSKIPの設定に関係なく、自動的に強制PWM動作を使用します。

自動パルススキップモード(SKIP = GNDまたは2V)

スキップモード(SKIP = GNDまたは2V)では、軽負荷で固有のPFMへの切替えが行われます。この切替えは、インダクタの電流のゼロクロス時にローサイドのオン時間を打ち切るコンパレータの影響を受けます。ゼロクロスコンパレータのスレッシュホールドは、CSL₋とCSH₋の差によって設定されます。

DC出力精度仕様は、このエラーコンパレータのスレッシュホールドを表します。インダクタが連続導通している場合、MAX17007A/MAX17008は出力リップルの谷間をレギュレートしているため、実際のDC出力電圧は、トリップレベルよりも出力リップル電圧の50%だけ大きくなります。不連続導通(SKIP = GNDまたは2VおよびI_{OUT} < I_{LOAD}(SKIP))では、スロープ補償によって、出力電圧はエラーコンパレータのスレッシュホールドよりもおよそ1.5%だけ大きいDCレギュレーションレベルになります。しかし、内部の積分器がそのほとんどを補正し、結果的には非常に小さい負荷レギュレーションとなります。

SKIP = 2Vの場合、MAX17007A/MAX17008は、あらゆるダイナミック出力電圧遷移の間、その遷移の終了の100μs後まで強制PWM動作を使用し、REFIN1と内部のターゲットが±50mV (typ)以内になり、エラーアンプの遷移が検出されます。SMPS2はダイナミック遷移をサポートしないため、SKIP = 2VおよびSKIP = GNDとすると、強制PWM遷移のない同じパルススキップ動作となります。

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

SKIPがGNDに強制されると、MAX17007A/MAX17008はパルススキップモードのままです。出力は電流をシンクすることができないため、負のダイナミック出力遷移のタイミングは、負荷電流および出力コンデンサに依存します。出力電圧をドリフトして低下させることを通常は推奨します。それは、このことによって負の出力遷移の間の入力電流のサージが除去されて、可聴ノイズが聞こえる可能性が減少するからです。図5は、パルススキップ/不連続クロスオーバーポイントを示しています。

超音波モード(SKIP = オープン = 3.3V)

SKIPを無接続にするか、またはSKIPを3.3Vに接続にすると、25kHzの最低スイッチング周波数でユニークなパルススキップモードがアクティブになります。この超音波パルススキップモードによって、このモードのない軽負荷のコントローラが自動的にパルスをスキップする場合に存在する可聴周波数変調が排除されます。超音波モードでは、通常のパルススキップで起こるのと同じ臨界導通ポイント($I_{LOAD(SKIP)}$)に負荷が達すると、コントローラが自動的に固定周波数のPWM動作に遷移します。

超音波パルスは、コントローラが最後の30 μ s以内にスイッチングが起らなかったことを検出したときに起こります。トリガーされると、超音波コントローラはDLをハイに強制して、ローサイドMOSFETをオンにして負のインダクタ電流を引き出します(図6)。インダクタ電流が負の超音波電流スレッショルドに達すると、コントローラはローサイドMOSFETをオフ(DLをローに強制する)にして、固定のオン時間をトリガー(DHをハイに駆動)します。オン時間が満了すると、コントローラは、インダクタ電流がゼロクロススレッショルド以下になったことをコントローラが検出するまで、ローサイドMOSFETを再びイネーブルにします。DLパルス

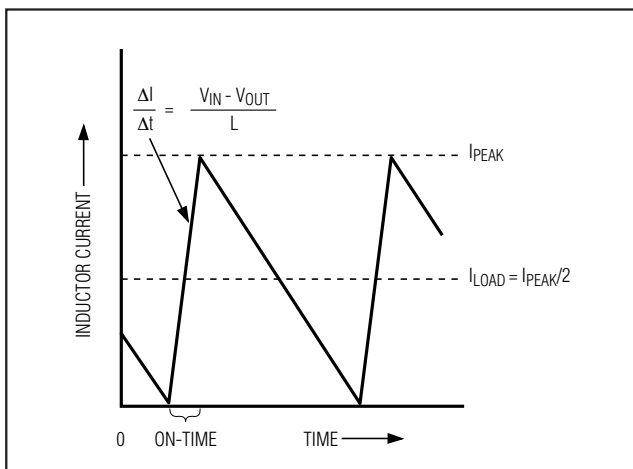


図5. パルススキップ/不連続クロスオーバーポイント

による開始は、DHパルスによる開始と比較すると、ピーク出力電圧が大きく低下します。

超音波パルスの最初の出力電圧が負の超音波電流スレッショルドを決定し、これはSMPS1に対して次の式で表されます。

$$V_{ISONIC1} = I_{L1}R_{CS1} = (V_{REFIN1} - V_{CSL1}) \times 0.65$$

(SMPS1可変モード)

$$V_{ISONIC1} = I_{L1}R_{CS1} = (1.05V - V_{CSL1}) \times 0.65$$

(SMPS1プリセットモード)

ここで、可変モードでは $V_{CSL1} > V_{REFIN1}$ 、プリセットモードでは $V_{CSL1} > 1.05V$ 、そして R_{CS1} はCSH1とCSL1の間の電流検出抵抗です。

同様にSMPS2に対しては次の式で表されます。

$$V_{ISONIC2} = I_{L2}R_{CS2} = (0.7V - V_{FB2}) \times 0.65$$

(SMPS2可変モード)

$$V_{ISONIC2} = I_{L2}R_{CS2} = (1.5V - V_{CSL2}) \times 0.65$$

(SMPS2プリセットモード)

ここで、可変モードでは $V_{CSL2} > 0.7V$ 、プリセットモードでは $V_{CSL2} > 1.5V$ 、そして R_{CS2} はCSH2とCSL2の間の電流検出抵抗です。

結合モードでは、超音波モードの設定はディセーブルとなり、SKIP = オープン(3.3V)の設定はSKIP = GNDの設定と同じになります。

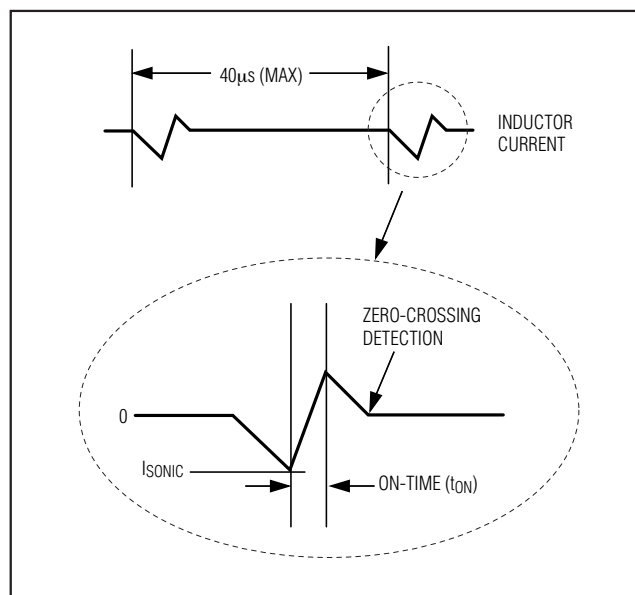


図6. 超音波の波形

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

谷電流制限保護

電流制限回路は、斬新な「谷」電流検出アルゴリズムを採用しており、インダクタのDCRまたはCSH_とCSL_の間に電圧発生する電流検出抵抗など、出力検出素子両端間のインダクタ電流を検出します。電流がローサイドMOSFETの導通期間に谷電流スレッショルドを超えた場合、PWMコントローラは新しいサイクルの開始を許可されません。谷電流制限スレッショルドは、4レベルのILIM_端子によって、15mV、30mV、45mV、および60mVの選択可能制限値に設定されます。

実際のピーク電流は、インダクタのリプル電流に等しい量だけ谷電流制限スレッショルドよりも大きくなります(図7)。したがって、正確な電流制限特性および最大負荷能力は、インダクタの値とバッテリー電圧の関数となります。低電圧保護回路と組み合わせると、この電流制限法はほとんどすべての環境で有効です。図8を参照してください。

強制PWMモードでは、MAX17007A/MAX17008は、V_{OUT}が電流をシンクしているときの過剰なインダクタ

の逆電流を防止する負電流制限も実現します。負の電流制限スレッショルドは、正の電流制限値のおよそ120%に設定されます。

結合モードでは、ILIM1によって両方の位相に対して位相当たりの電流制限を設定します。

MOSFETゲートドライバ(DH、DL)

DHおよびDLドライバは、中くらいのハイサイドおよび大きいローサイドMOSFETを駆動するように最適化されています。これは、V_{IN}-V_{OUT}の差が大きいノートブックコンピュータに見られる低デューティファクタに適しています。ハイサイドのゲートドライバ(DH)は1.2Aをソースおよびシンクし、ローサイドゲートドライバ(DL)は1.0Aをソースし、2.4Aをシンクします。このことによって、大電流アプリケーションでの堅牢なゲート駆動が保証されます。DHのフローティングハイサイドMOSFETドライバは、BSTの内蔵ブーストスイッチによるチャージポンプによって給電され、他方DLの同期整流器ドライバは、5Vバイアス電源(V_{DD})からじかに給電されます。

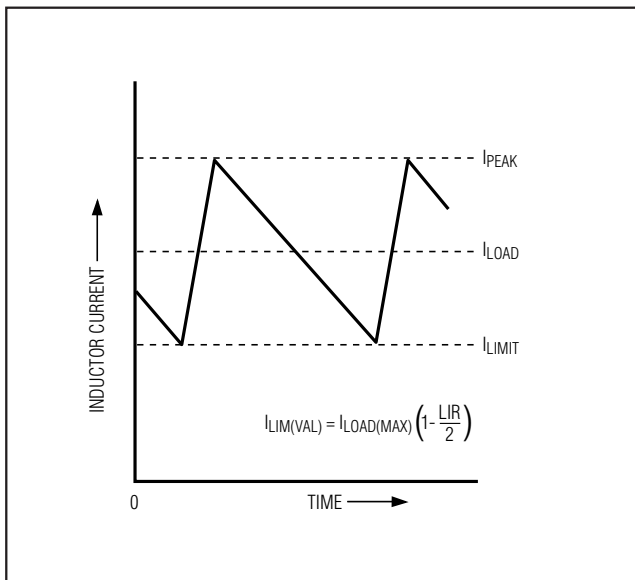


図7. 「谷」電流制限のスレッショルドポイント

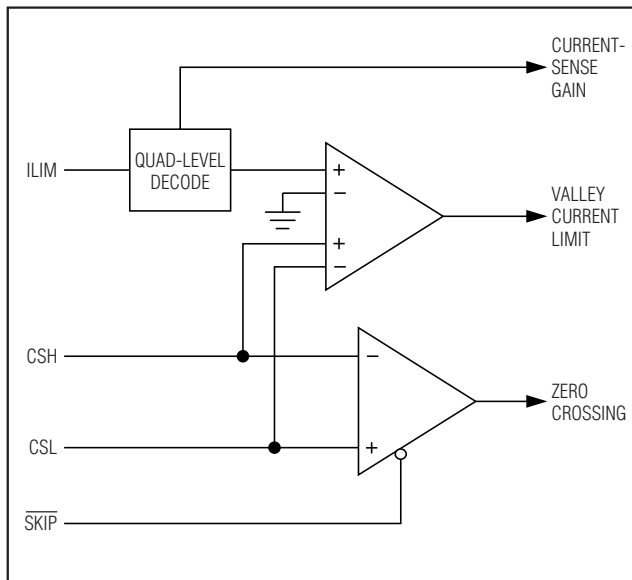


図8. 電流制限のブロック図

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

出力電圧

MAX17007A/MAX17008は、両方のSMPSにプリセットおよび可変の出力電圧、およびSMPS1にダイナミックな出力電圧を備えています。結合モードでは、出力電圧はREFIN1で設定し、SMPS1の出力電圧設定およびダイナミックな電圧変化のすべての機能が結合出力に適用されます。図9はSMPSの目標値デコードのブロック図です。

プリセット/可変出力電圧 (Dual-Modeフィードバック)

SMPS1の電圧を1.05Vにプリセットするためには、REFIN1をV_{CC}に接続します。SMPS2の電圧を1.5Vにプリセットするためには、FB2をREFに接続します。

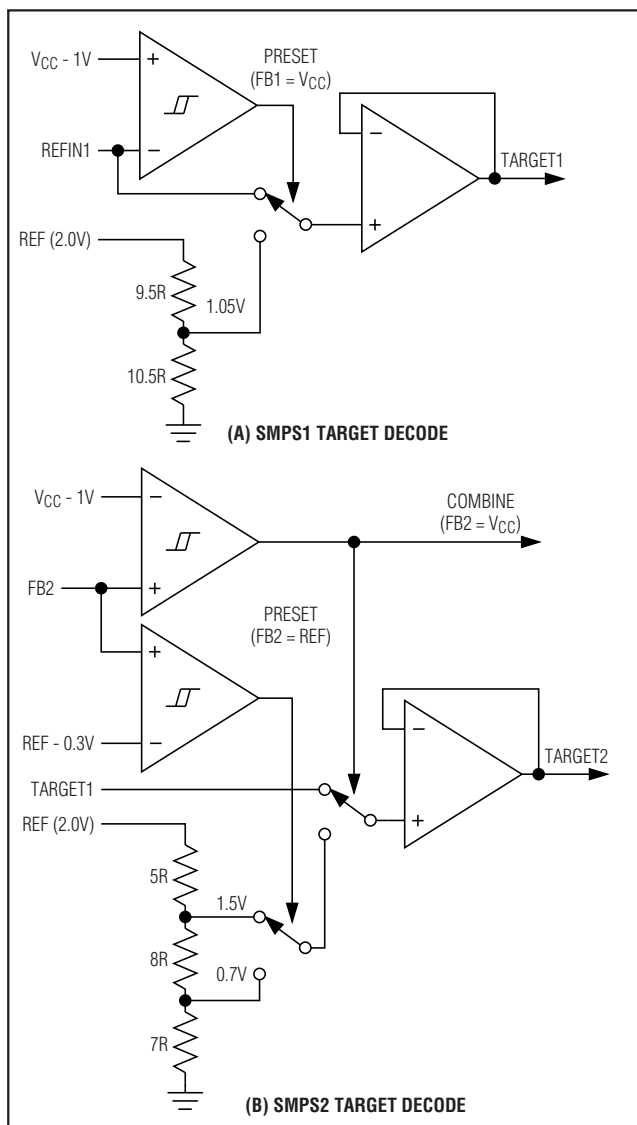


図9. SMPSの目標値デコードのブロック図

SMPS1の出力電圧は、外付けの抵抗分圧器を使用しないで、REFIN1電圧を変化させて最大2Vまで調整することができます。SMPS2の出力電圧は、CSL2とGND間の外付け抵抗分圧器を用いて、そのセンタタップをFB2に接続して調整することができます(図10)。R_{FB2LO}(FB2とGND間の抵抗)をおよそ10kΩとし、R_{FB2HI}(CSL2とFB2間の抵抗)は次の式から求めてください。

$$R_{FB2HI} = R_{FB2LO} \left(\frac{V_{CSL2}}{0.7V} - 1 \right)$$

MAX17007A/MAX17008は、出力リップルの谷でレギュレートしているため、実際のDC出力電圧はスロープ補償した目標値よりも出力リップル電圧の50%だけ大きくなっています。定常状態の条件下では、MAX17007A/MAX17008の内部積分器がこの50%の出力リップル電圧エラーを補正し、結果として「Electrical Characteristics (電気的特性)」の表にある積分器アンプのオフセット電圧にのみ依存する出力電圧精度になります。

ダイナミック出力電圧(REFIN1)

MAX17007A/MAX17008は、出力をREFIN1で設定される電圧にレギュレートします。REFIN1 (図11)の電圧を変化させると、MAX17007A/MAX17008は、2つの設定ポイント間でダイナミックに出力電圧の変化を必要とするアプリケーションに使用することができます。REFIN1にステップ電圧変化があった場合、出力電圧の変化速度は、内部の9.5mV/μsのスローレート回路または部品選択のいずれかによって制限されます。この部品選択は、インダクタの電流ランプ、総合出力コンデンサ、電流制限、および遷移時の負荷のいずれかの遅い要素によります。総合出力容量は、出力電圧を変化させるために必要とする電流の大きさを決定し、他方インダクタ電流は、電流の変化速度を制限します。

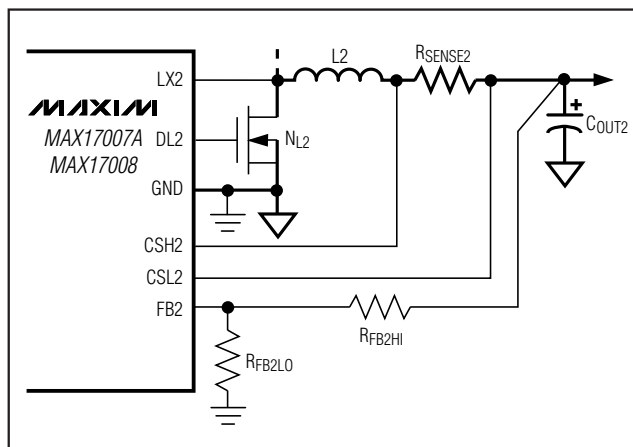


図10. 抵抗分圧器によるV_{OUT2}の設定

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

正のREFIN1の電圧変化の間に負荷電流を増加させると出力電圧変化を遅くすることができ、負のREFIN1の電圧変化では出力電圧の変化を速くすることができます。

自動フォルトブランキング(SMPS1)

MAX17007A/MAX17008が、内部の目標値とREFIN1が $\pm 50\text{mV}$ (typ)を超える差になっていることを検出したら、コントローラは自動的にPGOOD1をブランクにし、UVP保護をブランクにし、そしてOVPスレッシュホールドを最大

のREF + 300mVに設定します。このブランキングは、1) 内部ターゲットとREFIN1の相違が $\pm 50\text{mV}$ 以内になり、2) 出力がレギュレーションに達したことを示すエラーアンプでエッジが検出されるまで、保持されます。このことによって、遷移中にコントローラシステムまたは内部のフォルト保護が、コントローラをシャットダウンすることが防止されます。図11はダイナミックなREFIN1の遷移(SKIP = GND)を、そして図12はダイナミックなREFIN1の遷移(SKIP = REF)を示します。

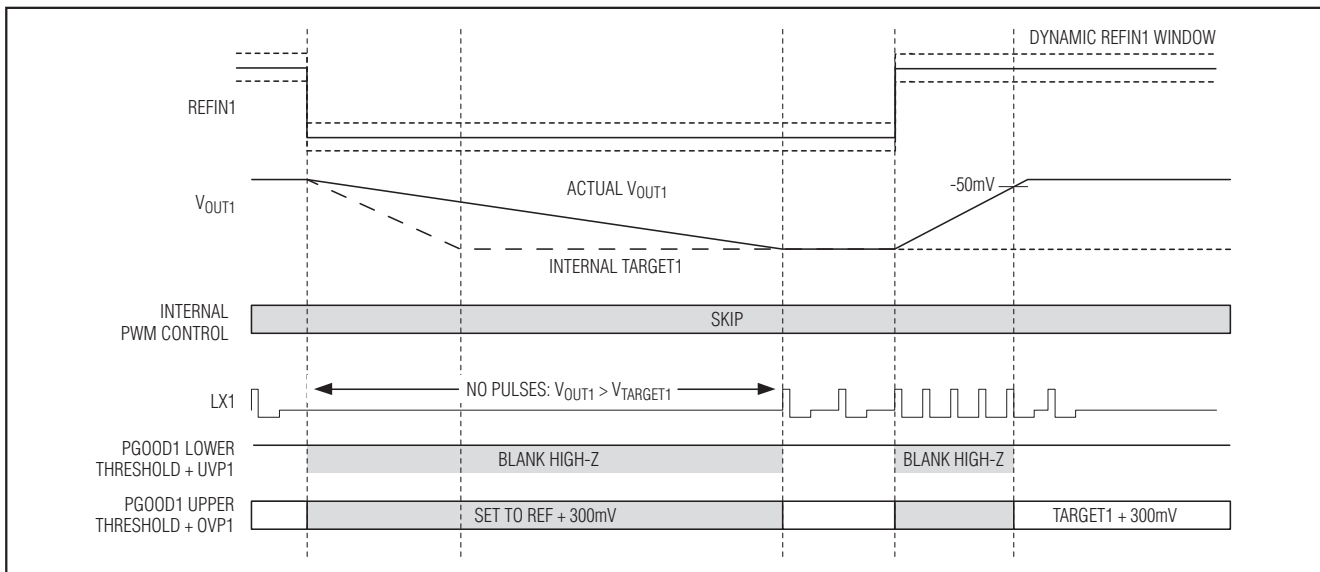


図11. ダイナミックなREFIN1の遷移(SKIP = GND)

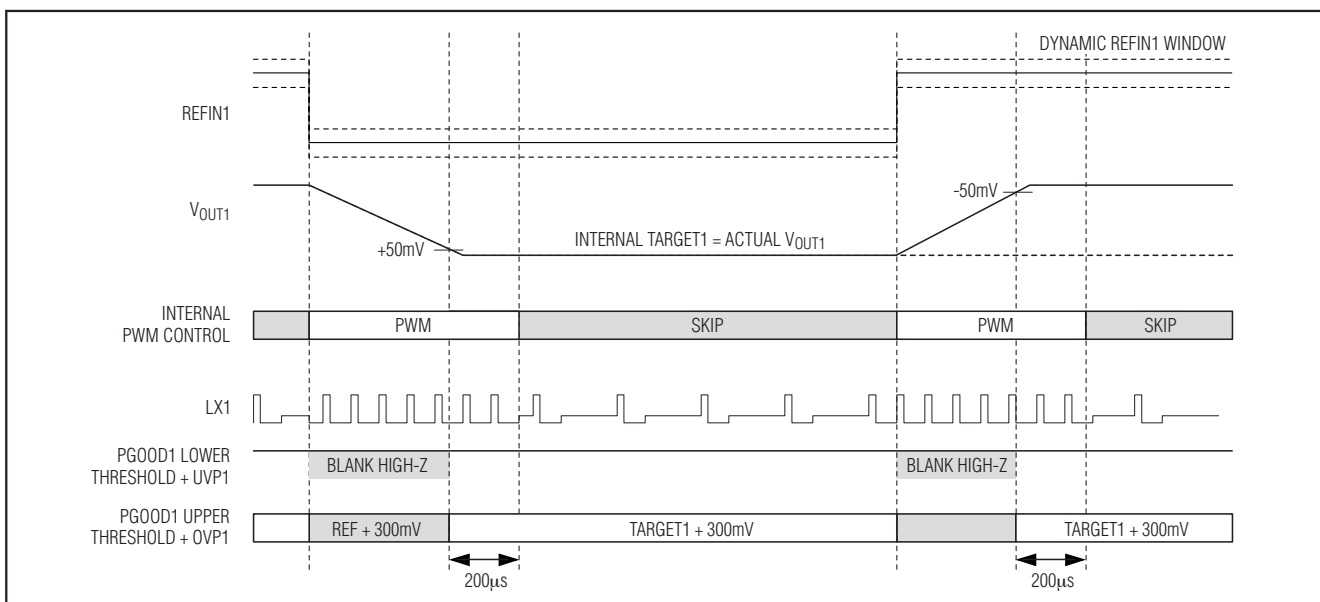


図12. ダイナミックなREFIN1の遷移(SKIP = REF)

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

内蔵の積分器

積分アンプは、FB電圧のDC平均値がターゲット電圧に等しくなるよう強制されます。この内蔵アンプは、フィードバック電圧を積分してレギュレーション電圧の微調整を行い(図4)、補償されたフィードバック電圧および内部のスロープ補償の変動に関係なく、正確なDC出力電圧レギュレーションを可能にします。積分アンプは、出力電圧を $\pm 140\text{mV}$ (typ)までシフトさせる能力があります。

MAX17007A/MAX17008は、パルススキップモードで行われるすべてのダイナミックなREFIN1の遷移の始めに、アンプの各入力を相互に接続して積分器をディセーブルにします。遷移が完了(内部のターゲットが安定する)し、出力がレギュレーションに達して(エラーコンパレータにエッジが検出される)から $20\mu\text{s}$ 後まで、積分器はディセーブルのままです。

パワーグッド出力(PGOOD)とフォルト保護

PGOOD_nはオープンドレイン出力で、対応する出力電圧の低電圧および過電圧状態を連続して監視します。各PGOOD_nは、ソフトスタートおよびソフトシャットダウン時はシャットダウン状態で、アクティブローに保持されます(EN_n = GND)。ソフトスタートが終了してからおよそ $200\mu\text{s}$ 後に、対応出力電圧がレギュレーションされている限り、PGOOD_nはハイインピーダンスになります。

PGOOD1がローになるのは、出力電圧が目標電圧(REFIN1または固定の 1.05V)を 200mV 以上低下するか、目標

電圧(REFIN1または固定の 1.05V)を 300mV 以上上昇するか、またはSMPS1のコントローラがシャットダウンする場合です。

可変モードでは、PGOOD2がローになるのは、フィードバック電圧が目標電圧(0.7V)の 100mV 以下に低下するか、目標電圧(0.7V)の 150mV 以上に上昇するか、またはSMPS2のコントローラがシャットダウンする場合です。プリセットモード(固定の 1.5V)では、PGOOD2のスレッシュホールドは -200mV および $+300\text{mV}$ です。

PGOOD出力電圧をロジックレベルとするためには、外部からプルアップ抵抗をPGOODと V_{DD} 間に接続します。大抵のアプリケーションでは $100\text{k}\Omega$ の抵抗で十分です。図13を参照してください。

過電圧保護(OVP、MAX17007Aのみ)

内部のフィードバック電圧が過電圧スレッシュホールド以上に上昇すると、OVPコンパレータは即座にDHをローにDLをハイに強制し、PGOODをローに強制し、フォルトラッチを設定し、フォルトになったSMPSコントローラをディセーブルにします。ENをトグルするか、 V_{CC} 電源を V_{CC} のPOR以下に入れなおすと、フォルトラッチをクリアし、コントローラを再スタートさせます。

過電圧スレッシュホールドは、SMPS1 (固定の 1.05V および可変のREFIN1)では $+300\text{mV}$ 、プリセットモードのSMPS2 (固定の 1.5V 出力)では $+300\text{mV}$ 、そしてSMPS2の可変モード(0.7V のフィードバック)では $+150\text{mV}$ です。

片方の過電圧フォルトは他方に影響しません。

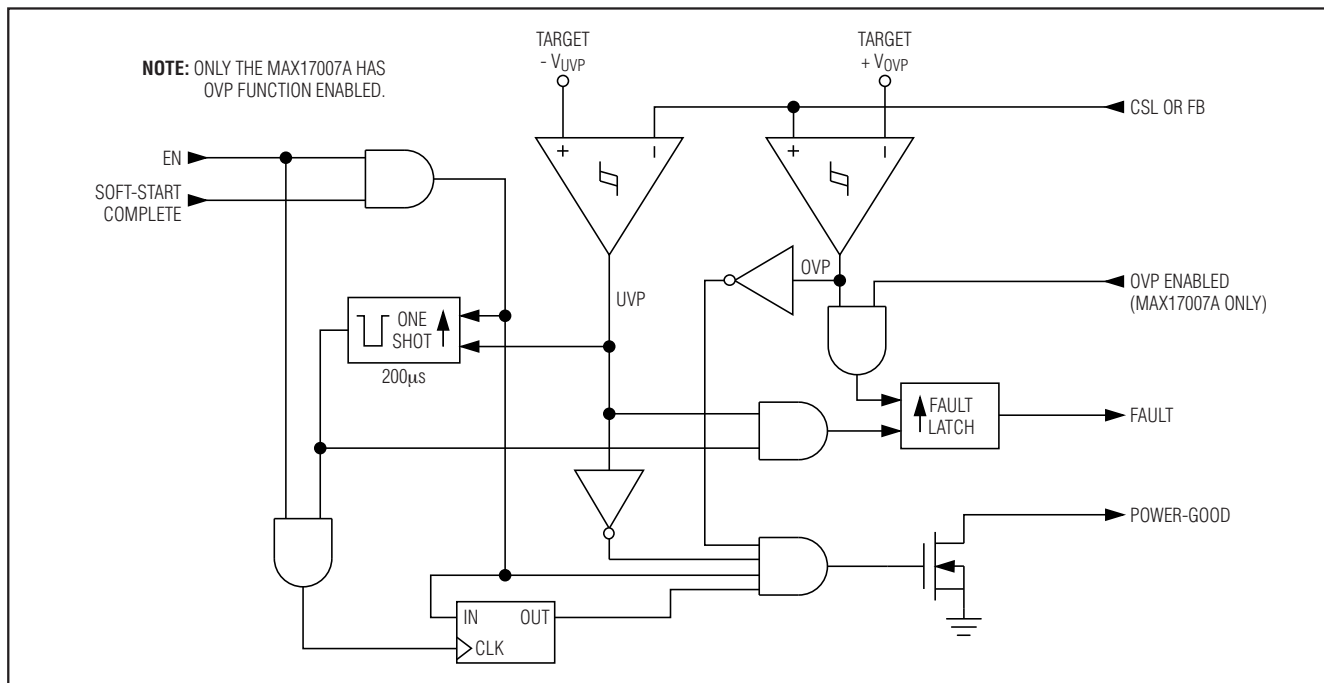


図13. パワーグッドおよびフォルト保護

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

低電圧保護(UVP)

フィードバック電圧が低電圧スレッシュホールド以下になると、コントローラは即座にPGOODをローに強制して、200 μ sのワンショットタイマーをトリガーします。フィードバック電圧が、200 μ sの間ずっと低電圧フォルトスレッシュホールド以下のままの場合、フォルトになったSMPSの低電圧フォルトラッチが設定されて、そのSMPSはそのシャットダウンシーケンスを開始します。内部のターゲット電圧が0.1V以下に低下すると、MAX17007A/MAX17008は、フォルトになったSMPSのDLをローに強制します。ENをトグルするか、V_{CC}電源をV_{CC}のPOR以下に入れなおすと、フォルトラッチをクリアし、コントローラを再スタートさせます。

低電圧スレッシュホールドは、SMPS1 (固定の1.05Vおよび可変のREFIN1)では-200mV、プリセットモードのSMPS2 (固定の1.5V出力)では-200mV、そしてSMPS2の可変モード(0.7Vのフィードバック)では-100mVです。片方の低電圧フォルトは他方に影響しません。

熱フォルト保護(T_{SHDN})

MAX17007A/MAX17008は熱フォルト保護回路を備えています。接合部温度が+160°C以上になると、温度センサーがフォルトラッチをアクティブにし、PGOODをローに強制し、コントローラをシャットダウンします。DLとDHはローに強制されます。接合部温度が15°C低下した後、ENをトグルするか、V_{CC}電源をV_{CC}のPOR以下に入れなおすと、コントローラが再びアクティブになります。

V_{CC} PORとUVLO

MAX17007A/MAX17008の各SMPSは、対応するENをハイに駆動すると、イネーブルになります。ENの最初の立上りでリファレンスの電源が最初にオンになります。リファレンスがその低電圧ロックアウト(UVLO)スレッシュホールド(最大60 μ s)をいったん超えると、内部のアナログブロックがオンになり、140 μ sのワンショット遅延によってマスクされます。これは、バイアス回路およびアナログブロックがその正常な状態に落ち着くために十分な時間を必要とするためです。制御回路が確実に立上ると、PWMコントローラはスイッチングを開始します。別々に制御されている場合、ENの2番目の立上りは、その最初のDHパルスの前に140 μ sのワンショット遅延を実行します。

電源オンリセット(POR)はV_{CC}がおよそ3V以上になると行われ、フォルトラッチをリセットしてコントローラの動作の準備をします。V_{CC}のUVLO回路は、V_{CC}が4.25V以上になるまでスイッチングを禁止します。システムがコントローラをイネーブルにし、V_{CC}が4.25Vを超え、そしていずれかのENがハイに駆動されると、コントローラはリファレンスの電源をオンにします。リファレンスがレギュレーションに入ると、コントローラは、SMPS1では1.3mV/ μ sのスルーレート、SMPS2では0.65mV/ μ sのスルーレートで出力電圧を目標電圧に向かって上昇させます。

V_{CC}の電圧が4.25V以下に低下すると、コントローラは、正しい決定をするための十分な電源電圧がないと判断します。出力を過電圧障害から保護するために、コントローラは即座にシャットダウンし、出力をハイインピーダンスに強制します(DLとDHをローに強制)。

表4. フォルト保護およびシャットダウン動作

MODE	CONTROLLER STATE	DRIVER STATE
Shutdown (EN_ = High to Low) Output UVP (Latched) Thermal Fault (Latched)	Voltage soft-shutdown initiated. Error amplifier target slowly ramped down to GND.	DL_ low and DH_ low after soft-shutdown completed, internal 10 discharge on CSL_ activated. (Target < 0.1V.)
Output OVP (Latched)	Controller shuts down and internal target slews down. Controller remains off until EN_ toggled or V _{CC} power cycled.	DL_ immediately forced high, DH_ pulled low (high-side MOSFET disabled).
V _{CC} UVLO Falling Edge	Controller shuts down and the internal target slews down. Controller remains off until V _{CC} rises back above UVLO threshold.	DL_ low, DH_ low, internal 10 discharge on CSL_ activated.
V _{CC} UVLO Rising Edge	SMPS controller enabled (assuming EN_ pulled high).	DL_, DH_ switching.
V _{CC} POR	SMPS inactive.	DL_ low.

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

Quick-PWMの設計手順

スイッチング周波数とインダクタの動作点(リップル電流比)を決定する前に、入力電圧範囲と最大負荷電流を確実に決めてください。最初の設計のトレードオフは、良好なスイッチング周波数とインダクタの動作点の選定であり、次に示す4つの要素が設計を決定します。

- **入力電圧範囲**：最大値($V_{IN(MAX)}$)は、ノートブックのACアダプタ電圧に許容されるワーストケースの入力電源電圧に対応しなければなりません。最小値($V_{IN(MIN)}$)は、コネクタ、ヒューズ、およびバッテリーの選択スイッチによる降下分を差し引いた最低の入力電圧を考慮しなければなりません。選択の余地があれば、低い入力電圧ほど効率が良くなります。
- **最大負荷電流**：2つの値を考慮する必要があります。ピーク負荷電流($I_{LOAD(MAX)}$)は、瞬間的な部品ストレスとフィルタ要件を決定するため、出力コンデンサの選択、インダクタの飽和定格、および電流制限回路の設計が問題となります。連続負荷電流(I_{LOAD})は熱ストレスを決定し、したがって入力コンデンサ、MOSFET、およびその他の熱に寄与する部品の選択が問題となります。大抵のノートブックは、一般的に $I_{LOAD} = I_{LOAD(MAX)} \times 80\%$ となります。
- **スイッチング周波数**：この選択によって大きさと効率の基本的なトレードオフが決まります。最適周波数は、ほとんどが周波数と V_{IN}^2 に比例するMOSFETのスイッチング損失による最大入力電圧の関数となります。より高い周波数を可能にしつつあるMOSFET技術の急速な進歩によって、最適周波数は進歩に即応する必要がある目標にもなっています。
- **インダクタの動作点**：この選択は大きさと効率、および過渡応答と出力ノイズの間のトレードオフとなります。インダクタが小さいと過渡応答が良好で物理サイズが小さくなりますが、リップル電流が増加するために効率が低下し、ノイズが大きくなります。最小の実用的なインダクタの値は、回路が臨界導通(最大負荷の場合に各サイクルでインダクタ電流がちょうどゼロに接する)の端で動作する値です。これより小さいインダクタ値は、サイズを小さくする利点は何もありません。最適な動作点は、通常、リップル電流が20%~50%の範囲にあります。

インダクタの選択

位相あたりのスイッチング周波数と動作点(リップル電流比またはLIR)は、次式のようにインダクタの値を決定します。

$$L = \left(\frac{V_{IN} - V_{OUT}}{f_{SW} I_{LOAD(MAX)} LIR} \right) \left(\frac{V_{OUT}}{V_{IN}} \right)$$

たとえば、 $I_{LOAD(MAX)} = 15A$ 、 $V_{IN} = 12V$ 、 $V_{OUT} = 1.5V$ 、 $f_{SW} = 300kHz$ 、30%リップル電流またはLIR = 0.3です。

$$L = \left(\frac{12V - 1.5V}{300kHz \times 15A \times 0.3} \right) \left(\frac{1.5V}{12V} \right) = 0.97\mu H$$

割り当てられた寸法に収まり、できるだけ小さなDC抵抗の低損失インダクタを選定してください。粉末鉄は安価で200kHzでは良好に動作しますが、多くの場合、フェライトコアが最良の選択です。コアは、ピークインダクタ電流(I_{PEAK})で飽和しないように、十分に大きくなければなりません。

$$I_{PEAK} = I_{LOAD(MAX)} \left(1 + \frac{LIR}{2} \right)$$

結合モードでは、 $I_{LOAD(MAX)}$ は位相あたりの最大電流であり、これは実際の結合出力の最大負荷電流の半分です。

過渡応答

インダクタのリップル電流は過渡応答性能に影響し、特にこれは $V_{IN} - V_{OUT}$ の差が小さい場合に顕著です。インダクタ値を小さくするとインダクタ電流が速く変化し、突然の負荷変化による出力フィルタコンデンサから取り去られる電荷を補います。出力のサグの量は最大デューティファクタの関数でもあり、これはオン時間と最小のオフ時間から計算することができます。ワーストケースの出力サグは、次の式で決定することができます。

$$V_{SAG} = \frac{L (\Delta I_{LOAD(MAX)})^2 \left[\left(\frac{V_{OUT} T_{SW}}{V_{IN}} \right) + t_{OFF(MIN)} \right]}{2C_{OUT} V_{OUT} \left[\left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right) T_{SW} - t_{OFF(MIN)} \right]}$$

ここで、 $t_{OFF(MIN)}$ は最小のオフ時間(「Electrical Characteristics (電気的特性)」の表を参照)です。

蓄積されたインダクタエネルギーによるオーバシュート量は、次の式で計算することができます。

$$V_{SOAR} \approx \frac{(\Delta I_{LOAD(MAX)})^2 L}{N_{PH} 2C_{OUT} V_{OUT}}$$

ここで、 N_{PH} は出力あたりのアクティブな位相数です。 N_{PH} は分離モードでは1で、結合モード動作では N_{PH} は2です。

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

谷電流制限値の設定

最小電流制限値のスレッショルドは、電流制限値が最小の許容値の場合に最大の負荷電流をサポートするために、十分に大きくなければなりません。インダクタ電流の谷間は、 $I_{LOAD(MAX)}$ からリップル電流をマイナスした値で起こり、次の式で表されます。

$$I_{LIMIT(LOW)} > \frac{I_{LOAD(MAX)}}{N_{PH}} \left(1 - \frac{LIR}{2} \right)$$

ここで、 $I_{LIMIT(LOW)}$ は、出力検出素子(インダクタのDCRまたは検出抵抗)で除算した最小の電流制限スレッショルド電圧に等しい値です。

4レベルのILIM設定値によって、CSH_とCSL_間の差動入力を15mV、30mV、45mV、または60mVの谷電流制限値に設定します。

DCRの検出の場合は、オン抵抗の許容差と温度による変動に対して特別な注意を必要とします。インダクタのデータシートからの R_{DCR} はワーストケースの最大値を使用し、 R_{DCR} の温度による増大に対していくらかのマージンを追加します。一般的には、1°Cの温度上昇あたり0.5%を追加しますが、電流制限スレッショルドを熱的に補償するためにDCR回路にNTCサーミスタを使用するのでなければ、これを設計マージンの中に含ませなければなりません。

電流検出法(図14)とその大きさによって、達成可能な電流制限の精度と電力損失が決まります。検出抵抗は次の式で計算することができます。

$$R_{SENSE_} = V_{LIM_} / I_{LIMIT_}$$

最良の電流検出精度と過電流保護のためには、図14aに示すように、インダクタと出力間に1%の精度の電流検出抵抗を使用してください。この構成は常時インダクタ電流を監視するため、正確な電流制限保護が可能です。しかし、特に値の小さいインダクタおよび電流検出抵抗を使用する場合は、電流検出抵抗の寄生インダクタンスが電流制限の不正確さの原因となります。この寄生インダクタンス(L_{ESL})は、次の等価時定数を持ったRC回路を検出抵抗の両端間に追加すると相殺することができます。

$$C_{EQ}R_{EQ} = \frac{L_{ESL}}{R_{SENSE}}$$

この代わりに、高精度の電流制限保護を必要としない低コストのアプリケーションでは、次に示す等価時定数を持った直列RC回路をインダクタの両端間(図14b)に接続して、全体の消費電力を削減することができます。

$$R_{CS} = \frac{R_2}{R_1 + R_2} R_{DCR}$$

および

$$R_{DCR} = \frac{L}{C_{EQ}} \times \left[\frac{1}{R_1} + \frac{1}{R_2} \right]$$

ここで、 R_{CS} は必要とする電流検出抵抗で、 R_{DCR} はインダクタの直列DC抵抗です。ワーストケースのインダクタンスとインダクタメーカーによって与えられる R_{DCR} を使用して、温度および負荷によるインダクタンスの減少に対するマージンを加えてください。

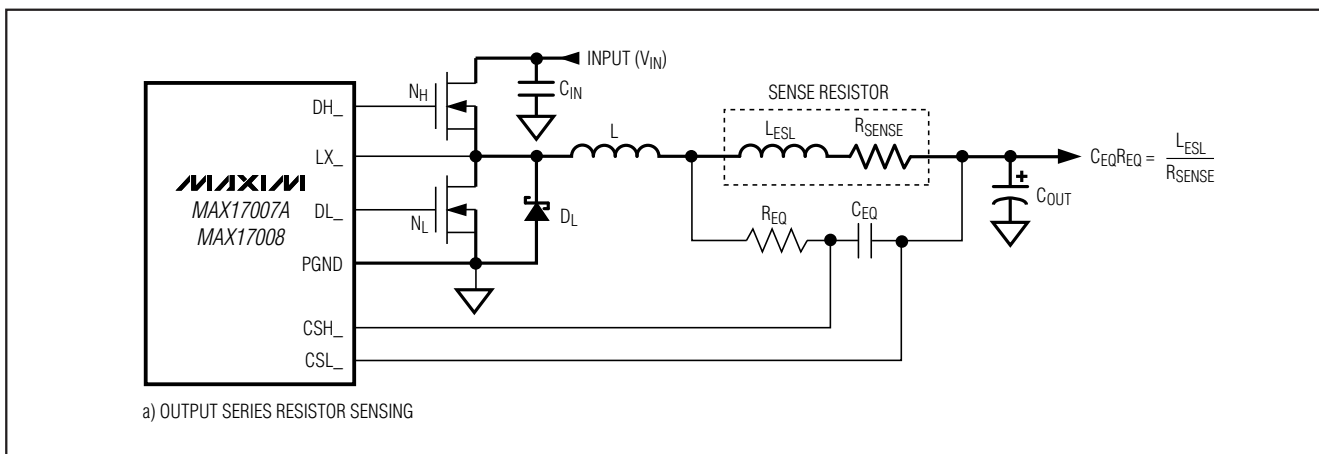


図14. 電流検出構成(1/2)

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

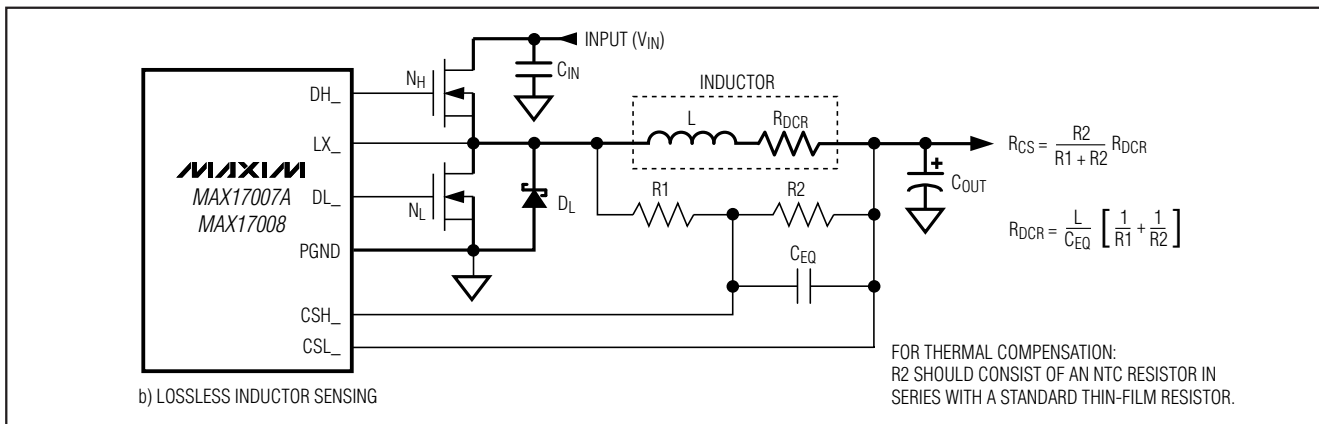


図14. 電流検出構成(2/2)

出力コンデンサの選択

出力フィルタコンデンサは、出力リップルと過渡負荷要件を満たすために、十分に小さい実効直列抵抗(ESR)を備えており、しかも安定性要件を満たすために、十分に大きいESRを備えていなければなりません。

コアとチップセット用のコンバータおよび出力が大きい負荷過渡がかかるその他のアプリケーションでは、出力コンデンサの大きさは、通常、負荷過渡によって出力が低下しすぎることを防ぐために、ESRをどのくらい大きくする必要があるかによって決まります。容量値が有限であることによるサグを無視すると、次のようになります。

$$(R_{ESR} + R_{PCB}) \leq \frac{V_{STEP}}{\Delta I_{LOAD(MAX)}}$$

低電力アプリケーションでは、多くの場合、出力コンデンサの大きさは、出力リップル電圧を許容可能なレベルに維持するのに必要なESRの大きさに依存します。ステップダウンコントローラの場合、出力リップル電圧は、総リップル電流に出力コンデンサのESRを乗算した値に等しくなります。リップル要件を満たす最大のESRは次の式で与えられます。

$$R_{ESR} \leq \left[\frac{V_{IN} f_{SW} L}{(V_{IN} - V_{OUT}) V_{OUT}} \right] V_{RIPPLE}$$

ここで、 f_{SW} はスイッチング周波数です。

ほとんどの種類(ポリマー、タンタル、アルミ電解)では、必要とする実際の容量値は、低ESRを実現するために必要とする物理サイズおよび選択したコンデンサ技術の材料限界に関係します。セラミックコンデンサは小さいESRを提供しますが、容量値および電圧定格(デレーティング後)は、負荷過渡の間に生じる V_{SAG} および V_{SOAR} の問題を防ぐために必要とする容量値によって決まります。一般にオーバシュート要件を満たすためには、十分な容量値が追加された後は、負荷の立上り

エッジでのアンダーシュートが問題になることはありません(「過渡応答」の項の V_{SAG} と V_{SOAR} の式を参照してください)。このように、出力コンデンサの選択は、コンデンサの種類による制限(容量値とESRと電圧定格)とコストを注意深くバランスする必要があります。

出力コンデンサの安定性について

Quick-PWMコントローラの場合、安定性は、スイッチング周波数に対する同相フィードバックリップルによって決定され、通常、これは出力のESRによって支配されます。不安定性の境界は次の式で与えられます。

$$\frac{f_{SW}}{\pi} \geq \frac{1}{2\pi R_{EFF} C_{OUT}}$$

$$R_{EFF} \geq \frac{1}{2f_{SW} C_{OUT}}$$

$$R_{EFF} = R_{ESR} + A_{CS} R_{CS}$$

ここで、 C_{OUT} は総出力容量、 R_{ESR} は出力コンデンサの総ESR、 R_{CS} は電流検出抵抗、そして A_{CS} はILIMの設定によって決定される電流検出利得です。 A_{CS} は、ILIMの設定値が5V、3.3V、2V、およびGNDに対して、それぞれ2、2.67、4、および8になります。

300kHzのアプリケーションでは、実効ゼロ周波数は十分に95kHz以下であり、50kHz以下であることが好ましいと言えます。セラミックを出力コンデンサに使用する標準的なアプリケーションでは、出力リップルは、セラミックコンデンサのESRが小さいため、インダクタ電流と同相であることに依存することができません。安定性は、主として電流検出利得に依存します。ILIM = 2V、 $A_{CS} = 4$ 、および実効電流検出抵抗をおよそ3.5mΩとすると、ESRゼロは次のように計算されます。

$$1/[2\pi \times (2 \times 330\mu F + 5 \times 10\mu F) \times 4 \times 3.5m\Omega] = 16kHz$$

これは十分に安定性要件内に収まっています。

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

セラミック出力コンデンサのみを使用する場合は、通常、出力のオーバシュート(V_{SOAR})が最小の出力コンデンサ要件を決定します。インダクタンス値を小さくして、負荷ステップの回復時にインダクタからコンデンサへのエネルギーの転送を最小化するように、高いスイッチング周波数で設計しない限り、セラミックコンデンサの比較的小さい容量値は、最大負荷から無負荷状態へのステップ変化時の出力オーバシュートを大きくしてしまう可能性があります。

不安定な動作は、ダブルパルスとフィードバックループの不安定性という、2つの関連していても明らかに異なる2つの方法で現れます。ダブルパルスは、出力のノイズまたはESRが小さすぎるため、出力電圧信号に十分な電圧ランプがないために起こります。このことによって、エラーコンパレータが「間違っ」て最小のオフ時間の経過直後に新しいサイクルをトリガーします。ダブルパルスは有害というよりわずらわしく、出力リップルが増加すること以外には何も得るところがありません。しかし、これは、不十分なESRによるループの不安定性が存在する可能性を示すこととなります。ループの不安定性は、電源または負荷ステップの後で出力に発振を起こす結果となる可能性があります。そのような振動は通常制動されますが、そのことによって出力電圧が許容限界を上下に超過する可能性があります。

安定性をチェックする最も容易な方法は、非常に高速のゼロから最大になる過渡負荷を印加して、オーバシュートおよびリングングが起こるかを、注意深く出力リップルのエンベロープを観測することです。AC電圧プローブでインダクタ電流を同時に監視することも役に立ちます。最初のステップ応答のアンダーまたはオーバシュートの後に、1サイクルを超えるリングングがないようにしてください。

入力コンデンサの選択

入力コンデンサは、スイッチング電流によって与えられるリップル電流要件(I_{RMS})に適合しなければなりません。 I_{RMS} 要件は、単相のアプリケーションでは、次の式によって決定することができます。

$$I_{RMS} = \frac{\sqrt{I_{LOAD1}^2 V_{OUT1} (V_{IN} - V_{OUT1}) + I_{LOAD2}^2 V_{OUT2} (V_{IN} - V_{OUT2})}}{V_{IN}}$$

結合モードでは、入力RMS電流は次のように簡単になります。

$$I_{RMS} = \left(\frac{I_{LOAD}}{2V_{IN}} \right) \sqrt{2V_{OUT} (V_{IN} - V_{OUT})}$$

ここで、 I_{LOAD} は両方の位相が結合された出力電流です。大抵のアプリケーションでは、非タンタルコンデンサ(セラミック、アルミ、またはOS-CON)が好まれますが、

これは入力に直列のメカニカルスイッチまたはコネクタを使用するシステムに普通に起こる突入サージ電流への耐性があるためです。Quick-PWMコントローラが2段階構成の電源変換システムの2段階目で動作する場合、タンタル入力コンデンサも使用可能です。いずれの構成にしても、最適な回路寿命のためには、RMS入力電流での温度上昇が+10°C以下になる入力コンデンサを選定してください。

パワー-MOSFETの選択

次に示すMOSFETのガイドラインは、高電圧の(20Vを超える) ACアダプタを使用する場合の大負荷電流を得るための課題に焦点を当てています。通常、低電流アプリケーションは余り注意を要しません。

ハイサイドMOSFET (N_H)は、抵抗性損失に加えて、 $V_{IN(MIN)}$ と $V_{IN(MAX)}$ の両方でスイッチング損失を消費しなければなりません。これらの和の両方を計算してください。理想的には、 $V_{IN(MIN)}$ での損失はほぼ $V_{IN(MAX)}$ における損失に等しく、その中間では小さい損失でなければなりません。 $V_{IN(MIN)}$ における損失が $V_{IN(MAX)}$ における損失よりも相当に大きい場合は、 N_H のサイズを大きくする($R_{DS(ON)}$ は小さくなるが C_{GATE} は大きくなる)ことを考えてください。逆に、 $V_{IN(MAX)}$ における損失が $V_{IN(MIN)}$ における損失よりも相当に大きい場合は、 N_H のサイズを小さくする($R_{DS(ON)}$ は大きくなるが C_{GATE} は小さくなる)ことを考えてください。 V_{IN} が広い範囲に変化しなければ、抵抗損失がスイッチング損失に等しい場合に最小電力消費となります。

可能な限り最低のオン抵抗($R_{DS(ON)}$)を持っていて、適度の大きさのパッケージ(1個または2個の8ピンSOP、DPAK、またはD²PAK)で、かつ手頃な価格のローサイドMOSFETを選択してください。ゲート電荷およびハイサイドMOSFETがオンになることによって生じる、ゲートとドレイン間の寄生容量に注入される電流をサポートするために、DLゲートドライバが十分な電流を供給可能なことを確認してください。そうでない場合、交差伝導の問題が生じる可能性があります(「MOSFETゲートドライバ(DH、DL)」の項を参照してください)。

MOSFETの電力消費

ワーストケースの導通損失は、デューティファクタが最大の時に起こります。ハイサイドMOSFET (N_H)については、抵抗による電力消費のワーストケースは、入力電圧が最小の場合に起こります。

$$PD(NHResistive) = \left(\frac{V_{OUT}}{V_{IN(MIN)}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般的に、入力電圧が大きい場合のスイッチング損失を減少させるためには、小さいハイサイドMOSFETが望まれます。しかし多くの場合、パッケージの電力

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

消費限界内に収まるために必要とする $R_{DS(ON)}$ が、MOSFETを小さくすることができる限界を与えることとなります。また、最適な条件は、スイッチング損失が導通($R_{DS(ON)}$)損失に等しい場合です。ハイサイドのスイッチング損失は通常、入力がおよそ15Vを超えるまでは問題にはなりません。

オンとオフ時間に影響する損失の定量化は困難な要素であることを考慮する必要があるために、スイッチング損失によるハイサイドMOSFET (N_H)の電力消費の計算は困難です。これらの要素には、ゲートの内部抵抗、ゲート電荷、スレッシュホールド電圧、ソースインダクタンス、およびPCBのレイアウト特性などがあります。以下に示すスイッチング損失の計算は、ごく大ざっぱに推定を提供するのみであり、試作品の評価を代替するものではありません。できるだけ N_H に熱電対を取り付けた状態で使用して評価することをお奨めします。

$$PD(NH\text{Switching}) = V_{IN(MAX)} I_{LOAD} f_{SW} \left(\frac{Q_{G(SW)}}{I_{GATE}} \right) + \frac{C_{OSS} V_{IN(MAX)}^2 f_{SW}}{2}$$

ここで、 C_{OSS} は N_H MOSFETの出力容量、 $Q_{G(SW)}$ は N_H MOSFETをオンにするのに要する電荷、そして I_{GATE} はゲート駆動のソース/シンク電流のピーク値(2.4A typ)です。

最大のACアダプタ電圧が印加された場合、スイッチング損失の式 $C \times V_{IN}^2 \times f_{SW}$ の中の2乗項のために、ハイサイドMOSFETのスイッチング損失が潜行性の熱問題となります。バッテリー電圧が小さい場合に、十分な $R_{DS(ON)}$ として選択したハイサイドMOSFETが、 $V_{IN(MAX)}$ が印加された場合に異常に発熱したら、さらに小さい寄生容量の別のMOSFETの選択を検討してください。

ローサイドMOSFET (N_L)に対しては、ワーストケースの電力消費は、常に最大の入力電圧の場合に起こります。

$$PD(NL\text{Resistive}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFETの電力消費のワーストケースは、 $I_{LOAD(MAX)}$ よりも大きくても、電流制限を超えてフォルトラッチがトリップするほどに大きくはない場合に起こります。この可能性から保護されるためには、耐性があるように回路を「過剰設計」することです。

$$I_{LOAD} = \left(I_{VALLEY(MAX)} + \frac{\Delta I_{INDUCTOR}}{2} \right) \\ = I_{VALLEY(MAX)} + \left(\frac{I_{LOAD(MAX)} LIR}{2} \right)$$

ここで、 $I_{VALLEY(MAX)}$ は、電流制限回路によって許容される最大の谷電流で、これにはスレッシュホールド誤差とオン抵抗の変動が含まれます。MOSFETは、過負荷の電力消費を取り扱うために良好なヒートシンクを備えなければなりません。

デッドタイムの間にローサイドMOSFETのボディダイオードがオンになることを防ぐために、十分に小さい順方向電圧のショットキーダイオード(D_L)を選択してください。デッドタイムの間に負荷電流を処理可能なダイオードを選択してください。このダイオードはオプションであり、効率が問題とならなければ取り除くことができます。

ブーストコンデンサ

ブーストコンデンサ(C_{BST})は十分に大きくして、ハイサイドMOSFETのゲート充電要件を処理可能となるようにしなければなりません。通常、0.1 μ Fのセラミックコンデンサが、中くらいのMOSFETを駆動する低電力アプリケーションに好適です。しかし、大きいハイサイドMOSFETを駆動する大電流アプリケーションでは、ブーストコンデンサは0.1 μ Fより大きくしなければなりません。これらのアプリケーションでは、次の式のように、ハイサイドMOSFETのゲートを充電している間に200mV以上にコンデンサを放電させることを避けるブーストコンデンサを選択してください。

$$C_{BST} = \frac{N \times Q_{GATE}}{200\text{mV}}$$

ここで、 N は1つのレギュレータに使用するハイサイドMOSFETの数で、 Q_{GATE} はMOSFETのデータシートで規定されるゲート電荷です。例えば、ハイサイドに n チャネルMOSFETのIRF7811Wが2個使用されるとします。メーカーのデータシートによれば、1個のIRF7811Wは最大24nC ($V_{GS} = 5V$)のゲート電荷を持っています。上述の式を使用すると、必要とするコンデンサは次の値となります。

$$C_{BST} = \frac{2 \times 24\text{nC}}{200\text{mV}} = 0.24\mu\text{F}$$

これに最も近い標準値を選択すると、この例では0.22 μ Fのセラミックコンデンサが必要となります。

アプリケーション情報

最小入力電圧要件とドロップアウト性能

連続導通動作の場合、出力電圧の可変範囲は、調整不可能な最小のオフ時間のワンショットによって制限されます。最良のドロップアウト性能を得るためには、より小さい(200kHz)オン時間設定値を使用します。

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

低い入力電圧で動作させる場合、オン時間とオフ時間のワーストケースの値を用いて、デューティファクタ限界を計算しなければなりません。製造許容差と内部の伝播遅延がオン時間に誤差を生じさせます。この誤差は高い周波数ほど大きくなります。また、ドロップアウト近くで動作しているバックレギュレータの過渡応答性能は悪く、多くの場合、大容量の出力コンデンサを追加しなければならないことに注意が必要です(「Quick-PWMの設計手順」の項にある「過渡応答」の項(V_{SAG} の式)を参照してください)。

単相構成では、ドロップアウトの絶対ポイントは、インダクタ電流の最小のオフ時間の間の減少(ΔI_{DOWN})がオン時間の間の増加(ΔI_{UP})に等しい場合です。 $h = \Delta I_{UP} / \Delta I_{DOWN}$ の比率は、負荷の増加にตอบสนองしてインダクタ電流が増加する能力を表すもので、常に1を超えている必要があります。 h が絶対最小ドロップアウトポイントの1に近づくにつれて、インダクタ電流は各スイッチングサイクルで同じだけ増加することができず、出力コンデンサを追加しなければ V_{SAG} が大きく増加します。 h の妥当な値は1.5ですが、 V_{SAG} 、出力コンデンサ、および最小動作電圧の間でトレードオフするために、これを上下して調整することは許容されます。 h の所定の値に対しては、最小動作電圧は次の式で計算することができます。

$$V_{IN(MIN)} = \left[\frac{V_{OUT} + V_{CHG}}{1 - (h \times t_{OFF(MIN)} f_{SW})} \right]$$

ここで、 V_{CHG} は充電経路での寄生電圧降下(「オン時間のワンショット」の項を参照)、そして $t_{OFF(MIN)}$ は「Electrical Characteristics (電気的特性)」の表によります。絶対最小入力電圧は $h = 1$ として計算されます。

計算された $V_{IN(MIN)}$ が必要とする最小入力電圧よりも大きい場合は、動作周波数を下げるか、または許容される V_{SAG} を得るために出力コンデンサを追加します。ドロップアウトに近い動作が予想される場合は、十分に大きい過渡応答を持つように V_{SAG} を計算してください。

ドロップアウトの設計例：

$$V_{OUT} = 1.5V$$

$$f_{SW} = 300kHz$$

$$t_{OFF(MIN)} = 250ns$$

$$V_{CHG} = 150mV \text{ (10Aの負荷)}$$

$$h = 1.5:$$

$$V_{IN(MIN)} = \left[\frac{1.5V + 150mV}{1 - (0.25\mu s \times 1.5 \times 300kHz)} \right] = 1.86V$$

再び $h = 1$ で計算すると、次のようにドロップアウトの絶対限界が求まります。

$$V_{IN(MIN)} = \left[\frac{1.5V + 150mV}{1 - (0.25\mu s \times 1.0 \times 300kHz)} \right] = 1.78V$$

したがって、非常に大きい出力コンデンサを使用したとしても、 V_{IN} は1.78Vを超えている必要があります。ほどよい出力コンデンサを使用した場合の実用的な入力電圧は2.0Vとなります。

PCBレイアウトのガイドライン

注意深いPCBのレイアウトは、小さいスイッチング損失でノイズのない安定な動作を達成するために重要です。スイッチング電力段には特に注意を要します。可能ならば、すべての電力部品は基板の表面層に実装して、各グランド端子は相互に近接させます。良好なPCBレイアウトとするためには、以下のガイドラインを使用してください。

- 大電流経路、特にグランド端子では短くします。これは安定でジッタのない動作とするために必須です。
- すべてのアナロググランドは、独立した切れ目のない銅領域に接続し、それをQuick-PWMコントローラのGND端子に接続します。これには、 V_{CC} バイパスコンデンサ、REFバイパスコンデンサ、REFIN1部品、およびフィードバック補償/分圧回路が含まれます。
- 電力トレース(配線パターン)と負荷接続は短くします。これは高効率のために必須です。厚い銅PCB (1オンスより2オンス)を使用すると、最大負荷での効率は1%以上大きくなります。PCBトレースの正しい配線は困難な仕事であり、ミリメートルの単位で実施する必要があります。1ミリオームの余分なトレースの抵抗でさえ、測定可能な効率低下を招きます。
- 大電流のゲートドライバトレース(DL、DH、LX、およびBST)は、トレース抵抗とインダクタンスを最小化するために短く広くします。これは、貫通電流を避けるために、低インピーダンスのゲートドライバを必要とする大電力のMOSFETでは必須です。
- トレース長のトレードオフを必要とする場合は、インダクタの充電経路が放電経路よりも長くなる方が良好になります。例えば、入力コンデンサとハイサイドMOSFET間の距離が、インダクタとローサイドMOSFET間またはインダクタと出力フィルタコンデンサ間の距離よりも長くなるようにする方が優れています。
- 高速スイッチングノードは、感度の高いアナログ領域(REF、REFIN1、FB2、CSH、およびCSL)から遠ざけて配線してください。

ノートブックコンピュータ用のデュアルおよび結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

レイアウト手順

- 1) パワー部品を最初に各グランド端子(ローサイドMOSFETのソース、 C_{IN} 、 C_{OUT} 、およびローサイドショットキーのアノード)を隣接させて配置します。可能ならば、これらの接続はすべて広いベタの銅領域を使用して表面層で行います。
- 2) コントローラICは、ローサイドMOSFETの近くに実装します。DLのゲートトレースは、短くて幅広にしなければなりません(MOSFETがコントローラICから1インチ離れていれば50ミル~100ミルの幅)。
- 3) ゲートドライバ部品(BSTコンデンサ、 V_{DD} バイパスコンデンサ)をコントローラICの近くに集合させます。
- 4) 図1と2に示すように、DC-DCコントローラのグランド接続を行います。この図は、次の4つの独立したグランドプレーンがあると見ることができます。I/Oグランド—ここからすべての大電力部品が接続されます。パワーグランドプレーン—ここにはPGND端子と V_{DD} のバイパスコンデンサが接続されます。マスターのアナロググランドプレーン—感度の高い

アナログ部品、マスターGND端子、および V_{CC} バイパスコンデンサが接続されます。最後がスレーブアナロググランドプレーンであり、ここにはスレーブのGND端子および V_{CC} バイパスコンデンサが接続されます。マスターのグランドプレーンは、IC直下の1点でのみPGNDプレーンに接続しなければなりません。同様に、スレーブのグランドプレーンは、IC直下の1点でのみPGNDプレーンに接続しなければなりません。マスターとスレーブの各グランドは、ハイパワーの出力グランドに短いメタルのトレースを使って、PGNDからローサイドMOSFETのソースに接続してください(スターグランドの真ん中)。このポイントは、出力コンデンサのグランド端子にも近くしなければなりません。

- 5) 出力のパワープレーン(V_{OUT} およびシステムグランドプレーン)は、じかに出力フィルタコンデンサの正および負の端子に複数のピアを使用して接続してください。DC-DCコンバータ回路全体は、可能なかぎり負荷に近づけて配置してください。図15を参照してください。

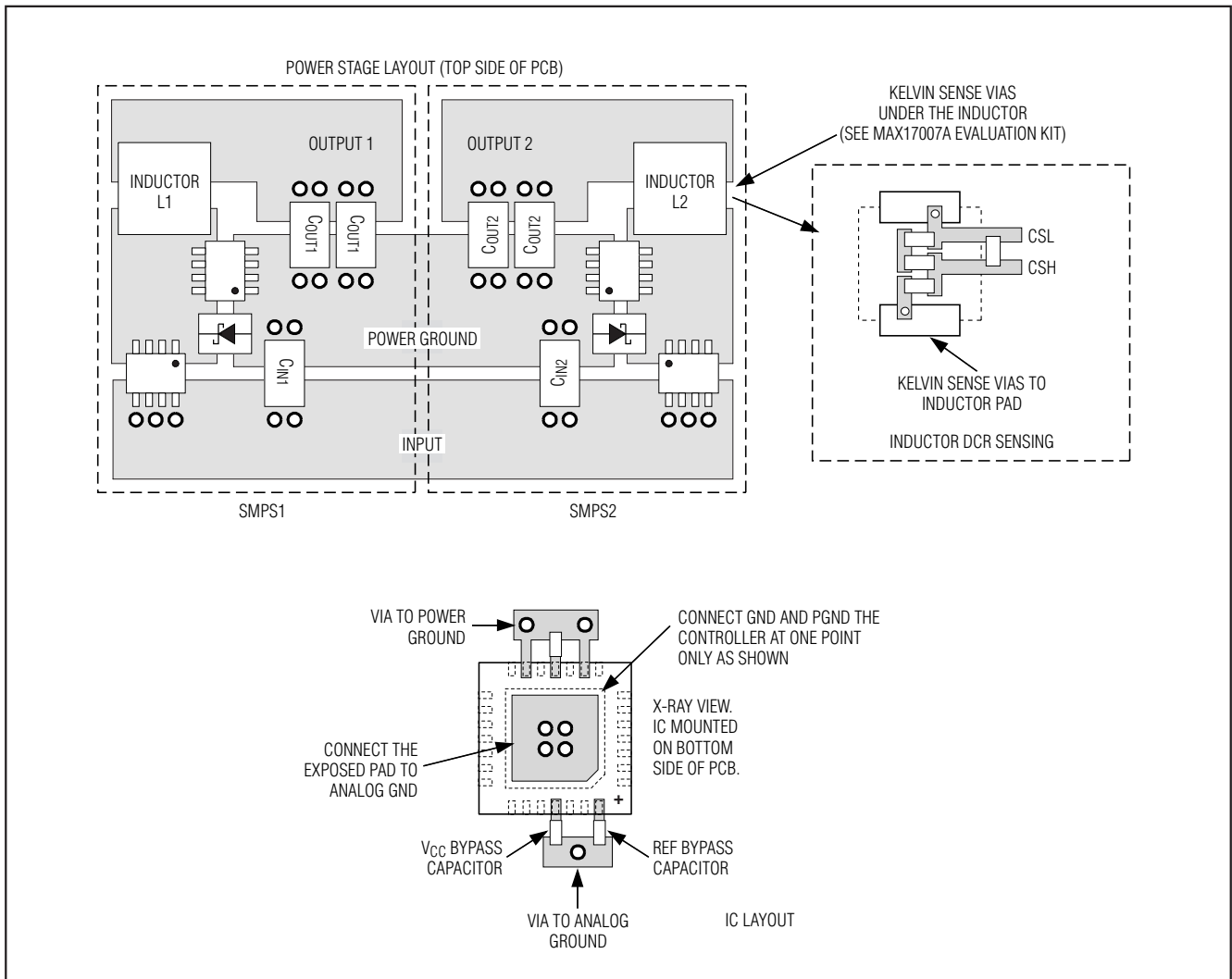


図15. PCBのレイアウトの例

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

チップ情報

TRANSISTOR COUNT: 13,103

PROCESS: BiCMOS

パッケージ

最新のパッケージ情報とランドパターンは、
japan.maxim-ic.com/packagesをご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
28 TQFN	T2844-1	21-0139

MAX17007A/MAX17008

ノートブックコンピュータ用のデュアルおよび 結合可能なQPWMグラフィックスコアコントローラ

MAX17007A/MAX17008

改訂履歴

版数	改定日	説明	改訂ページ
0	2/08	初版発行	—
1	9/08	MAX17007をMAX17007Aに変更、ECテーブル(電气的特性の表)を変更、誤記を修正	1~8、11、12、13、16、18、24、25
2	10/08	MAX17008をリリース、ECテーブルを更新	1、3、6

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

36 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**