

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

## 概要

MAX16056~MAX16059は単一のシステム電源電圧を監視する125nA (typ)の超低消費電流のマイクロプロセッサ( $\mu$ P)監視回路です。これらのデバイスは、供給電圧 $V_{CC}$ が、出荷時にトリミングされたりリセットスレッシュホールドを下回って低下した時、マニュアルリセットがローにされた時、またはウォッチドッグのタイムアウト時(MAX16056/MAX16058)、アクティブローのリセット信号をアサートします。リセット出力は、 $V_{CC}$ がリセットスレッシュホールドを上回って上昇した後、可変のリセットタイムアウト時間の間、アサートを続けます。出荷時にトリミングされたりリセットのスレッシュホールド電圧は、約100mVの増加量で1.575V~4.625Vを選択することができます(表1を参照)。

これらのデバイスは、外付けのコンデンサを使用する可変のリセットおよびウォッチドッグタイムアウトを備えています。MAX16056/MAX16058は、ウォッチドッグタイムアウト時間を128倍にするウォッチドッグ選択入力(WDS)を持つウォッチドッグタイマを備えています。MAX16057/MAX16059は、ウォッチドッグ機能を備えていません。

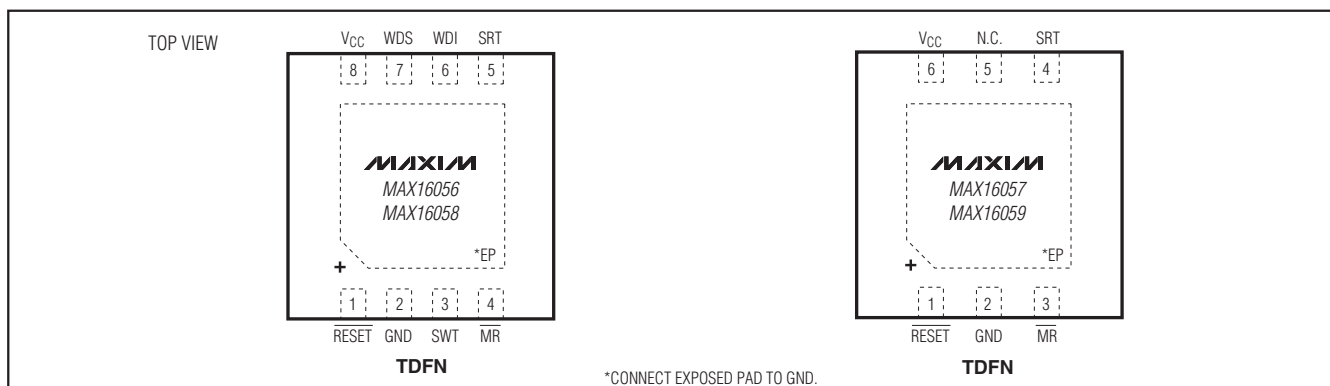
MAX16056~MAX16059は、プッシュプル、またはオープンドレインのいずれかの出力構成で提供されます(「型番」を参照)。これらのデバイスは、 $-40^{\circ}\text{C}$ ~ $+125^{\circ}\text{C}$ の全自動車用温度範囲で規定されています。MAX16056/MAX16058は、8ピンTDFNパッケージで提供され、MAX16057/MAX16059は、6ピンTDFNパッケージで提供されます。

## アプリケーション

ポータブル/バッテリー駆動機器  
PDA/携帯電話  
MP3プレーヤー/ページャ  
血糖値モニタ/患者モニタ  
計測/HVAC  
車載インフォテインメント

標準動作回路は、データシートの最後に記載されています。

## ピン配置



## 特長

- ◆ 超低供給電流：125nA (typ)
- ◆ 動作電源電圧範囲：1.1V~5.5V
- ◆ 約100mVの増加量の1.575V~4.625Vの出荷時設定リセットスレッシュホールドオプション
- ◆ コンデンサによる可変のリセットタイムアウト
- ◆ コンデンサによる可変のウォッチドッグタイムアウト (MAX16056/MAX16058)
- ◆ ウォッチドッグタイマコンデンサのオープン検出機能
- ◆ オプションのウォッチドッグディセーブル機能 (MAX16056/MAX16058)
- ◆ マニュアルリセット入力
- ◆  $V_{CC}$ が1.1V以上で有効なことが保証された $\overline{\text{RESET}}$
- ◆ プッシュプル、またはオープンドレイン $\overline{\text{RESET}}$ 出力オプション
- ◆ 供給電源のトランジエント耐性
- ◆ 小型、3mm x 3mmのTDFNパッケージ

## 型番

PART	PIN-PACKAGE	RESET OUTPUT	WATCH-DOG TIMER
MAX16056ATA_+_T	8 TDFN-EP*	Push-Pull	Yes
MAX16057ATT_+_T	6 TDFN-EP*	Push-Pull	No
MAX16058ATA_+_T	8 TDFN-EP*	Open-Drain	Yes
MAX16059ATT_+_T	6 TDFN-EP*	Open-Drain	No

注：すべてのデバイスは、 $-40^{\circ}\text{C}$ ~ $+125^{\circ}\text{C}$ の動作温度範囲で動作が保証されています。  
+は鉛(Pb)フリー/RoHS準拠のパッケージを表します。  
T = テープ&リール  
\*EP = エクスPOSEドパッド  
「\_+」は、リセットスレッシュホールド電圧値を注文する際に必要な2桁の添字を表します(表1を参照)。  
標準型とそれらのパッケージのトップマークは、データシートの最後にある表3に示されています。

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

## ABSOLUTE MAXIMUM RATINGS

$V_{CC}$ to GND	-0.3V to +6V
SRT, SWT, WDS, MR, WDI, to GND	-0.3V to ( $V_{CC}$ + 0.3V)
RESET (Push-Pull) to GND	-0.3V to ( $V_{CC}$ + 0.3V)
RESET (Open-Drain) to GND	-0.3V to +6V
Input Current (all pins)	$\pm 20$ mA
Output Current (RESET)	$\pm 20$ mA
Continuous Power Dissipation ( $T_A = +70^\circ\text{C}$ )	
6-Pin TDFN (derate 23.8mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$ )	1905mW
8-Pin TDFN (derate 24.4mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$ )	1951mW

Junction-to-Ambient Thermal Resistance ( $\theta_{JA}$ ) (Note 1)	
6-Pin TDFN	42 $^\circ\text{C}/\text{W}$
8-Pin TDFN	41 $^\circ\text{C}/\text{W}$
Junction-to-Case Thermal Resistance ( $\theta_{JC}$ ) (Note 1)	
6-Pin TDFN	9 $^\circ\text{C}/\text{W}$
8-Pin TDFN	8 $^\circ\text{C}/\text{W}$
Operating Temperature Range	-40 $^\circ\text{C}$ to +125 $^\circ\text{C}$
Storage Temperature Range	-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Junction Temperature	+150 $^\circ\text{C}$
Lead Temperature (soldering, 10s)	+300 $^\circ\text{C}$

**Note 1:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [www.maxim-ic.com/thermal-tutorial](http://www.maxim-ic.com/thermal-tutorial).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

( $V_{CC} = 1.2\text{V}$  to  $5.5\text{V}$ ,  $T_A = T_{MIN}$  to  $T_{MAX}$ , unless otherwise noted. Typical values are at  $V_{CC} = 3.3\text{V}$ ,  $T_A = +25^\circ\text{C}$ .) (Note 2)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Supply Voltage	$V_{CC}$	$T_A = 0^\circ\text{C}$ to +125 $^\circ\text{C}$		1.1		5.5	V
		$T_A = -40^\circ\text{C}$ to $0^\circ\text{C}$		1.2		5.5	
Supply Current	$I_{CC}$	$V_{CC} > V_{TH} + 150\text{mV}$ , no load, reset output deasserted (Note 3)	$V_{CC} = 5.0\text{V}$ , $T_A =$ -40 $^\circ\text{C}$ to +85 $^\circ\text{C}$		142	210	nA
			$V_{CC} = 3.3\text{V}$ , $T_A =$ -40 $^\circ\text{C}$ to +85 $^\circ\text{C}$		132	185	
			$V_{CC} = 1.8\text{V}$ , $T_A =$ -40 $^\circ\text{C}$ to +85 $^\circ\text{C}$		125	175	
			$V_{CC} = 5.0\text{V}$ , $T_A =$ -40 $^\circ\text{C}$ to +125 $^\circ\text{C}$		142	430	
			$V_{CC} = 3.3\text{V}$ , $T_A =$ -40 $^\circ\text{C}$ to +125 $^\circ\text{C}$		132	415	
			$V_{CC} = 1.8\text{V}$ , $T_A =$ -40 $^\circ\text{C}$ to +125 $^\circ\text{C}$		125	400	
		$V_{CC} < V_{TH}$ , no load, reset output asserted		7	15	$\mu\text{A}$	
V <sub>CC</sub> Reset Threshold	$V_{TH}$	V <sub>CC</sub> falling (see Table 1)	$T_A = +25^\circ\text{C}$	$V_{TH} -$ 1.5%		$V_{TH} +$ 1.5%	V
			$T_A = -40^\circ\text{C}$ to +125 $^\circ\text{C}$	$V_{TH} -$ 2.5%		$V_{TH} +$ 2.5%	
Hysteresis	$V_{HYST}$	V <sub>CC</sub> rising			0.5		%
V <sub>CC</sub> to Reset Delay	$t_{RD}$	V <sub>CC</sub> falling from ( $V_{TH} + 100\text{mV}$ ) to ( $V_{TH} - 100\text{mV}$ ) at 10mV/ $\mu\text{s}$			80		$\mu\text{s}$
Reset Timeout Period	$t_{RP}$	CSRT = 2700pF		10.5	14.18	17.0	ms

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

## ELECTRICAL CHARACTERISTICS (continued)

(V<sub>CC</sub> = 1.2V to 5.5V, T<sub>A</sub> = T<sub>MIN</sub> to T<sub>MAX</sub>, unless otherwise noted. Typical values are at V<sub>CC</sub> = 3.3V, T<sub>A</sub> = +25°C.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
SRT Ramp Current	I <sub>RAMP1</sub>	V <sub>SRT</sub> = 0V to V <sub>RAMP1</sub> , V <sub>CC</sub> = 1.6V to 5V	T <sub>A</sub> = -40°C to +125°C	197	240	282	nA
			T <sub>A</sub> = +25°C	210	240	270	
SRT Ramp Threshold	V <sub>RAMP1</sub>	V <sub>CC</sub> = 1.6V to 5V (V <sub>RAMP1</sub> rising)	1.173	1.235	1.297	V	
Watchdog Timeout Clock Period	t <sub>WDPER</sub>	T <sub>A</sub> = +25°C T <sub>A</sub> = -40°C to +125°C	T <sub>A</sub> = +25°C	5	6.4	8	ms
			T <sub>A</sub> = -40°C to +125°C	3.5	6.4	9.5	
SWT Ramp Current	I <sub>RAMP2</sub>	V <sub>SWT</sub> = 0V to V <sub>RAMP2</sub> , V <sub>CC</sub> = 1.6V to 5V	T <sub>A</sub> = -40°C to +125°C	197	240	282	nA
			T <sub>A</sub> = +25°C	210	240	270	
SWT Ramp Threshold	V <sub>RAMP2</sub>	V <sub>CC</sub> = 1.6V to 5V (V <sub>RAMP2</sub> rising)	1.173	1.235	1.297	V	
RESET Output Voltage	V <sub>OL</sub>	MAX16056/MAX16057	V <sub>CC</sub> ≥ 1.0V, I <sub>SINK</sub> = 50μA			0.3	V
			V <sub>CC</sub> ≥ 2.7V, I <sub>SINK</sub> = 1.2mA			0.3	
			V <sub>CC</sub> ≥ 4.5V, I <sub>SINK</sub> = 3.2mA			0.4	
	V <sub>CC</sub> ≥ 1.8V, I <sub>SOURCE</sub> = 200μA	0.8 x	V <sub>CC</sub>				
	V <sub>CC</sub> ≥ 2.25V, I <sub>SOURCE</sub> = 500μA	0.8 x	V <sub>CC</sub>				
	V <sub>CC</sub> ≥ 4.5V, I <sub>SOURCE</sub> = 800μA	0.8 x	V <sub>CC</sub>				
RESET Output-Leakage Current, Open Drain	I <sub>LKG</sub>	V <sub>CC</sub> > V <sub>TH</sub> , reset not asserted, V <sub>RESET</sub> = 5.5V (MAX16058/MAX16059)			1.0	μA	
Input-Logic Levels	V <sub>IH</sub>		0.7 x			V	
	V <sub>IL</sub>				0.3 x		
MR Minimum Pulse Width	t <sub>MPW</sub>		1			μs	
MR Glitch Rejection				200		ns	
MR to RESET Delay	t <sub>MRD</sub>			250		ns	
WDI Minimum Pulse Width		(Note 4)	150			ns	
Input Leakage Current		MR, WDI, WDS is connected to GND or V <sub>CC</sub>	-100		+100	nA	

**Note 2:** Devices are production tested at T<sub>A</sub> = +25°C. Specifications over temperature limits are guaranteed by design.

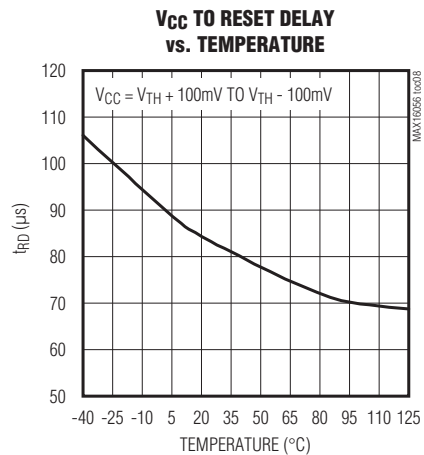
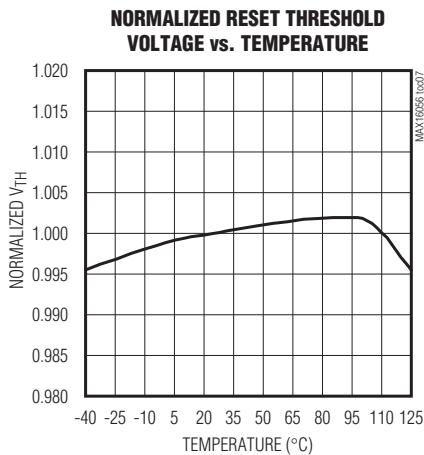
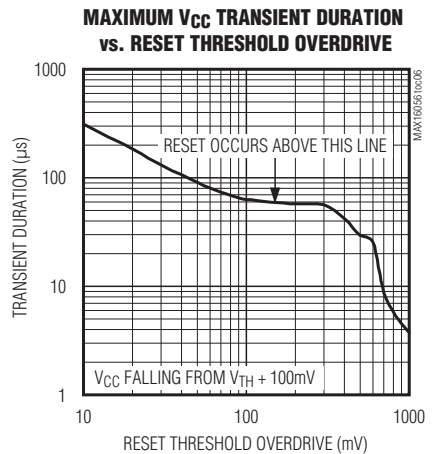
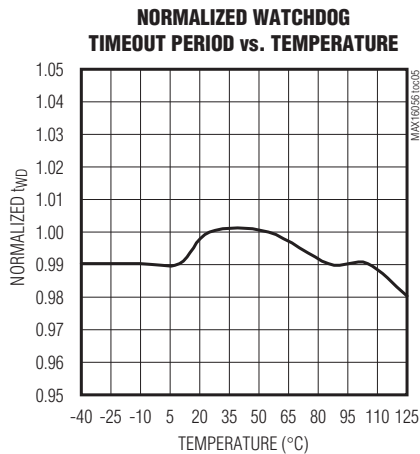
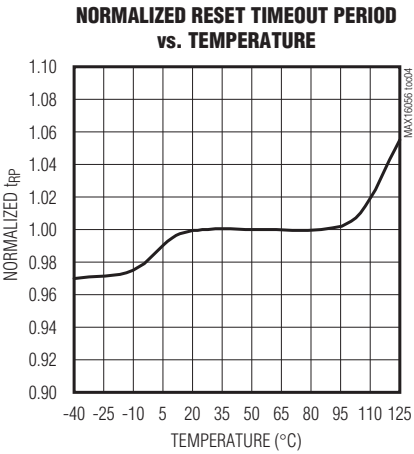
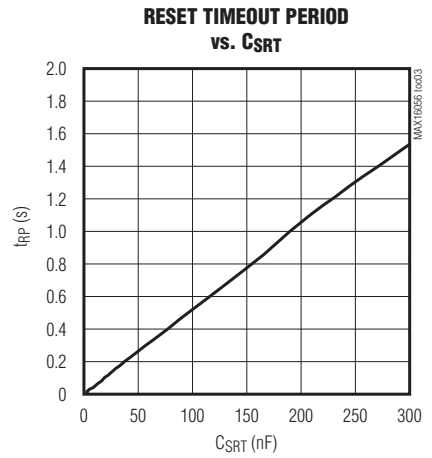
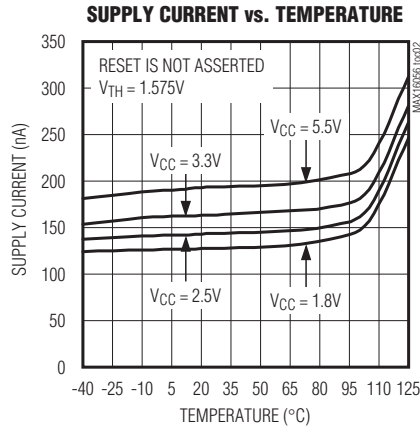
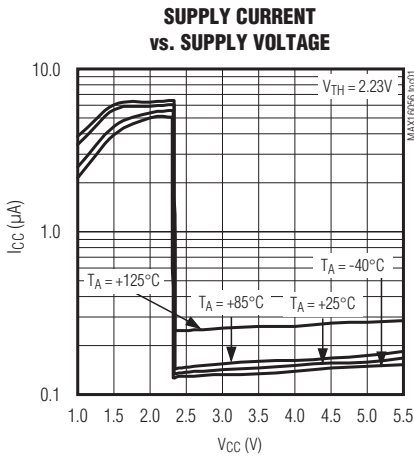
**Note 3:** WDI input period is 1s with t<sub>RISE</sub> and t<sub>FALL</sub> < 50ns.

**Note 4:** Guaranteed by design, not production tested.

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

## 標準動作特性

( $V_{CC} = 2.5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)

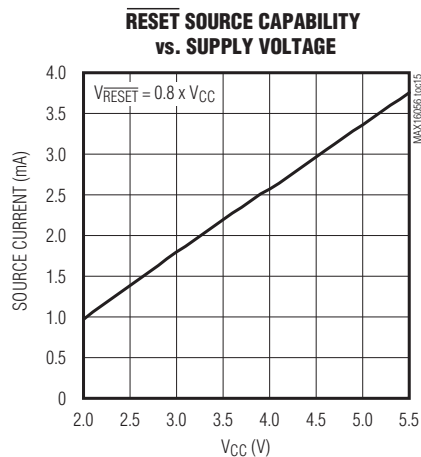
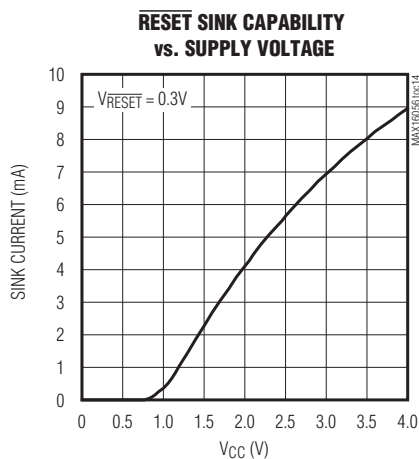
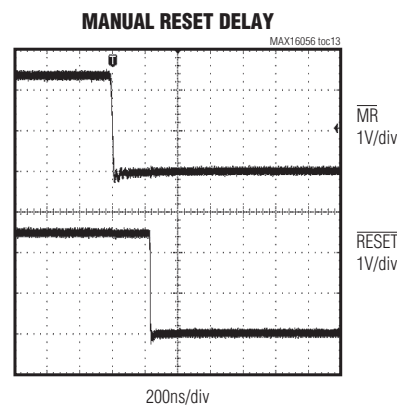
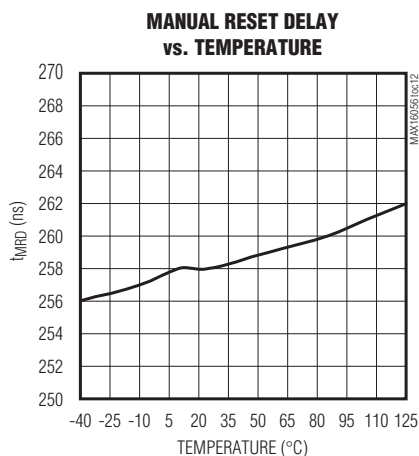
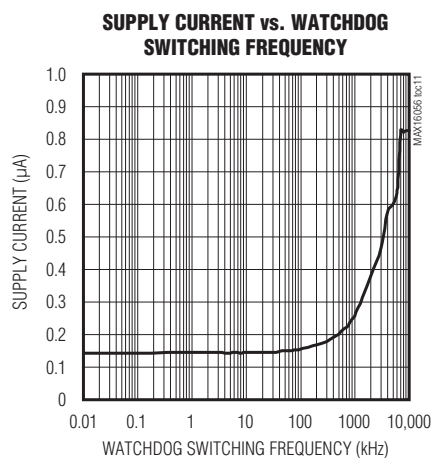
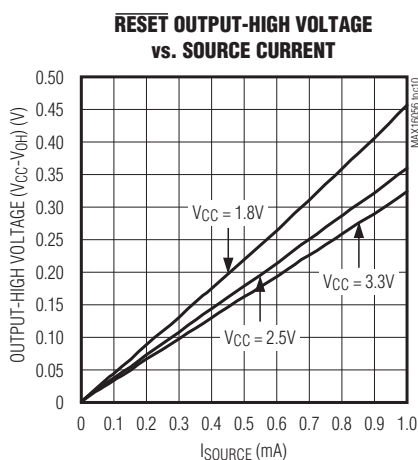
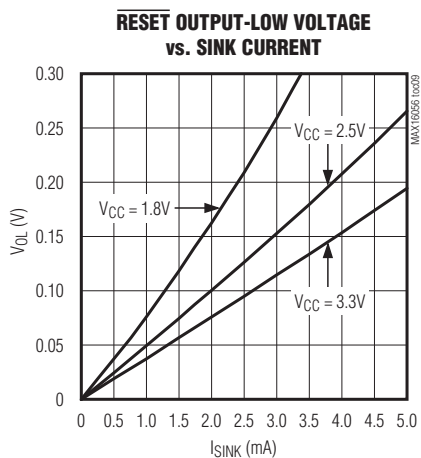


# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

## 標準動作特性(続き)

( $V_{CC} = 2.5V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

## 端子説明

端子		名称	機能
MAX16056/ MAX16058	MAX16057/ MAX16059		
1	1	RESET	プッシュプル、またはオープンドレインのリセット出力。V <sub>CC</sub> が選択されたリセットのスレッシュホールド電圧(V <sub>TH</sub> )を下回るか、またはマニュアルリセットがローに引き下げられた時は常に、RESETがアサートされます。すべてのリセット条件がデアサートされた後に、RESETはリセットタイムアウト時間の間、ローを維持し、その後、ハイになります。ウォッチドッグ障害が発生する時は常に、ウォッチドッグはリセットパルス(t <sub>RP</sub> )をトリガします(MAX16056/MAX16058)。
2	2	GND	グラウンド
3	—	SWT	ウォッチドッグタイムアウト入力。基本ウォッチドッグタイムアウト時間(t <sub>WD</sub> )を設定するために、SWTとGND間にコンデンサを接続してください。秒の単位のt <sub>WD</sub> とファラッドの単位のC <sub>SWT</sub> によって、 $t_{WD} = \text{Floor}[C_{SWT} \times 5.15 \times 10^6 / 6.4\text{ms}] \times 6.4\text{ms} + 3.2\text{ms}$ (注5)の式によって時間を決定するか、または表2を使用してください。WDS入力を使用することによって、基本ウォッチドッグタイムアウト時間を延長します。ウォッチドッグタイム機能をディセーブルするためには、SWTをグラウンドに接続します。有効なウォッチドッグタイムアウト時間とするために、コンデンサの値は、2275pF~0.54μFとする必要があります。
4	3	MR	マニュアルリセット入力。MRをローに駆動すると、手でデバイスがリセットされます。RESETは、MRが解放された後、リセットタイムアウト時間の間、アサートされ続けます。MRに内蔵のプルアップはありません。MRは、無接続にしてはいけません。使用しない場合は、MRをV <sub>CC</sub> に接続してください。
5	4	SRT	リセットタイムアウト入力。リセットタイムアウト時間を選択するために、コンデンサをSRTとGND間に接続します。時間は次の様に決定します：秒単位のt <sub>RP</sub> とファラッド単位のC <sub>SRT</sub> によって、 $t_{RP} = 5.15 \times 10^6 \times C_{SRT}$ によるか、または表2を使用します。コンデンサの値は、39pF~4.7μFとする必要があります。
6	—	WDI	ウォッチドッグ入力。選択されたウォッチドッグタイムアウト時間以内に、WDI端子に立下りの遷移を生成する必要があり、これが行われない場合、リセットパルスが発生します。WDIピンにおいて立下りの遷移が起こった時、またはRESETがアサートされた時は常に、ウォッチドッグタイムアウトはクリアされます。ウォッチドッグタイム機能をディセーブルするためには、SWTをグラウンドに接続します。
7	—	WDS	ウォッチドッグ選択入力。WDSでウォッチドッグタイムアウトモードを選択します。通常モードを選択するためには、WDSをグラウンドに接続します。ウォッチドッグタイムアウト時間はt <sub>WD</sub> になります。基本のタイムアウト時間(t <sub>WD</sub> )を128倍する、拡張モードを選択するためには、WDS端子をV <sub>CC</sub> に接続します。WDS端子の状態を変化させると、ウォッチドッグタイムアウトがクリアされます。
8	6	V <sub>CC</sub>	電源電圧。V <sub>CC</sub> は、電源供給入力および固定スレッシュホールドのV <sub>CC</sub> の監視のための入力です。ノイズの多いシステムでは、0.1μFのコンデンサでV <sub>CC</sub> をGNDへバイパスしてください。
—	5	N.C.	接続なし。内部で接続されていません。
—	—	EP	エクスポーズドパッド。EPをGNDに接続、または未接続にしてください。

注5：Floor：整数値を得る。

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

## 詳細

MAX16056~MAX16059は、単一のシステム電源電圧を監視する、125nA (typ)の超低消費電流のマイクロプロセッサ( $\mu$ P)監視回路です。これらのデバイスは、供給電圧 $V_{CC}$ が出荷時にトリミングされたリセットスレッシュホールドを下回った時、マニュアルリセットがローにされた時、またはウォッチドッグタイムアウト時(MAX16056/MAX16058)、アクティブローのリセット信号をアサートします。リセット出力は、 $V_{CC}$ がリセットスレッシュホールドを超えて上昇した後、可変のリセットタイムアウト時間の間、アサートされ続けます。外付けのコンデンサを使用して、リセットおよびウォッチドッグの遅延期間を調整することができます。

## RESET出力

$\mu$ P監視回路のMAX16056~MAX16059は、パワーアップ中、パワーダウン中、およびブラウンアウト状態時のコード実行エラーを防止するために、リセットをアサートします。リセット出力は、最低1.1Vの $V_{CC}$ まで正常であることが保証されています。

$V_{CC}$ がリセットスレッシュホールドを下回ると、 $\overline{\text{RESET}}$ 出力はローにアサートされます。 $V_{CC}$ がヒステリシスとリセットスレッシュホールドの合計値を越えると、内蔵タイマーは、コンデンサで設定されたリセットタイムアウト時間( $t_{RP}$ )の間、リセット出力をアサートし続け、この期間の後、リセット出力はデアサートされます(図1を参照)。リセット機能は、供給電源のトランジェントに対する耐性を備えています。

## マニュアルリセット入力(MR)

多くの $\mu$ Pベースの製品は、オペレータ、試験技能者、または外部ロジック回路によるリセットの開始を可能にする、マニュアルリセット機能を必要とします。MAX16056~MAX16059は、 $\overline{\text{MR}}$ 入力を備えています。 $\overline{\text{MR}}$ 入力へのロジックローの入力によってリセットがアサートされます。 $\overline{\text{MR}}$ がロー、およびMRがハイに戻った後のタイムアウト時間 $t_{RP}$ の間、 $\overline{\text{RESET}}$ はアサートされ続けます。使用しない場合は、 $\overline{\text{MR}}$ を $V_{CC}$ に接続してください。 $\overline{\text{MR}}$ はCMOSロジックレベル、またはオープンドレイン/コレクタ出力(プルアップ抵抗を使用して)によって駆動することができます。マニュアルリセット機能を実装するために、 $\overline{\text{MR}}$ とGND間にノーマリオープンモーメントリスイッチ、および $\overline{\text{MR}}$ と $V_{CC}$ 間に抵抗を接続します。この場合外付けのデバウンス回路は必要ありません。 $\overline{\text{MR}}$ が長いケーブルを通して駆動されるか、またはデバイスがノイズの多い環境で使用される場合、ノイズ耐性を強化するためには、0.1 $\mu$ Fのコンデンサを $\overline{\text{MR}}$ とGND間に接続してください。

## ウォッチドッグタイマ

MAX16056/MAX16058のウォッチドッグタイマ回路は、 $\mu$ Pの動作を監視します。 $\mu$ Pが、コンデンサによる調整が可能なウォッチドッグタイムアウト時間( $t_{WD}$ )以内にウォッチドッグ入力(WDI)をトグル(ハイからロー)しない場合、 $\overline{\text{RESET}}$ はリセットタイムアウト時間( $t_{RP}$ )の間、アサートされます。内蔵のウォッチドッグタイマは、次の条件によってクリアされます：1)  $\overline{\text{RESET}}$ をアサートするすべてのイベント、2) WDI入力の立下り遷移(最短150nsのパルスを検出することが可能)、または3) WDS入力の遷移(ハイからローまたはローからハイ)。リセットがアサートされている期間、ウォッチドッグタイマはクリアされたままになり、カウントは実行されません。リセットがデアサートされると、直ちに、ウォッチドッグタイマはカウントを再開します。

ウォッチドッグの動作には、通常モード、および拡張モードの2つのモードがあります。通常モードの場合、ウォッチドッグタイムアウト時間は、SWTとグランド間に接続されたコンデンサの値によって決定されます(図2)。拡張モードの場合、ウォッチドッグタイムアウト時間は128倍されます(図3)。この例として、拡張モードにおける0.33 $\mu$ Fのコンデンサでは、217秒のウォッチドッグタイムアウト時間が与えられます(表2を参照)。ウォッチドッグタイマの機能をディセーブルするためには、SWTをグランドに接続します。

$V_{CC}$ が、 $V_{TH} + V_{HYST}$ を超えて上昇する時、 $\overline{\text{RESET}}$ がハイになった後、外付けのSWTコンデンサの値がサンプリングされます。サンプリングの終了時、コンデンサの値はデバイス内に格納され、ウォッチドッグタイムアウトの設定に使用されます。サンプリングの完了前に、 $\overline{\text{RESET}}$ がローになった場合、デバイスはサンプリングを中断し、 $\overline{\text{RESET}}$ が再びハイになった時、サンプリングが再スタートします。

外付けのSWTコンデンサが470pFより小さい場合、サンプリングの結果によってウォッチドッグタイムアウトは0に設定されます。このことによりサンプリングの終了後、ウォッチドッグが継続的に $\overline{\text{RESET}}$ をアサートすることになります。PCB製造時の欠陥によって、 $C_{SWT}$ の接続が切断された場合、静電容量は非常に小さくなり、 $\overline{\text{RESET}}$ は継続的にアサートされます。外付けのSWTコンデンサが0.47 $\mu$ Fより大きい場合、サンプリングの結果によってウォッチドッグタイムアウトは無限大に設定され、ウォッチドッグ機能はディセーブルされます。

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

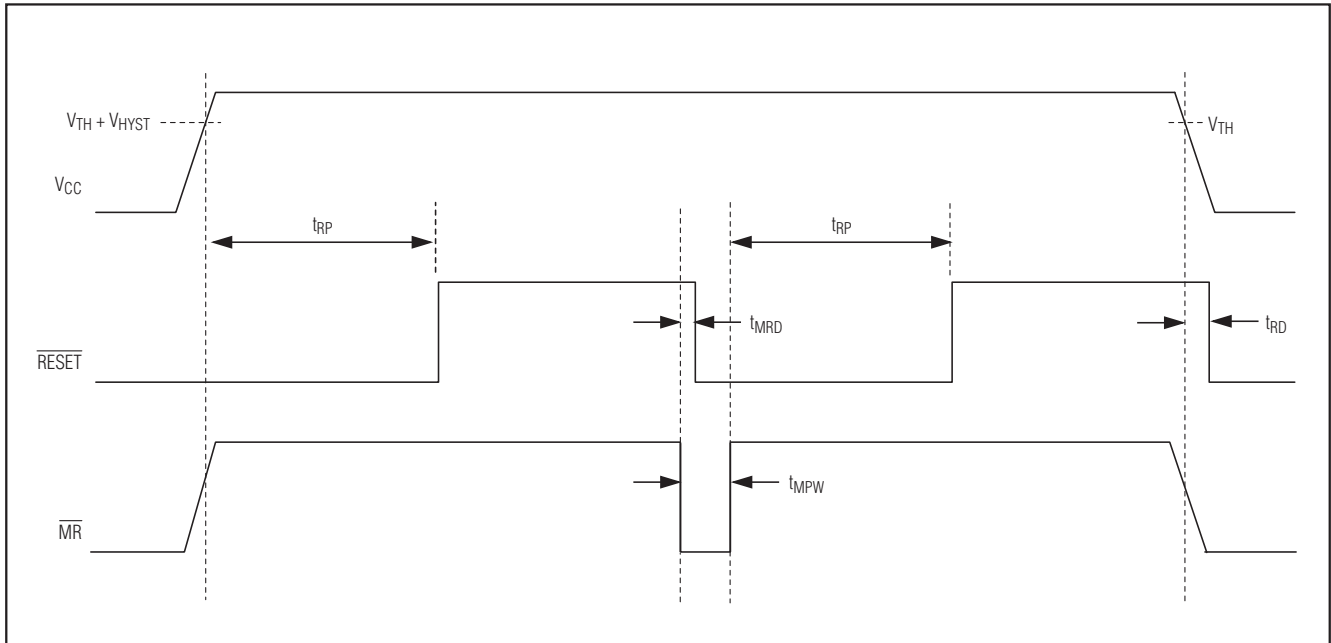


図1. RESETタイミングの関係

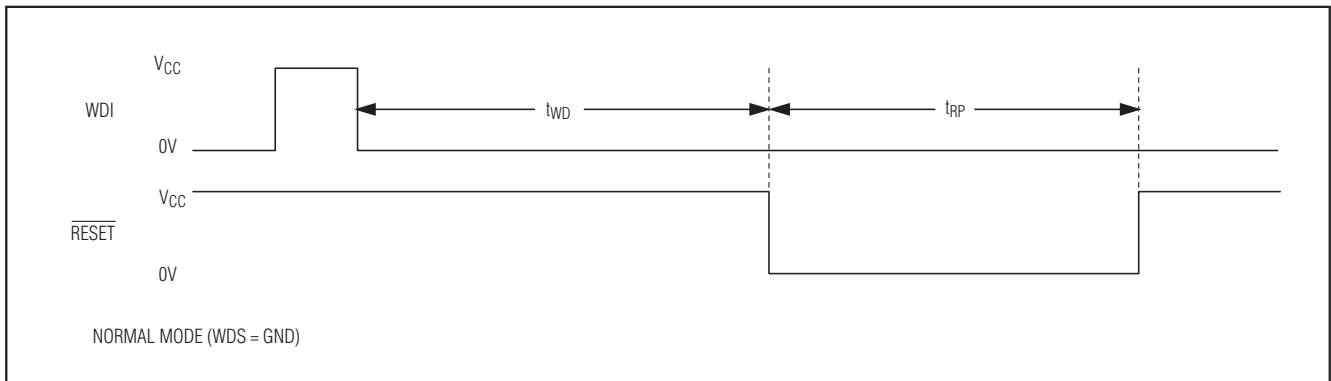


図2. ウォッチドッグのタイミング図、通常モード、WDS = GND

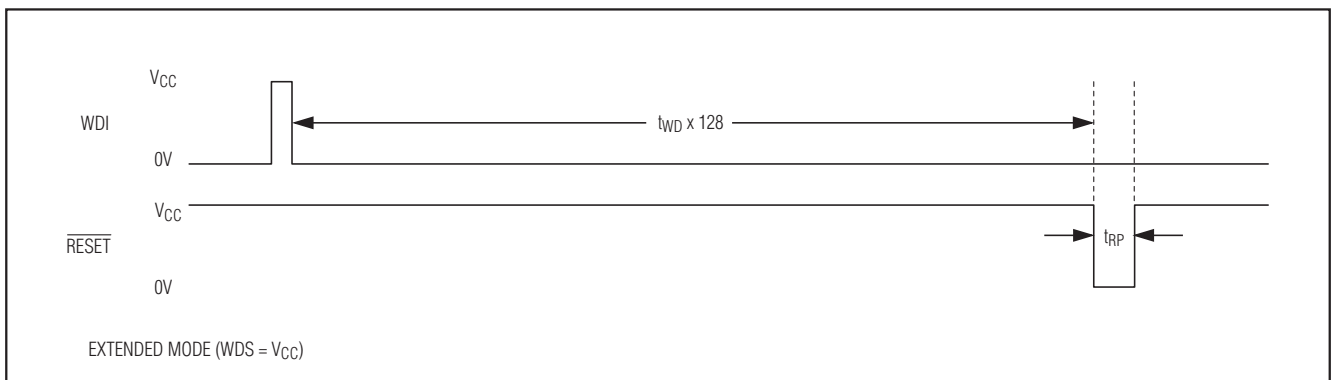


図3. ウォッチドッグのタイミング図、拡張モード、WDS = V<sub>CC</sub>

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

## アプリケーション情報

### リセットタイムアウトコンデンサの選択

さまざまなμPアプリケーションに適応させるために、リセットタイムアウト時間は変更することができます。リセットタイムアウト時間( $t_{RP}$ )を調整するために、SRTとグランド間にコンデンサ( $C_{SRT}$ )を接続してください。リセットタイムアウトコンデンサは、秒の単位の $t_{RP}$ とファラドの単位の $C_{SRT}$ で、次のように計算します：

$$C_{SRT} = t_{RP} / (5.15 \times 10^6)$$

$C_{SRT}$ は、低リーク型(10nA以下)のコンデンサとする必要があります。低温度係数の誘電体(すなわちX7R)を使用したセラミックコンデンサを推奨します。

### ウォッチドッグタイムアウトコンデンサの選択

さまざまなμPアプリケーションに適応させるために、ウォッチドッグタイムアウト時間は変更することができます。この機能によって、ソフトウェア実行におけるウォッチドッグタイムアウトを最適化することができます。プログラマは、ウォッチドッグタイムがどのような頻度でサービスするべきであるかを決定することができます。SWTとGND間にコンデンサ( $C_{SWT}$ )を接続することによって、ウォッチドッグタイムアウト時間( $t_{WD}$ )を調整してください。通常モード動作について、ウォッチドッグタイムアウトは、秒の単位の $t_{WD}$ とファラドの単位の $C_{SWT}$ で、次のように計算します：

$$t_{WD} = \text{Floor}[C_{SWT} \times 5.15 \times 10^6 / 6.4\text{ms}] \times 6.4\text{ms} + 3.2\text{ms}$$

(Floor：整数値を得る) (図2および3)

最長の $t_{WD}$ は、296秒です。 $t_{WD}$ が296秒より大きくなるようにコンデンサ値を設定した場合、 $t_{WD} = \text{無限大}$ になり、ウォッチドッグタイムはディセーブルされます。

$C_{SWT}$ は、低リーク型(10nA以下)コンデンサとする必要があります。低温度係数の誘電体(すなわちX7R)を使用したセラミックコンデンサを推奨します。

### ウォッチドッグタイムアウト精度

ウォッチドッグタイムアウト時間は、SWTランプ電流( $I_{RAMP2}$ )の精度、SWTランプスレッシュホールド( $V_{RAMP2}$ )、およびウォッチドッグタイムアウトクロック周期( $t_{WDPER}$ )による影響を受けます。上式中の、定数の $5.15 \times 10^6$ は、 $V_{RAMP2} / I_{RAMP2}$ と等しく、6.4msはウォッチドッグタイムアウトクロック周期と等価です。式中に最小、標準、最大値をそれぞれ代入することによって、タイムアウト精度を計算します。

例として、 $C_{SWT} = 100\text{nF}$ の場合

$$t_{WD\text{MIN}} = \text{Floor}[100 \times 10^{-9} \times 1.173 / (282 \times 10^{-9}) / 9.5\text{ms}] \times 3.5\text{ms} + 0.5 \times 3.5\text{ms} = 141.7\text{ms}$$

$$t_{WD\text{NOM}} = \text{Floor}[100 \times 10^{-9} \times 1.235 / (240 \times 10^{-9}) / 6.4\text{ms}] \times 6.4\text{ms} + 0.5 \times 6.4\text{ms} = 515.2\text{ms}$$

$$t_{WD\text{MAX}} = \text{Floor}[100 \times 10^{-9} \times 1.297 / (197 \times 10^{-9}) / 3.5\text{ms}] \times 9.5\text{ms} + 0.5 \times 9.5\text{ms} = 1790.75\text{ms}$$

### トランジェント耐性

パワーアップ中の $V_{CC}$ のスルーレートが大きいアプリケーションではバイパス用静電容量の追加が必要になる場合があります。

MAX16056~MAX16059は、 $V_{CC}$ 上の短い期間の電源トランジェントやグリッジに対してかなり大きい耐性があります。「標準動作特性」中の「Maximum  $V_{CC}$  Transient Duration vs. Reset Threshold Overdrive」のグラフは、このトランジェント耐性を示しています。このグラフの曲線の下側の領域は、これらのデバイスが通常はリセットパルスを発生させない領域です。このグラフは、 $V_{CC}$ に立下りパルスを印加して、実際のリセットスレッシュホールド( $V_{TH}$ )より100mV大きい値から開始し、このスレッシュホールドより小さい値で終了する立下りパルスを使用して生成されました(リセットスレッシュホールドのオーバードライブ)。トランジェントの大きさが増大するにつれて、最大許容パルス幅は減少します。標準的には、40μs以下の期間の100mVの $V_{CC}$ トランジェントではリセットは発生しません。

### システム電力消費低減のための MAX16056~MAX16059の使用

電源のオン時間を制御するための外付けのpチャンネルMOSFETの制御にRESET出力を使用することによって、定期的にスリープすることが可能なシステムのシステム電力消費を低下させることができます。WDI入力をグランドに接続することによって、RESET出力は低周波数のクロック出力になります。RESETがローの時、MOSFETはオンになり、システムに電源が供給されます。RESETがハイの時、MOSFETはオフになり、システムによる電力の消費は全くなりません。これは、実質的にシステムのシャットダウン電流を、0に低下させます(図4)。

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

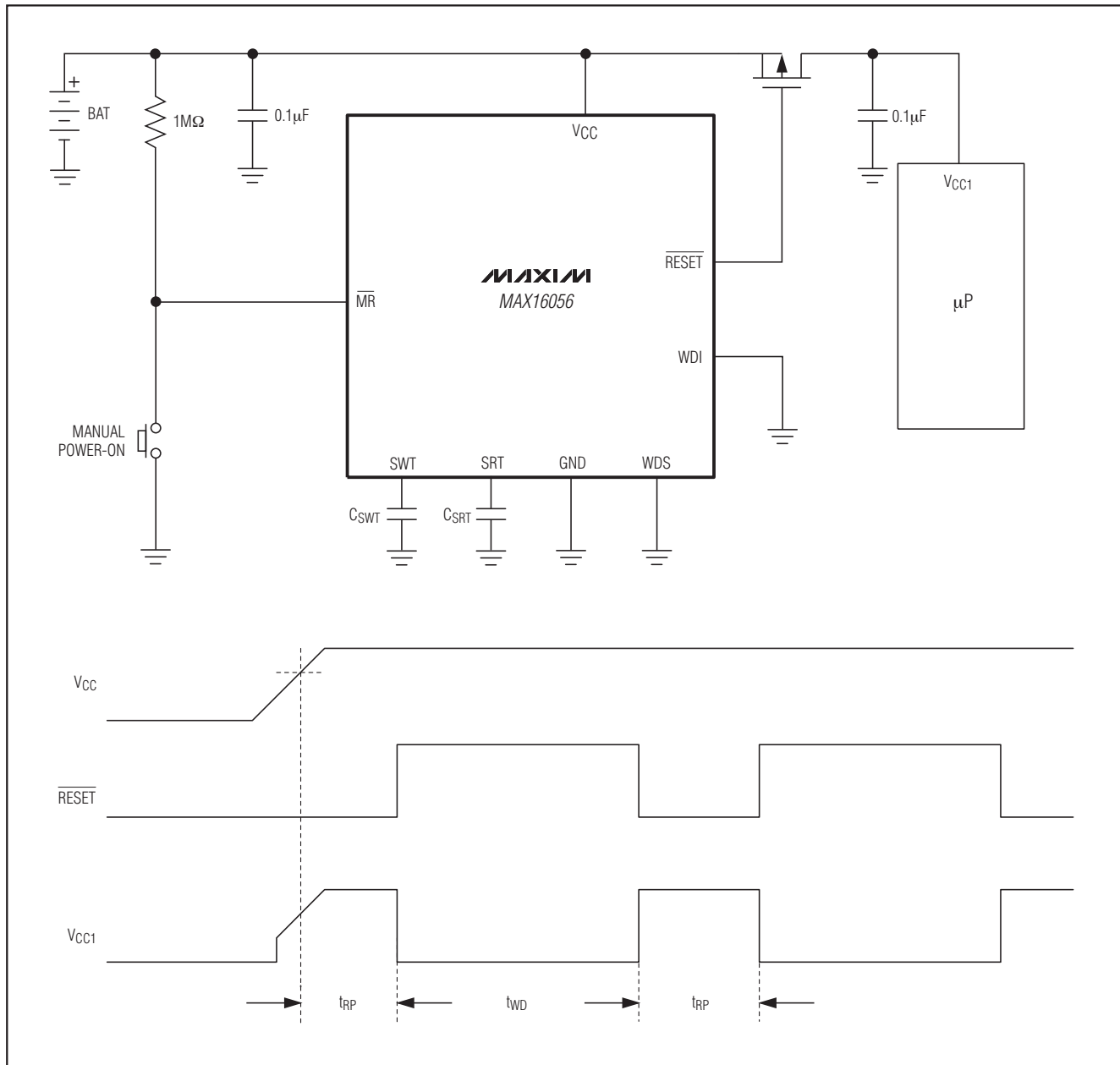


図4. システムの電力消費低減のためのMAX16056~MAX16059の使用

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

## ロジック互換性のための異なる電圧との インタフェース

オープンドレインのRESET出力は、他のロジックレベルを持つμPとのインタフェースに使用することができます。図5に示した、オープンドレイン出力は、0V~5.5Vの電圧に接続されています。通常、RESETに接続されたプルアップ抵抗は、監視される電源電圧である、このデバイスのV<sub>CC</sub>入力に接続されます。しかし、いくつかのシステムでは、監視回路の監視電源から他の電源電圧にレベルシフトするためにオープンドレイン出力が使用されます。監視回路のV<sub>CC</sub>が低下するにつれて、デバイスのRESETの電流をシンクする能力も低下します。

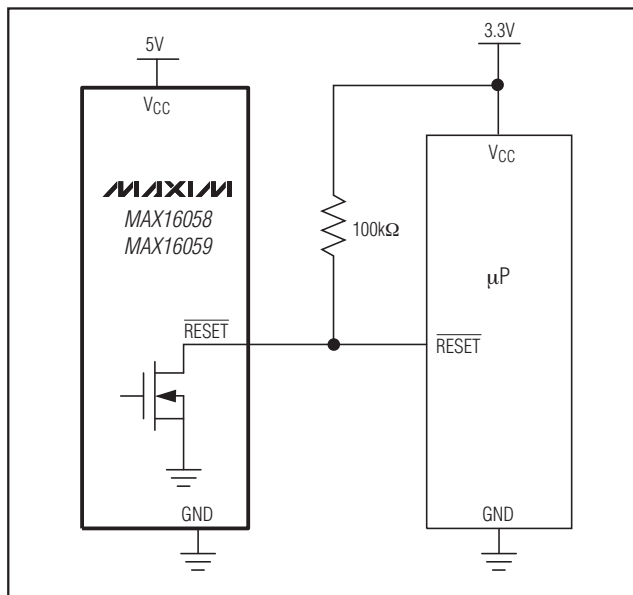


図5. 異なる電圧レベルとのインタフェース

## V<sub>CC</sub> = 0Vまで有効なRESETの保証 (プッシュプルRESET)

V<sub>CC</sub>が1.1Vを下回ると、RESETの電流シンク能力は大幅に低下します。RESETに接続されている高インピーダンスのCMOS論理入力は、不定の電圧にドリフトする可能性があります。これは、ほとんどのμP、および他の回路が1.1V未満のV<sub>CC</sub>で動作しないため、ほとんどのアプリケーションにおいて全く問題となりません。RESETが0まで有効であることが必要なアプリケーションについては、MAX16056/MAX16057のプッシュプルRESET出力とGND間にプルダウン抵抗を追加します。この抵抗は、すべての迷走漏れ電流をシンクし、RESETをローに保持します(図6)。RESETの過大な負荷とならずに、GNDへ引き下げるのが可能な、漏洩に適合するプルダウン抵抗を選択してください。MAX16058/MAX16059のオープンドレインRESET出力に、外付けのプルダウンを使用することはできません。

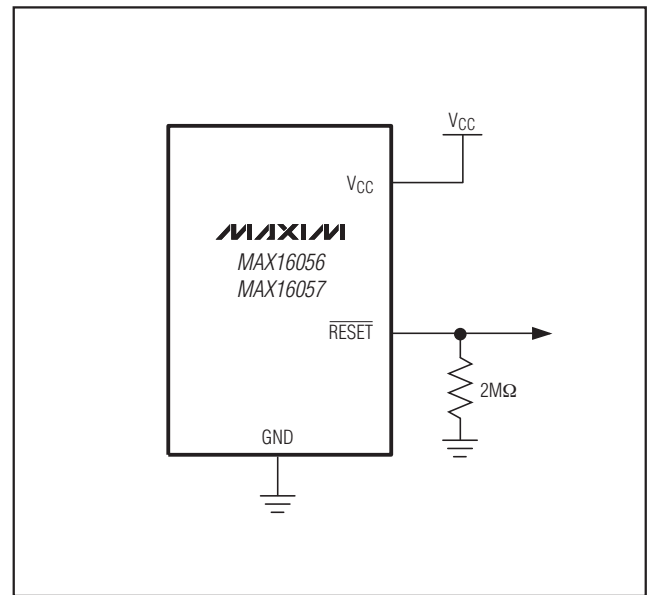


図6. V<sub>CC</sub> = GNDまで有効なRESETを保証する

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

表1. スレッシュホールドサフィックスのガイド

SUFFIX	V <sub>CC</sub> THRESHOLD FALLING (V)		
	MIN	TYP	MAX
46	4.509	4.625	4.741
45	4.388	4.500	4.613
44	4.266	4.375	4.484
43	4.193	4.300	4.408
42	4.095	4.200	4.305
41	3.998	4.100	4.203
40	3.900	4.000	4.100
39	3.802	3.900	3.998
38	3.705	3.800	3.895
37	3.608	3.700	3.793
36	3.510	3.600	3.690
35	3.413	3.500	3.588
34	3.315	3.400	3.485
33	3.218	3.300	3.383
32	3.120	3.200	3.280
31	2.998	3.075	3.152
30	2.925	3.000	3.075
29	2.852	2.925	2.998
28	2.730	2.800	2.870
27	2.633	2.700	2.768
26	2.559	2.625	2.691
25	2.438	2.500	2.563
24	2.340	2.400	2.460
23	2.255	2.313	2.371
225	2.180	2.235	2.290
22	2.133	2.188	2.243
21	2.048	2.100	2.153
20	1.950	2.000	2.050
19	1.853	1.900	1.948
18	1.755	1.800	1.845
17	1.623	1.665	1.707
16	1.536	1.575	1.614

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

表2. コンデンサの選択ガイド

CAPACITANCE (pF)	t <sub>RP</sub> (ms)	t <sub>WD</sub> (ms)	t <sub>WD</sub> x 128 (ms)
39	Not recommended	0 (no capacitor is connected)	0
47			
56			
68			
82			
100			
120			
150			
180			
220			
270			
330			
390			
470			
560			
680			
820			
1000	Indeterminate (0, 9.6, or 16)	Indeterminate (0, 1228.8, or 1636)	Indeterminate (0, 1228.8, or 1636)
1200			
1500			
1800			
2200			
2700			
3300			
3900			
4700			
5600			
6800	14.18	16	1641
8200	16.99	16	1641
10,000	20.1	22.4	2460
12,000	24.21	22.4	2460
15,000	28.84	28.8	3280
18,000	35.00	35.2	4099
	42.23	41.6	4918
	51.5	54.4	6556
	61.8	60.8	7376
	77.25	80	9833
	92.7	92.8	11,472

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

表2. コンデンサの選択ガイド(続き)

CAPACITANCE (pF)	t <sub>RP</sub> (ms)	t <sub>WD</sub> (ms)	t <sub>WD</sub> x 128 (ms)
22,000	113.3	112	13,929
27,000	139.05	137.6	17,206
33,000	169.95	169.6	21,302
39,000	200.85	201.6	25,398
47,000	242.05	240	30,313
56,000	288.4	291.2	36,867
68,000	350.2	348.8	44,240
82,000	422.3	419.2	53,251
100,000	515	515.2	65,539
120,000	618	617.6	78,646
150,000	772.5	771.2	98,307
180,000	927	924.8	117,968
220,000	1133	1129.6	144,182
270,000	1390.5	1392	177,769
330,000	1699.5	1699.2	217,091
390,000	2008.5	2006.4	256,412
470,000	2420.5	2416	308,841
680,000	3502	Indeterminate (may be infinite and watchdog is disabled)	
820,000	4223		
1,000,000	5150		
1,500,000	7725		
2,200,000	11,330		
3,300,000	16,995	Infinite (watchdog is disabled)	
4,700,000	24,205		

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

表3. 標準のバージョン

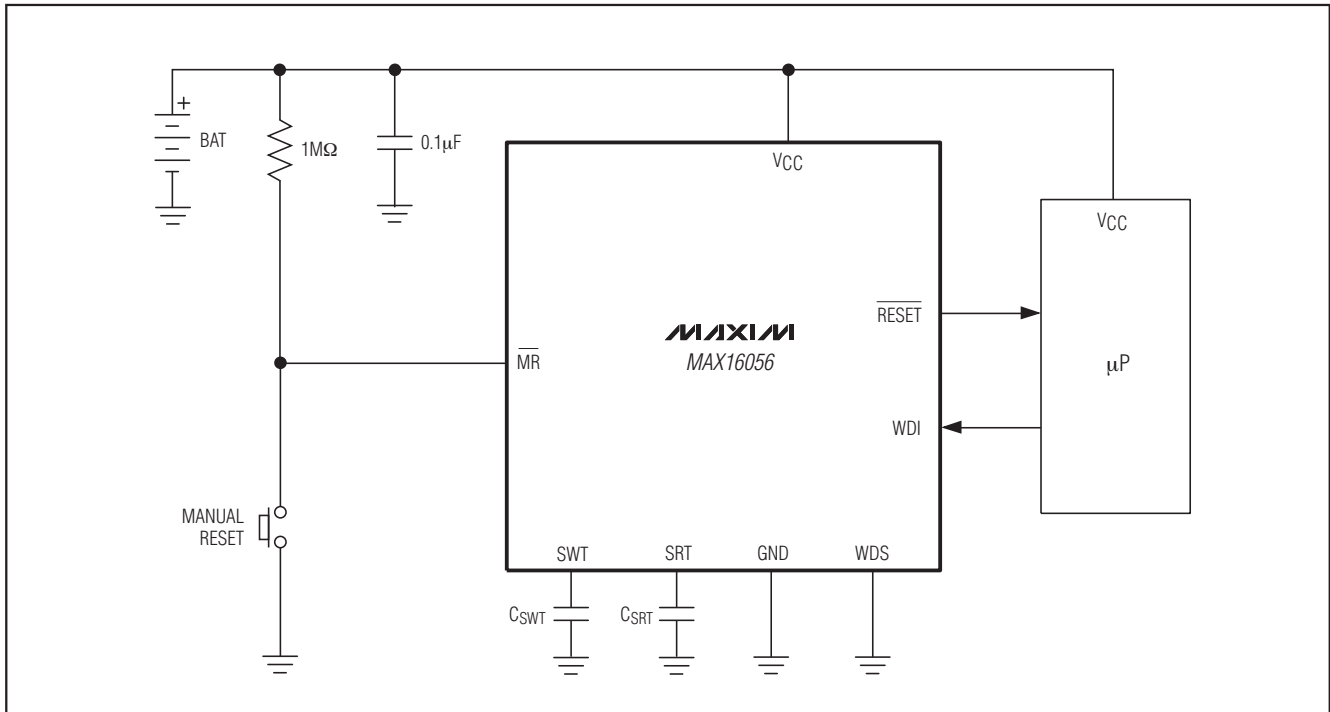
PART	TOP MARK
MAX16056ATA17+	BKZ
MAX16056ATA23+	BLA
MAX16056ATA26+	BLB
MAX16056ATA29+	BLC
MAX16056ATA31+	BLD
MAX16056ATA46+	BLE
MAX16057ATT17+	ATQ
MAX16057ATT23+	ATR
MAX16057ATT26+	ATS
MAX16057ATT29+	ATT
MAX16057ATT36+	AUC
MAX16057ATT41+	AUD
MAX16058ATA16+	BLF
MAX16058ATA22+	BLG
MAX16058ATA26+	BLH
MAX16058ATA29+	BLI
MAX16058ATA31+	BLJ
MAX16058ATA44+	BLK
MAX16059ATT16+	ATW
MAX16059ATT22+	ATX
MAX16059ATT26+	ATY
MAX16059ATT29+	ATZ
MAX16059ATT31+	AUA
MAX16059ATT44+	AUB

MAX16056-MAX16059

# コンデンサ可変のリセットおよび ウォッチドッグタイムアウト時間の125nA監視回路

MAX16056-MAX16059

## 標準動作回路



## チップ情報

PROCESS: BiCMOS

## パッケージ

最新のパッケージ情報とランドパターンは、  
[japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages)をご参照ください。

パッケージタイプ	パッケージコード	ドキュメントNo.
8 TDFN-EP	T833-2	<b>21-0137</b>
6 TDFN-EP	T633-2	<b>21-0137</b>

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)  
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

16 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2009 Maxim Integrated Products

Maxim is a registered trademark of Maxim Integrated Products, Inc.