



小型 μ DFNパッケージの 低電力バッテリーバックアップ回路

MAX16033-MAX16040

概要

MAX16033~MAX16040監視回路は、マイクロプロセッサ(μ P)システムの電源監視およびバッテリー制御機能に必要な部品の複雑さを軽減し、部品点数を削減します。このデバイスを使うと、他のICまたはデスクリート部品と比べて、システムの信頼性と精度が大幅に改善されます。MAX16033~MAX16040は、 μ Pのリセット、バッテリーバックアップの切り換え、パワーフェイル警告、ウォッチドッグ、およびチップイネーブルゲート機能を提供します。

MAX16033~MAX16040は最高5.5Vの電源電圧で動作します。出荷時に設定されたリセットスレッシュホールド電圧範囲は2.32V~4.63Vです。これらのデバイスは、マニュアルリセット入力(MAX16033/MAX16037)、ウォッチドッグタイマ入力(MAX16034/MAX16038)、バッテリーオン出力(MAX16035/MAX16039)、調整可能な補助リセット入力(MAX16036/MAX16040)、およびチップイネーブルゲート機能(MAX16033~MAX16036)を備えています。各デバイスは、パワーフェイルコンパレータを備え、アクティブローのプッシュプルリセットまたはアクティブローのオープンドレインリセットを提供します。

MAX16033~MAX16040は、2mm x 2mm、8ピンまたは10ピンの μ DFNパッケージで提供され、-40°C~+85°Cでの動作が完全に保証されています。

アプリケーション

携帯機器/バッテリー 駆動機器	コントローラ コンピュータ
POS機器	ファックス機
重要な μ P/ μ C電源監視 セットトップボックス	工業用制御 リアルタイムクロック インテリジェント計測器

ピン配置と標準動作回路はデータシートの最後に記載されています。

選択ガイド

PART	MR	WATCHDOG	BATTON	RESETIN	C \bar{E} IN/C \bar{E} OUT	PFI, PFO	PIN-PACKAGE
MAX16033_	✓				✓	✓	10 μ DFN-10
MAX16034_		✓			✓	✓	10 μ DFN-10
MAX16035_			✓		✓	✓	10 μ DFN-10
MAX16036_				✓	✓	✓	10 μ DFN-10
MAX16037_	✓					✓	8 μ DFN-8
MAX16038_		✓				✓	8 μ DFN-8
MAX16039_			✓			✓	8 μ DFN-8
MAX16040_				✓		✓	8 μ DFN-8

注：「_」はプッシュプルの場合はL、オープンドレインのRESETおよびPFO出力の場合はPに置き換えてください。



Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

特長

- ◆ 1.2Vの低い動作電源電圧
- ◆ 5.0V、3.3V、3.0V、および2.5Vの高精度の電源電圧監視
- ◆ 独立したパワーフェイルコンパレータ
- ◆ デバウンスされたマニュアルリセット入力
- ◆ ウォッチドッグタイマ：1.6sのタイムアウト
- ◆ バッテリーオン表示出力
- ◆ ユーザが調整可能な補助RESETIN
- ◆ 低自己消費電流：13 μ A
- ◆ 2つの出力形式が利用可能
 - アクティブローのプッシュプルリセット
 - アクティブローのオープンドレインリセット
- ◆ アクティブローのリセットは最低1.2Vまで有効
- ◆ 電源の過渡変化耐性
- ◆ リセットタイムアウト期間：140ms (min)
- ◆ 小型の2mm x 2mm、8ピンおよび10ピンの μ DFNパッケージ

型番

PART*	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX16033LLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16033PLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16034LLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16034PLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1

型番は最後のページに続いています。

*これらの型番によってリセットスレッシュホールド電圧を選択します。「リセットスレッシュホールドの範囲」表から、所望のスレッシュホールド電圧コードを選択して空白を埋めると、型番が完成します。デバイスの機能リストは「選択ガイド」を参照してください。

+は鉛フリーパッケージを示します。

T = テープ&リール。

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

ABSOLUTE MAXIMUM RATINGS

Terminal Voltages (with respect to GND)

V_{CC} , BATT, OUT	-0.3V to +6V
\overline{RESET} (open drain), \overline{PFO} (open drain)	-0.3V to +6V
\overline{RESET} (push-pull), \overline{PFO} (push-pull), BATTON, RESETIN, WDI	-0.3V to ($V_{OUT} + 0.3V$)
MR, \overline{CEIN} , \overline{CEOUT} , PFI	-0.3V to ($V_{OUT} + 0.3V$)
Input Current	
V_{CC} Peak	1A
V_{CC} Continuous	250mA
BATT Peak	250mA
BATT Continuous	40mA
GND	75mA

Output Current

OUT	Short-Circuit Protected for up to 5s
\overline{RESET} , BATTON	20mA
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)	
8-Pin μ DFN (derate 4.8mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$)	380.6mW
10-Pin μ DFN (derate 5mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$)	402.8mW
Operating Temperature Range	-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
Storage Temperature Range	-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
Lead Temperature (soldering, 10s)	+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{CC} = 2.25V$ to $5.5V$, $V_{BATT} = 3V$, \overline{RESET} not asserted, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range	V_{CC} , V_{BATT}	No load (Note 2)	0		5.5	V
Supply Current	I_{CC}	No load, $V_{CC} > V_{TH}$	$V_{CC} = 2.8V$	13	30	μA
			$V_{CC} = 3.6V$	16	35	
			$V_{CC} = 5.5V$	22	50	
Supply Current in Battery Backup Mode		$V_{BATT} = 2.8V$, $V_{CC} = 0V$, excluding I_{OUT}	$T_A = +25^\circ\text{C}$		1	μA
			$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		2	
BATT Standby Current (Note 3)	I_{BATT}	$(V_{BATT} + 0.2V) < V_{CC} < 5.5V$	$T_A = +25^\circ\text{C}$	-0.1	+0.02	μA
			$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	-0.3	+0.02	
V_{CC} to OUT On-Resistance	R_{ON}	$V_{CC} = 4.75V$, $V_{CC} > V_{TH}$, $I_{OUT} = 150\text{mA}$			3.1	Ω
		$V_{CC} = 3.15V$, $V_{CC} > V_{TH}$, $I_{OUT} = 65\text{mA}$			3.7	
		$V_{CC} = 2.5V$, $V_{CC} > V_{TH}$, $I_{OUT} = 25\text{mA}$			4.6	
Output Voltage in Battery Backup Mode	V_{OUT}	$V_{BATT} = 4.50V$, $V_{CC} = 0V$, $I_{OUT} = 20\text{mA}$	V_{BATT}		-0.2	V
		$V_{BATT} = 3.15V$, $V_{CC} = 0V$, $I_{OUT} = 10\text{mA}$	V_{BATT}		-0.15	
		$V_{BATT} = 2.5V$, $V_{CC} = 0V$, $I_{OUT} = 5\text{mA}$	V_{BATT}		-0.15	
Battery-Switchover Threshold	V_{SW}	$V_{CC} - V_{BATT}$, $V_{CC} < V_{TH}$	V_{CC} rising	0		mV
			V_{CC} falling	-40		

小型μDFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = 2.25V$ to $5.5V$, $V_{BATT} = 3V$, \overline{RESET} not asserted, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
RESET OUTPUT						
Reset Threshold	V_{TH}	MAX160_ _ _L_46	4.50	4.63	4.75	V
		MAX160_ _ _L_44	4.25	4.38	4.50	
		MAX160_ _ _L_31	3.00	3.08	3.15	
		MAX160_ _ _L_29	2.85	2.93	3.00	
		MAX160_ _ _L_26	2.55	2.63	2.70	
		MAX160_ _ _L_23	2.25	2.32	2.38	
V_{CC} Falling Reset Delay		V_{CC} falling at 10V/ms		25		μs
Reset Active Timeout Period	t_{RP}		140		280	ms
\overline{RESET} Output Low Voltage	V_{OL}	\overline{RESET} asserted	$I_{SINK} = 1.6mA$, $V_{CC} \geq 2.1V$		0.3	V
			$I_{SINK} = 100\mu A$, $V_{CC} \geq 1.2V$		0.4	
\overline{RESET} Output High Voltage	V_{OH}	MAX160_ _L only (push-pull), \overline{RESET} not asserted, $I_{SOURCE} = 500\mu A$, $V_{CC} \geq V_{TH(MAX)}$	$0.8 \times V_{CC}$			V
\overline{RESET} Output Leakage Current	I_{LKG}	MAX160_ _P only (open drain), not asserted			1	μA
POWER-FAIL COMPARATOR						
PFI Input Threshold	V_{PFI}	V_{PFI} falling	1.185	1.235	1.285	V
PFI Hysteresis				1		%
PFI Input Current		$V_{PFI} = 0V$ or V_{CC}	-100		+100	nA
\overline{PFO} Output Low Voltage	V_{OL}	Output asserted	$V_{CC} \geq 2.1V$, $I_{SINK} = 1.6mA$		0.3	V
			$V_{CC} \geq 1.2V$, $I_{SINK} = 100\mu A$		0.4	
\overline{PFO} Output High Voltage	V_{OH}	MAX160_ _L only (push-pull), $V_{CC} \geq V_{TH(MAX)}$, $I_{SOURCE} = 500\mu A$, output not asserted	$0.8 \times V_{CC}$			V
\overline{PFO} Leakage Current		MAX160_ _P only (open drain), $V_{PFO} = 5.5V$, not asserted			1	μA
\overline{PFO} Delay Time		$V_{PFI} + 100mV$ to $V_{PFI} - 100mV$		4		μs
MANUAL RESET (MAX16033/MAX16037)						
\overline{MR} Input Voltage	V_{IL}				$0.3 \times V_{CC}$	V
	V_{IH}		$0.7 \times V_{CC}$			
Pullup Resistance to V_{CC}			20		165	$k\Omega$
Minimum Pulse Width			1			μs
Glitch Immunity		$V_{CC} = 3.3V$		100		ns
\overline{MR} to Reset Delay				120		ns

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = 2.25V$ to $5.5V$, $V_{BATT} = 3V$, \overline{RESET} not asserted, $T_A = -40^\circ C$ to $+85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
WATCHDOG (MAX16034/MAX16038)						
Watchdog Timeout Period	t_{WD}		1.00	1.65	2.25	s
Minimum WDI Input Pulse Width	t_{WDI}	(Note 4)	100			ns
WDI Input Voltage	V_{IL}				$0.3 \times V_{CC}$	V
	V_{IH}		$0.7 \times V_{CC}$			
WDI Input Current			-1.0		+1.0	μA
BATTON (MAX16035/MAX16039)						
Output Voltage	V_{OL}	$I_{SINK} = 3.2mA$, $V_{BATT} = 2.1V$			0.4	V
Output Short-Circuit Current		Sink current, $V_{CC} = 5V$		60		mA
		Source current, $V_{BATT} \geq 2V$	10	30	120	μA
RESETIN (MAX16036/MAX16040)						
RESETIN Threshold	V_{RTH}		1.185	1.235	1.285	V
RESETIN Input Current				0.01	25	nA
RESETIN to Reset Delay		($V_{RTH} + 100mV$) to ($V_{RTH} - 100mV$)		1.5		μs
CHIP-ENABLE GATING (MAX16033-MAX16036)						
\overline{CEIN} Leakage Current		\overline{RESET} asserted			± 1	μA
\overline{CEIN} to \overline{CEOUT} Resistance		\overline{RESET} not asserted, $V_{CC} = V_{TH(MAX)}$, $V_{\overline{CEIN}} = V_{CC} / 2$, $I_{SINK} = 10mA$			100	Ω
\overline{CEOUT} Short-Circuit Current		\overline{RESET} asserted, $V_{\overline{CEOUT}} = 0V$		1	2.0	mA
\overline{CEIN} to \overline{CEOUT} Propagation Delay (Note 4)		50 Ω source impedance driver, $C_{LOAD} = 50pF$	$V_{CC} = 4.75V$	1.5	7	ns
			$V_{CC} = 3.15V$	2	9	
\overline{CEOUT} Output-Voltage High		$V_{CC} = 5V$, $V_{CC} \geq V_{BATT}$, $I_{SOURCE} = 100\mu A$		$0.7 \times V_{CC}$		V
		$V_{CC} = 0V$, $V_{BATT} \geq 2.2V$, $I_{SOURCE} = 1\mu A$		$V_{BATT} - 0.1$		
RESET to \overline{CEOUT} Delay				1		μs

Note 1: All devices are 100% production tested at $T_A = +25^\circ C$. All overtemperature limits are guaranteed by design.

Note 2: V_{BATT} can be 0V any time, or V_{CC} can go down to 0V if V_{BATT} is active (except at startup).

Note 3: Positive current flows into BATT.

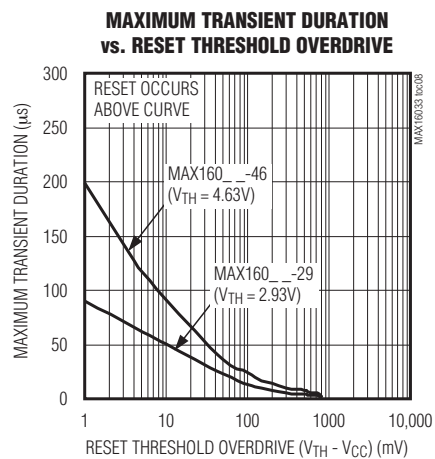
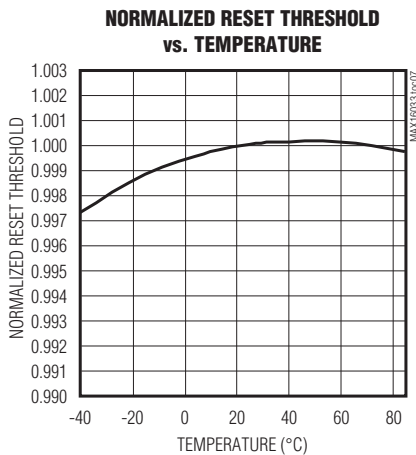
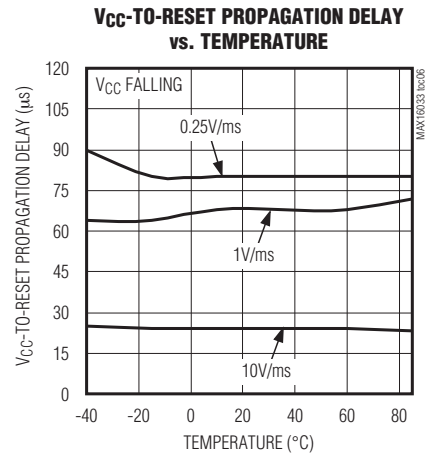
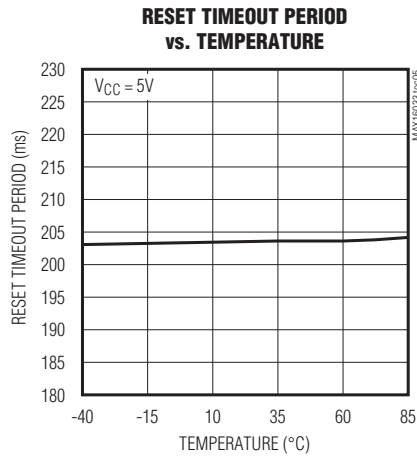
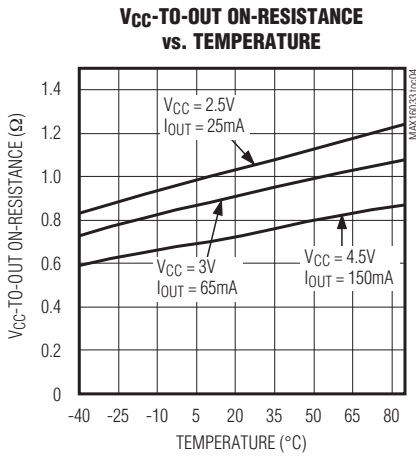
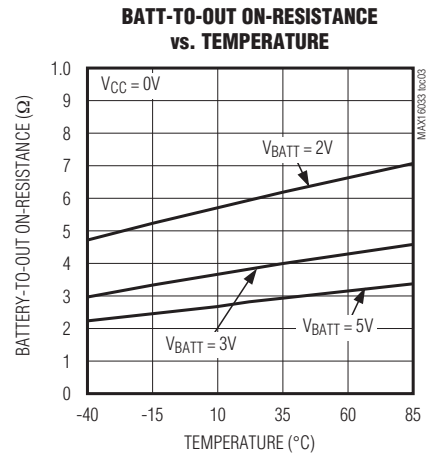
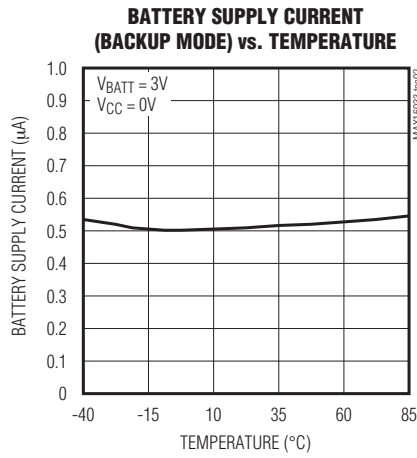
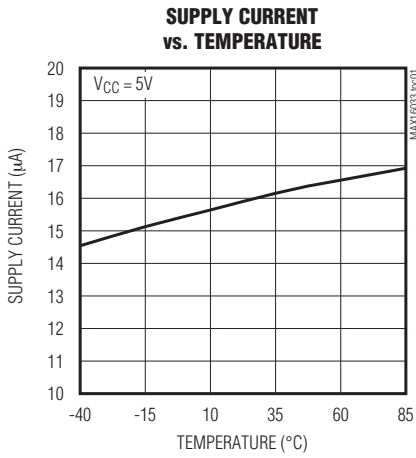
Note 4: Guaranteed by design.

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

標準動作特性

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

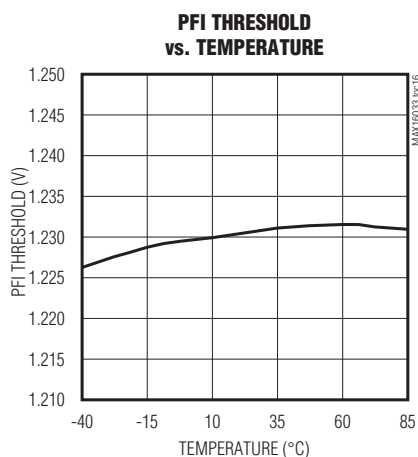
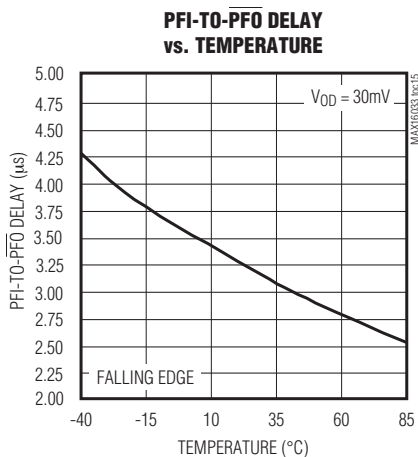
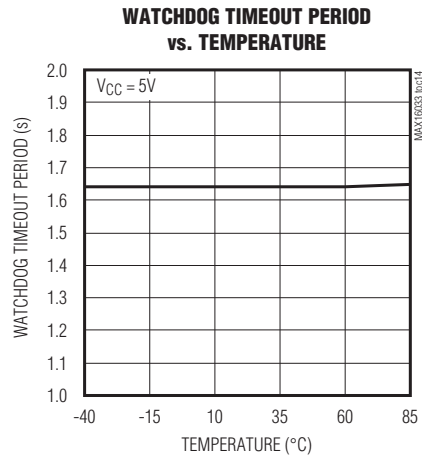
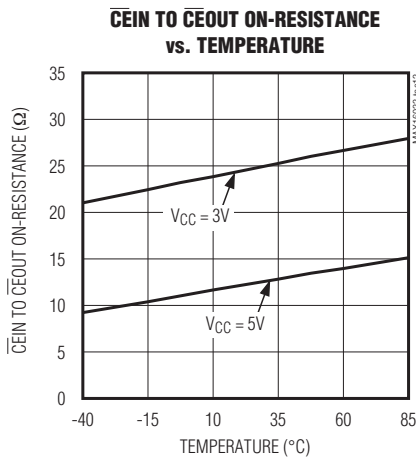
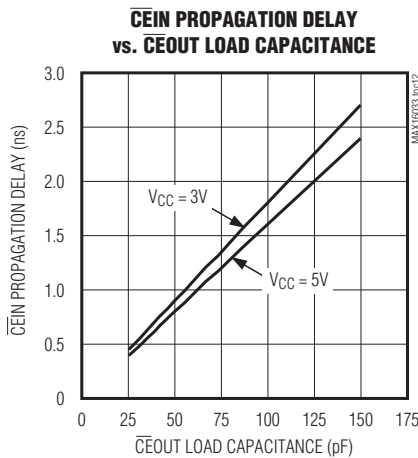
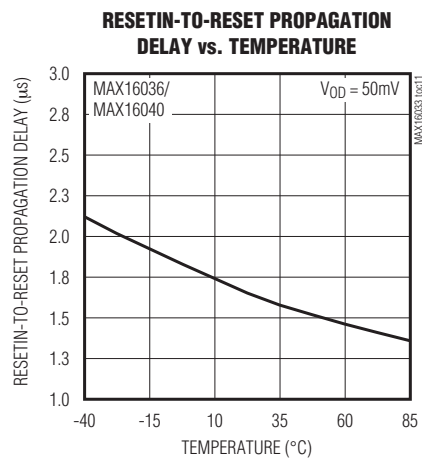
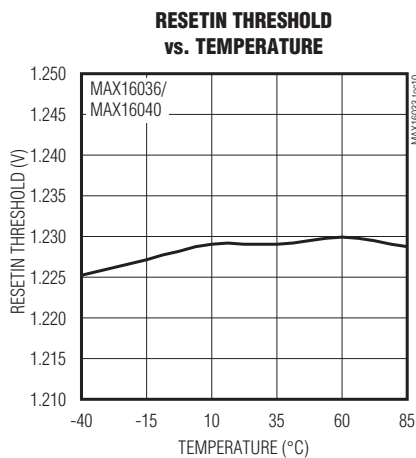
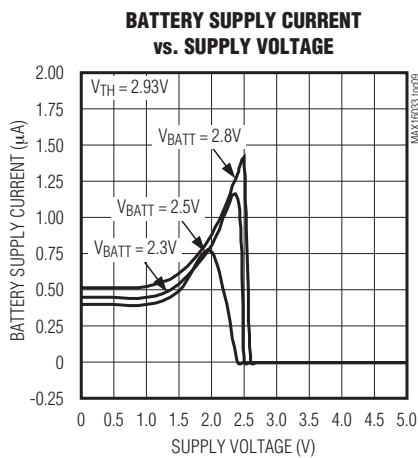


小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)



小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

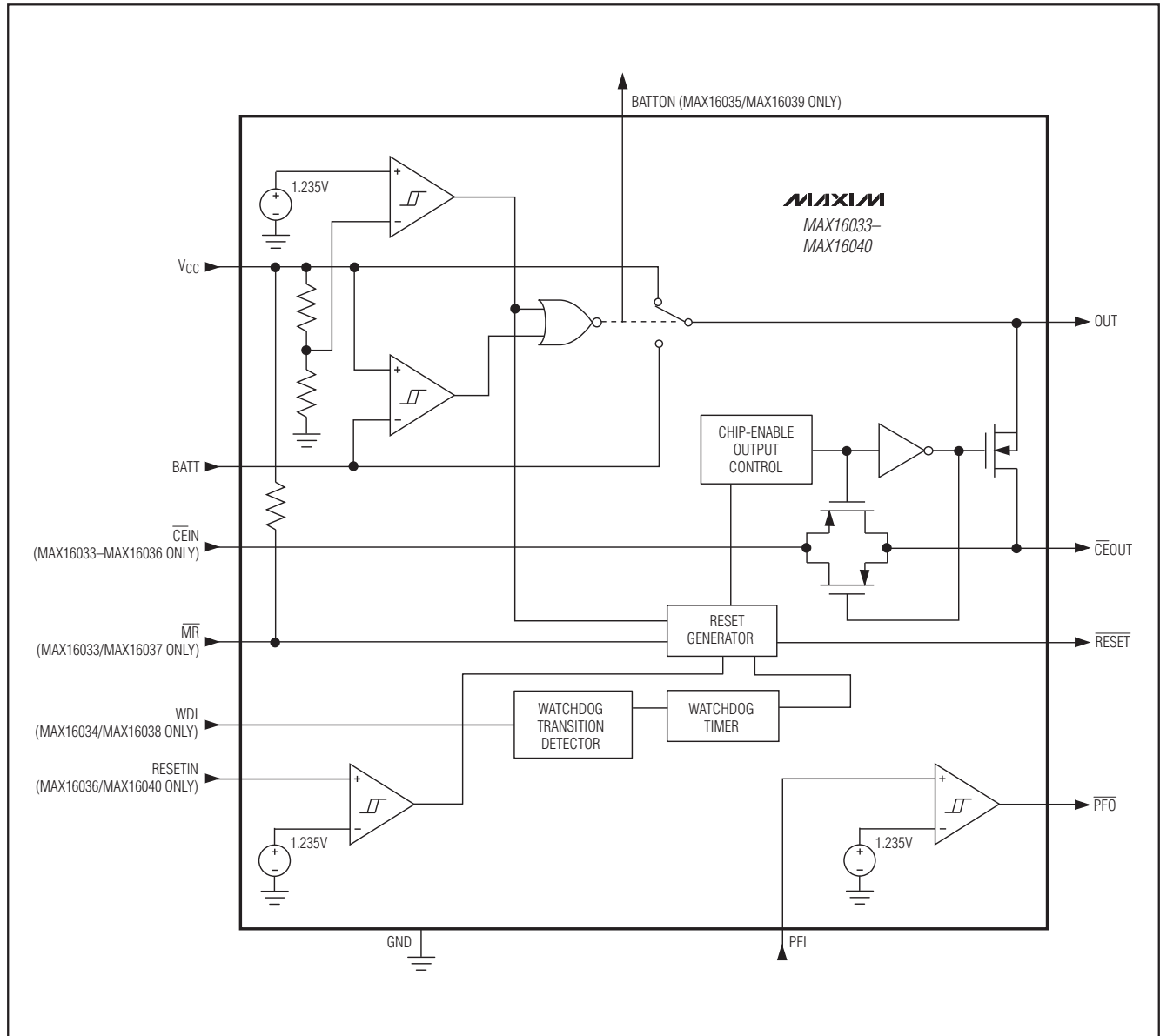
端子説明

端子		名称	機能
MAX16033~ MAX16036 (10ピン μ DFN)	MAX16037~ MAX16040 (8ピン μ DFN)		
1	1	$\overline{\text{RESET}}$	アクティブローのリセット出力。 $\overline{\text{RESET}}$ は V_{CC} がリセットスレッショルド(V_{TH})以下、マニュアルリセット入力がロー、または RESETIN がローのときにローを維持します。この信号は、内部ウォッチドッグがタイムアウトしたときにパルス的にローになります。 $\overline{\text{RESET}}$ は、 V_{CC} がリセットスレッショルドを超えて上昇した後、マニュアルリセット入力 $\overline{\text{RESET}}$ がローからハイになった後、 RESETIN がハイになった後、またはウォッチドッグがリセット事象をトリガした後に、リセットタイムアウト期間(t_{RP})の間だけローになります。 MAX160_L はアクティブローのプッシュプル出力で、 MAX160_P はアクティブローのオープンドレイン出力です。
2	—	$\overline{\text{CEIN}}$	チップイネーブル入力。チップイネーブルゲート回路への入力。使用しない場合はGNDまたはOUTに接続します。
3	2	PFI	パワーフェイル入力。 $\overline{\text{PFO}}$ は、 V_{PFI} が1.235V以下に低下するとローになります。
4	3	GND	グラウンド
5	4	$\overline{\text{MR}}$	マニュアルリセット入力(MAX16033/MAX16037)。 $\overline{\text{MR}}$ をローに駆動すると $\overline{\text{RESET}}$ がアサートされます。 $\overline{\text{RESET}}$ は、 $\overline{\text{MR}}$ がローである限り、および $\overline{\text{MR}}$ がローからハイに遷移した後のリセットタイムアウト期間(t_{RP})はアサートされたままです。使用しない場合は無接続にするか、または V_{CC} に接続してください。 $\overline{\text{MR}}$ は、内部で20k Ω の抵抗で V_{CC} にプルアップされています。
		WDI	ウォッチドッグ入力(MAX16034/MAX16038)。WDIがウォッチドッグタイムアウト期間(t_{WD})より長くハイまたはローに留まると、内部ウォッチドッグタイマが終了し、リセットパルスがリセットタイムアウト期間(t_{RP})の間トリガされます。内部ウォッチドッグは、 $\overline{\text{RESET}}$ がアサートされると必ず、またはWDIIに立上りまたは立下りエッジが入力されると必ずクリアされます(図2)。
		BATTON	バッテリオン出力(MAX16035/MAX16039)。バッテリバックアップモードの間ではBATTONはハイになります。
		RESETIN	リセット入力(MAX16036/MAX16040)。 RESETIN が1.235V以下に低下すると、 $\overline{\text{RESET}}$ がアサートされます。 $\overline{\text{RESET}}$ は RESETIN がローである限り、および RESETIN がハイになった後の少なくとも t_{RP} の間、アサートされたままになります。
6	5	$\overline{\text{PFO}}$	アクティブローのパワーフェイル出力。 $\overline{\text{PFO}}$ は、 V_{PFI} が1.235V以下に低下するとローになります。 $\overline{\text{PFO}}$ は、 V_{PFI} が1.235Vを超えるまでローに留まります。また、 $\overline{\text{PFO}}$ は、 V_{CC} がリセットスレッショルド電圧を下まわるとローになります。
7	6	V_{CC}	電源電圧、1.2V~5.5V
8	7	OUT	出力。OUTは、 $\overline{\text{RESET}}$ がアサートされていないときは V_{CC} から供給され、また V_{CC} がリセットスレッショルド電圧以下のときは、 V_{CC} またはBATTの大きい方から給電されます。
9	8	BATT	バックアップバッテリ入力。 V_{CC} がリセットスレッショルド以下に低下したとき、 V_{BATT} が V_{CC} よりも40mV大きければ、OUTはBATTに切り替わります。 V_{CC} が V_{BATT} よりも大きくなると、OUTは V_{CC} に切り替わります。40mVのヒステリシスは、 V_{CC} がゆっくりと低下する場合に、繰り返して切り替えが行われることを防ぎます。
10	—	$\overline{\text{CEOUT}}$	チップイネーブル出力。 $\overline{\text{CEOUT}}$ は、 $\overline{\text{CEIN}}$ がローで、かつリセットがアサートされていないときにのみローになります。 $\overline{\text{CEOUT}}$ が $\overline{\text{CEIN}}$ から切り離されると、 $\overline{\text{CEOUT}}$ はOUTにアクティブにプルアップされます。

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

機能図

MAX16033-MAX16040



小型 μ DFNパッケージの 低電力バッテリーバックアップ回路

MAX16033-MAX16040

詳細

「標準動作回路」は、MAX16033~MAX16040の標準的な接続を示しています。OUTは、スタティックランダムアクセスメモリ(SRAM)に給電します。 V_{CC} がリセットスレッショルド(V_{TH})より大きいか、または V_{CC} が V_{TH} よりも小さくても V_{BATT} よりも大きければ、 V_{CC} はOUTに接続されます。 V_{CC} が V_{TH} よりも小さく、かつ V_{CC} が V_{BATT} よりも小さければ、BATTがOUTに接続されます。OUTは、 V_{CC} から最大200mAを供給します。バッテリーバックアップモードでは、内部MOSFETはバックアップバッテリーをOUTに接続します。MOSFETのオン抵抗はバックアップバッテリー電圧と温度の関数であり、「標準動作特性」の「BATT-to-OUT On-Resistance vs. Temperature」のグラフに示されています。

チップイネーブル信号のゲート (MAX16033~MAX16036のみ)

MAX16033~MAX16036は、パワーフェイルやブラウンアウト事象の場合に誤ったデータがCMOS RAMに書き込まれることを防ぐために、チップイネーブル(CE)信号の内部ゲート機能を備えています。通常の動作ではCEゲートはイネーブルとなっていて、CEの遷移をすべて通過させます。リセットがアサートされると、この経路はディセーブルされ、誤ったデータがCMOS RAMを書換えてしまうことを防ぎます。MAX16033~MAX16036は、 \overline{CEIN} と \overline{CEOUT} の間に直列の伝送ゲートを備えています。 \overline{CEIN} から \overline{CEOUT} への伝播遅延が2ns

(typ)であるため、これらのデバイスは、たいていの μ Pや高速DSPと共に使用することができます。

\overline{RESET} のアサートが解除されると、 \overline{CEIN} は低オン抵抗の伝送ゲートを通して \overline{CEOUT} に接続されます。 \overline{RESET} がアサートされているときに \overline{CEIN} がハイであれば、リセット事象の間の \overline{CEIN} にどのような後続する遷移があっても、 \overline{CEOUT} はハイに留まります。

\overline{RESET} がアサートされているときに \overline{CEIN} がローであれば、 \overline{CEOUT} は1 μ sの間ローに留まり、読取り/書き込み動作が可能になります(図1)。1 μ sの遅延が経過すると \overline{CEOUT} はハイになり、リセット事象の間に \overline{CEIN} の後続のいかなる遷移があってもハイに留まります。 \overline{CEOUT} が \overline{CEIN} から切り離されると、 \overline{CEOUT} はOUTにプルアップされます。

チップイネーブル回路経路の伝播遅延は、 \overline{CEIN} を駆動するソースインピーダンスと \overline{CEOUT} の容量性負荷の両方に依存します。チップイネーブルの伝播遅延は、50 Ω のドライバと50pFの容量を使用した場合、 \overline{CEIN} の50%点から \overline{CEOUT} の50%点までに規定されます。 \overline{CEOUT} の容量性負荷を最小化して伝播遅延を最短化するために、低出力インピーダンスのドライバを使用してください。

ハイインピーダンスモードでは、 \overline{CEIN} の漏れ電流は全温度範囲で $\pm 1\mu$ A (max)です。低インピーダンスモードでは、 \overline{CEIN} のインピーダンスは \overline{CEOUT} の負荷と直列の75 Ω の抵抗として現れます。

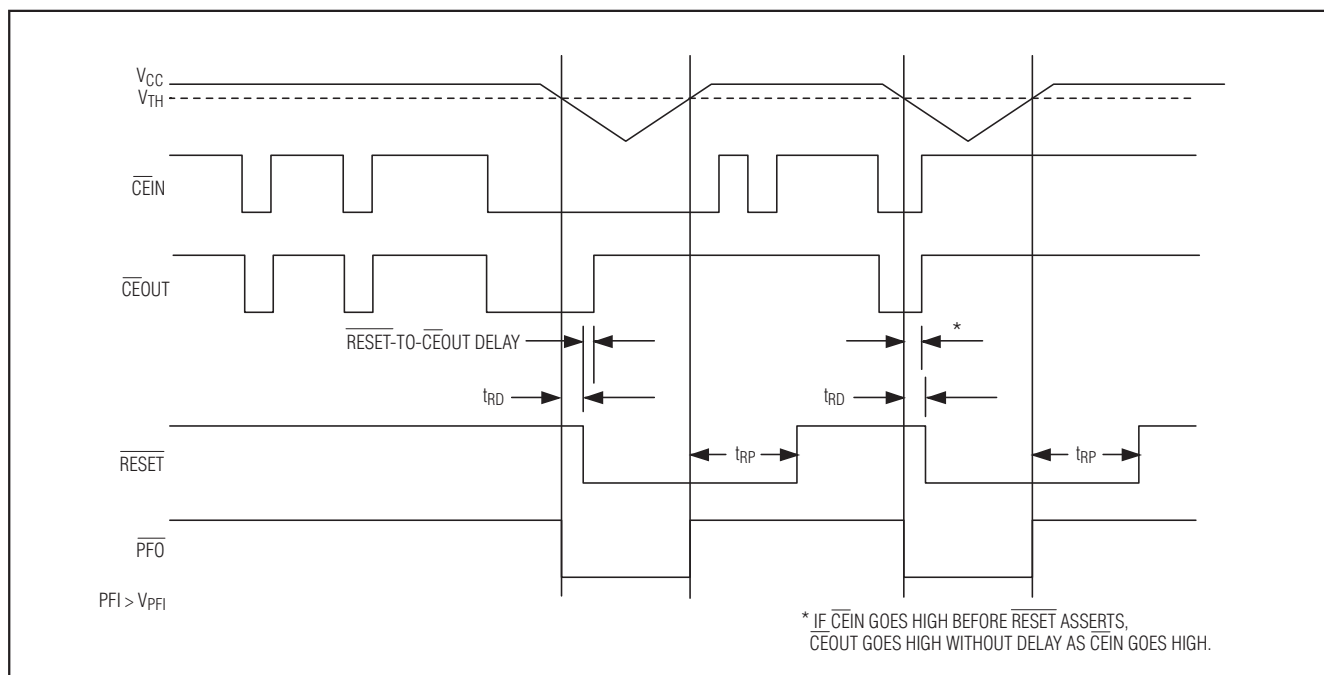


図1. \overline{RESET} およびチップイネーブルのタイミング

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

バックアップバッテリーの切り換え

RAMの内容をブラウンアウトまたはパワーフェイルのときに保存しておくために、MAX16033~MAX16040は自動的に次の2つの条件に合致したとき、BATTに接続されたバッテリーにバックアップ接続されます。

- 1) V_{CC} がリセットスレッショルド電圧以下になる。
- 2) V_{CC} が V_{BATT} 以下になる。

表1は、バッテリーバックアップモードでの入力と出力の状態をリストアップしています。このデバイスは、電圧源が V_{BATT} のみの場合には起動しません。OUTは起動時に V_{CC} のみから給電されます。

表1. バッテリバックアップモードでの入力
と出力の状態

PIN	STATUS
V_{CC}	Disconnected from OUT
OUT	Connected to BATT
BATT	Connected to OUT. Current drawn from the battery is less than 1 μ A (at $V_{BATT} = 2.8V$, excluding I_{OUT}) when $V_{CC} = 0V$.
RESET	Asserted
BATTON	High state
\overline{MR} , RESETIN, \overline{CEIN} , and WDI	Inputs ignored
\overline{CEOUT}	Connected to OUT
\overline{PFO}	Asserted

マニュアルリセット入力 (MAX16033/MAX16037のみ)

多くの μ Pをベースにした製品はマニュアルリセット機能が必要とし、ユーザまたは外部ロジック回路がリセットを開始することができます。MAX16033/MAX16037は、 \overline{MR} が論理ローとなるとRESETがアサートします。RESETは \overline{MR} がローの間、およびハイに戻った後の最小140ms (t_{RP})の間アサートされたままになります。 \overline{MR} は、内部で20k Ω (min)の抵抗で V_{CC} にプルアップされています。この入力はTTL/CMOSロジック出力から、またはオープンドレイン/コレクタ出力から駆動する

ことができます。マニュアルリセット機能を備えるようにするためには、 \overline{MR} とGND間にノーマリオープンモーメンタリスイッチを接続してください。外付けのデバウンス回路は不要です。長いケーブルで \overline{MR} を駆動する場合や、ノイズの多い環境でデバイスを使う場合は、ノイズ耐性を増やすために \overline{MR} とGND間に0.1 μ Fのコンデンサを接続してください。

ウォッチドッグ入力 (MAX16034/MAX16038のみ)

ウォッチドッグは、 μ Pの動作をウォッチドッグ入力(WDI)によって監視します。 μ PがWDIをトグルしなくなるとRESETがアサートされます。WDIはバスラインまたは μ PのI/Oラインに接続してください。状態が変化(ハイからロー、ローからハイ、または最小100nsのパルス)すると、ウォッチドッグタイマがリセットされます。WDIがウォッチドッグタイムアウト期間(t_{WD})より長くハイまたはローに留まると、内部ウォッチドッグタイマが終了し、リセットパルスがリセットタイムアウト期間(t_{RP})の間トリガされます。内部ウォッチドッグは、RESETがアサートされるか、またはWDIに立上りまたは立下りエッジが入力されると、必ずクリアされます。WDIがハイまたはローの状態に留まると、ウォッチドッグタイムアウト期間(t_{WD})ごとにリセットパルスが周期的にアサートされます。図2を参照してください。

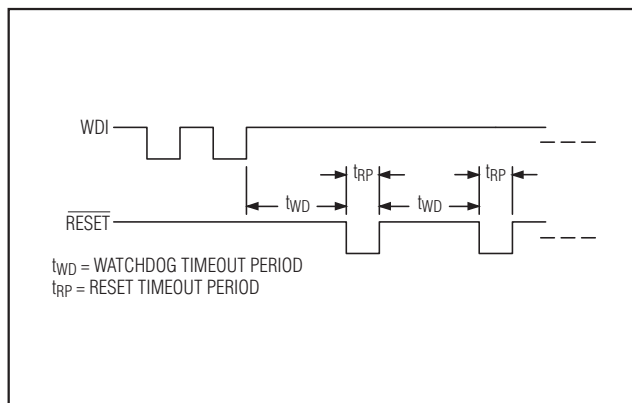


図2. MAX16034/MAX16038のウォッチドッグタイムアウト
期間およびリセットアクティブ時間

小型μDFNパッケージの 低電力バッテリーバックアップ回路

BATTONインジケータ (MAX16035/MAX16039のみ)

BATTONは、バッテリーバックアップモードの場合にアサートされるプッシュプル出力です。BATTONは、0.4Vの飽和電圧において標準値3.2mAをシンクします。バッテリーバックアップモードでは、この端子はおよそ10μAをOUTから供給します。BATTONは、バッテリーの切り替わり状態を示すため、またはより大きな電流アプリケーション用の外付けトランジスタを駆動するためのベースの駆動用に使用します(図3を参照)。

RESETINコンパレータ (MAX16036/MAX16040のみ)

内蔵の1.235VリファレンスによってRESETINスレッショルド電圧が設定されます。RESETは、RESETINが1.235V以下になるとアサートされます。RESETINの機能は2次電源を監視するために使用してください。

2次電源のリセットスレッショルド(V_{RTH})を設定するには、次の式を使います(図4を参照)。

$$V_{RTH} = V_{REF} (R1 / R2 + 1)$$

ここで $V_{REF} = 1.235V$ です。抵抗の選択を簡単にするために、R2の値を先に選んでからR1を計算します。

$$R1 = R2 [(V_{RTH} / V_{REF}) - 1]$$

RESETINの入力電流は25nA (max)であるため、精度を大幅に下げることなく、R2には大きい値(最大1MΩ)を使用することができます。

パワーフェイルコンパレータ

MAX16033~MAX16040は、パワーフェイルが起こったときにμPに対して割込みを発生します(マスク不可またはレギュラー)。電源ラインは、パワーフェイル入力(PFI)に2個の外付け抵抗を接続して監視されます。PFIの電圧が1.235V以下に低下すると、パワーフェイル出力(PFO)はプロセッサのNMI入力をローに駆動します。監視用にレギュレータのレギュレートされていないDC入力を使用することができる場合は、早期のパワーフェイル警告を生成することができます。MAX16033~MAX16040は、 V_{CC} がリセットスレッショルド電圧以下に低下したら、パワーフェイルコンパレータをオフにし、PFOをローに強制します(図1を参照)。MAX160_LデバイスはプッシュプルPFO出力を備えています。MAX160_PデバイスはオープンドレインPFO出力を備えています。

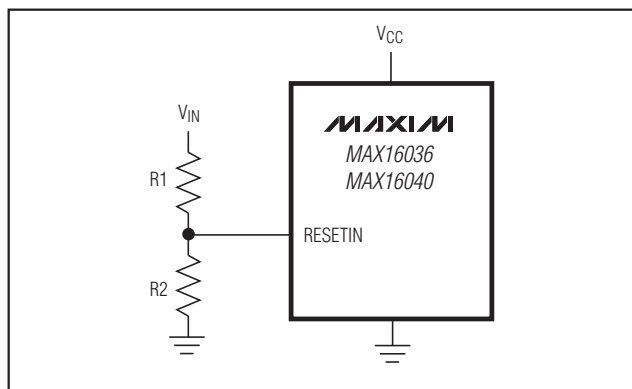


図4. MAX16036/MAX16040のRESETIN電圧の設定

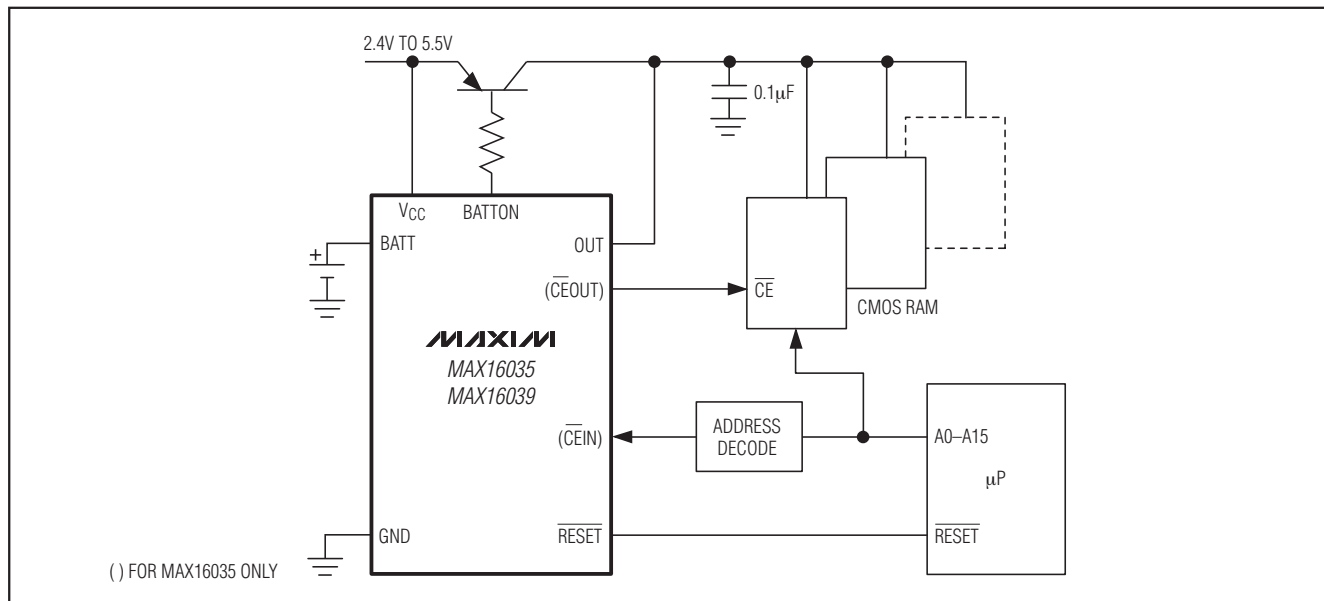


図3. 外付けバストランジスタを駆動するMAX16035/MAX16039のBATTON

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

RESET

μ Pのリセット入力は μ Pを既知の状態にします。MAX16033~MAX16040の μ Pの監視回路は、電源投入、電源切断、およびブラウンアウト状態のときリセットをアサートし、コードを実行するエラーを防止します。 $\overline{\text{RESET}}$ は、 V_{CC} がリセットスレッショルド電圧以下になると、 V_{CC} がリセットスレッショルドを超えて立ち上がったから最低140ms (t_{RP})の間、アサートされます。また、 $\overline{\text{RESET}}$ は、 $\overline{\text{MR}}$ がロー(MAX16033/MAX16037)の場合、あるいはRESETINが1.235V以下の場合に(MAX16036/MAX16040)アサートされます。MAX16034/MAX16038のウォッチドッグ機能は、ウォッチドッグタイムアウトに続くパルスとしてRESETをアサートします(図2)。MAX160_ LデバイスはプッシュプルのRESET出力を備えています。MAX160_ PデバイスはオープンドレインのRESET出力を備えています。

アプリケーション情報

バックアップ電源のない場合の動作

MAX16033~MAX16040はバッテリバックアップ機能を備えています。バックアップ電源を使用しない場合は、BATTをGNDに、OUTを V_{CC} に接続してください。

スーパーキャップをバックアップ電源とする方法

スーパーキャップは、0.47Fなどの巨大な容量値を備えたコンデンサです。図5は、スーパーキャップをバックアップ電源とする2つの方法を示しています。ダイオードを通してスーパーキャップを3V入力に接続するか(図5a)、または5V電源が使用可能な場合は、ダイオードを通してスーパーキャップを5Vに接続します(図5b)。5V電源は、スーパーキャップを5V近くまで充電するため、長いバックアップ時間が可能となります。 V_{CC} がリセットスレッショルド電圧を超えていれば、 V_{BATT} は V_{CC} よりも高くすることができるため、これらの μ Pの監視デバイスにスーパーキャップを使用する場合には、特別に注意を要することはありません。

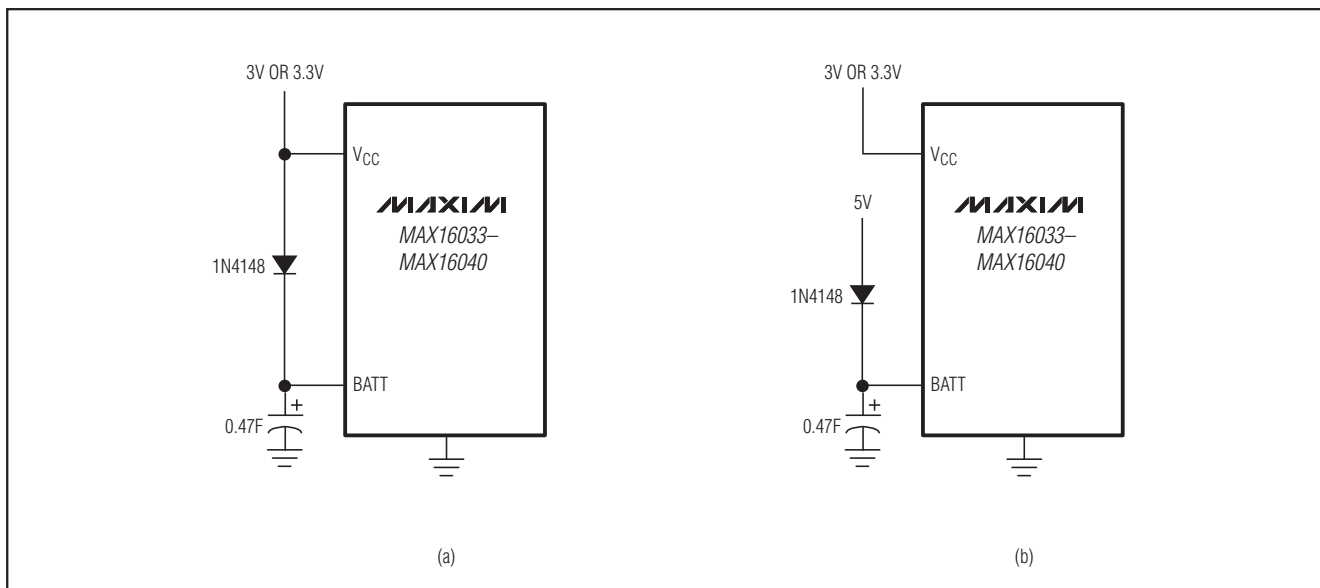


図5. スーパーキャップをバックアップソースとして使用

小型μDFNパッケージの 低電力バッテリーバックアップ回路

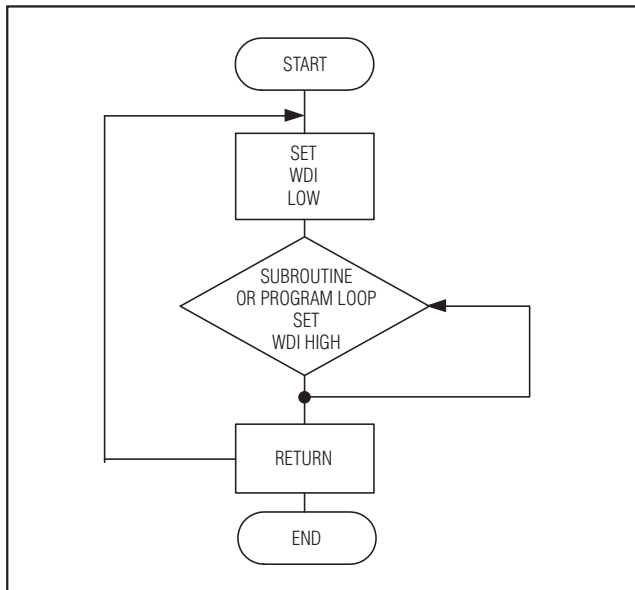


図6. ウォッチドッグのフローチャート

ウォッチドッグのソフトウェアについて

ウォッチドッグが、ソフトウェアの実行をさらに詳細に監視するのに役立つ1つの方法は、ウォッチドッグ入力を定期的にパルス駆動するのではなく、プログラムの異なったポイントでウォッチドッグをセットしてリセットすることです。図6はフロー図を示しており、この図でウォッチドッグを駆動しているI/Oは、プログラムのはじめにローに設定され、各サブルーチンまたはループのはじめでハイに設定され、そしてプログラムが最初にリターンしたときに再びローに設定されます。プログラムがいずれかのサブルーチンで実行停止するようなことがあると、ウォッチドッグがタイムアウトしてμPをリセットします。

バックアップバッテリーの交換

BATTとGND間を0.1μFのコンデンサでデカップルしてください。V_{CC}が正常な値にあり、リセットパルスをトリガする危険性がない限り、バックアップ電源を外すことができます。V_{CC}がリセットスレッショルド電圧を上回っている場合、デバイスはバッテリーバックアップモードには入りません。

パワーフェイルコンパレータ

別の電源の監視

図7に示すように、PFIに抵抗分圧器を接続すると、別の電圧を監視することができます。そのスレッショルド電圧は次の式で求められます。

$$V_{TH(PFI)} = 1.235 (R1 / R2 + 1)$$

ここで、V_{TH(PFI)}は、監視電圧によってPFOがトリップされるスレッショルドです。

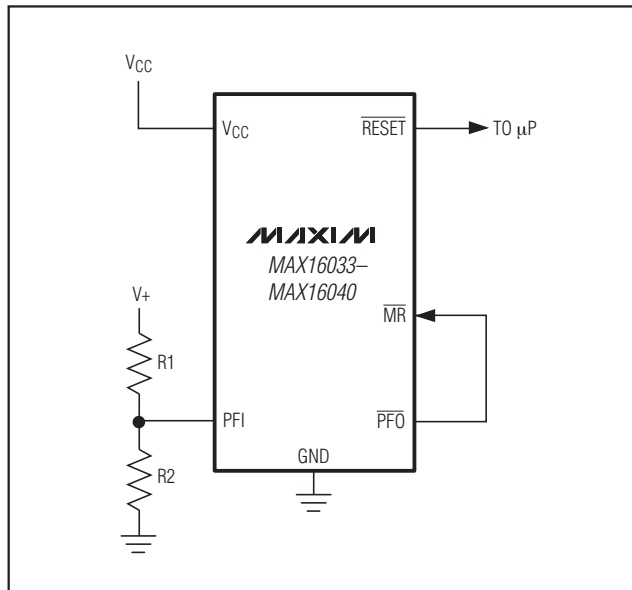


図7. 別の電源の監視

抵抗の計算を簡単にするために、R2の値を先に選んでからR1を計算します。

$$R1 = R2 [(V_{TH(PFI)} / 1.235) - 1]$$

2次電圧が、そのスレッショルド以下に低下したらRESETがアサートされる必要があるアプリケーションでは、PFOをMRに接続します。RESETは、PFOがMRをローに保持している限り、またPFOがハイになってから140ms (min)の間はアサートされたままです。

パワーフェイルコンパレータへのヒステリシスの追加

パワーフェイルコンパレータは、標準値で12mVのヒステリシスを持っており、これは電源ラインが外付けの分圧器で監視されるたいていのアプリケーションには十分です。ノイズ耐性を増やすためには、図8aに示すように、PFIとPFOの間に分圧器を接続します。R1とR2の比は、V_{IN}がそのトリップポイントのV_{TRIP}に低下したときに、V_{PFI}が1.235Vに低下するように選択します。R3はヒステリシスを広くし、その値は通常R1とR2の値の10倍を超えるようにします。ヒステリシスウィンドウは、元のトリップポイントV_{TRIP}から上(V_H)と下(V_L)に広がります。図8bに示すように、R3と直列に通常の信号ダイオードを接続すると、下側のトリップポイント(V_L)は、ヒステリシスのないトリップポイント(V_{TRIP})に一致します。この方法によって、モニタ電圧が低下しているときのパワーフェイルスレッショルドの精度を悪化させることなく、ノイズマージンを増やすことができます。R1とR2に流れる電流は、最小でも10μAとなるように設定して、100nA (max)のPFI入力電流がトリップポイントをシフトさせないようにしてください。R3は10kΩよりも大きくして、PFOの負荷を減らしてください。コンデンサC1によってノイズ排除機能が強化されます。

小型μDFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

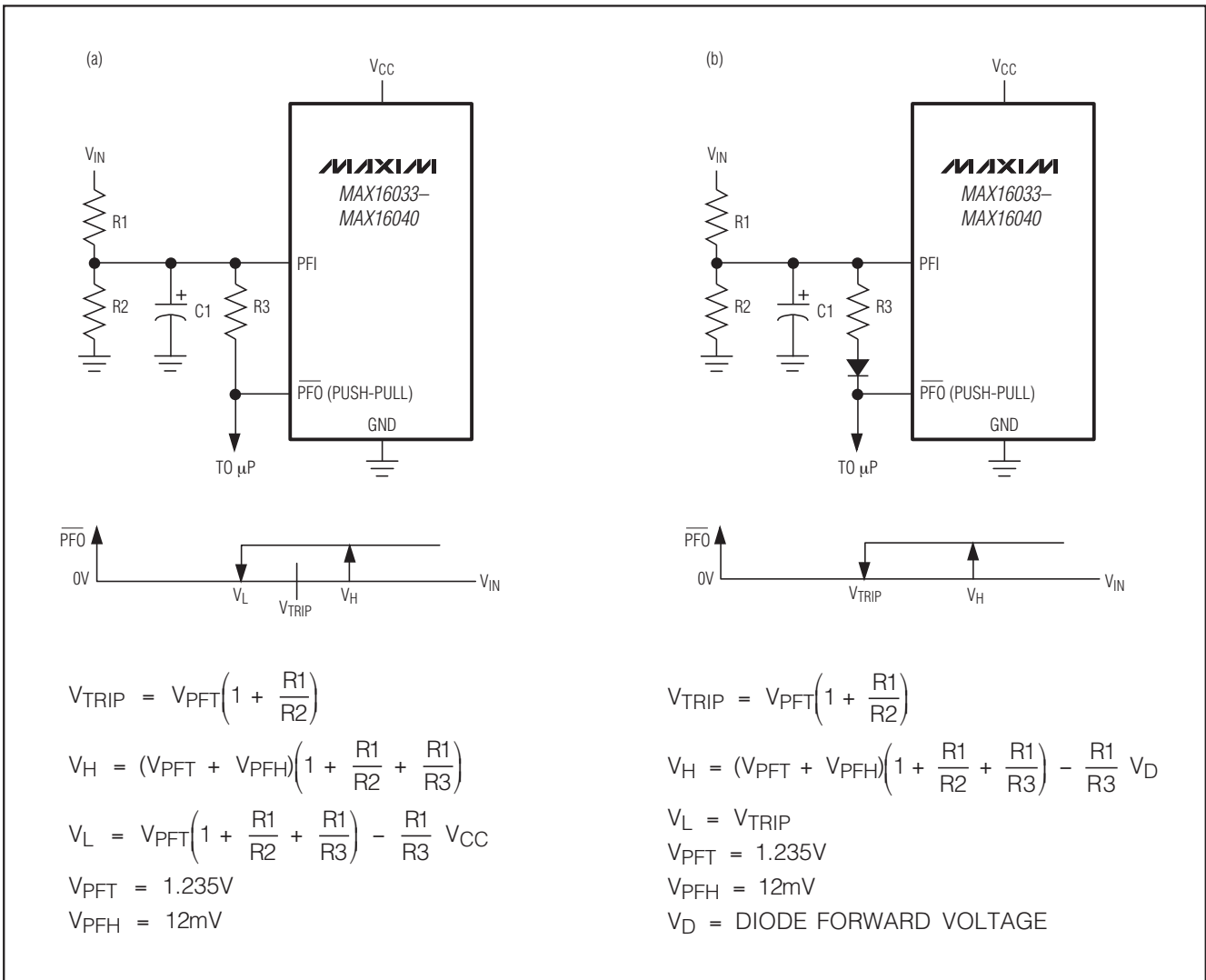


図8. (a) パワーフェイルコンパレータへのヒステリシスの追加。(b) V_{TRIP} の上にヒステリシスを追加してシフトする。

小型μDFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

負電圧の監視

負電源系の監視用にパワーフェイルコンパレータを使用するためには、図9に示した回路を接続します。V-が正常な場合はPFOはローに留まります。PFIが+1.235Vを上回るようにV-が上昇すると、PFOはハイになります。VCCは負電源が立ち上がる前に立ち上げてください。

VCCの負方向のトランジェント

MAX16033~MAX16040は、VCCの短い負方向のトランジェントに対しては比較的耐性があります。VCCにほんの小さなグリッチが生じているときにμPをリセットすることは、通常望ましくありません。

「標準動作特性」の項には、「Maximum Transient Duration vs. Reset Threshold Overdrive」のグラフが含まれています。このグラフには、リセットパルスをトリガすることのない負方向のVCCトランジェントの最大パルス幅が示されています。トランジェントの振幅が大きくなるに従って(つまり、リセットスレッシュホールド電圧からさらに低下する)、最大許容パルス幅は減少します。通常、リセットスレッシュホールドよりも100mV下まわり、かつ25μsの間継続するVCCのトランジェントは、リセットパルスをトリガしません。

VCCの近くに実装した0.1μFのコンデンサによって、さらにトランジェント耐性が増加します。

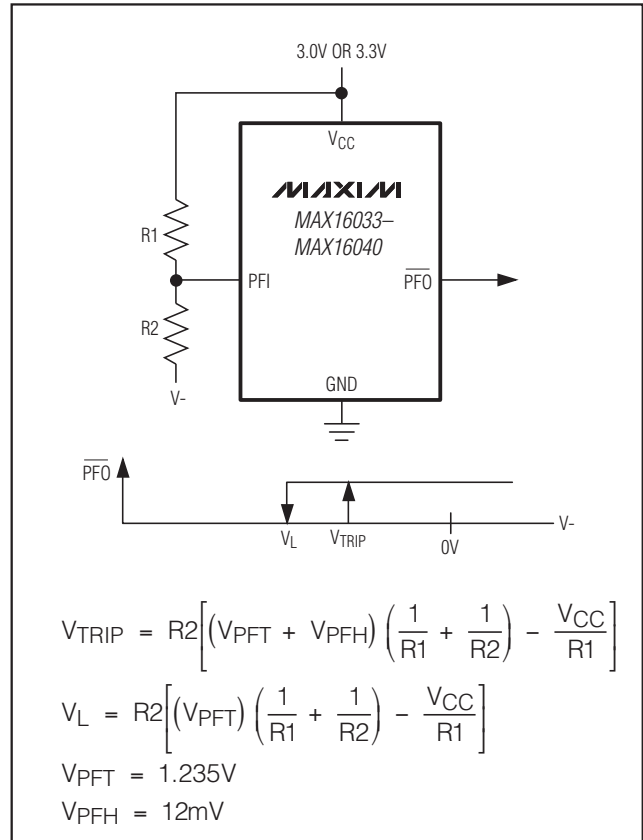


図9. 負電圧の監視

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

デバイスのマーキングコード

PART	TOP MARK	PART	TOP MARK	PART	TOP MARK	PART	TOP MARK
MAX16033LLB23+T	+ABE	MAX16035LLB23+T	+ACC	MAX16037LLA23+T	+ABX	MAX16039LLA23+T	+ACV
MAX16033LLB26+T	+ABF	MAX16035LLB26+T	+ACD	MAX16037LLA26+T	+ABY	MAX16039LLA26+T	+ACW
MAX16033LLB29+T	+ABG	MAX16035LLB29+	+ACE	MAX16037LLA29+	+ABZ	MAX16039LLA29+T	+ACX
MAX16033LLB31+T	+ABH	MAX16035LLB31+	+ACF	MAX16037LLA31+	+ACA	MAX16039LLA31+T	+ACY
MAX16033LLB44+T	+ABI	MAX16035LLB44+T	+ACG	MAX16037LLA44+T	+ACB	MAX16039LLA44+T	+ACZ
MAX16033LLB46+T	+ABJ	MAX16035LLB46+	+ACH	MAX16037LLA46+	+ACC	MAX16039LLA46+T	+ADA
MAX16033PLB23+T	+ABK	MAX16035PLB23+T	+ACI	MAX16037PLA23+T	+ACD	MAX16039PLA23+T	+ADB
MAX16033PLB26+T	+ABL	MAX16035PLB26+T	+ACJ	MAX16037PLA26+T	+ACE	MAX16039PLA26+T	+ADC
MAX16033PLB29+	+ABM	MAX16035PLB29+	+ACK	MAX16037PLA29+	+ACF	MAX16039PLA29+	+ADD
MAX16033PLB31+	+ABN	MAX16035PLB31+	+ACL	MAX16037PLA31+	+ACG	MAX16039PLA31+	+ADE
MAX16033PLB44+T	+ABO	MAX16035PLB44+T	+ACM	MAX16037PLA44+T	+ACH	MAX16039PLA44+T	+ADF
MAX16033PLB46+	+ABP	MAX16035PLB46+	+ACN	MAX16037PLA46+	+ACI	MAX16039PLA46+	+ADG
MAX16034LLB23+T	+ABQ	MAX16036LLB23+T	+ACO	MAX16038LLA23+T	+ACJ	MAX16040LLA23+T	+ADH
MAX16034LLB26+T	+ABR	MAX16036LLB26+T	+ACP	MAX16038LLA26+T	+ACK	MAX16040LLA26+T	+ADI
MAX16034LLB29+T	+ABS	MAX16036LLB29+	+ACQ	MAX16038LLA29+	+ACL	MAX16040LLA29+T	+ADJ
MAX16034LLB31+T	+ABT	MAX16036LLB31+	+ACR	MAX16038LLA31+	+ACM	MAX16040LLA31+T	+ADK
MAX16034LLB44+T	+ABU	MAX16036LLB44+T	+ACS	MAX16038LLA44+T	+ACN	MAX16040LLA44+T	+ADL
MAX16034LLB46+T	+ABV	MAX16036LLB46+	+ACT	MAX16038LLA46+	+ACO	MAX16040LLA46+T	+ADM
MAX16034PLB23+T	+ABW	MAX16036PLB23+T	+ACU	MAX16038PLA23+T	+ACP	MAX16040PLA23+T	+ADN
MAX16034PLB26+T	+ABX	MAX16036PLB26+T	+ACV	MAX16038PLA26+T	+ACQ	MAX16040PLA26+T	+ADO
MAX16034PLB29+	+ABY	MAX16036PLB29+	+ACW	MAX16038PLA29+	+ACR	MAX16040PLA29+	+ADP
MAX16034PLB31+	ABZ	MAX16036PLB31+	+ACX	MAX16038PLA31+	+ACS	MAX16040PAL31+	+ADQ
MAX16034PLB44+T	+ACA	MAX16036PLB44+T	+ACY	MAX16038PLA44+T	+ACT	MAX16040PLA44+T	+ADR
MAX16034PLB46+	+ACB	MAX16036PLB46+	+ACZ	MAX16038PLA46+	+ACU	MAX16040PLA46+	+ADS

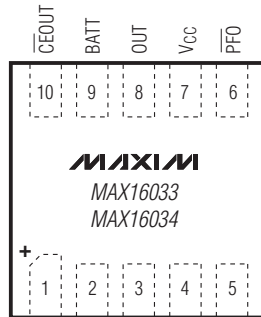
注：太字で示した48種の標準のバージョンが用意されています。サンプル供給できるのは標準のバージョンのみです。標準以外のバージョンについてはお問い合わせください。

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

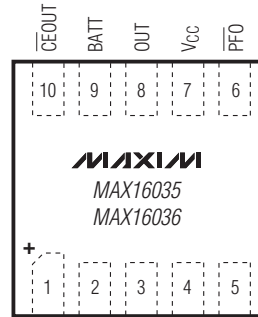
MAX16033-MAX16040

ピン配置

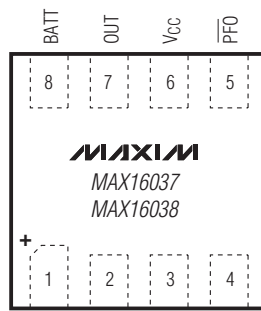
TOP VIEW



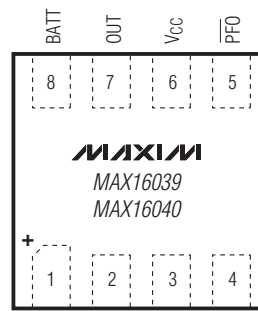
10- μ DFN
() FOR MAX16034 ONLY



10- μ DFN
() FOR MAX16036 ONLY



8- μ DFN
() FOR MAX16038 ONLY



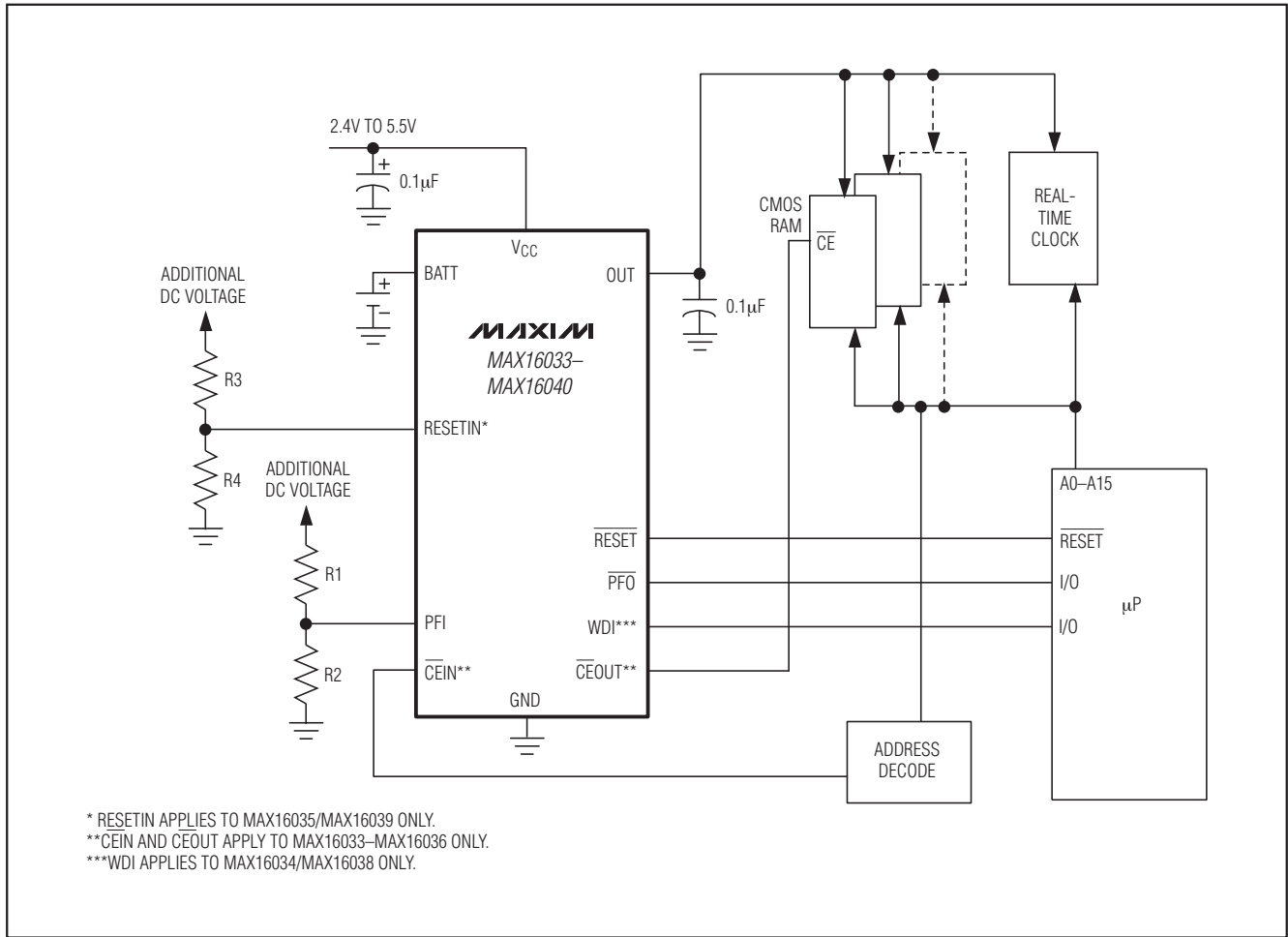
8- μ DFN
() FOR MAX16040 ONLY

+ DENOTES A LEAD-FREE PACKAGE.

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

標準動作回路

MAX16033-MAX16040



小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

型番(続き)

PART*	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX16035LLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16035PLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16036LLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16036PLB_+_T	-40°C to +85°C	10 μ DFN-10	L1022-1
MAX16037LLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16037PLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16038LLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16038PLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16039LLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16039PLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16040LLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1
MAX16040PLA_+_T	-40°C to +85°C	8 μ DFN-8	L822-1

*これらの型番によってリセットスレッショルド電圧を選択します。「リセットスレッショルドの範囲」表から、所望のスレッショルド電圧コードを選択して空白を埋めると、型番が完成します。デバイスの機能リストは「選択ガイド」を参照してください。

+は鉛フリーパッケージを示します。

T = テープ&リール。

リセットスレッショルドの範囲

SUFFIX	RESET THRESHOLD VOLTAGE (V)		
	MIN	TYP	MAX
46	4.50	4.63	4.75
44	4.25	4.38	4.50
31	3.00	3.08	3.15
29	2.85	2.93	3.00
26	2.55	2.63	2.70
23	2.25	2.32	2.38

チップ情報

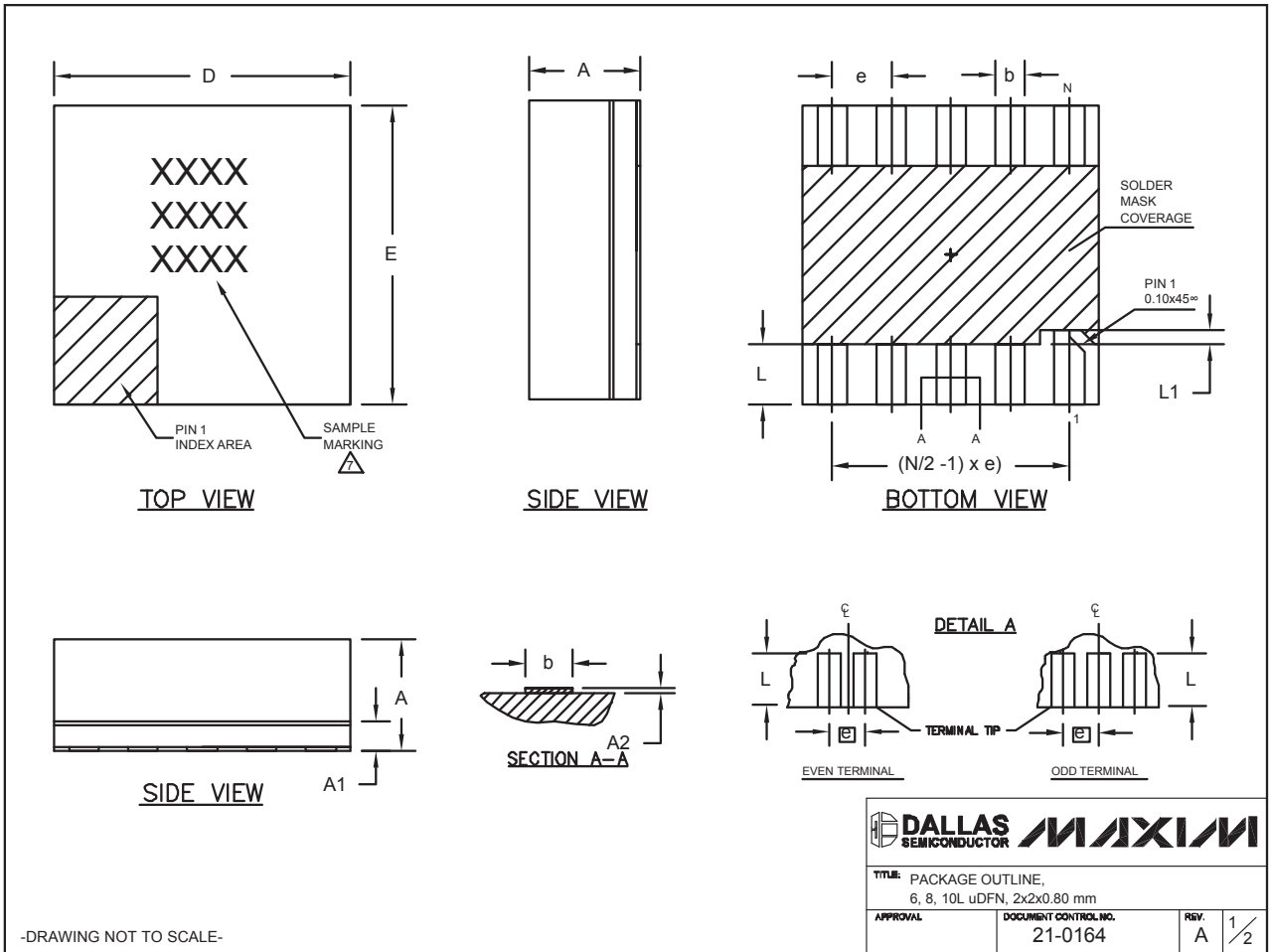
PROCESS: BiCMOS

小型 μ DFNパッケージの 低電力バッテリバックアップ回路

MAX16033-MAX16040

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



6, 8, 10L uDFN:EPS

小型 μ DFNパッケージの 低電力バッテリーバックアップ回路

MAX16033-MAX16040


パッケージ(続き)

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)


COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 - 1) x e
L622-1	6	0.65 BSC	0.30±0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25±0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20±0.03	1.60 REF.

NOTES:

1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
 2. COPLANARITY SHALL NOT EXCEED 0.08mm.
 3. WARPAGE SHALL NOT EXCEED 0.10mm.
 4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
 5. "N" IS THE TOTAL NUMBER OF LEADS.
 6. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
-  MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

-DRAWING NOT TO SCALE-

			
TITLE: PACKAGE OUTLINE, 6, 8, 10L μ DFN, 2x2x0.80 mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	
	21-0164	A	2/2

マキシム・ジャパン株式会社

〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 21