

EVALUATION KIT  
AVAILABLE

# MAXIM

## オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

### 概要

MAX1518Bは、アクティブマトリックス、薄膜トランジスタ(TFT)、液晶ディスプレイ(LCD)用の1個の高性能ステップアップレギュレータ、2個のリニアレギュレータコントローラ、および大電流オペアンプを内蔵しています。また、可変遅延付きロジック制御高電圧スイッチも備えています。

このステップアップDC-DCコンバータは、パネルのソースドライバICに安定化された電源電圧を供給します。このコンバータは高周波数(1.2MHz)の電流モードレギュレータで、超小型インダクタとセラミックコンデンサを使用可能にする14VのnチャネルMOSFETを内蔵しています。また、パルス負荷に対して高速に過渡応答し、85%を超える効率を実現します。

ゲートオン/ゲートオフリニアレギュレータコントローラは、スイッチングノードに接続された外付けチャージポンプを使って安定化TFTゲートオン/ゲートオフ電源を供給します。MAX1518Bは、5個の高性能オペアンプを内蔵しています。これらのアンプは、LCDバックプレーン(VCOM)やガンマ補正用分圧抵抗列を駆動するように設計されています。このデバイスは、大出力電流( $\pm 150\text{mA}$ )、高速スルーレート( $13\text{V}/\mu\text{s}$ )、広帯域幅(12MHz)、およびレイルトゥレイル入力/出力を備えています。

MAX1518Bは、超薄型LCDパネル用に最大高0.8mmの32ピンTQFNパッケージで提供されます。

### アプリケーション

ノートブックコンピュータディスプレイ  
LCDモニタパネル  
車載用ディスプレイ

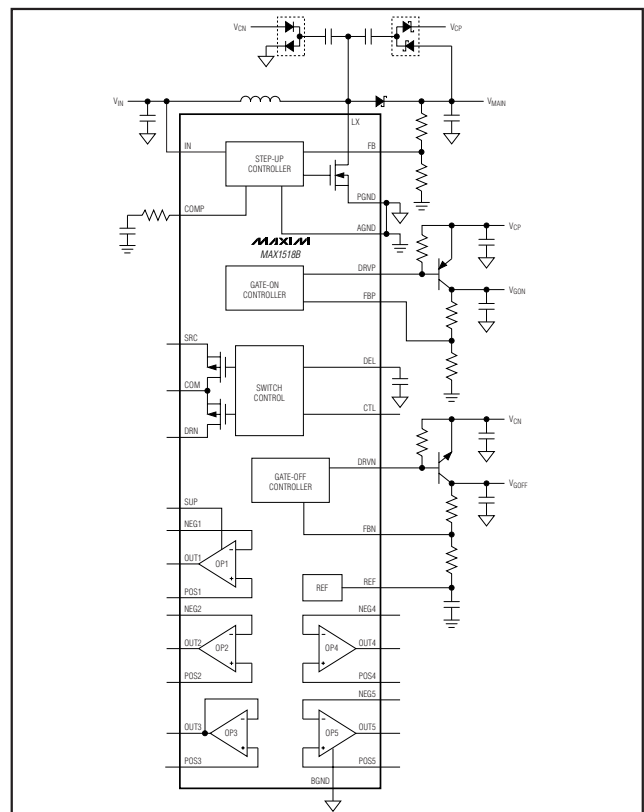
### 型番

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX1518BETJ	-40°C to +100°C	32 Thin QFN 5mm x 5mm	T3255-4

### 特長

- ◆ 入力電源電圧範囲：2.6V~6.5V
- ◆ 1.2MHzの電流モードのステップアップレギュレータ  
パルス負荷に高速過渡応答  
高精度出力電圧：1.5%  
14V、2.4A、0.16ΩのnチャネルMOSFET内蔵  
高効率：90%
- ◆  $V_{GON}$ および $V_{GOFF}$ 用のリニアレギュレータコントローラ
- ◆ 高性能オペアンプ  
出力短絡電流： $\pm 150\text{mA}$   
スルーレート： $13\text{V}/\mu\text{s}$   
12MHz、-3dBの帯域幅  
レイルトゥレイル入力/出力
- ◆ 可変遅延付きロジック制御高電圧スイッチ
- ◆ 全レギュレータ出力に対するタイマ遅延フォルトラッチ
- ◆ 過熱/過負荷保護
- ◆ 自己消費電流：0.6mA

### 最小構成の動作回路



ピン配置はデータシートの最後に記載されています。

MAXIM

Maxim Integrated Products 1

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## ABSOLUTE MAXIMUM RATINGS

IN, CTL to AGND .....	-0.3V to +7V
COMP, FB, FBP, FBN, DEL, REF to AGND .....	-0.3V to (V <sub>IN</sub> + 0.3V)
PGND, BGND to AGND .....	±0.3V
LX to PGND .....	-0.3V to +14V
SUP to AGND .....	-0.3V to +14V
DRV_P, SRC to AGND .....	-0.3V to +30V
POS_-, NEG_-, OUT_ to AGND .....	-0.3V to (V <sub>SUP</sub> + 0.3V)
DRV_N to AGND .....	(V <sub>IN</sub> - 30V) to (V <sub>IN</sub> + 0.3V)
DRN to AGND .....	-0.3V to (V <sub>SRC</sub> + 0.3V)
DRN to COM .....	-30V to +30V

OUT_ Maximum Continuous Output Current .....	±75mA
LX Switch Maximum Continuous RMS Output Current .....	1.6A
Continuous Power Dissipation (T <sub>A</sub> = +70°C) 32-Pin Thin QFN (derate 21.2mW/°C above +70°C) ..	1702mW
Operating Temperature Range .....	-40°C to +100°C
Junction Temperature .....	+150°C
Storage Temperature Range .....	-65°C to +150°C
Lead Temperature (soldering, 10s) .....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## ELECTRICAL CHARACTERISTICS

(V<sub>IN</sub> = 3V, V<sub>SUP</sub> = 8V, PGND = AGND = BGND = 0, I<sub>REF</sub> = 25μA, T<sub>A</sub> = 0°C to +85°C. Typical values are at T<sub>A</sub> = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
IN Supply Range	V <sub>IN</sub>		2.6		6.5	V	
IN Undervoltage-Lockout Threshold	V <sub>UVLO</sub>	V <sub>IN</sub> rising, typical hysteresis = 200mV	2.25	2.5	2.70	V	
IN Quiescent Current	I <sub>IN</sub>	V <sub>FB</sub> = V <sub>FBP</sub> = 1.4V, V <sub>FBN</sub> = 0, LX not switching		0.6	0.8	mA	
		V <sub>FB</sub> = 1.1V, V <sub>FBP</sub> = 1.4V, V <sub>FBN</sub> = 0, LX switching		6	11		
Duration to Trigger Fault Condition				200		ms	
REF Output Voltage		-2μA < I <sub>REF</sub> < 50μA, V <sub>IN</sub> = 2.6V to 5.5V	1.231	1.250	1.269	V	
Thermal Shutdown		Temperature rising		+160		°C	
		Hysteresis		15			
<b>MAIN STEP-UP REGULATOR</b>							
Output Voltage Range	V <sub>MAIN</sub>		V <sub>IN</sub>		13	V	
Operating Frequency	f <sub>OSC</sub>		1020	1200	1380	kHz	
Oscillator Maximum Duty Cycle			84	87	90	%	
FB Regulation Voltage	V <sub>FB</sub>	No load	T <sub>A</sub> = +25°C to +85°C	1.221	1.233	1.245	V
			T <sub>A</sub> = 0°C to +85°C	1.218	1.233	1.247	
FB Fault Trip Level		V <sub>FB</sub> falling	1.12	1.16	1.19	V	
FB Load Regulation		0 < I <sub>MAIN</sub> < full load, transient only		-1.6		%	
FB Line Regulation		V <sub>IN</sub> = 2.6V to 5.5V		+0.04	±0.15	%/V	
FB Input Bias Current		V <sub>FB</sub> = 1.4V	-40		+40	nA	
FB Transconductance		ΔI <sub>COMP</sub> = 5μA	75	160	280	μS	
FB Voltage Gain		FB to COMP		600		V/V	

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3V$ ,  $V_{SUP} = 8V$ ,  $PGND = AGND = BGND = 0$ ,  $I_{REF} = 25\mu A$ ,  $T_A = 0^\circ C$  to  $+85^\circ C$ . Typical values are at  $T_A = +25^\circ C$ , unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LX On-Resistance	$R_{LX(ON)}$			160	250	m $\Omega$
LX Leakage Current	$I_{LX}$	$V_{LX} = 13V$		0.02	40	$\mu A$
LX Current Limit	$I_{LIM}$	$V_{FB} = 1V$ , duty cycle = 65%	2.5	3.0	3.5	A
Current-Sense Transconductance			3.0	3.8	5.0	S
Soft-Start Period	t <sub>SS</sub>			14		ms
Soft-Start Step Size				$I_{LIM} / 8$		A
<b>OPERATIONAL AMPLIFIERS</b>						
SUP Supply Range	$V_{SUP}$		4.5		13.0	V
SUP Supply Current	$I_{SUP}$	Buffer configuration, $V_{POS\_} = 4V$ , no load		2.4	3.8	mA
Input Offset Voltage	$V_{OS}$	$(V_{NEG\_}, V_{POS\_}, V_{OUT\_}) \equiv V_{SUP} / 2$ , $T_A = +25^\circ C$		0	12	mV
Input Bias Current	$I_{BIAS}$	$(V_{NEG\_}, V_{POS\_}, V_{OUT\_}) \equiv V_{SUP} / 2$		+1	$\pm 50$	nA
Input Common-Mode Range	$V_{CM}$		0		$V_{SUP}$	V
Common-Mode Rejection Ratio	CMRR	$0 \leq (V_{NEG\_}, V_{POS\_}) \leq V_{SUP}$	45			dB
Open-Loop Gain				125		dB
Output Voltage Swing, High	$V_{OH}$	$I_{OUT\_} = 100\mu A$	$V_{SUP} - 15$	$V_{SUP} - 3$		mV
		$I_{OUT\_} = 5mA$	$V_{SUP} - 150$	$V_{SUP} - 80$		
Output Voltage Swing, Low	$V_{OL}$	$I_{OUT\_} = -100\mu A$		2	15	mV
		$I_{OUT\_} = -5mA$		80	150	
Short-Circuit Current		To $V_{SUP} / 2$ , source or sink	50	150		mA
Output Source and Sink Current		$(V_{NEG\_}, V_{POS\_}, V_{OUT\_}) \equiv V_{SUP} / 2$ , $ \Delta V_{OS}  < 10mV$ ( $ \Delta V_{OS}  < 30mV$ for OUT3)	40			mA
Power-Supply Rejection Ratio	PSRR	DC, $6V \leq V_{SUP} \leq 13V$ , $(V_{NEG\_}, V_{POS\_}) \equiv V_{SUP} / 2$	60			dB
Slew Rate				13		V/ $\mu s$
-3dB Bandwidth		$R_L = 10k\Omega$ , $C_L = 10pF$ , buffer configuration		12		MHz
Gain-Bandwidth Product	GBW	Buffer configuration		8		MHz
<b>GATE-ON LINEAR-REGULATOR CONTROLLER</b>						
FBP Regulation Voltage	$V_{FBP}$	$I_{DRVP} = 100\mu A$	1.231	1.250	1.269	V
FBP Fault Trip Level		$V_{FBP}$ falling	0.96	1.00	1.04	V
FBP Input Bias Current	$I_{FBP}$	$V_{FBP} = 1.4V$	-50		+50	nA
FBP Effective Load-Regulation Error (Transconductance)		$V_{DRVP} = 10V$ , $I_{DRVP} = 50\mu A$ to 1mA		-0.7	-1.5	%

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3V$ ,  $V_{SUP} = 8V$ ,  $PGND = AGND = BGND = 0$ ,  $I_{REF} = 25\mu A$ ,  $T_A = 0^{\circ}C$  to  $+85^{\circ}C$ . Typical values are at  $T_A = +25^{\circ}C$ , unless otherwise noted.)

FBP Line (IN) Regulation Error		$I_{DRVP} = 100\mu A$ , $2.6V < V_{IN} < 5.5V$	$\pm 1.5$	$\pm 5$		mV
DRVP Sink Current	$I_{DRVP}$	$V_{FBP} = 1.1V$ , $V_{DRVP} = 10V$	1	5		mA
DRVP Off-Leakage Current		$V_{FBP} = 1.4V$ , $V_{DRVP} = 28V$	0.01	10		$\mu A$
Soft-Start Period	t <sub>SS</sub>		14			ms
Soft-Start Step Size			$V_{REF} / 128$			V
<b>GATE-OFF LINEAR-REGULATOR CONTROLLER</b>						
FBN Regulation Voltage	$V_{FBN}$	$I_{DRVN} = 100\mu A$	235	250	265	mV
FBN Fault Trip Level		$V_{FBN}$ rising	370	420	470	mV
FBN Input Bias Current	$I_{FBN}$	$V_{FBN} = 0$	-50		+50	nA
FBN Effective Load-Regulation Error (Transconductance)		$V_{DRVN} = -10V$ , $I_{DRVN} = 50\mu A$ to 1mA	11	25		mV
FBN Line (IN) Regulation Error		$I_{DRVN} = 0.1mA$ , $2.6V < V_{IN} < 5.5V$	$\pm 0.7$	$\pm 5$		mV
DRVN Source Current	$I_{DRVN}$	$V_{FBN} = 500mV$ , $V_{DRVN} = -10V$	1	4		mA
DRVN Off-Leakage Current		$V_{FBN} = 0V$ , $V_{DRVN} = -25V$	-0.01	-10		$\mu A$
Soft-Start Period	t <sub>SS</sub>		14			ms
Soft-Start Step Size			$V_{REF} / 128$			V
<b>POSITIVE GATE-DRIVER TIMING AND CONTROL SWITCHES</b>						
DEL Capacitor Charge Current		During startup, $V_{DEL} = 1V$	4	5	6	$\mu A$
DEL Turn-On Threshold	$V_{TH(DEL)}$		1.19	1.25	1.31	V
DEL Discharge Switch On-Resistance		During UVLO, $V_{IN} = 2.2V$		20		$\Omega$
CTL Input Low Voltage		$V_{IN} = 2.6V$ to 5.5V			0.6	V
CTL Input High Voltage		$V_{IN} = 2.6V$ to 5.5V	2			V
CTL Input Leakage Current		CTL = AGND or IN	-1		+1	$\mu A$
CTL-to-SRC Propagation Delay				100		ns
SRC Input Voltage Range					28	V
SRC Input Current	$I_{SRC}$	$V_{DEL} = 1.5V$ , CTL = IN		50	100	$\mu A$
		$V_{DEL} = 1.5V$ , CTL = AGND		15	30	
SRC to COM Switch On-Resistance	$R_{SRC(ON)}$	$V_{DEL} = 1.5V$ , CTL = IN		6	12	$\Omega$
DRN to COM Switch On-Resistance	$R_{DRN(ON)}$	$V_{DEL} = 1.5V$ , CTL = AGND		35	70	$\Omega$

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## ELECTRICAL CHARACTERISTICS

( $V_{IN} = 3V$ ,  $V_{SUP} = 8V$ ,  $PGND = AGND = BGND = 0$ ,  $I_{REF} = 25\mu A$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
IN Supply Range	$V_{IN}$		2.6	5.5	V
IN Undervoltage-Lockout Threshold	$V_{UVLO}$	$V_{IN}$ rising, typical hysteresis = 150mV	2.250	2.715	V
IN Quiescent Current	$I_{IN}$	$V_{FB} = V_{FBP} = 1.4V$ , $V_{FBN} = 0$ , LX not switching		0.8	mA
		$V_{FB} = 1.1V$ , $V_{FBP} = 1.4V$ , $V_{FBN} = 0$ , LX switching		11	
REF Output Voltage		$-2\mu A < I_{REF} < 50\mu A$ , $V_{IN} = 2.6V$ to $5.5V$	1.222	1.269	V
<b>MAIN STEP-UP REGULATOR</b>					
Output Voltage Range	$V_{MAIN}$		$V_{IN}$	13	V
Operating Frequency	$f_{OSC}$		1020	1380	kHz
FB Regulation Voltage	$V_{FB}$	No load	1.212	1.250	V
FB Line Regulation		$V_{IN} = 2.6V$ to $5.5V$		$\pm 0.15$	%/V
FB Input Bias Current		$V_{FB} = 1.4V$	-40	+40	nA
FB Transconductance		$\Delta I_{COMP} = 5\mu A$	75	300	$\mu S$
LX On-Resistance	$R_{LX(ON)}$			250	$m\Omega$
LX Current Limit	$I_{LIM}$	$V_{FB} = 1V$ , duty cycle = 65%	2.5	3.5	A
<b>OPERATIONAL AMPLIFIERS</b>					
SUP Supply Range	$V_{SUP}$		4.5	13.0	V
SUP Supply Current	$I_{SUP}$	Buffer configuration, $V_{POS\_} = 4V$ , no load		3.8	mA
Input Offset Voltage	$V_{OS}$	$(V_{NEG\_}, V_{POS\_}, V_{OUT\_}) \cong V_{SUP} / 2$		12	mV
Input Common-Mode Range	$V_{CM}$		0	$V_{SUP}$	V
Output Voltage Swing, High	$V_{OH}$	$I_{OUT\_} = 100\mu A$	$V_{SUP} - 15$		mV
		$I_{OUT\_} = 5mA$	$V_{SUP} - 150$		
Output Voltage Swing, Low	$V_{OL}$	$I_{OUT\_} = -100\mu A$		15	mV
		$I_{OUT\_} = -5mA$		150	
Short-Circuit Current		To $V_{SUP} / 2$	Source	50	mA
			Sink	50	
Output Source-and-Sink Current		$(V_{NEG\_}, V_{POS\_}, V_{OUT\_}) \cong V_{SUP} / 2$ , $  \Delta V_{OS}   < 10mV$ ( $  I_{VOS}   < 30mV$ for OUT3)	40		mA
<b>GATE-ON LINEAR-REGULATOR CONTROLLER</b>					
FBP Regulation Voltage	$V_{FBP}$	$I_{DRV} = 100\mu A$	1.218	1.269	V

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## ELECTRICAL CHARACTERISTICS (continued)

( $V_{IN} = 3V$ ,  $V_{SUP} = 8V$ ,  $PGND = AGND = BGND = 0$ ,  $I_{REF} = 25\mu A$ ,  $T_A = -40^{\circ}C$  to  $+85^{\circ}C$ , unless otherwise noted.) (Note 1)

FBP Effective Load-Regulation Error (Transconductance)		$V_{DRV} = 10V$ , $I_{DRV} = 50\mu A$ to $1mA$	-2	%
FBP Line (IN) Regulation Error		$I_{DRV} = 100\mu A$ , $2.6V < V_{IN} < 5.5V$	5	mV
DRV Sink Current	$I_{DRV}$	$V_{FBP} = 1.1V$ , $V_{DRV} = 10V$	1	mA
<b>GATE-OFF LINEAR-REGULATOR CONTROLLER</b>				
FBN Regulation Voltage	$V_{FBN}$	$I_{DRV} = 100\mu A$	235	265
FBN Effective Load-Regulation Error (Transconductance)		$V_{DRV} = -10V$ , $I_{DRV} = 50\mu A$ to $1mA$	25	mV
FBN Line (IN) Regulation Error		$I_{DRV} = 0.1mA$ , $2.6V < V_{IN} < 5.5V$	5	mV
DRVN Source Current	$I_{DRV}$	$V_{FBN} = 500mV$ , $V_{DRV} = -10V$	1	mA
<b>POSITIVE GATE-DRIVER TIMING AND CONTROL SWITCHES</b>				
DEL Capacitor Charge Current		During startup, $V_{DEL} = 1V$	4	6
DEL Turn-On Threshold	$V_{TH(DEL)}$		1.19	1.31
CTL Input Low Voltage		$V_{IN} = 2.6V$ to $5.5V$		0.6
CTL Input High Voltage		$V_{IN} = 2.6V$ to $5.5V$	2	V
SRC Input Voltage Range				28
SRC Input Current	$I_{SRC}$	$V_{DEL} = 1.5V$ , CTL = IN		100
		$V_{DEL} = 1.5V$ , CTL = AGND		30
SRC-to-COM Switch On-Resistance	$R_{SRC(ON)}$	$V_{DEL} = 1.5V$ , CTL = IN		12
DRN-to-COM Switch On-Resistance	$R_{DRN(ON)}$	$V_{DEL} = 1.5V$ , CTL = AGND		70

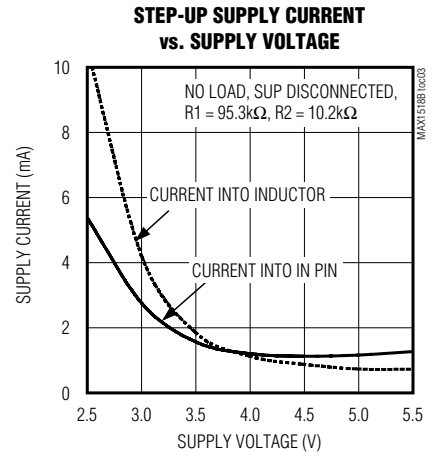
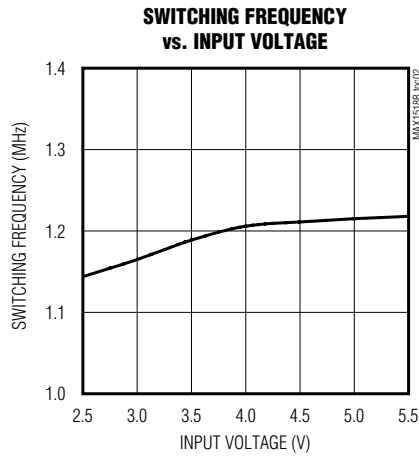
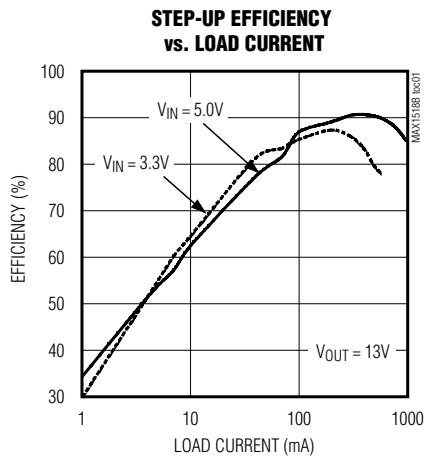
**Note 1:** Specifications to  $-40^{\circ}C$  are guaranteed by design, not production tested.

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

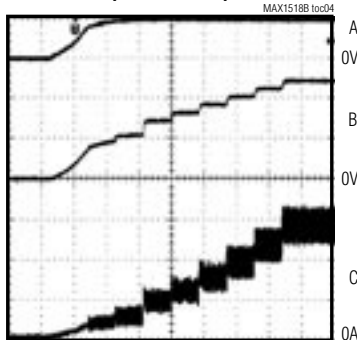
MAX1518B

## 標準動作特性

(Circuit of Figure 1.  $V_{IN} = 5V$ ,  $V_{MAIN} = 13V$ ,  $V_{GON} = 24V$ ,  $V_{GOFF} = -8V$ ,  $V_{OUT1} = V_{OUT2} = V_{OUT3} = V_{OUT4} = V_{OUT5} = 6.5V$ ,  $T_A = +25^\circ C$  unless otherwise noted.)

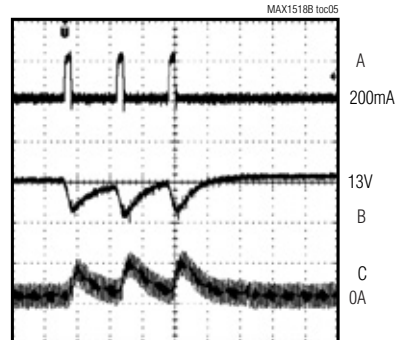


### STEP-UP REGULATOR SOFT-START (HEAVY LOAD)



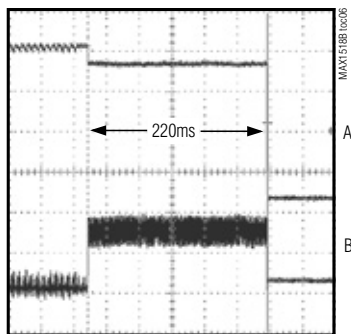
2ms/div  
A:  $V_{IN}$ , 5V/div  
B:  $V_{MAIN}$ , 5V/div  
C: INDUCTOR CURRENT, 1A/div

### STEP-UP REGULATOR PULSED LOAD-TRANSIENT RESPONSE



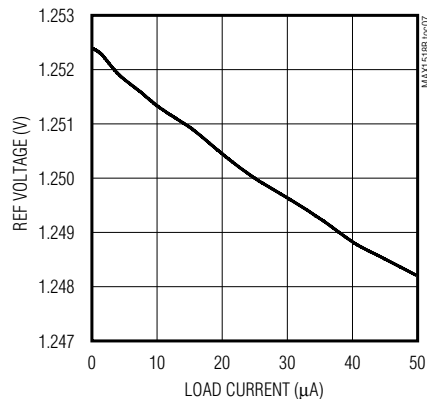
10μs/div  
A: LOAD CURRENT, 1A/div  
B:  $V_{MAIN}$ , 200mV/div, AC-COUPLED  
C: INDUCTOR CURRENT, 1A/div

### TIMER DELAYED OVERLOAD PROTECTION



40ms/div  
A:  $V_{MAIN}$ , 2V/div  
B: INDUCTOR CURRENT, 1A/div

### REF VOLTAGE LOAD REGULATION

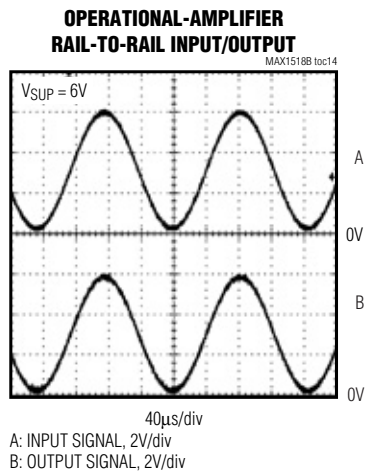
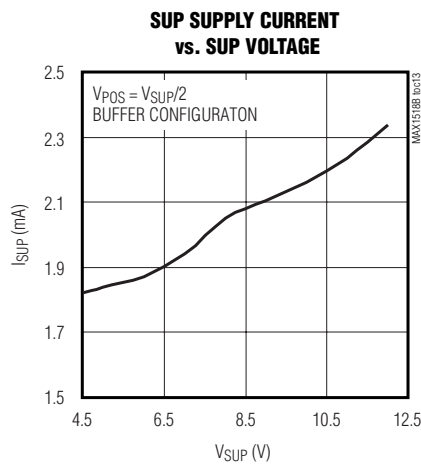
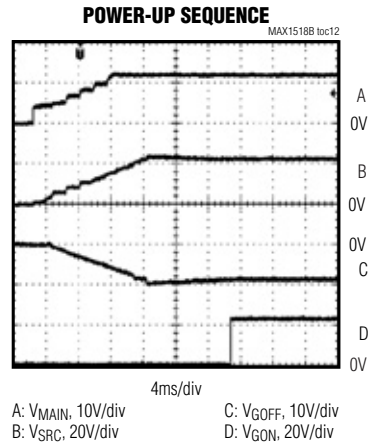
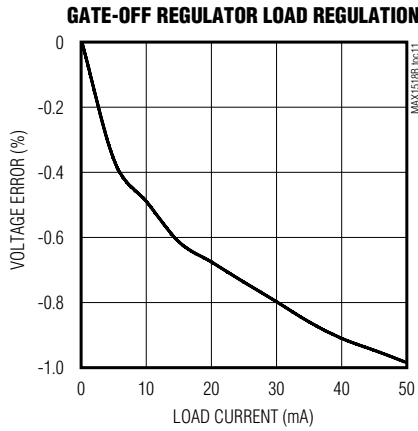
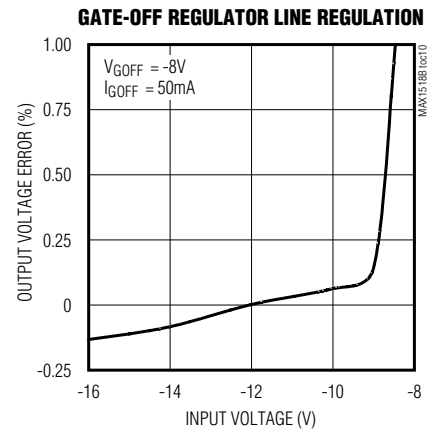
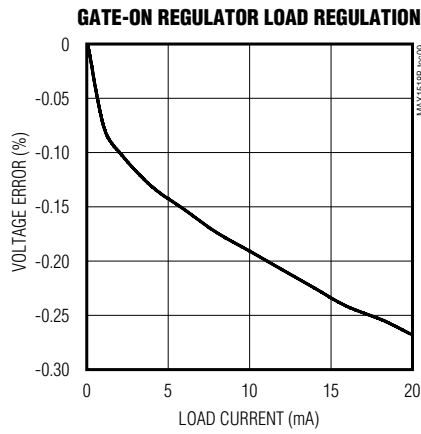
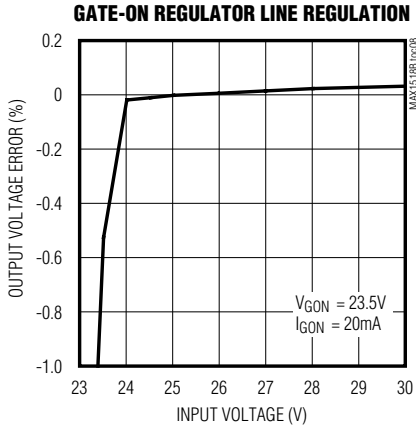


# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## 標準動作特性(続き)

(Circuit of Figure 1.  $V_{IN} = 5V$ ,  $V_{MAIN} = 13V$ ,  $V_{GON} = 24V$ ,  $V_{GOFF} = -8V$ ,  $V_{OUT1} = V_{OUT2} = V_{OUT3} = V_{OUT4} = V_{OUT5} = 6.5V$ ,  $T_A = +25^\circ C$  unless otherwise noted.)

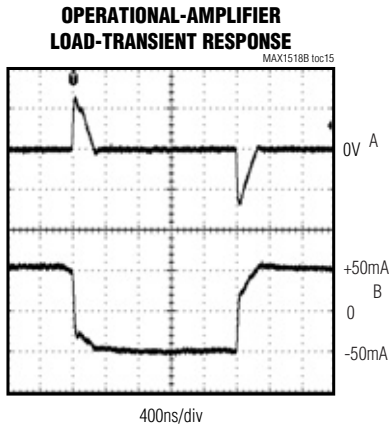


# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

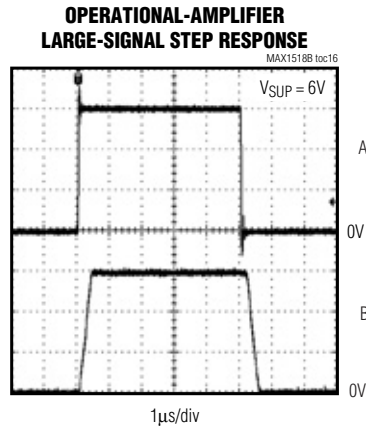
MAX1518B

## 標準動作特性(続き)

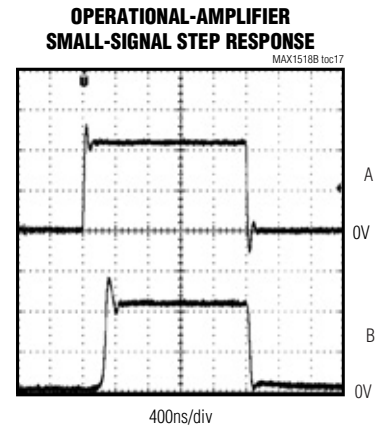
(Circuit of Figure 1.  $V_{IN} = 5V$ ,  $V_{MAIN} = 13V$ ,  $V_{GON} = 24V$ ,  $V_{GOFF} = -8V$ ,  $V_{OUT1} = V_{OUT2} = V_{OUT3} = V_{OUT4} = V_{OUT5} = 6.5V$ ,  $T_A = +25^\circ C$  unless otherwise noted.)



A: OUTPUT VOLTAGE, 1V/div, AC-COUPLED  
B: OUTPUT CURRENT, 50mA/div



A: INPUT SIGNAL, 2V/div  
B: OUTPUT SIGNAL, 2V/div



A: INPUT SIGNAL, 100mV/div  
B: OUTPUT SIGNAL, 100mV/div

## 端子説明

端子	名称	機能
1	SRC	スイッチ入力。内蔵高電圧pチャンネルMOSFETのソース。SRCを少なくとも0.1µFのコンデンサによってピンの近くでPGNDにバイパスしてください。
2	REF	リファレンスバイパス端子。REFを少なくとも0.22µFのコンデンサによってピンの近くでAGNDにバイパスしてください。
3	AGND	ステップアップレギュレータおよびリニアレギュレータ用のアナロググランド。ICの下の電源グランド(PGND)に接続してください。
4	PGND	電源グランド。PGNDはメインステップアップnチャンネルパワーMOSFETのソースです。PGNDを短く幅の広いプリント基板トレースによって出力コンデンサのグランド端子に接続してください。ICの下のアナロググランド(AGND)に接続してください。
5	OUT1	オペアンプ1出力
6	NEG1	オペアンプ1反転入力
7	POS1	オペアンプ1非反転入力
8	OUT2	オペアンプ2出力
9	NEG2	オペアンプ2反転入力
10	POS2	オペアンプ2非反転入力
11	BGND	オペアンプ用アナロググランド。ICの下の電源グランド(PGND)に接続してください。
12	POS3	オペアンプ3非反転入力
13	OUT3	オペアンプ3出力
14	SUP	オペアンプ電源入力。オペアンプ用正電源レール。通常は $V_{MAIN}$ に接続されます。SUPを0.1µFのコンデンサでBGNDにバイパスしてください。
15	POS4	オペアンプ4非反転入力
16	NEG4	オペアンプ4反転入力

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## 端子説明(続き)

端子	名称	機能
17	OUT4	オペアンプ4出力
18	POS5	オペアンプ5非反転入力
19	NEG5	オペアンプ5反転入力
20	OUT5	オペアンプ5出力
21	LX	nチャンネルパワーMOSFETドレインおよびスイッチングノード。インダクタとショットキダイオードをLXに接続し、EMIを最低限に抑えるためにトレース面積を最小にしてください。
22	IN	電源電圧入力。INの範囲は2.6V~6.5Vです。
23	FB	ステップアップレギュレータフィードバック入力。1.236V(公称値)に安定化されます。抵抗分圧器を出力( $V_{MAIN}$ )からFB、さらにアナロググランドに(AGND)に接続してください。この分圧器はFBピンから5mm以内に配置してください。
24	COMP	ステップアップレギュレータエラーアンプ補償点。直列RCをCOMPからAGNDに接続してください。部品選択指針については「ループ補償」の項をご覧ください。
25	FBP	ゲートオンリニアレギュレータフィードバック入力。FBPは1.25V(公称値)に安定化されます。FBPをレギュレータ出力とAGNDの間の抵抗分圧器の分圧点に接続して、ゲートオンリニアレギュレータ出力電圧を設定してください。抵抗分圧器はピンの近くに配置してください。
26	DRV P	ゲートオンリニアレギュレータベース駆動。内蔵nチャンネルMOSFETのオープンドレイン。DRV Pを外付けpnpパストラジスタのベースに接続してください。「パストラジスタの選択」の項をご覧ください。
27	FBN	ゲートオフリニアレギュレータフィードバック入力。FBNは250mV(公称値)に安定化されます。FBNをレギュレータ出力とREFの間の抵抗分圧器の分圧点に接続して、ゲートオフリニアレギュレータ出力電圧を設定してください。抵抗分圧器はピンの近くに配置してください。
28	DRV N	ゲートオフリニアレギュレータベース駆動。内蔵pチャンネルMOSFETのオープンドレイン。DRV Nを外付けnpnパストラジスタのベースに接続してください。「パストラジスタの選択」の項をご覧ください。
29	DEL	高電圧スイッチ遅延入力。コンデンサをDELからAGNDに接続して高電圧スイッチの起動遅延を設定してください。
30	CTL	高電圧スイッチ制御入力。CTLがハイのとき、COMとSRCの間の高電圧スイッチはオンになり、COMとDRNの間の高電圧スイッチはオフになります。CTLがローのとき、COMとSRCの間の高電圧スイッチはオフになりCOMとDRNの間の高電圧スイッチはオンになります。CTLは低電圧ロックアウトによって抑止され、この電圧がオンのときDELは1.25V以下になります。
31	DRN	スイッチ入力。COMに接続された内蔵高電圧逆並列接続pチャンネルMOSFETのドレイン。
32	COM	内蔵高電圧MOSFETスイッチコモン端子。COMの電圧が $V_{SRC}$ を超えないようにしてください。

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## 標準動作回路

MAX1518Bの標準動作回路(図1)は、TFT LCD用の完全な電源システムです。この回路は+13Vのソースドライバ電源および+24Vと-8Vのゲートドライバ電源を生成します。このICの入力電圧範囲は+2.6V~+6.5Vです。図1では、負荷電流が+4.5V~+5.5V電源から供給されます。表1は一部の推奨部品を示し、表2は部品メーカーの問合せ先を示します。

## 詳細

MAX1518Bは1個の高性能ステップアップスイッチングレギュレータ、2個の低コストリニアレギュレータコントローラ、複数の大電流オペアンプ、ならびにアクティブマトリックスTFT LCD用の起動タイミングおよびレベルシフト機能を備えています。図2はMAX1518Bのファンクションダイアグラムを示します。

## メインステップアップレギュレータ

メインステップアップレギュレータは、電流モード、固定周波数PWMアーキテクチャを採用してループ帯域幅を最大にし、TFT-LCDパネルソースドライバでは一般的なパルス負荷に対して高速に過渡応答します。1.2MHzのスイッチング周波数の採用によって、薄型のインダクタとセラミックコンデンサを使用してLCDパネルの厚さを最小に抑えることができます。高効率MOSFETを集積化し、デジタルソフトスタート機能をICに内蔵したことで、必要な外付け部品点数が削減されかつ突入電流が抑制されます。出力電圧は、外付け抵抗分圧器によって $V_{IN} \sim 13V$ に設定することができます。13V以上の出力電圧を発生させる場合は、外付けカスコードMOSFETが必要です。「設計手順」で「出力電圧 > 13Vの発生」の項をご覧ください。

レギュレータは、各スイッチングサイクルにおいて内蔵パワーMOSFETのデューティサイクル(D)を変調して出力電圧と出力供給電力を制御します。MOSFETのデューティサイクルは次式で近似されます。

$$D \approx \frac{V_{MAIN} - V_{IN}}{V_{MAIN}}$$

表1. 部品リスト

DESIGNATION	DESCRIPTION
C1	22μF, 6.3V X5R ceramic capacitor (1210) TDK C3225X5R0J227M
C2	22μF, 16V X5R ceramic capacitor (1812) TDK C4532X5X1C226M
D1	3A, 30V Schottky diode (M-flat) Toshiba CMS02
D2, D3	200mA, 100V, dual ultra-fast diodes (SOT23) Fairchild MMBD4148SE
L1	3.0μH, 3A inductor Sumida CDRH6D28-3R0
Q1	200mA, 40V pnp bipolar transistor (SOT23) Fairchild MMBT3906
Q2	200mA, 40V npn bipolar transistor (SOT23) Fairchild MMBT3904

図3は、ステップアップレギュレータのファンクションダイアグラムを示します。エラーアンプは、FBの信号を1.236Vと比較してCOMP出力を変えます。COMPの電圧はピークインダクタ電流を設定します。負荷が変動すると、エラーアンプはそれに応じてCOMP出力の電流をソースまたはシンクし、負荷の駆動に必要なインダクタピーク電流を生成します。高いデューティサイクルでの安定性を維持するために、スロープ補償信号が電流検出信号と加算されます。

コントローラは、内部クロックの立上りエッジでフリップフロップをセットし、nチャネルMOSFETをオンにしてインダクタ両端に入力電圧を加えます。インダクタ電流は直線的にランプアップし、エネルギーをその磁場に蓄えます。電流フィードバック信号とスロープ補償信号の和がCOMP電圧を超えると、コントローラはフリップフロップをリセットしてMOSFETをオフにします。インダクタ電流は引き続き流れるため、インダクタ両端に電位差が生じこれによってダイオード(D1)が導通します。その後、インダクタ両端の電圧は出力電圧と入力電圧の差になります。

表2. 部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
Fairchild	408-822-2000	408-822-2102	www.fairchildsemi.com
Sumida	847-545-6700	847-545-6720	www.sumida.com
TDK	847-803-6100	847-390-4405	www.component.tdk.com
Toshiba	949-455-2000	949-859-3963	www.toshiba.com/taec

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

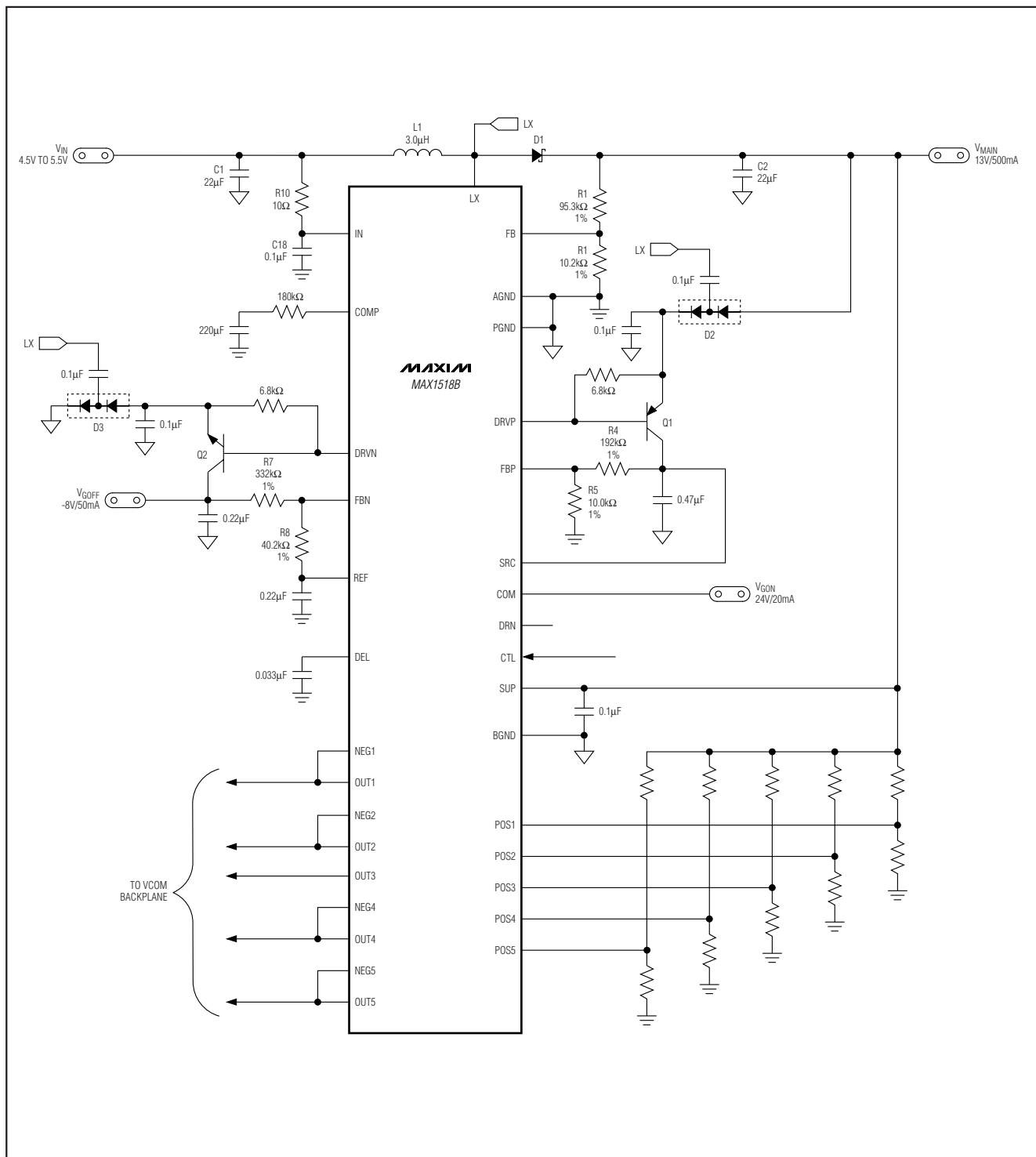


図1. 標準動作回路

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

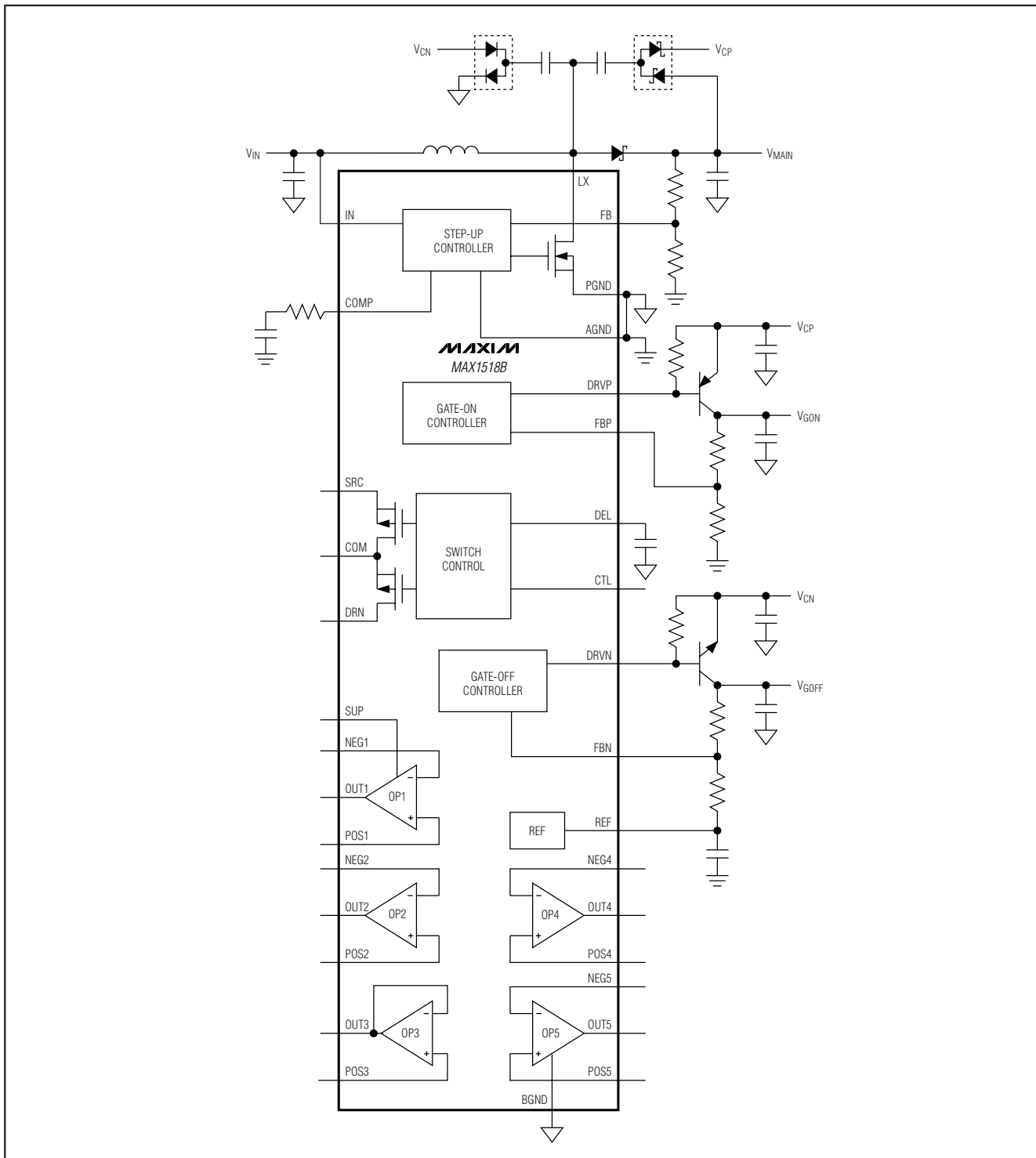


図2. MAX1518Bファンクションダイアグラム

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

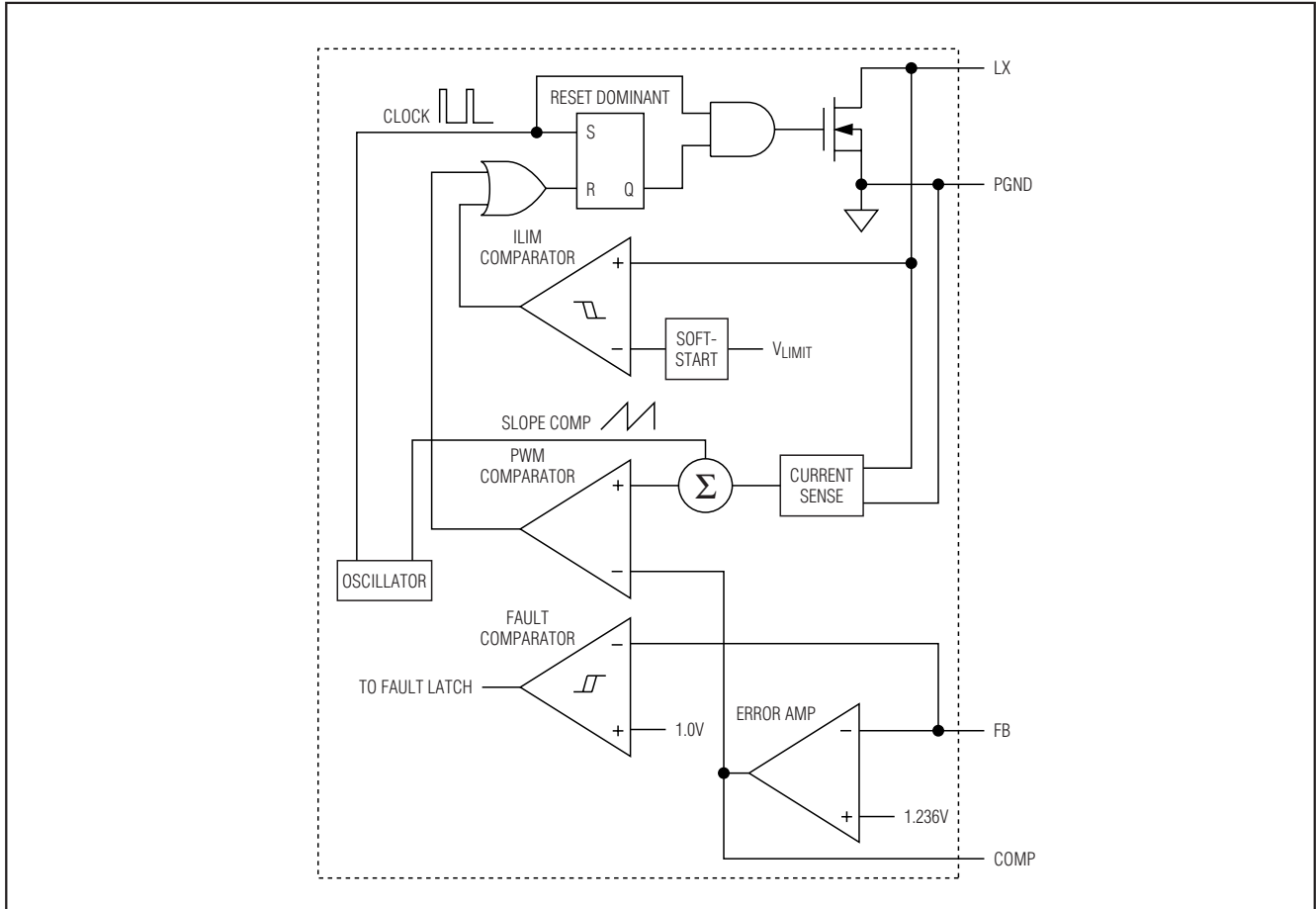


図3. ステップアップレギュレータファンクションダイアグラム

この放電によって、インダクタ電流はランプダウンになり、磁場に蓄えたエネルギーが出力コンデンサと負荷に移送されます。MOSFETはクロックサイクルの残り期間中オフ状態に保たれます。

## ゲートオンリニアレギュレータコントローラ、REG P

ゲートオンリニアレギュレータコントローラ(REG P)は、オープンドレインnチャンネル出力を備えたアナログ利得ブロックです。ゲートオンリニアレギュレータコントローラは、ベースエミッタ間に6.8kΩの抵抗器が接続された外付けnpnパストランジスタを駆動します(図1)。ベース駆動の保証シンク電流は最小1mAです。図1のQ1を含むレギュレータは、0.47μFのセラミック出力コンデンサを使って24Vで20mAを供給するように設計されていますが、これ以外の出力電圧と電流も相応のパストランジスタと出力コンデンサを使えば可能です。「パストランジスタの選択」と「安定性の要件」の項をご覧ください。

REG Pは、通常、TFT-LCDゲートドライバへのゲートオン電圧の供給に使用されます。所要ゲートオン電圧を超える電圧を得るためには、必要に応じた段数のチャージポンプを使用してください(「チャージポンプ段数の選択」の項をご覧ください)。DRV Pの電圧定格は28Vであることに注意してください。チャージポンプ出力電圧が28Vを超える可能性がある場合は、図4に示すようにカスコードnpnトランジスタを新たに外付けすることをお勧めします。また、リニアレギュレータは、中間チャージポンプ段を制御して最終チャージポンプ出力を安定化することもできます(図5)。

REG Pは、REF電圧が1.0Vを超えるとイネーブルされます。これがイネーブルされるたびに、コントローラはソフトスタートルーチンを実行して内蔵のリファレンスDACを128ステップでランプアップします。

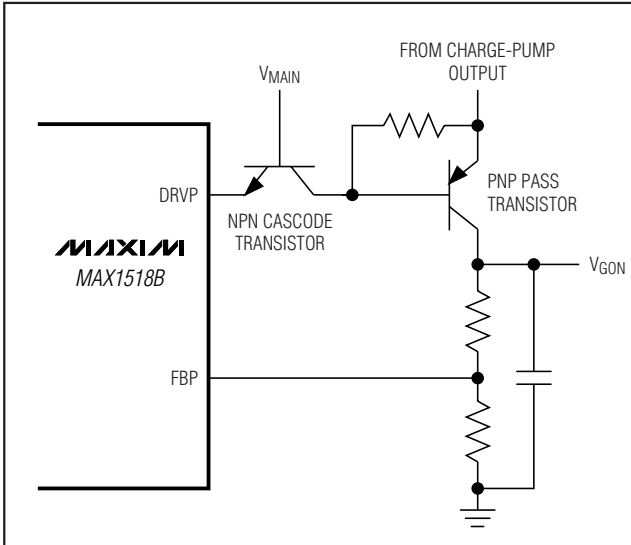


図4. チャージポンプ出力電圧 > 28Vの場合のカスコードnpnの使用

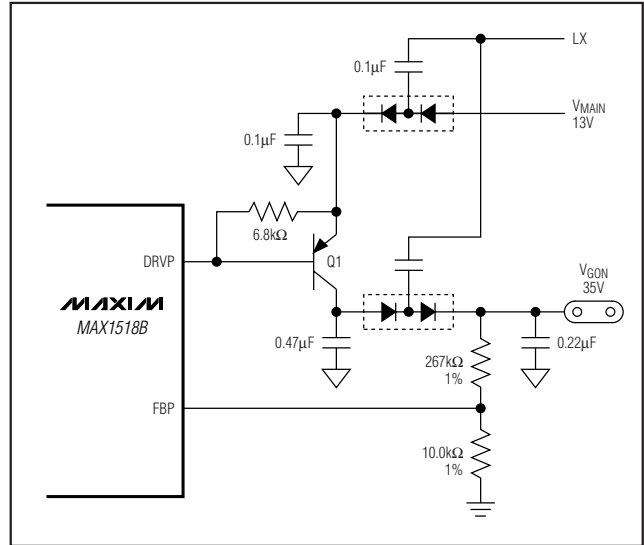


図5. リニアレギュレータは中間チャージポンプ段を制御します。

## ゲートオフリニアレギュレータコントローラ、REG N

ゲートオフリニアレギュレータコントローラ(REG N)は、オープンドレインpチャンネル出力を備えたアナログ利得ブロックです。これは、ベースエミッタ間に6.8kΩの抵抗器が接続された外付けnpnパストランジスタを駆動します(図1)。ベース駆動の保証ソース電流は最小1mAです。図1のQ2を含むレギュレータは、0.47μFのセラミック出力コンデンサを使って-8Vで50mAを供給するように設計されていますが、これ以外の出力電圧と電流も相応のパストランジスタと出力コンデンサを使えば可能です。「パストランジスタの選択」と「安定性の要件」の項をご覧ください。

REG Nは、通常、TFT-LCDゲートドライバへのゲートオフ電圧の供給に使用されます。図1に示すように、チャージポンプ回路を使うと負電圧を生成することができます。REG Nは、REFの電圧が1.0Vを超えるとイネーブルされます。これがイネーブルされるたびに、コントローラはソフトスタートルーチンを実行して内蔵のリファレンスDACをV<sub>REF</sub>から250mVまで128ステップでランプダウンします。

## オペアンプ

MAX1518Bは5個のオペアンプを内蔵しています。これらのアンプは、通常、LCDバックプレーン(VCOM)やガンマ補正用分圧抵抗列の駆動に使用されます。これらは、±150mAの出力短絡電流、13V/μsのスルーレート、および12MHzの帯域を特長としています。レイルトゥレイル入力/出力機能によってシステムの柔軟性が最大限に発揮されます。

## 短絡電流制限

オペアンプは、出力がSUPまたはBGNDにじかに短絡された場合の短絡電流を約±150mAに制限します。

短絡状態が持続すると、ICのジャンクション温度が上昇してサーマルシャットダウンスレッショルド(+160°C、typ)に達します。ジャンクション温度がサーマルシャットダウンスレッショルドに達すると、内蔵の熱センサが直ちに熱フォルトラッチをセットしてすべてのIC出力を遮断します。デバイスは入力電圧をいったん下げた後もう一度加えるまで非アクティブのままとなります。

## 純容量性負荷の駆動

オペアンプは、通常、LCDバックプレーン(VCOM)やガンマ補正用分圧抵抗列の駆動に使用されます。LCDバックプレーンは、分布直列容量/抵抗で構成される負荷で、オペアンプによって容易に駆動することができます。ただし、純容量性負荷のアプリケーションにオペアンプを使用する場合は、安定した動作を確保するための措置が必要です。

オペアンプの容量性負荷が大きくなるにつれて、アンプの帯域幅が狭くなり利得ピークが増加します。OUT<sub>+</sub>と容量性負荷の間に5Ω~50Ωの小さい抵抗器を接続すると、ピークが抑制されますが利得も減少します。ピークを抑えるもう1つの方法は、直列RC回路(スナバ)を容量性負荷と並列に接続することです。RC回路は定常的に出力の負荷とならず利得も減少しません。この抵抗器の標準的な値は100Ω~200Ωで、コンデンサの標準的な値は10nFです。

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

## 低電圧ロックアウト(UVLO)

低電圧ロックアウト(UVLO)回路は、INの入力電圧をUVLOのスレッシュホールド(2.5V立上り、2.30V立下り、typ)と比較して、入力電圧が信頼し得る動作に相応の高い値であることを確認します。200mV(typ)のヒステリシスが設けられているため、電源のトランジエントに起因する再起動の発生が防止されます。入力電圧がUVLOの立上りスレッシュホールドを超えると、起動が始まります。入力電圧がUVLOの立下りスレッシュホールドを下回ると、コントローラはメインステップアップレギュレータをオフにし、リニアレギュレータ出力をオフにしてスイッチ制御ブロックをディセーブルするため、オペアンプの出力はハイインピーダンスになります。

## リファレンス電圧(REF)

リファレンス出力は、公称1.25Vで、少なくとも50 $\mu$ Aをソースすることができます(「標準動作特性」参照)。REFを0.22 $\mu$ FのセラミックコンデンサでAGNDにバイパスしてください。

## パワーアップシーケンスおよびソフトスタート

INの電圧が約1.7Vを超えると、リファレンスがターンオンします。0.22 $\mu$ FのREFバイパスコンデンサを使用すると、リファレンスは約1msで1.25Vのレギュレーション電圧に達します。リファレンス電圧が1.0Vを超えると、ICはメインステップアップレギュレータ、ゲートオンリニアレギュレータコントローラ、およびゲートオフリニアレギュレータコントローラを同時にイネーブルします。

ICは、各レギュレータにソフトスタートを使用して突入電流と電圧オーバーシュートを最小に抑えて、定められた通りの起動動作を実現します。ソフトスタート時、メインステップアップレギュレータはインダクタピーク電流をじかに制限します。電流制限レベルは、ソフトスタート期間中にゼロから最大電流制限値まで8つの等しい電流ステップ(ILIM/8)で増加します。出力電圧がレギュレーションに達するか(ソフトスタートが終了する)、またはソフトスタートタイマが時間切れになると最大負荷電流が流れます。両リニアレギュレータコントローラには、7ビットのソフトスタートDACが使用されています。ゲートオンリニアレギュレータでは、DAC出力がゼロからリファレンス電圧まで128ステップで切り替わります。ゲートオフリニアレギュレータでは、DAC出力がリファレンスから250mVまで128ステップで切り替わります。ソフトスタート期間は、3個のレギュレータすべてで14ms(typ)です。

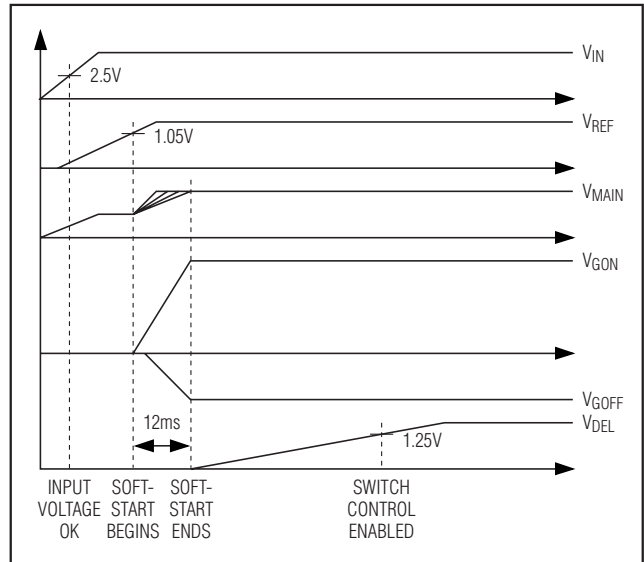


図6. パワーアップシーケンス

DELとAGNDの間のコンデンサ( $C_{DEL}$ )は、スイッチ制御ブロックの起動遅延を決定します。入力電圧がUVLOスレッシュホールド(2.5V、typ)を超え、各レギュレータのソフトスタートルーチンが終了してフォルトが検出されなければ、5 $\mu$ Aの電流ソースが $C_{DEL}$ の充電を開始します。コンデンサ電圧が1.25V(typ)を超えると、図6に示すようにスイッチ制御ブロックがイネーブルされます。

スイッチ制御ブロックがイネーブルされると、CTLの状態に応じて内蔵pチャンネルスイッチを介してCOMをSRCまたはDRNに接続することができます。起動前、およびINが $V_{UVLO}$ 未満のとき、DELは内部でAGNDに接続されて $C_{DEL}$ が放電されます。 $C_{DEL}$ を選択し、次式を使って遅延時間を設定してください。

$$C_{DEL} = \text{DELAY\_TIME} \times \frac{5\mu\text{A}}{1.25\text{V}}$$

## スイッチ制御ブロック

スイッチ制御入力(CTL)は、以下の4つの条件すべてが満たされるまでアクティブになりません。すなわち、入力電圧が $V_{UVLO}$ を超えること、すべてのレギュレータのソフトスタートルーチンが終了していること、フォルト状態が検出されていないこと、および $V_{DEL}$ がそのターンオンスレッシュホールドを超えていることです。スイッチ制御入力があったらアクティブになり、CTLがハイになると、COMとSRCの間にある5 $\Omega$ の内蔵pチャンネルスイッチ(Q1)がオンになり、DRNとCOMの間にある30 $\Omega$ のpチャンネルスイッチ(Q2)がオフになります。CTLがローになると、Q1はオフになりQ2はオンになります。

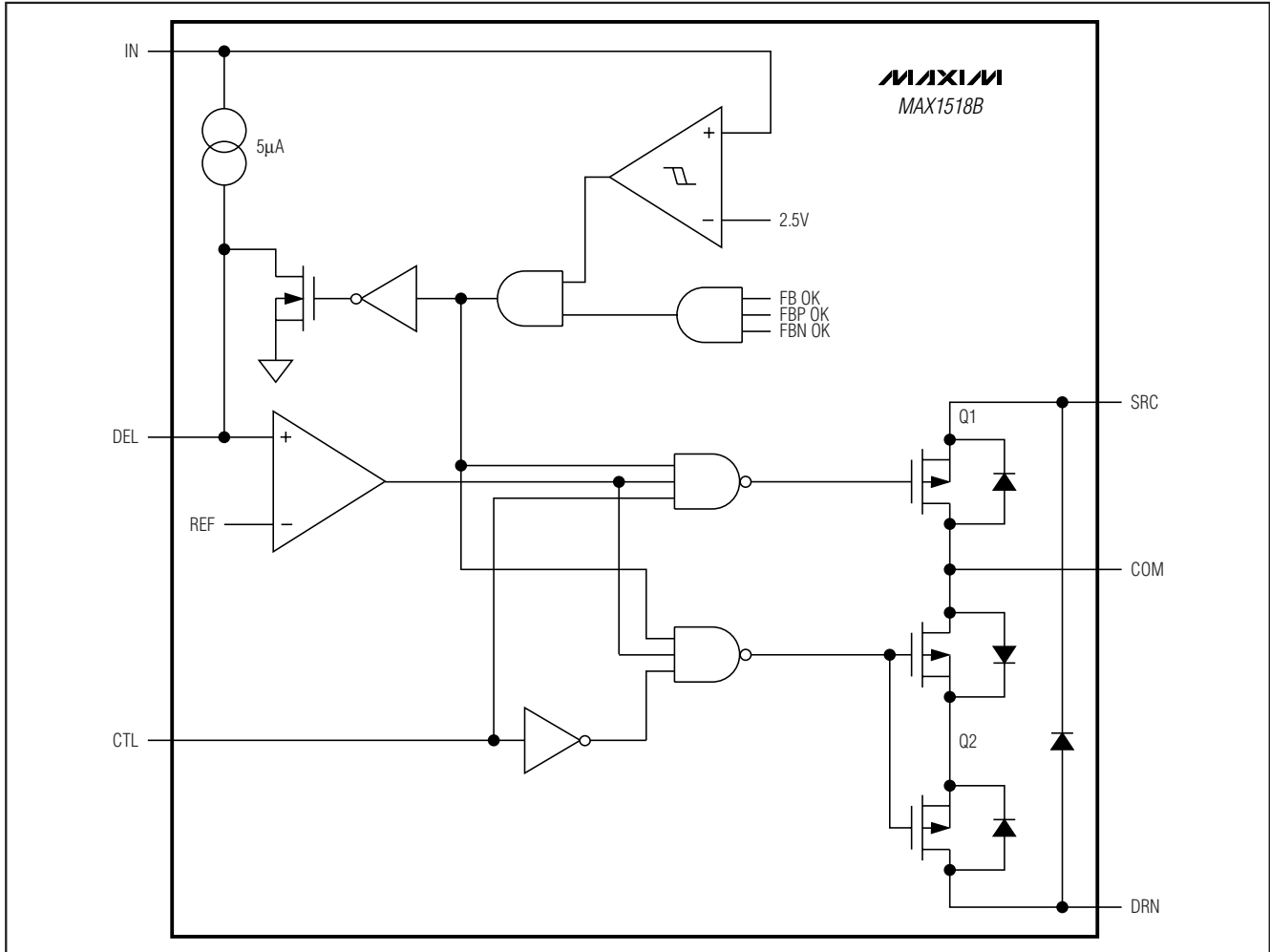


図7. スイッチ制御ブロック

### フォルト保護

定常状態での動作中に、メインレギュレータの出力、またはリニアレギュレータ出力のどちらかがそのフォルト検出スレッショルドを超えなければ、MAX1518Bは内蔵フォルトタイマをアクティブにします。何らかの条件もしくは条件の組合せによってフォルトタイマ期間中(200ms, typ)にフォルトが持続すると、MAX1518Bはフォルトラッチをセットしてリファレンスを除くすべての出力を遮断します。フォルト条件を排除した後、入力電圧をいったん下げて(UVLOの立下りスレッショルド以下に)から上げてフォルトラッチをクリアし、デバイスをもう一度アクティブにしてください。フォルト検出回路はソフトスタートの際ディセーブされます。

### 過熱保護

過熱保護は、過大な電力損失によるMAX1518Bの過熱を防止します。ジャンクション温度が $T_J = +160^\circ\text{C}$ を超えると、熱センサが直ちにフォルト保護をアクティブにし、これによってリファレンスを除くすべての出力が遮断されるためデバイスは自然冷却されます。デバイスが約 $15^\circ\text{C}$ だけ冷えたら、入力電圧をいったん下げて(UVLOの立下りスレッショルド以下に)から上げてフォルトラッチをクリアし、デバイスをもう一度アクティブにしてください。

過熱保護は、万一のフォルト状態の場合にコントローラを保護します。連続動作では、 $T_J = +150^\circ\text{C}$ の絶対最大ジャンクション温度定格を超えないようにしてください。

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

## 設計手順

### メインステップアップレギュレータ

#### インダクタの選択

最小インダクタンス値、ピーク電流定格、および直列抵抗は、インダクタを選択する際に検討すべき要因です。これらの要因はコンバータの効率、最大出力負荷能力、過渡応答時間、および出力電圧リップルに影響を与えます。サイズとコストも検討すべき重要な要因です。

最大出力電流、入力電圧、出力電圧、およびスイッチング周波数が、インダクタの値を決定します。値の非常に大きいインダクタンスを使用すると、電流リップルが最小に抑えられるためピーク電流が小さくなり、これによってインダクタのコア損失と電源経路全体の伝導損が減少します。しかし、大きいインダクタンス値は大きいエネルギーの蓄積を必要とし、巻数が増えるため、サイズが大きくなりインダクタの伝導損が増加します。インダクタンス値を小さくすると、サイズが小さくなりますが電流リップルとピーク電流が大きくなります。最良のインダクタを見つけるためには、回路効率、インダクタサイズ、およびコストの間で最良の妥協点を選択する必要があります。

以下で使用する式には、最大負荷電流における平均DCインダクタ電流に対するインダクタのピークトゥピークリップル電流の比である定数LIRが含まれています。ステップアップレギュレータの場合のインダクタサイズと回路効率の間の最良のトレードオフは、一般に、LIRを0.3~0.5とすることです。ただし、インダクタコア材料のAC特性およびインダクタ抵抗と他の電源経路抵抗との比によっては、最良のLIRが上下にシフトする場合があります。インダクタ抵抗が比較的高ければ、より多くのリップルを許容して所要巻数を減らし巻線径を太くすることができます。インダクタ抵抗が比較的低ければ、インダクタンスを増やしてピーク電流を下げることで電源経路全体の損失を低減することができます。LCDパネルアプリケーションに見られるように、極端に薄い高抵抗のインダクタを使用すると、最良のLIRが0.5~1.0に増加する可能性があります。

インダクタを寸法・形状面から選択した後、標準的な動作領域における効率改善に向けてインダクタンスの値の大小を評価する必要があります。

標準入力電圧( $V_{IN}$ )、最大出力電流( $I_{MAIN(MAX)}$ )、「標準動作特性」の項の該当する曲線から読み取った期待効率( $\eta_{TYP}$ )、および前記に基づくLIRの予測値を使ってインダクタの値を次式から概算してください。

$$L = \left( \frac{V_{IN}}{V_{MAIN}} \right)^2 \left( \frac{V_{MAIN} - V_{IN}}{I_{MAIN(MAX)} \times f_{OSC}} \right) \left( \frac{\eta_{TYP}}{LIR} \right)$$

適切なインダクタファミリから利用可能なインダクタの値を選択してください。エネルギー保存則と「標準動作特性」の該当する曲線から読み取ったその動作点における期待効率( $\eta_{MIN}$ )とを使って、最小入力電圧( $V_{IN(MIN)}$ )における最大DC入力電流を次式から計算してください。

$$I_{IN(DC,MAX)} = \frac{I_{MAIN(MAX)} \times V_{MAIN}}{V_{IN(MIN)} \times \eta_{MIN}}$$

その動作点におけるリップル電流とインダクタに必要なピーク電流を次式から計算してください。

$$I_{RIPPLE} = \frac{V_{IN(MIN)} \times (V_{MAIN} - V_{IN(MIN)})}{L \times V_{MAIN} \times f_{OSC}}$$
$$I_{PEAK} = I_{IN(DC,MAX)} + \frac{I_{RIPPLE}}{2}$$

インダクタの飽和電流定格とMAX1518BのLX電流制限( $I_{LIM}$ )は $I_{PEAK}$ を超えるものとし、インダクタのDC電流定格は $I_{IN(DC,MAX)}$ を超えるものとし、良好な効率を得るために、直列抵抗が $0.1\Omega$ 以下のインダクタを選んでください。

「標準動作回路」で考えると、最大負荷電流( $I_{MAIN(MAX)}$ )は、出力が13Vで標準入力電圧が5Vの場合500mAです。この動作点で0.5のLIRを選択し85%の効率を推定すると次式のようになります。

$$L = \left( \frac{5V}{13V} \right)^2 \left( \frac{13V - 5V}{0.5A \times 1.2MHz} \right) \left( \frac{0.85}{0.5} \right) \approx 3.3\mu H$$

この動作点で回路の最小入力電圧(4.5V)を使用して80%の効率を推定すると次式のようになります。

$$I_{IN(DC,MAX)} = \frac{0.5A \times 13V}{4.5V \times 0.8} \approx 1.8A$$

リップル電流とピーク電流は次のようになります。

$$I_{RIPPLE} = \frac{4.5V \times (13V - 4.5V)}{3.3\mu H \times 13V \times 1.2MHz} \approx 0.74A$$
$$I_{PEAK} = 1.8A + \frac{0.74A}{2} \approx 2.2A$$

## 出力コンデンサの選択

全出力電圧リップルには、出力容量の充放電によって発生する容量性リップルとコンデンサの等価直列抵抗(ESR)が原因の抵抗性リップルの2つの成分が含まれます。

$$V_{\text{RIPPLE}} = V_{\text{RIPPLE(C)}} + V_{\text{RIPPLE(ESR)}}$$

$$V_{\text{RIPPLE(C)}} \approx \frac{I_{\text{MAIN}}}{C_{\text{OUT}}} \left( \frac{V_{\text{MAIN}} - V_{\text{IN}}}{V_{\text{MAIN(OSC)}}} \right), \text{ and}$$

$$V_{\text{RIPPLE(ESR)}} \approx I_{\text{PEAK}} R_{\text{ESR(COUT)}}$$

ここで、 $I_{\text{PEAK}}$ はピークインダクタ電流です(「インダクタの選択」の項参照)。セラミックコンデンサの場合、出力電圧リップルは通常 $V_{\text{RIPPLE(C)}}$ が支配的です。出力コンデンサの電圧定格と温度特性も検討する必要があります。

## 入力コンデンサの選択

入力コンデンサ( $C_{\text{IN}}$ )は、入力電源から流れる電流ピークを抑制し、ICへのノイズ注入を軽減します。標準アプリケーション回路(図1)では、22 $\mu\text{F}$ のセラミックコンデンサが使用されています。これは標準的な実験設備ではソースインピーダンスが高いためです。ステップアップレギュレータは通常別の安定化電源の出力からじかに駆動されるため、実際のアプリケーションでは一般にソースインピーダンスがはるかに低くなります。通常、 $C_{\text{IN}}$ は標準動作回路に使用されている値以下に減らすことができます。適切な $C_{\text{IN}}$ を使用してINに印加される電源を低ノイズとしてください。また、RCローパスフィルタを使用してINを $C_{\text{IN}}$ からデカップルすると、 $C_{\text{IN}}$ でより大きい電圧変動を許容することができます(図1のR10とR18参照)。

## 整流器ダイオード

MAX1518Bのスイッチング周波数は高いため、高速の整流器が必要です。ショットキダイオードは、回復時間が短く順電圧が低いため多くのアプリケーションに推奨されます。一般に、2Aのショットキダイオードは内蔵MOSFETとの相補性が優れています。

## 出力電圧の選択

メインステップアップレギュレータの出力電圧は、出力( $V_{\text{MAIN}}$ )からAGNDに抵抗分圧器を接続しセンタタップをFBに接続することによって調整することができます(図1参照)。R2を10k $\Omega$ ~50k $\Omega$ の範囲で選定してください。R1を次式から求めてください。

$$R1 = R2 \times \left( \frac{V_{\text{MAIN}}}{V_{\text{FB}}} - 1 \right)$$

ここで、 $V_{\text{FB}}$ はステップアップレギュレータのフィードバック設定点で1.236Vです。R1とR2はICの近くに取り付けてください。

## 出力電圧 > 13Vの発生

ステップアップレギュレータの最大出力電圧は、内蔵パワーMOSFETの絶対最大定格によって13Vに制限されています。さらに高い出力電圧を実現するために、外部のnチャネルMOSFETを内蔵FETにカスコード接続することができます(図8)。外付けFETのゲートは入力電源からバイアスされるため、ロジックレベルのFETを使用してFETが最小入力電圧で完全に導通するようにしてください。このFETの電流定格はICの内部電流制限値よりも高くなければなりません。

## ループ補償

$R_{\text{COMP}}$ を選択して、高速過渡応答が得られるように高周波積分器の利得を設定してください。 $C_{\text{COMP}}$ を選択して、ループの安定性を保てるように積分器のゼロを設定してください。

低ESR出力コンデンサの場合は、次式を使用して安定した性能と良好な過渡応答が得られるようにしてください。

$$R_{\text{COMP}} \approx \frac{315 \times V_{\text{IN}} \times V_{\text{OUT}} \times C_{\text{OUT}}}{L \times I_{\text{MAIN(MAX)}}$$

$$C_{\text{COMP}} \approx \frac{V_{\text{OUT}} \times C_{\text{OUT}}}{10 \times I_{\text{MAIN(MAX)}} \times R_{\text{COMP}}}$$

さらに過渡応答を最適にするために、 $R_{\text{COMP}}$ を20%ステップで、また $C_{\text{COMP}}$ を50%ステップで変えながら過渡応答波形を観察してください。

## チャージポンプ

### チャージポンプ段数の選択

最高の効率を得るために、出力の要件を満たすチャージポンプの最少段数を必ず選定してください。図9と10は、1段、2段、および3段のチャージポンプの所定 $V_{\text{MAIN}}$ に対する正および負のチャージポンプ出力電圧を示します。

正のチャージポンプの段数は次式で与えられます。

$$n_{\text{POS}} = \frac{V_{\text{GON}} + V_{\text{DROPOUT}} - V_{\text{MAIN}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

ここで、 $n_{\text{POS}}$ は正のチャージポンプ段数、 $V_{\text{GON}}$ はゲートオンリニアレギュレータREG P出力、 $V_{\text{MAIN}}$ はメインステップアップレギュレータ出力、 $V_{\text{D}}$ はチャージポンプダイオードの順電圧降下、 $V_{\text{DROPOUT}}$ はリニアレギュレータのドロップアウトの限界電圧です。 $V_{\text{DROPOUT}} = 0.3\text{V}$ を採用してください。

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

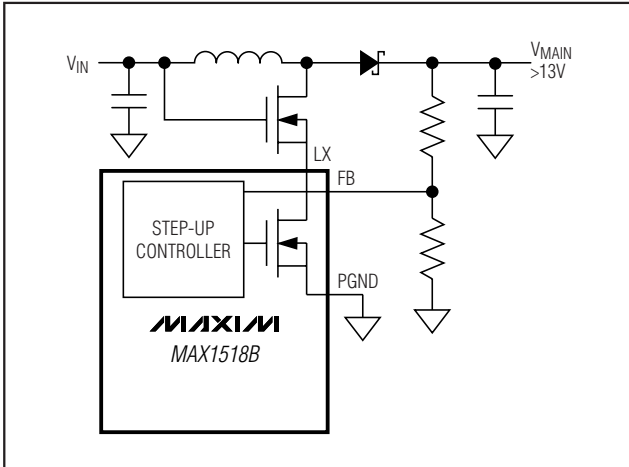


図8. カスコードMOSFETを使用した出力電圧 > 13Vでの動作

負のチャージポンプの段数は次式で与えられます。

$$\eta_{\text{NEG}} = \frac{-V_{\text{GOFF}} + V_{\text{DROPOUT}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

ここで、 $\eta_{\text{NEG}}$ は負のチャージポンプ段数、 $V_{\text{GOFF}}$ はゲートオフリアレギュレータREG N出力、 $V_{\text{MAIN}}$ はメインステップアップレギュレータ出力、 $V_{\text{D}}$ はチャージポンプダイオードの順電圧降下、 $V_{\text{DROPOUT}}$ はリアレギュレータのドロップアウトの限界電圧です。 $V_{\text{DROPOUT}} = 0.3\text{V}$ を採用してください。

上式は、正のチャージポンプの初段が $V_{\text{MAIN}}$ に接続され、負のチャージポンプの初段がグラウンドに接続されているという仮定のもとに導かれています。ときには、効率を高める上で分数変換が望ましいこともあります。これは、初段を $V_{\text{IN}}$ や利用することが可能な別の電源に接続して実施することができます。チャージポンプ初段に $V_{\text{IN}}$ から給電する場合は上式が次のようになります。

$$\eta_{\text{POS}} = \frac{V_{\text{GON}} + V_{\text{DROPOUT}} + V_{\text{IN}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

$$\eta_{\text{NEG}} = \frac{-V_{\text{GOFF}} + V_{\text{DROPOUT}} + V_{\text{IN}}}{V_{\text{MAIN}} - 2 \times V_{\text{D}}}$$

## フライングコンデンサ

フライングコンデンサ( $C_{\text{X}}$ )の値を増加すると、実効ソースインピーダンスが低下し、出力電流特性が増強されます。容量を際限なく増加しても出力電流特性への影響は無視し得る程度です。これは、スイッチの内部抵抗とダイ

オードインピーダンスでソースインピーダンスの下限が定まるためです。0.1 $\mu\text{F}$ のセラミックコンデンサを使用すれば、ほとんどの低電流アプリケーションで十分に機能が果たせます。フライングコンデンサの電圧定格は次式を満たす必要があります。

$$V_{\text{CX}} > n \times V_{\text{MAIN}}$$

ここで、 $n$ はフライングコンデンサを含む段数で、 $V_{\text{MAIN}}$ はメインステップアップレギュレータの出力電圧です。

## チャージポンプの出力コンデンサ

出力容量を増やすか、またはESRを減らすと、出力リップル電圧とピークトゥピーク過渡電圧が減少します。セラミックコンデンサの場合、出力電圧リップルはその容量値に左右されます。次式を使って必要な容量値を概算してください。

$$C_{\text{OUT\_CP}} \geq \frac{I_{\text{LOAD\_CP}}}{2f_{\text{OSC}} V_{\text{RIPPLE\_CP}}}$$

ここで、 $C_{\text{OUT\_CP}}$ はチャージポンプの出力コンデンサ、 $I_{\text{LOAD\_CP}}$ はチャージポンプの負荷電流、 $V_{\text{RIPPLE\_CP}}$ は出力リップルのピークトゥピーク値です。

## チャージポンプの整流器ダイオード

電流定格が平均チャージポンプ入力電流の2倍以上の低コストシリコンスイッチングダイオードを使用してください。これによって段数の追加が避けられれば、ダイオードの一部または全部を同等の電流定格のショットキーダイオードで置き換えることができます。

## リアレギュレータコントローラ

### 出力電圧の選択

抵抗分圧器をREG P出力からAGNDに接続しそのセンタタップをFBPに接続して、ゲートオンリアレギュレータ(REG P)の出力電圧を調整してください(図1)。分圧器の下側抵抗器 $R_5$ を10k $\Omega$ ~30k $\Omega$ の範囲で選択してください。上側抵抗器 $R_4$ を次式から計算してください。

$$R_4 = R_5 \times \left( \frac{V_{\text{GON}}}{V_{\text{FBP}}} - 1 \right)$$

ここで、 $V_{\text{FBP}} = 1.25\text{V}(\text{typ})$ です。

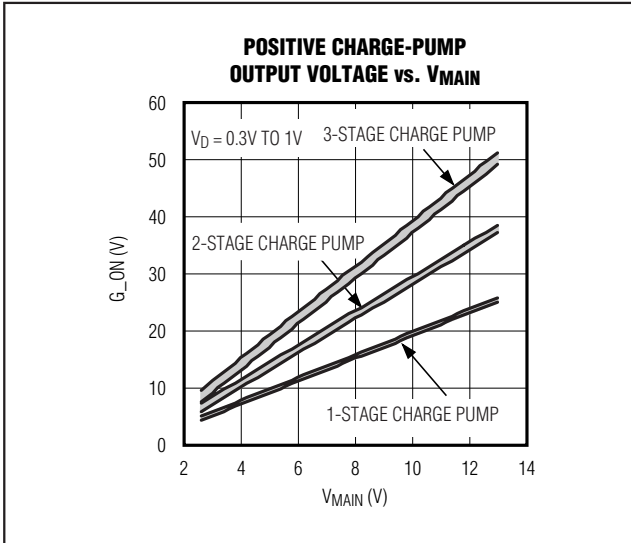


図9. 正のチャージポンプ出力電圧とV<sub>MAIN</sub>

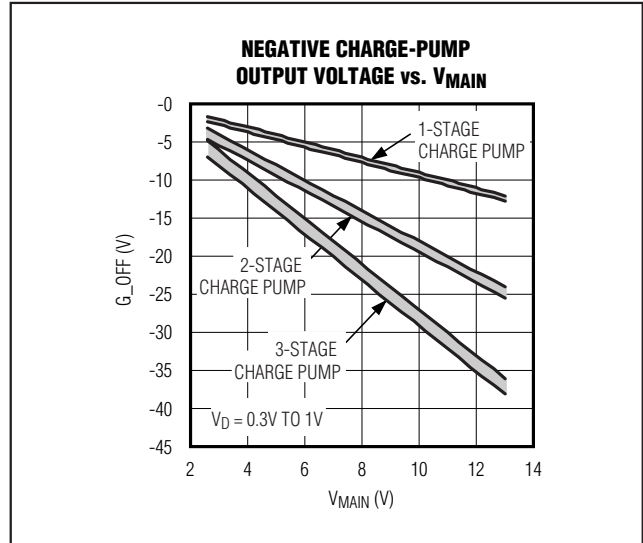


図10. 負のチャージポンプ出力電圧とV<sub>MAIN</sub>

抵抗分圧器をV<sub>G<sub>OFF</sub></sub>からREFに接続しそのセンタタップをFBNに接続して、ゲートオフリニアレギュレータのREG Nの出力電圧を調整してください(図1)。R8を20kΩ～50kΩの範囲で選択してください。R7を次式から計算してください。

$$R7 = R8 \times \frac{V_{FBN} - V_{GOFF}}{V_{REF} - V_{FBN}}$$

ここで、V<sub>FBN</sub> = 250mV、V<sub>REF</sub> = 1.25Vです。REFは最大50μAのソース電流しか供給することができません。R8に20kΩ未満の抵抗器を使用すると、供給可能なバイアス電流がREFの場合よりも大きくなります。

### パストラジスタの選択

パストラジスタは、電流利得(h<sub>FE</sub>)、入力容量、コレクタエミッタ間飽和電圧、および電力損失に関する仕様を満たす必要があります。トランジスタの電流利得は、保証された最大出力電流を下記の値に制限します。

$$I_{LOAD(MAX)} = \left( I_{DRV} - \frac{V_{BE}}{R_{BE}} \right) \times h_{FE(MIN)}$$

ここで、I<sub>DRV</sub>は保証された最小ベース駆動電流、V<sub>BE</sub>はトランジスタのベースエミッタ間順電圧降下、R<sub>BE</sub>はトランジスタのベースとエミッタの間に接続されたプルアップ抵抗器です。さらに、トランジスタの電流利得はリニアレギュレータのDCループ利得を増加させるため(「安定性の要件」の項参照)、利得が過大になると出力が不安定になります。

このため、最大出力電流における電流利得が100を超えるトランジスタは、安定化が困難な場合があり、高利得によって負荷電流の要求を満たす必要がない限り推奨されません。

最大出力電流におけるトランジスタの飽和電圧は、リニアレギュレータが対応可能な最小入出力間の電圧差を決定します。また、パッケージの電力損失は使用可能な最大入出力間の電圧差を制限します。トランジスタのパッケージと実装部分の最大電力損失処理能力は、デバイス内で発生する実際の電力損失を上回る必要があります。この実際の電力損失は、最大負荷電流(I<sub>LOAD(MAX)\_LR</sub>)に最大入出力間電圧差を掛けた値で、次式のようになります。

$$P = I_{LOAD(MAX)_LR} \times (V_{IN(MAX)_LR} - V_{OUT\_LR})$$

ここで、V<sub>IN(MAX)\_LR</sub>はリニアレギュレータの最大入力電圧で、V<sub>OUT\_LR</sub>はリニアレギュレータの出力電圧です。

### 安定性の要件

MAX1518Bのリニアレギュレータコントローラでは、内蔵のトランスコンダクタンスアンプを使用して外付けパストラジスタを駆動します。トランスコンダクタンスアンプ、パストラジスタ、ベースエミッタ抵抗器、および出力コンデンサによって、ループの安定性が決まります。以下の記述は、MAX1518B内の両方のリニアレギュレータコントローラに適用されます。

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

MAX1518B

トランスコンダクタンスアンプは、パストラジスタのベース電流を制御して出力電圧を安定化します。全DCループ利得は次式で近似されます。

$$A_{V\_LR} \cong \left( \frac{10}{V_T} \right) \times \left[ 1 + \left( \frac{I_{BIAS} \times h_{FE}}{I_{LOAD\_LR}} \right) \right] \times V_{REF}$$

ここで、 $V_T$ は室温において26mVで、 $I_{BIAS}$ はベースエミッタ抵抗器( $R_{BE}$ )を流れる電流です。MAX1518Bでは、ゲートオンとゲートオフの両リニアレギュレータコントローラに対するベース電流は0.1mAです。このため、バイアス電流を0.1mAと定めて両リニアレギュレータに対するベースエミッタ抵抗器を次式に従って選定する必要があります。

$$R_{BE} = \frac{V_{BE}}{0.1mA} = \frac{0.7V}{0.1mA} \approx 6.8k\Omega$$

出力コンデンサと負荷抵抗はシステム内に主ポールを形成します。しかし、内蔵アンプの遅延、パストラジスタの入力容量、およびフィードバックノードの浮遊容量はシステム内に新たなポールを形成し、出力コンデンサのESRはゼロを生成します。適切な動作が行われるよう、以下の式によってリニアレギュレータが正しく補償されていることを確認してください。

- 1) まず、リニアレギュレータの出力コンデンサと負荷抵抗器によって設定される主ポールを次式によって決定してください。

$$f_{POLE\_LR} = \frac{I_{LOAD(MAX)\_LR}}{2\pi \times C_{OUT\_LR} \times V_{OUT\_LR}}$$

リニアレギュレータのユニティゲインクロスオーバー周波数は次のようになります。

$$f_{CROSSOVER} = A_{V\_LR} \times f_{POLE\_LR}$$

- 2) アンプの内部遅延によって形成されるポールは、ほぼ1MHzです。

$$f_{POLE\_AMP} = 1MHz$$

- 3) つぎに、トランジスタの入力容量、トランジスタの入力抵抗、およびベースエミッタ間プルアップ抵抗器によって設定されるポールを次式から計算してください。

$$f_{POLE\_IN} = \frac{1}{2\pi \times C_{IN} \times (R_{BE} \parallel R_{IN})}$$

$$\text{ここで、 } C_{IN} = \frac{g_m}{2\pi f_T}, R_{IN} = \frac{h_{FE}}{g_m}$$

$g_m$ はパストラジスタのトランスコンダクタンスで、 $f_T$ は遷移周波数です。これらのパラメータはトランジスタのデータシートに記載されています。 $R_{BE}$ は $R_{IN}$ よりもはるかに大きいため、前記の式は次のように簡単になります。

$$f_{POLE\_IN} = \frac{1}{2\pi \times C_{IN} \times R_{IN}}$$

$C_{IN}$ と $R_{IN}$ に前記の値を代入すると、次式が得られます。

$$f_{POLE\_IN} = \frac{f_T}{h_{FE}}$$

- 4) つぎに、リニアレギュレータのフィードバック抵抗およびFBとAGNDの間の容量(浮遊容量を含む)によって設定されるポールを次式から計算してください。

$$f_{POLE\_FB} = \frac{1}{2\pi \times C_{FB} \times (R_{UPPER} \parallel R_{LOWER})}$$

ここで、 $C_{FB}$ はFBとAGNDの間の容量、 $R_{UPPER}$ はリニアレギュレータのフィードバック分圧器の上側抵抗器、 $R_{LOWER}$ はこの分圧器の下側抵抗器です。

- 5) つぎに、出力コンデンサのESRによって生じるゼロを次式から計算してください。

$$f_{POLE\_ESR} = \frac{1}{2\pi \times C_{OUT\_LR} \times R_{ESR}}$$

ここで、 $R_{ESR}$ は $C_{OUT\_LR}$ の等価直列抵抗器です。

安定性を確保するために、クロスオーバー周波数がステップ2~5で計算したポールとゼロよりも十分低くなるような大きさの $C_{OUT\_LR}$ を選んでください。ステップ3と4のポールは通常数MHzで生じ、セラミックコンデンサを使用するとESRのゼロも数MHzで発生します。クロスオーバーを500kHzよりも低い周波数に設定すると、アンプの遅延によるポールを十分に避けることができ、異常な部品選択や容量の増加によって他のポールやゼロの1つが1MHz以下にずれることがない限り、通常は正常に機能を果たします。

## アプリケーション情報

### 電力損失

ICの最大電力損失は、ダイから外気までの熱抵抗と外気温に左右されます。熱抵抗は、ICパッケージ、プリント基板の銅面積、その他の熱的質量(蓄熱性の高い質量の大きい物質)、および空気流に依存します。

MAX1518Bは、1平方インチのプリント基板銅に半田付けされた裏面のエクスポーズドパッドとともに、約1.7Wを70°Cの静止空気中に放散します。プリント基板の銅面積を増やし、外気温を下げ、空気流を増すと、熱放散を増加することができますが、銅面積を減らし、外気温を上げると、ICの熱放散機能が低下します。電力損失の主要成分は、ステップアップレギュレータ内で放散される電力とオペアンプによって放散される電力です。

### ステップアップレギュレータ

ステップアップレギュレータ内の電力損失の大部分は、内蔵のMOSFET、インダクタ、および出力ダイオードで発生します。ステップアップレギュレータの効率が90%の場合、電力の約3%~5%が内蔵MOSFETで、約3%~4%がインダクタで、また約1%が出力ダイオードで失われます。残りの1%~3%は、入力および出力コンデンサとプリント基板トレースに分布しています。入力電力が約5Wの場合、内蔵MOSFETで失われる電力はおおよそ150mW~250mWです。

### オペアンプ

オペアンプで放散される電力は、次式のように、それらの出力電流、出力電圧、および電源電圧に依存します。

$$PD_{SOURCE} = I_{OUT\_}(SOURCE) \times (V_{SUP} - V_{OUT\_})$$
$$PD_{SINK} = I_{OUT\_}(SINK) \times V_{OUT\_}$$

ここで、 $I_{OUT\_}(SOURCE)$ はオペアンプがソースする出力電流で、 $I_{OUT\_}(SINK)$ はオペアンプがシンクする出力電流です。

電源電圧が13Vで、出力電圧が6V、出力ソース電流が30mAの標準的な場合、放散される電力は180mWです。

### プリント基板レイアウトおよびグランド

正常な動作にはプリント基板の注意深いレイアウトが重要です。以下の指針に従ってプリント基板を正しくレイアウトしてください。

- インダクタ、出力ダイオード、および出力コンデンサは、入力コンデンサおよびLXピンとPGNDピンの近くに配置して大電流ループの面積を最小にしてください。大電流入力ループは、入力コンデンサの正端子からインダクタ、さらにICのLXピンを通り、PGNDを出て入力コンデンサの負端子まで続きます。大電流出力

ループは、入力コンデンサの正端子からインダクタ、さらに出力ダイオード(D1)を通り、出力コンデンサの正端子を経て出力コンデンサと入力コンデンサのグランド端子間を結合します。これらのループ成分を短く幅の広いトレースで接続してください。大電流経路にはビアを使用しないでください。ビアの使用が避けられない場合は、複数のビアを並列に使用して抵抗とインダクタンスを減らしてください。

- 入力および出力コンデンサグランド、PGNDピン、およびチャージポンプ部品から成る電源グランドアイランド(PGND)を形成してください。これらのすべてを短く幅の広いトレースまたは小さいグランドプレーンで接続してください。パワーグランドトレースの幅を最大にすると、効率が改善され、出力電圧リップルとノイズスパイクが抑制されます。AGNDピン、すべてのフィードバック分圧器グランド接続部、オペアンプ分圧器グランド接続部、COMPおよびDELコンデンサグランド接続部、ならびにデバイス裏面のエクスポーズドパッドから成るアナロググランドプレーン(AGND)を形成してください。PGNDピンを裏面のエクスポーズドパッドにじかに接続してAGNDとPGNDの両アイランドを接続してください。これらの別々のグランドプレーン間を他の方法で接続しないでください。
- すべてのフィードバック抵抗分圧器をそれらの各フィードバックピンのできる限り近くに配置してください。分圧器の分圧点のトレースは短くする必要があります。これらの抵抗器を離して配置すると、FBトレースがアンテナになってスイッチングノイズを拾うおそれがあります。フィードバックトレースはLXやチャージポンプのスイッチングノードの近くを通さないよう注意してください。
- INピンとREFピンのバイパスコンデンサはデバイスのできる限り近くに配置してください。INバイパスコンデンサのグランド接続部は幅の広いトレースでAGNDにじかに接続する必要があります。
- 過渡応答が最良となるよう、出力コンデンサと負荷の間のトレースは、長さを最小にし、幅を最大にしてください。
- LXノードは、サイズを最小とし、幅を広くかつ短くしてください。LXノードは、フィードバックノード(FB、FBP、およびFBN)とアナロググランドから遠ざけてください。必要に応じてDCトレースを遮蔽に使用してください。

適切なプリント基板レイアウト例については、MAX1518Bの評価キットを参照してください。

## チップ情報

TRANSISTOR COUNT: 4608

# オペアンプ付き、TFT-LCD用 DC-DCコンバータ

**MAX1518B**

ピン配置

