

低価格 高精度センサ信号 コンディショナ

概要

MAX1452は、抵抗性素子センサを利用する工業用及びプロセス制御用アプリケーションに最適化された高度集積化アナログセンサ信号プロセッサです。MAX1452は増幅、キャリブレーション及び温度補償を内蔵し、センサ固有の再現性に近い全体的性能を実現します。完全アナログ信号経路は、出力信号での数値化ノイズを生成することなく、内蔵16ビットDACによるデジタル制御トリミングを可能にします。オフセット及びスパンは16ビットDACを使用して調整され、センサ部との交換を真に可能にしています。

MAX1452は、プログラマブルセンサ励起、16ステップのプログラマブルゲインアンプ(PGA)、768バイト(6144ビット)の内部EEPROM、4つの16ビットDAC、未使用のオペアンプ、及び内蔵温度センサで構成されています。オフセット及びスパン補償に加えて、優れた柔軟性と試験コスト削減のために開発されたユニークなオフセットTC及びFSOTC温度補償も提供します。

MAX1452は民生用、工業用及び自動車用機器の温度範囲を対象に16ピンSSOPパッケージで提供されています。

カスタム化

マキシム社は、大量生産アプリケーション用のMAX1452のカスタム化に応じます。2000以上のセンサに特化した機能ブロックから成る専用セルライブラリを使用して、迅速にカスタム化MAX1452解決法を提供します。詳細についてはマキシム社までお問い合わせ下さい。

アプリケーション

圧力センサ
トランスデューサ及びトランスミッタ
歪みゲージ
圧力キャリブレータ及びコントローラ
抵抗性素子センサ
加速度計
湿度センサ

サポートされる出力

4~20mA
0~+5V(レイルトゥレイル®)
+0.5V~+4.5V比率測定
+2.5V~±2.5V

レイルトゥレイルはモトローラ株式会社の商標です。
Secure-LockはMaxim Integrated Productsの商標です。

特長

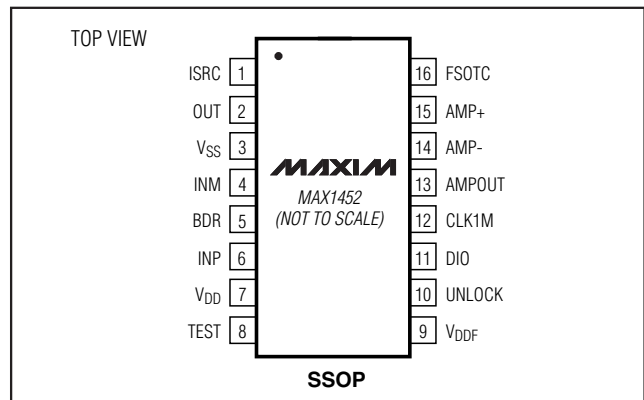
- ◆ 増幅、キャリブレーション及び温度補償を提供
- ◆ 1mV/V~40mV/Vのセンサ出力感度を許容
- ◆ 単一ピンによるデジタル設定
- ◆ 外部トリミング部品不要
- ◆ 16ビットのオフセット及びスパンキャリブレーション分解能
- ◆ 完全アナログ信号経路
- ◆ 内部参照テーブルにより複数点キャリブレーション温度補正をサポート
- ◆ 電流と電圧の両方のブリッジ励起をサポート
- ◆ 高速周波数応答：3.2kHz
- ◆ 内蔵未使用オペアンプ
- ◆ Secure-Lock™によるデータ保護
- ◆ 低消費電流：2mA

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX1452CAE	0°C to +70°C	16 SSOP
MAX1452EAE	-40°C to +85°C	16 SSOP
MAX1452AAE	-40°C to +125°C	16 SSOP
MAX1452C/D	0°C to +70°C	Dice*

*チップはT_A = +25°C、DCパラメータでのみ試験済みです。
詳細ブロック図はデータシートの最後に記載されています。

ピン配置



低価格 高精度センサ信号 コンディショナ

MAX1452

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{DD} to V_{SS}-0.3V, +6V
 All Other Pins($V_{SS} - 0.3V$) to ($V_{DD} + 0.3V$)
 Short-Circuit Duration, FSOTC, OUT, BDR,
 AMPOUTContinuous
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 16-Pin SSOP (derate 8.00mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)640mW

Operating Temperature:
 MAX1452CAE/MAX1452C/D 0°C to $+70^\circ\text{C}$
 MAX1452EAE -40°C to $+85^\circ\text{C}$
 MAX1452AAE -40°C to $+125^\circ\text{C}$
 Junction Temperature $+150^\circ\text{C}$
 Storage Temperature..... -65°C to $+150^\circ\text{C}$
 Lead Temperature (soldering, 10s) $+300^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL CHARACTERISTICS						
Supply Voltage	V_{DD}		4.5	5.0	5.5	V
Supply Current	I_{DD}	(Note 1)		2.0	2.5	mA
Oscillator Frequency	f_{OSC}		0.85	1	1.15	MHz
ANALOG INPUT						
Input Impedance	R_{IN}			1		$M\Omega$
Input Referred Offset Tempco		(Notes 2, 3)		± 1		$\mu\text{V}/^\circ\text{C}$
Input Referred Adjustable Offset Range		Offset TC = 0 at minimum gain (Note 4)		± 150		mV
Amplifier Gain Nonlinearity		Percent of +4V span, $V_{OUT} = +0.5V$ to $4.5V$		0.01		%
Common-Mode Rejection Ratio	CMRR	Specified for common-mode voltages between V_{SS} and V_{DD} (Note 2)		90		dB
Input Referred Adjustable FSO Range		(Note 5)		1-40		mV/V
ANALOG OUTPUT						
Differential Signal-Gain Range		Selectable in 16 steps		39-240		V/V
Differential Signal Gain		Configuration [5:2] 0000bin	34	39	46	V/V
		Configuration [5:2] 0001bin	47	52	59	
		Configuration [5:2] 0010bin	58	65	74	
		Configuration [5:2] 0100bin	82	91	102	
		Configuration [5:2] 1000bin	133	143	157	
Maximum Output Voltage Swing		No load from each supply		0.02		V
Output Voltage Low		$I_{OUT} = 1\text{mA}$ sinking, $T_A = T_{MIN}$ to T_{MAX}		0.100	0.20	V
Output Voltage High		$I_{OUT} = 1\text{mA}$ sourcing, $T_A = T_{MIN}$ to T_{MAX}	4.75	4.87		V
Output Impedance at DC				0.1		Ω
Output Offset Ratio	$\Delta V_{OUT}/\Delta\text{Offset}$		0.90	1.05	1.20	V/V

ELECTRICAL CHARACTERISTICS (continued)

(V_{DD} = +5V, V_{SS} = 0, T_A = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Offset TC Ratio	$\frac{\Delta V_{OUT}}{\Delta \text{Offset TC}}$		0.9	1	1.2	V/V
Step Response and IC (63% Final Value)				150		μs
Maximum Capacitive Load				1		μF
Output Noise		DC to 1kHz (gain = minimum, source impedance = 5kΩ V _{DDF} filter)		0.5		mV _{RMS}
BRIDGE DRIVE						
Bridge Current	I _{BDR}	R _L = 1.7kΩ	0.1	0.5	2	mA
Current Mirror Ratio	AA	R _{ISOURCE} = internal	10	12	14	A/A
V _{SPAN} Range (Span Code)		T _A = T _{MIN} to T _{MAX}	4000		C000	hex
DIGITAL-TO-ANALOG CONVERTERS						
DAC Resolution				16		bits
ODAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta \text{Code}}$	DAC reference = V _{DD} = +5.0V		76		μV/bit
OTCDAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta \text{Code}}$	DAC reference = V _{BDR} = +2.5V		38		μV/bit
FSODAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta \text{Code}}$	DAC reference = V _{DD} = +5.0V		76		μV/bit
FSOTCDAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta \text{Code}}$	DAC reference = V _{BDR} = +2.5V		38		μV/bit
COARSE OFFSET DAC						
IRODAC Resolution		Including sign		4		bits
IRODAC Bit Weight	$\frac{\Delta V_{OUT}}{\Delta \text{Code}}$	Input referred, DAC reference = V _{DD} = +5.0V (Note 6)		9		mV/bit
FSOTC BUFFER						
Minimum Output Voltage Swing		No load			V _{SS} + 0.1	V
Maximum Output Voltage Swing		No load	V _{DD} - 1.0			V
Current Drive		V _{FSOTC} = +2.5V	-40		+40	μA
INTERNAL RESISTORS						
Current-Source Reference Resistor	R _{ISRC}			75		kΩ
Current-Source Reference Resistor Temperature Coefficient	ΔR _{ISRC}			1300		ppm/°C
FSOTC Resistor	R _{FTC}			75		kΩ
FSOTC Resistor Temperature Coefficient	ΔR _{FTC}			1300		ppm/°C

低価格 高精度センサ信号 コンディショナ

MAX1452

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +5V$, $V_{SS} = 0$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
TEMPERATURE-TO-DIGITAL CONVERTER						
Temperature ADC Resolution				8		bits
Offset				±3		LSB
Gain				1.45		°C/bit
Nonlinearity				±0.5		LSB
Lowest Digital Output				00		hex
Highest Digital Output				AF		hex
UNCOMMITTED OP AMP						
Open Loop Gain		$R_L = 100k\Omega$		90		dB
Input Common-Mode Range			V_{SS}		V_{DD}	V
Output Swing		No load, $T_A = T_{MIN}$ to T_{MAX}	$V_{SS} + 0.02$		$V_{DD} - 0.02$	V
Output Voltage High		1mA source, $T_A = T_{MIN}$ to T_{MAX}	4.85	4.90		V
Output Voltage Low		1mA sink, $T_A = T_{MIN}$ to T_{MAX}		0.05	0.15	V
Offset		$V_{IN+} = +2.5V$, unity gain buffer	-20		+20	mV
Unity Gain Bandwidth				2		MHz
EEPROM						
Maximum Erase/Write Cycles		(Note 7)		10k		Cycles
Minimum Erase Time		(Note 8)		6		ms

Note 1: Excludes sensor or load current.

Note 2: All electronics temperature errors are compensated together with sensors errors.

Note 3: The sensor and the MAX1452 must be at the same temperature during calibration and use.

Note 4: This is the maximum allowable sensor offset.

Note 5: This is the sensor's sensitivity normalized to its drive voltage, assuming a desired full span output of +4V and a bridge voltage of +2.5V.

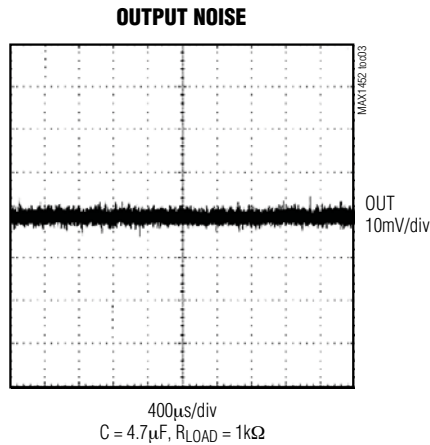
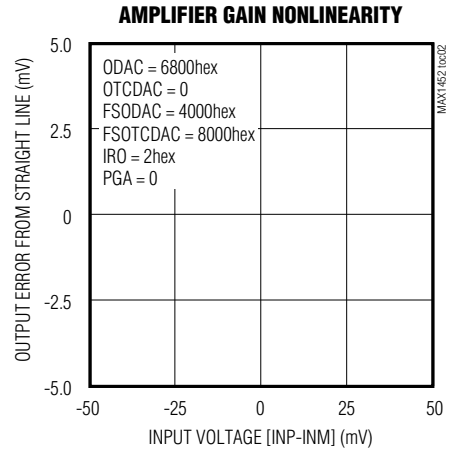
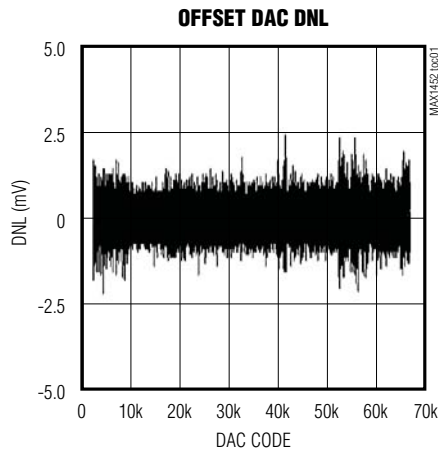
Note 6: Bit weight is ratiometric to V_{DD} .

Note 7: Programming of the EEPROM at room temperature is recommended.

Note 8: Allow a minimum of 6ms elapsed time before sending any command.

標準動作特性

($V_{DD} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能
1	ISRC	ブリッジ駆動電流モード設定
2	OUT	高ESD及びスキャン経路出力信号。ノイズの大きい環境では0.1µFのコンデンサが必要となる場合があります。OUTはDIOに並列接続できます。
3	V _{SS}	負電源電圧
4	INM	ブリッジ負入力。コンフィギュレーションレジスタによりINPにスワップできます。
5	BDR	ブリッジ駆動
6	INP	ブリッジ正入力。コンフィギュレーションレジスタによりINMにスワップできます。
7	V _{DD}	正電源電圧。V _{DD} とV _{SS} の間に0.1µFのコンデンサを接続します。
8	TEST	内部で接続されています。V _{SS} に接続します。

低価格 高精度センサ信号 コンディショナ

MAX1452

端子説明(続き)

端子	名称	機能
9	V _{DDF}	EEPROM用正電源電圧。V _{DDF} とV _{SS} の間に0.1μFのコンデンサを接続します。V _{DDF} はV _{DD} に接続します。又はノイズ性能改善のために1kΩの抵抗をV _{DD} に接続します。
10	UNLOCK	Secure-Lockディセーブル。デバイスへの通信を可能にします。
11	DIO	デジタル入出力。DIOはデバイスとの通信を可能にします。
12	CLK1M	1MHzのクロック出力。クロックはコンフィギュレーションビットにより停止できます。
13	AMPOUT	未使用アンプ出力
14	AMP-	未使用アンプ負入力
15	AMP+	未使用アンプ正入力
16	FSOTC	バッファ付フルスパンTC出力

詳細

MAX1452は増幅、キャリブレーション及び温度補償を持ち、センサ固有の再現性に近い全体的性能を実現します。完全アナログ信号経路は出力信号の数値化ノイズを生成することなく、内蔵16ビットDACによるデジタル制御されたトリミングを可能にします。オフセット及びスパンは、スパンの±0.02%以内に調整できます。

MAX1452は、プログラマブルセンサ励起、16ステップのプログラマブルゲインアンプ(PGA)、768バイト(6144ビット)の内部EEPROM、4つの16ビットDAC、未使用のオペアンプ、及び内蔵温度センサで構成されています。又MAX1452は、優れた柔軟性と試験コスト削減のために開発されたユニークなオフセットTC及びFSOTC温度補償方式を提供します。

センサ補償のための温度点は1~114個の範囲で選択できます。このため、単純な一次線形補正のセンサ補償も、特異な温度曲線への一致も可能です。114までの独立した16ビットEEPROM位置を設定することにより、-40℃~+125℃の範囲において1.5℃の増分で性能を補正できます。特徴的な温度性能を示すセンサには、温度曲線を定義する多数のプリセット値と共に、キャリブレーション点の数を選択して使用できます。センサがASICとは異なる温度である場合、MAX1452はセンサブリッジ自体により更に温度補正を行います。

シングルピンのシリアルデジタル入出力(DIO)通信構造、及びセンサ出力信号と動作を時分割する能力により、OUT及びDIOを並列接続してシングルラインで出力検出及びキャリブレーション設定することができます。MAX1452はSecure-Lockを備えているため、センサ

調整後にセンサ係数及び52バイトのユーザ定義EEPROMデータが変更されるのを防ぎます。Secure-Lockはハードウェア上書き機能も備えており、UNLOCKピンをロジックハイにすることで、工場における作業やキャリブレーションのリワークが可能です。

MAX1452は、1つの試験ステーションで完全なキャリブレーション及びセンサ実証を行えるよう設計されています。キャリブレーション係数をASICに保存した後は、定期的なQA監査の一部として性能を確認したり、各センサの最終試験データを生成するために再試験することができます。

MAX1452の低消費電流及び内蔵未使用オペアンプは、全電力を2線電流ループから得るセンサにおいて4~20mAの出力信号形式を使用できるようにします。周波数応答は、未使用オペアンプ及び単純な受動部品を使用することにより、ユーザが3.2kHzの帯域幅より低い値に調整できます。

MAX1452はセンサ信号用のアナログ増幅経路を備えています(図1)。又、このデバイスは一次温度補正のためにアナログ構造を使用します。次に、非線形温度の補正のためにデジタル制御アナログ経路が使用されます。キャリブレーション及び補正は、プログラマブルゲインアンプ(PGA)のオフセット及び利得と、センサブリッジの励起電流又は励起電圧を変化させることにより実現されます。PGAはスイッチドキャパシタCMOS技術を利用しており、入力参照オフセットトリミング範囲は±150mV以上、分解能は約3μV(16ビット)です。PGAは16ステップにおいて39V/V~240V/Vの利得値を提供します。

低価格 高精度センサ信号 コンディショナ

MAX1452

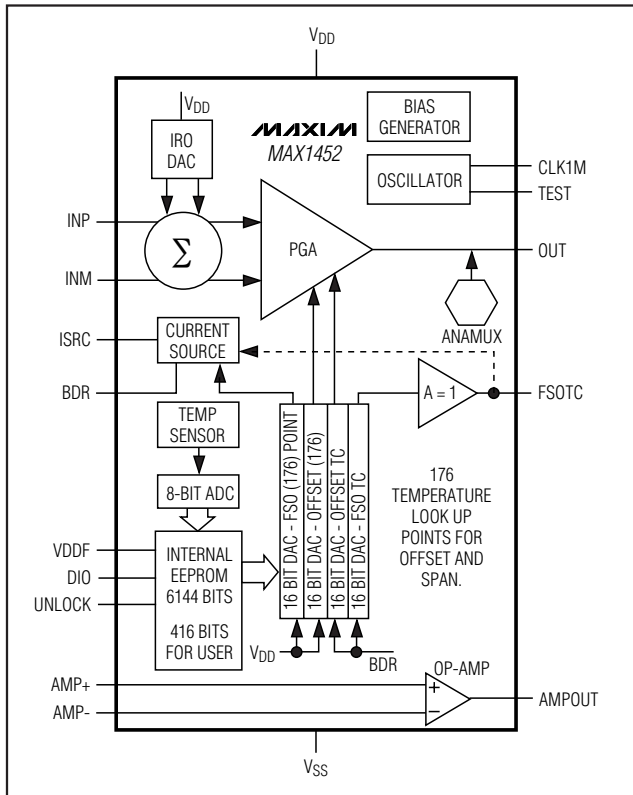


図1. ファンクションダイアグラム

MAX1452は4つの16ビットDACを使用しており、キャリブレーション係数は、768 × 8の内部EEPROM (6144ビット)にユーザにより保存されます。このEEPROMメモリは以下の情報を16ビット幅のワードとして含んでいます。

- コンフィギュレーションレジスタ
- オフセットキャリブレーション係数テーブル
- オフセット温度係数レジスタ
- FSO(フルスパン出力)キャリブレーションテーブル
- FSO温度エラー補正係数レジスタ
- 未使用の52バイト(416ビット): これは製造データ (シリアル番号及び日付等)のカスタムプログラミング用

オフセット補正

最初のオフセット補正は、信号ゲインアンプの入力段において粗オフセット設定により行われます。最終的なオフセット補正には、176の16ビットエントリを含む温度インデックス付参照テーブルが使用されます。内蔵

温度センサは、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ において約 1.5°C インデックス分解能でユニークな16ビットオフセットトリム値を提供します。内蔵温度センサは1ミリ秒毎にEEPROMのオフセット参照テーブルにインデックスを作成し、その値はオフセットDACレジスタに転送されます。結果として得た電圧はPGA出力の加算ジャンクションに送られ、 $\pm 76\mu\text{V}$ 分解能($\pm 0.0019\%$ FSO)でセンサオフセットを補償します。オフセットTC DACがゼロに設定されている場合、オフセットDACが 1.5°C 毎にセンサを補正しているとする、最大温度エラーはセンサ温度から1度ドリフトしたものと等しくなります。温度インデックスの境界は、「Absolute Maximum Ratings」の仕様範囲外になります。最小インデックス値は00hexで、これは約 -69°C に相当します。この値よりも低い温度は全てインデックス00hexの係数値を出力します。最大インデックス値はAFhexで、これは参照テーブル中最大のエントリです。約 184°C よりも高い温度は全てこの最大インデックス値を出力します。インデックスの繰上げエラーは生成されません。

FSO補正

2つのファンクションブロックがFSO利得キャリブレーションを制御します。まず、PGAの利得をデジタル選択することで粗利得が設定されます。次に、FSO DACがEEPROM内FSO参照テーブルの温度インデックスリファレンスから得たデジタル入力を使用して、センサブリッジの電流又は電圧を設定します。FSO補正には、176個の16ビットエントリを持つ温度インデックス参照テーブルが使用されます。内蔵温度センサは、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の範囲で 1.5°C 毎に1つの16ビット値だけ近づくインデックス分解能のテーブルから、ユニークなFSOトリムを提供します。温度インデックス境界は「Absolute Maximum Ratings」の仕様範囲外にあります。最小インデックス値は00hexで、これは約 -69°C に相当します。この値より低い温度は全てインデックス00hexにおける係数値を出力します。最大インデックス値はAFhexで、これは参照テーブル中最大のエントリです。約 184°C より高い温度は全てこの最大インデックス値を出力します。インデックス繰上げエラーは生成されません。

線形及び非線形温度補償

一次温度エラーは、オフセットTCレジスタ及びFSOTCレジスタに16ビットのキャリブレーション係数を書き込むことにより補償されます。ピエゾ抵抗性センサは

低価格 高精度センサ信号 コンディショナ

MAX1452

電流ソースから電力を得るため、センサの抵抗温度係数 (TCR) が原因で温度に依存するブリッジ電圧が生じます。オフセットTC DAC及びFSOTC DACのリファレンス入力はブリッジ電圧に接続されています。DAC出力電圧は温度と共に変化するブリッジ電圧を追跡し、オフセットTC及びFSOTCデジタルコードを変化させることにより、温度に依存するブリッジ電圧の一部が一次温度エラーの補償に使用されます。

FSO温度補償用内部フィードバック抵抗 (R_{ISRC} 及び R_{STC}) は、シリコンピエゾ抵抗性センサ用の $75k\Omega$ に最適化されています。但し、必要なフィードバック抵抗値はセンサに依存するため、外部抵抗を使用することもできます。内部フィードバック抵抗及び外部フィードバック抵抗のどちらを使用するかは、コンフィギュレーションレジスタの内部抵抗選択ビットにより選択します。

必要なオフセットTC及びFSOTC補償係数を計算するには、2つの試験温度が必要です。ホストコンピュータのキャリブレーションソフトウェアは、各温度において最低2つの測定値を得た後、補正係数を計算して内部EEPROMに書き込みます。

係数範囲 $0000hex \sim FFFFhex$ 及び $+5V$ のリファレンスを使用する各DACの分解能は $76\mu V$ です。2つのDAC (オフセットTC及びFSOTC) は、センサブリッジ電圧をリファレンスとして使用します。センサブリッジ電圧は約 $+2.5V$ に設定されるため、FSOTC及びオフセットTCのステップサイズは $38\mu V$ 以下になります。

高精度アプリケーション (エラー 0.25% 以下) では、一次オフセット及びFSOTCはオフセットTC DAC及びFSOTC DACを使用して補償し、それより高次数の残りのエラーは参照テーブルにより補償するべきです。オフセット及びFSOの補償DACは、約 $1.5^\circ C$ の温度変化に対してユニークな補償値を提供します。これは、温度が係数参照テーブルにアドレスポイントのインデックスを作成するためです。オフセットを変更してもFSOには影響しませんが、FSOを変更するとブリッジの性質のためにオフセットに影響します。温度は、MAX1452のチップとブリッジセンサの両方で測定されます。一次温度エラーの補償にはブリッジセンサ温度の使用を推奨します。

標準比率測定動作回路

比率測定出力用回路接続は、電源電圧に比例する出力を提供します。次にこの出力を比率測定ADCに印可すると、電源電圧に依存しないデジタル圧力値が提供されます。比率測定出力は、特にバッテリー駆動機器、自動車及び一部の工業用アプリケーションにおいて考慮すべき重要なポイントです。

MAX1452は最小限の外付部品により高性能比率測定出力を提供します (図2)。外付部品は以下の通りです。

- 電源バイパスコンデンサ1個
- 出力EMI抑制コンデンサ1個 (オプション)
- 特殊センサブリッジタイプ用抵抗 R_{ISRC} 及び R_{STC} 合計2個 (オプション)

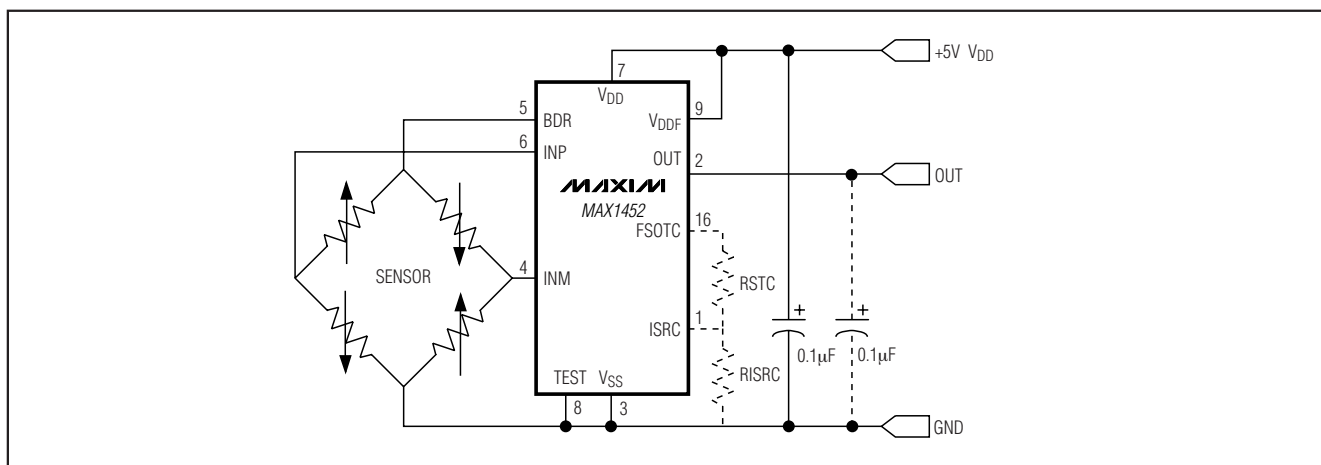


図2. 基本的な比率式出力用回路接続

低価格 高精度センサ信号 コンディショナ

MAX1452

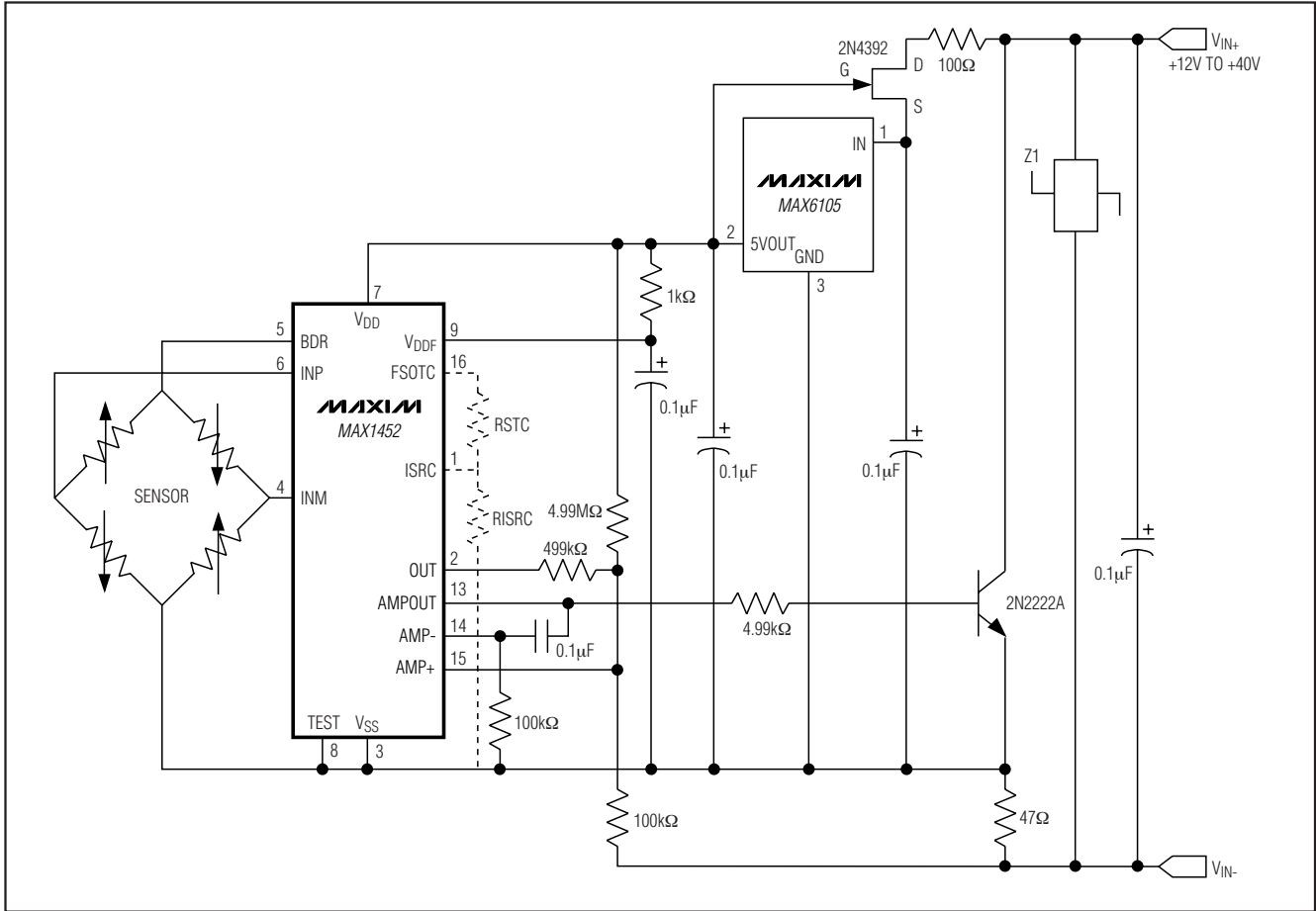


図4. 基本的な4~20mA出力、ループ駆動用回路接続

- レジスタCONFIG、OTCDAC及びFSOTCDACがEEPROMから更新されている。
- レジスタODAC及びFSODACが温度インデックス付EEPROM位置から更新されている。

キャリブレーション動作、シリアル通信によるレジスタ更新

- MAX1452のSecure-Lockバイトが設定されていない (CL[7:0] = 00hex)、又はUNLOCKがハイになっている。
- 電力がデバイスに投入されている。
- パワーオンリセットが完了している。
- 次にシリアルコマンドを使用して、シリアルデジタルインタフェースからレジスタをロードできる (「シリアルI/O及びコマンド」を参照)。

内部EEPROM

内部EEPROMは768 × 8ビットメモリで構成されています。これは12ページ、1ページ当たり64バイトに分割されており、各ページは個別に消去できます。表1にメモリ構造を示します。ODAC及びFSODACの参照テーブルと対応する温度インデックスポイントも示されています。ODACテーブルはアドレス000hex~15Fhexまでの連続するセグメントを占めていますが、FSODACテーブルは200hex~2FFhex、1A0hex~1FFhexの2つのセグメントに分割されていることに注意して下さい。汎用ユーザバイトを除き、値は全て16ビット幅のワードで、2つの隣接するバイト位置(高位バイト及び下位バイト)により形成されています。

MAX1452は補償値を含む内部キャリブレーションレジスタをロードして、センサのオフセット、FSO及び温度エラーを補償します。これらの補償値はキャリブレーション中にシリアルデジタルインタフェースを

表1. EEPROMメモリのアドレスマップ

PAGE	LOW-BYTE ADDRESS (hex)	HIGH-BYTE ADDRESS (hex)	TEMP-INDEX[7:0] (hex)	CONTENTS	
0	000	001	00	ODAC Lookup Table	
	03E	03F	1F		
1	040	041	20		
	07E	07F	3F		
2	080	081	40		
	0BE	0BF	5F		
3	0C0	0C1	60		
	0FE	0FF	7F		
4	100	101	80		
	13E	13F	9F		
5	140	141	A0		
	15E	15F	AF to FF		
	160	161			Configuration
	162	163			Reserved
	164	165			OTCDAC
	166	167			Reserved
	168	169		FSOTCDAC	
	16A	16B		Control Location	
	17E	17F		52 General-Purpose User Bytes	
6	180	181			
	19E	19F			
	1A0	1A1	80		
7	1BE	1BF	8F		
	1C0	1C1	90		
8	1FE	1FF	AF to FF		
	200	201	00	FSODAC Lookup Table	
23E	23F	1F			
9	240	241	20		
	27E	27F	3F		
A	280	281	40		
	2BE	2BF	5F		
B	2C0	2C1	60		
	2FE	2FF	7F		

通じてレジスタに直接ロードするか、起動時にEEPROMから自動的にロードできます。即ちキャリブレーション中にデバイスを試験、構成して、内部EEPROMに適切な補償値を保存できます。デバイスはEEPROMからレジ

スタを自動的にロードするため、各パワーアップ後に更に構成することなく使用できます。EEPROMは8ビット幅の配列として構成されているため、各16ビットレジスタは2つの8ビット値として保存されます。回路構

低価格 高精度センサ信号 コンディショナ

MAX1452

成選択レジスタFSOTCDAC及びOTCDACは、EEPROM内の予め指定された位置からロードされます。

ODAC及びFSODACは、温度の関数であるインデックスポインタを使用してEEPROM参照テーブルからロードされます。ADCは内蔵温度センサを1ms毎に8ビット値に変換します。このデジタル値は次に温度インデックスレジスタに転送されます。

温度インデックスの標準的な伝達関数は次の通りです。

$$\text{温度インデックス} = 0.69 \times \text{温度}(\text{°C}) + 47.58$$

ここで、温度インデックスは8ビットの整数値に切り捨てられます。表6に、温度インデックスレジスタの標準値を示します。

EEPROMはバイト幅ですが、EEPROMからロードされるレジスタは16ビット幅であることに注意して下さい。即ち各インデックス値はEEPROM内の2バイトを指します。

マキシム社は、オシレータ周波数の設定とSecure-Lockバイトを除く全てのEEPROM位置をFFhexに設定します。OSC[2:0]はコンフィギュレーションレジスタ(表3)にあり、これらのビットは出荷時設定値に維持する必要があります。Secure-Lockバイトに00hexを設定すると(CL[7:0] = 00hex)、DIOはキャリブレーション及び試験を目的とする非同期シリアル入力として構成されます。

通信プロトコル

DIOシリアルインタフェースは、MAX1452とホストキャリブレーション試験システム又はコンピュータ間の非同期シリアルデータ通信に使用されます。MAX1452は、ホストコンピュータが初期化シーケンスを送信する時に、ホストのボーレートを自動的に検出します。4800bps~38,400bpsの範囲のボーレートが検出可能で、内部オシレータの周波数設定に関わりなく使用されます。データ形式は常に1スタートビット、8データビット、1ストップビット及びパリティなしです。通信は、Secure-Lockがディセーブルされているか(CL[7:0] = 00hex)、又はUNLOCKピンがハイに維持されている時のみ許可されます。

初期化シーケンス

以下に示す初期化シーケンスを送信すると、MAX1452はシリアルポートを初期化するボーレートを確立できます。初期化シーケンスは以下のような01hexの1バイト送信です。

11111111**0**10000000**1**11111111

最初のスタートビット**0**はボーレートの同期化シーケンスを初期化します。これに、8データビット01hex(まずLSB)が続いた後、ストップビット(上記の**1**)がボーレート同期化シーケンスを終了します。DIOにおけるこの初期化

シーケンスは、デバイスに安定した電力が印可されてから1ms経過後に発生する必要があります。その間にパワーオンリセット機能が完了し、DIOピンがSecure-Lock又はUNLOCKピンにより構成されます。

再初期化シーケンス

MAX1452はボーレートの再学習を可能にします。再初期化シーケンスは以下のようなFFhexの1バイト送信です。

11111111**0**11111111**1**11111111

シリアル再初期化シーケンスを受け取ると、受信ロジックは自らをパワーアップ状態にリセットし、初期化シーケンスを待ちます。ボーレートを再確立するために、再初期化シーケンスの後には初期化シーケンスを行う必要があります。

シリアルインタフェースコマンド形式

MAX1452への通信コマンドは全て、インタフェースレジスタセット(IRS)を利用する定義済み形式に従います。IRSは8ビットのコマンドで、インタフェースレジスタセットデータ(IRSD)ニブル(4ビット)、及びインタフェースレジスタセットアドレス(IRSA)ニブル(4ビット)の両方を含みます。内部キャリブレーションレジスタ及びEEPROM位置は全て、このインタフェースレジスタセットを通じて読取りと書込みのためにアクセスされます。IRSバイトコマンドの構造は以下の通りです。

IRS[7:0] = IRSD[3:0], IRSA[3:0]

ここで、

- IRSA[3:0]は4ビットのインタフェースレジスタセットアドレスで、どのレジスタがデータニブルIRSD[3:0]を受信するかを示します。
- IRSA[0]はスタートビットに続くシリアルインタフェースの最初のビットです。
- IRSD[3:0]は4ビットのインタフェースレジスタセットデータです。
- IRSD[0]はスタートビットの後にシリアルインタフェースで受け取られる5番目のビットです。

表9に、IRSアドレスデコーディングを示します。

特殊コマンドシーケンス

内部ロジックへの特殊コマンドレジスタ(CRIL[3:0])は、MAX1452内で特殊コマンドシーケンスを実行させます。これらのコマンドシーケンスは、表10にCRILコマンドコードとして一覧表示されています。

書込みの例

内部キャリブレーションレジスタへの16ビット書込みは、以下のように実行されます。

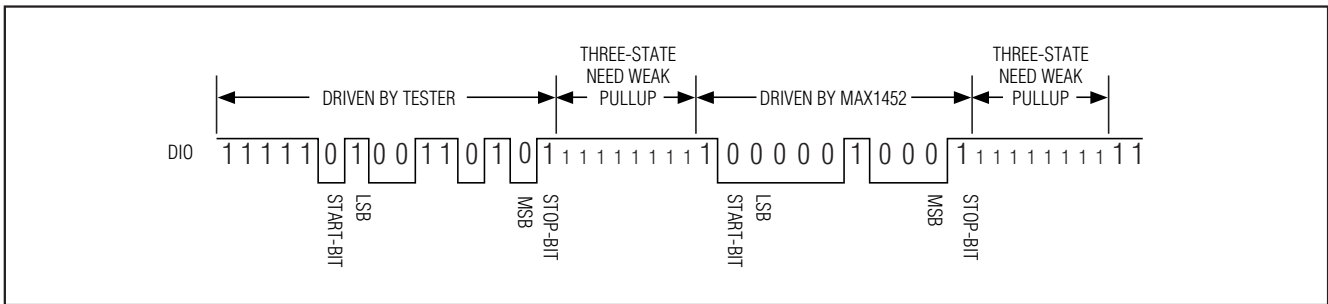


図5. DIO出力データ形式

- 1) インタフェースレジスタセットに4バイトずつアクセスして、16データビットをDHR[15:0]に書き込みます。
- 2) 書き込み先の内部キャリブレーションレジスタのアドレスをICRA[3:0]に書き込みます。
- 3) ロード内部キャリブレーションレジスタ(LdICR)コマンドをCRIL[3:0]に書き込みます。

LdICRコマンドがCRILレジスタに発行される時、ロードされるキャリブレーションレジスタは内部キャリブレーションレジスタアドレス(ICRA)内のアドレスに依存します。表11に、どのキャリブレーションレジスタがデコードされるかを示します。

EEPROMの消去と書き込み

内部EEPROMは、目的の内容を設定する前に消去(バイトをFFhexに設定)する必要があります。バイト161hex(コンフィギュレーションレジスタの高位バイト)の3 MSBは保存しておき、その内容を設定する時に復元して、トリミングされたオシレータ周波数の変更を防ぐようにして下さい。

内部EEPROMは、ERASEコマンドを使用して完全消去することも、PageEraseコマンドを使用して部分消去することもできます(表10「CRILコマンド」を参照)。ERASE又はPageEraseコマンドを発行した後は、6ms待つ必要があります。

EEPROMバイトが消去された後(全てのバイトの値 = FFhex)、ユーザは以下の手順に従って内容を設定できます。

- 1) インタフェースレジスタセットに2バイトずつアクセスして、8データビットをDHR[7:0]に書き込みます。
- 2) インタフェースレジスタセットに3バイトずつアクセスして、書き込み先の内部EEPROM位置のアドレスをIEEA[9:0]に書き込みます。
- 3) EEPROM書き込みコマンド(EEPW)をCRIL[3:0]に書き込みます。

シリアルデジタル出力

RdIRSコマンドがCRIL[3:0]に書き込まれる時、DIOはデジタル出力として構成され、IRSP[3:0]により指定

されるレジスタの内容はスタートビットとストップビットに囲まれたバイトとして送信されます。

テストは、RdIRSコマンドの送信後DIOへの接続をスリーステートにしてMAX1452がDIOラインを駆動できるようにする必要があります。MAX1452はスリーステート接続により1バイト時間の間DIOをハイにして、次のビット期間にはスタートビット、続いてデータバイト、最後にストップビットを使用してDIOを駆動します。図5にこのシーケンスを示します。

RdIRSコマンドで返されるデータはIRSP内のアドレスに依存します。表12に、様々なアドレスに応じて返される値を定義します。

多重化アナログ出力

RdAlgコマンドをCRIL[3:0]に書き込むと、ALOC[3:0]によって指定されたアナログ信号がOUTピンに出現します。アナログ信号の期間はATIM[3:0]によって決定され、その後ピンはスリーステートに戻ります。OUTピンにおけるアナログ信号の発生中DIOは同時にスリーステート状態になるため、DIO及びOUTの並列配線が可能になります。DIOとOUTが並列接続されている時、ホストコンピュータ又はキャリブレーションシステムは、ストップビット発生後にDIOへの接続をスリーステートにする必要があります。MAX1452は1バイト時間の間DIOをハイに引き上げた後、選択されたアナログ信号により駆動されます。BDR、FSOTC等の内部信号の読取り中はOUTラインをロードしないで下さい。

図6に、DIOとOUTのアナログ出力シーケンスを示します。

アナログ信号の期間の長さは表13に示すように、ATIM[3:0]によって制御されます。

OUTピンへと駆動されるアナログ信号は、ALOCレジスタの値によって決定されます。表14に、これら信号の定義を示します。

試験システム用回路接続

MAX1452は集積化キャリブレーション及び温度補償によって自動生産試験システムをサポートするように設計されています。図7に、並列接続された多数のトランスデューサモジュールを試験する低コスト試験システム導入の概念を示します。MAX1452は柔軟性の

低価格 高精度センサ信号 コンディショナ

MAX1452

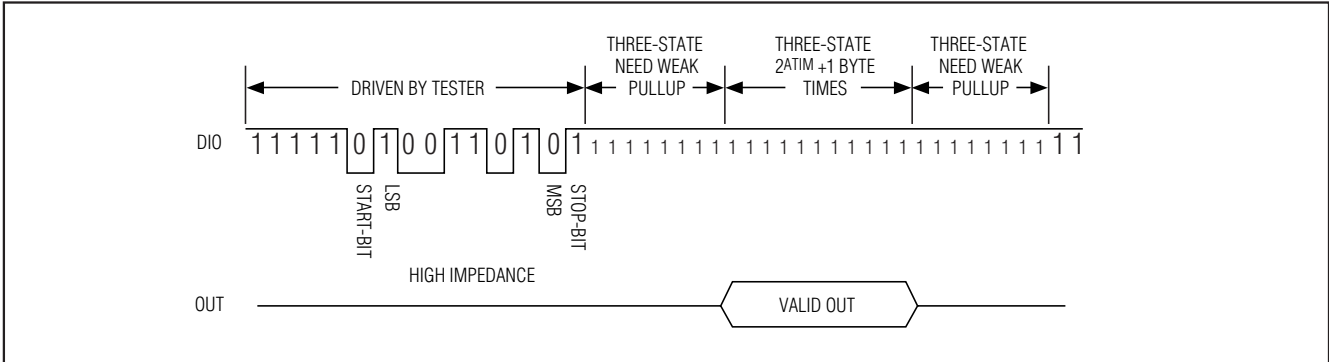


図6. アナログ出力タイミング

高いシステムキャリブレーション設計を可能にします。これは、シングルラインデジタル通信及びスリーステート出力ノードの使用により達成されます。特定のキャリブレーション条件に応じて、全てのOUTを並列接続することも、各モジュールでDIOとOUTを接続することもできます。

センサ補償の概要

補償を行うには、全ての動作圧力及び温度範囲に渡ってセンサ性能を調べる必要があります。少なくとも2つの試験圧力(ゼロとフルスパン等)と2つの温度を使用して下さい。試験圧力及び温度の数が多い方が精度は高くなります。標準的な補償手順は以下の通りです。

リファレンス温度の設定(例えば25°C)

- 各トランスデューサを初期化するために、それぞれに対応するレジスタにデフォルト係数をロードして(例えばオフセット、FSO及びブリッジ抵抗の中央値を基にして)、MAX1452のオーバロードを防ぎます。
- 初期のブリッジ電圧(FSODACによる)を電源電圧の半分に設定します。ブリッジ電圧は、BDR又はOUTピンを使用して測定するか、或いは測定値を基に計算します。
- ODAC及びFSODACを使用して、それぞれトランスデューサの出力オフセット及びFSOを調整します。
- キャリブレーションデータを試験用コンピュータ又はMAX1452のEEPROMユーザメモリに保存します。

次の試験温度の設定

- ODAC及びFSODACを使用して、それぞれオフセット及びFSOを調整します。
- キャリブレーションデータを試験用コンピュータ又はMAX1452のEEPROMユーザメモリに保存します。
- 補正係数を計算します。
- 補正係数をEEPROMにダウンロードします。
- 最終試験を行います。

センサのキャリブレーション及び補償の例

MAX1452の温度補償の設計は、センサとICの両方の温度エラーを補正します。これにより、MAX1452はセンサ固有の再現性に近い温度補償を提供します。図8に、MAX1452の補償能力の例を示します。

図8の例では、16.4mVの初期オフセット及び55.8mVのスパンを持つ再現可能な piezo 抵抗性センサが、0.5000Vのオフセット及び4.0000Vのスパンを持つ補償済みトランスデューサに変換されました(MAX1452と共に piezo 抵抗性センサを利用)。これにより、FSOの20%~30%であった非線形センサのオフセット及びFSOの温度エラーは、FSOの±0.1%未満に低減されました。他の2つのグラフは、補償前のセンサ出力と補償済みトランスデューサの出力を示しています。この結果は6つの温度点を使用して得たものです。

MAX1452評価キット

MAX1452ベースのトランスデューサ及び試験システムの開発をスピードアップするために、マキシム社ではMAX1452評価キット(EVキット)を用意しています。特に初めてMAX1452を使用される場合はこのキットを推奨します。

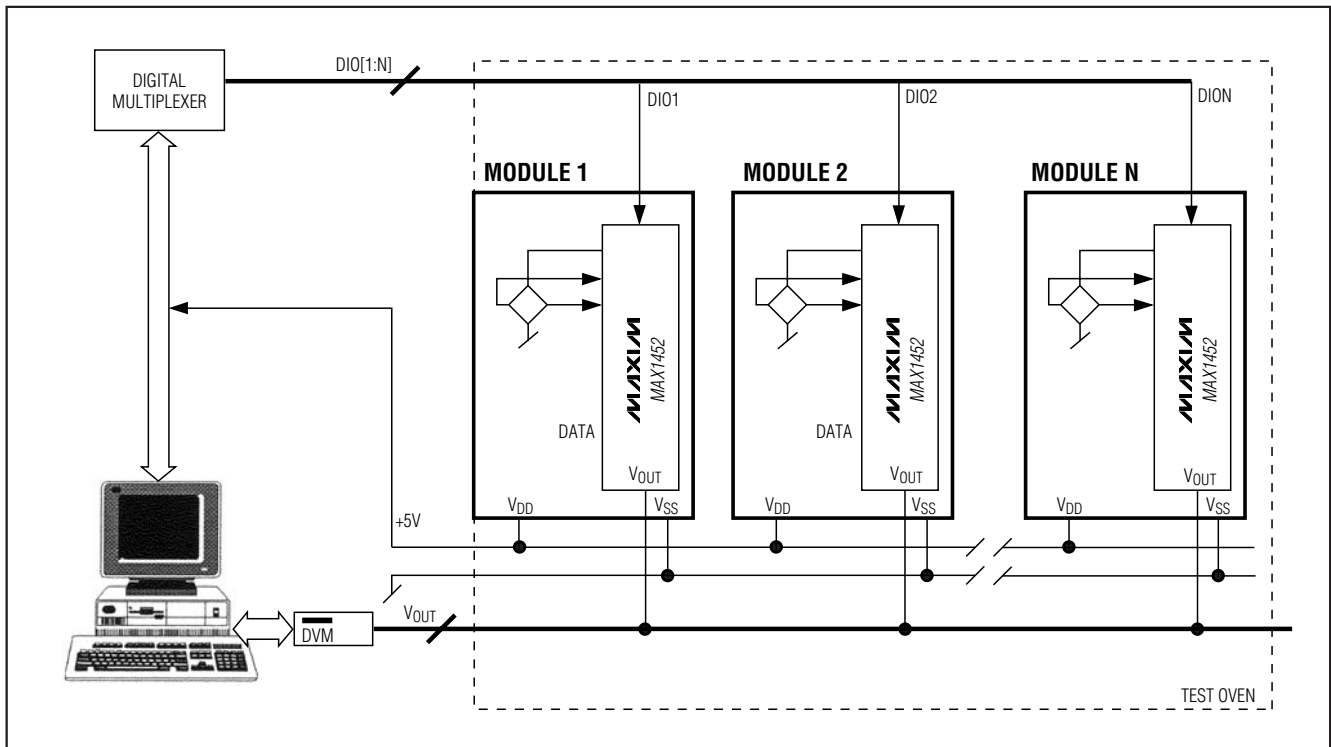


図7. 自動化試験システムの概念

このEVキットは、センサ付MAX1452の手動設定を容易にする設計となっており、以下を含みます。

- 1) 評価用プリント基板。シリコン圧力センサ付又はなし。すぐに評価を実施できます。
- 2) 設計/アプリケーションマニュアル。MAX1452の構造と機能性の詳細な説明。このマニュアルは、センサのデータ収集に詳しい試験エンジニアを対象に作成されており、センサの補償アルゴリズム及び試験手順について説明しています。

- 3) MAX1452通信ソフトウェア。コンピュータのキーボード(IBMコンパチブル)を使って1モジュールずつMAX1452を設定できます。
- 4) インタフェースアダプタ。評価用ボードをPCのシリアルポートに接続します。

低価格 高精度センサ信号 コンディショナ

MAX1452

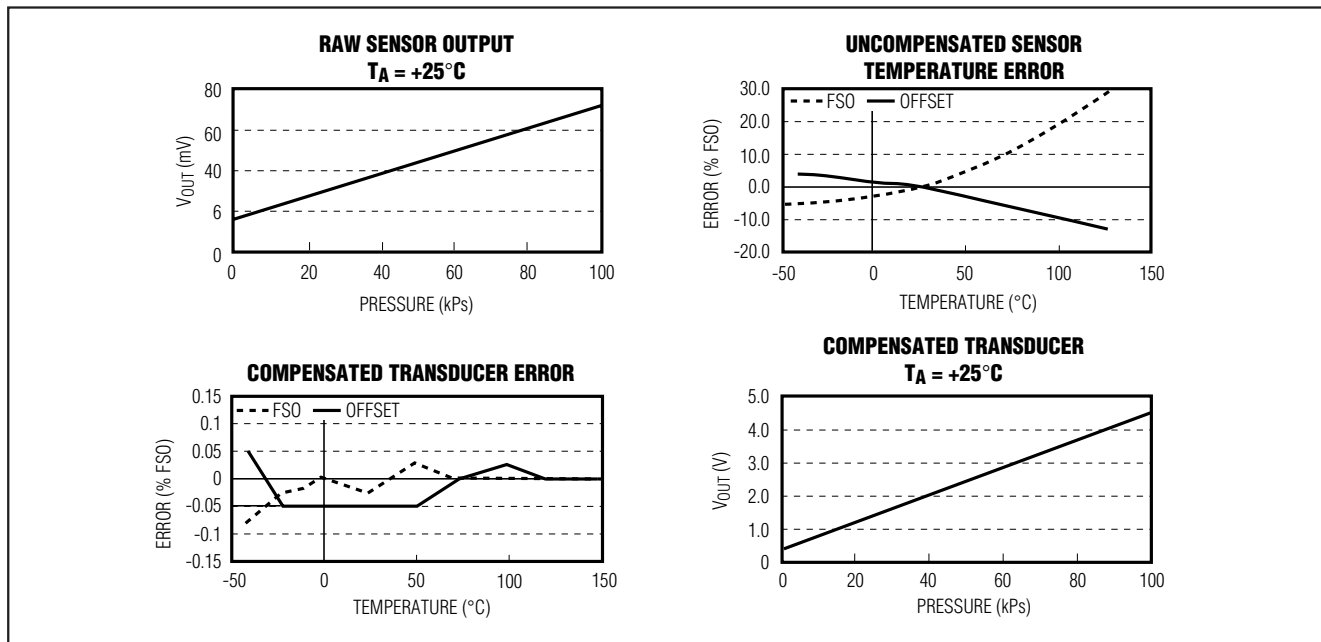


図8. 調整前のセンサと調整済みトランスデューサの比較

表2. レジスタ

REGISTER	DESCRIPTION
CONFIG	Configuration Register
ODAC	Offset DAC Register
OTCDAC	Offset Temperature Coefficient DAC Register
FSODAC	Full Span Output DAC Register
FSOTCDAC	Full Span Output Temperature Coefficient DAC Register

表3. コンフィギュレーションレジスタ(CONFIG[15:0])

FIELD	NAME	DESCRIPTION
15:13	OSC[2:0]	Oscillator frequency setting. Factory preset, do not change.
12	REXT	Logic '1' selects external RISRC and RSTC.
11	CLK1M EN	Logic '1' enables CLK1M output driver.
10	PGA Sign	Logic '1' inverts INM and INP polarity.
9	IRO Sign	Logic '1' for positive input referred offset (IRO). Logic '0' for negative input referred offset (IRO).
8:6	IRO[2:0]	Input referred coarse offset adjustment.
5:2	PGA[3:0]	Programmable gain amplifier setting.
1	ODAC Sign	Logic '1' for positive offset DAC output. Logic '0' for negative offset DAC output.
0	OTCDAC Sign	Logic '1' for positive offset TC DAC output. Logic '0' for negative offset TC DAC output.

表4. 入力参照オフセット(IRO[2:0])

IRO SIGN, IRO[2:0]	INPUT REFERRED OFFSET CORRECTION AS % OF VDD	INPUT REFERRED OFFSET, CORRECTION AT VDD = 5VDC IN mV
1,111	+1.25	+63
1,110	+1.08	+54
1,101	+0.90	+45
1,100	+0.72	+36
1,011	+0.54	+27
1,010	+0.36	+18
1,001	+0.18	+9
1,000	0	0
0,000	0	0
0,001	-0.18	-9
0,010	-0.36	-18
0,011	-0.54	-27
0,100	-0.72	-36
0,101	-0.90	-45
0,110	-1.08	-54
0,111	-1.25	-63

低価格 高精度センサ信号 コンディショナ

MAX1452

表5. PGA利得設定(PGA[3:0])

PGA[3:0]	PGA GAIN (V/V)
0000	39
0001	52
0010	65
0011	78
0100	91
0101	104
0110	117
0111	130
1000	143
1001	156
1010	169
1011	182
1100	195
1101	208
1110	221
1111	234

表6. 温度インデックスの標準値

TEMPERATURE (°C)	TEMP-INDEX[7:0]	
	DECIMAL	HEXADECIMAL
-40	20	14
25	65	41
85	106	6A
125	134	86

表7. EEPROM ODAC及びFSODACの参照テーブルメモリマップ

TEMP-INDEX[7:0]	EEPROM ADDRESS ODAC LOW BYTE AND HIGH BYTE	EEPROM ADDRESS FSODAC LOW BYTE AND HIGH BYTE
00hex to 7Fhex	000hex and 001hex to 0FEhex and 0FFhex	200hex and 201hex to 2FEhex and 2FFhex
80hex to AFhex	100hex and 101hex to 15Ehex and 15Fhex	1A0hex and 1A1hex to 1FEhex and 1FFhex

表8. 制御位置(CL[15:0])

FIELD	NAME	DESCRIPTION
15:8	CL[15:8]	Reserved
7:0	CL[7:0]	Control Location. Secure-Lock is activated by setting this to FFhex which disables DIO serial communications and connects OUT to PGA output.

表9. IRSAデコード

IRSA[3:0]	DESCRIPTION
0000	Write IRSD[3:0] to DHR[3:0] (data hold register)
0001	Write IRSD[3:0] to DHR[7:4] (data hold register)
0010	Write IRSD[3:0] to DHR[11:8] (data hold register)
0011	Write IRSD[3:0] to DHR[15:12] (data hold register)
0100	Reserved
0101	Reserved
0110	Write IRSD[3:0] to ICRA[3:0] or IEEA[3:0], (internal calibration register address or internal EEPROM address nibble 0)
0111	Write IRSD[3:0] to IEEA[7:4] (internal EEPROM address, nibble 1)
1000	Write IRSD[3:0] to IRSP[3:0] or IEEA[9:8], (interface register set pointer where IRSP[1:0] is IEEA[9:8])
1001	Write IRSD[3:0] to CRIL[3:0] (command register to internal logic)
1010	Write IRSD[3:0] to ATIM[3:0] (analog timeout value on read)
1011	Write IRSD[3:0] to ALOC[3:0] (analog location)
1100 to 1110	Reserved
1111	Write IRSD[3:0] = 1111bin to relearn the baud rate

低価格 高精度センサ信号 コンディショナ

MAX1452

表10. CRILコマンドコード

CRIL[3:0]	NAME	DESCRIPTION
0000	LdICR	Load internal calibration register at address given in ICRA with data from DHR[15:0].
0001	EEPW	EEPROM write of 8 data bits from DHR[7:0] to address location pointed by IEEA [9:0].
0010	ERASE	Erase all of EEPROM (all bytes equal FFhex).
0011	RdICR	Read internal calibration register as pointed to by ICRA and load data into DHR[15:0].
0100	RdEEP	Read internal EEPROM location and load data into DHR[7:0] pointed by IEEA [9:0].
0101	RdIRS	Read interface register set pointer IRSP[3:0]. See Table 12.
0110	RdAlg	Output the multiplexed analog signal onto OUT. The analog location is specified in ALOC[3:0] (Table 14) and the duration (in byte times) that the signal is asserted onto the pin is specified in ATIM[3:0] (Table 13).
0111	PageErase	Erases the page of the EEPROM as pointed by IEEA[9:6]. There are 64 bytes per page and thus 12 pages in the EEPROM.
1000 to 1111	Reserved	Reserved.

表11. IRCAデコード

ICRA[3:0]	NAME	DESCRIPTION
0000	CONFIG	Configuration Register
0001	ODAC	Offset DAC Register
0010	OTCDAC	Offset Temperature Coefficient DAC Register
0011	FSODAC	Full Scale Output DAC Register
0100	FSOTCDAC	Full Scale Output Temperature Coefficient DAC Register
0101		Reserved. Do not write to this location (EEPROM test).
0110 to 1111		Reserved. Do not write to this location.

表12. IRSPデコード

IRSP[3:0]	RETURNED VALUE
0000	DHR[7:0]
0001	DHR[15:8]
0010	IEEA[7:4], ICRA[3:0] concatenated
0011	CRIL[3:0], IRSP[3:0] concatenated
0100	ALOC[3:0], ATIM[3:0] concatenated
0101	IEEA[7:0] EEPROM address byte
0110	IEED[7:0] EEPROM data byte
0111	TEMP-Index[7:0]
1000	BitClock[7:0]
1001	Reserved. Internal flash test data.
1010-1111	11001010 (CAhex). This can be used to test communication.

表13. ATIM定義

ATIM[3:0]	DURATION OF ANALOG SIGNAL SPECIFIED IN BYTE TIMES (8-BIT TIME)
0000	$2^0 + 1 = 2$ byte times i.e. (2×8) / baud rate
0001	$2^1 + 1 = 3$ byte times
0010	$2^2 + 1 = 5$ byte times
0011	$2^3 + 1 = 9$ byte times
0100	$2^4 + 1 = 17$ byte times
0101	$2^5 + 1 = 33$ byte times
0110	$2^6 + 1 = 65$ byte times
0111	$2^7 + 1 = 129$ byte times
1000	$2^8 + 1 = 257$ byte times
1001	$2^9 + 1 = 513$ byte times
1010	$2^{10} + 1 = 1025$ byte times
1011	$2^{11} + 1 = 2049$ byte times
1100	$2^{12} + 1 = 4097$ byte times
1101	$2^{13} + 1 = 8193$ byte times
1110	$2^{14} + 1 = 16,385$ byte times
1111	In this mode OUT is continuous, however DIO will accept commands after 32,769 byte times. Do not parallel connect DIO to OUT.

低価格 高精度センサ信号 コンディショナ

MAX1452

表14. ALOC定義

ALOC[3:0]	ANALOG SIGNAL	DESCRIPTION
0000	OUT	PGA Output
0001	BDR	Bridge Drive
0010	ISRC	Bridge Drive Current Setting
0011	VDD	Internal Positive Supply
0100	VSS	Internal Ground
0101	BIAS5U	Internal Test Node
0110	AGND	Internal Analog Ground. Approximately half of VDD.
0111	FSODAC	Full Scale Output DAC
1000	FSOTCDAC	Full Scale Output TC DAC
1001	ODAC	Offset DAC
1010	OTCDAC	Offset TC DAC
1011	VREF	Bandgap Reference Voltage (nominally 1.25V)
1100	VPTATP	Internal Test Node
1101	VPTATM	Internal Test Node
1110	INP	Sensor's Positive Input
1111	INM	Sensor's Negative Input

表15. 補償の効果

TYPICAL UNCOMPENSATED INPUT (SENSOR)	TYPICAL COMPENSATED TRANSDUCER OUTPUT
Offset.....±100%FSO	OUT.....Ratiometric to VDD at 5.0V
FSO.....1 to 40mV/V	Offset at +25°C.....0.500V ± 200μV
Offset TC.....20% FSO	FSO at +25°C.....4.000V ± 200μV
Offset TC Nonlinearity.....4% FSO	Offset accuracy over temp. range.....±4mV (±0.1% FSO)
FSOTC.....-20% FSO	FSO accuracy over temp. range.....±4mV (±0.1% FSO)
FSOTC Nonlinearity.....5% FSO	
Temperature Range.....-40°C to +125°C	

チップ情報

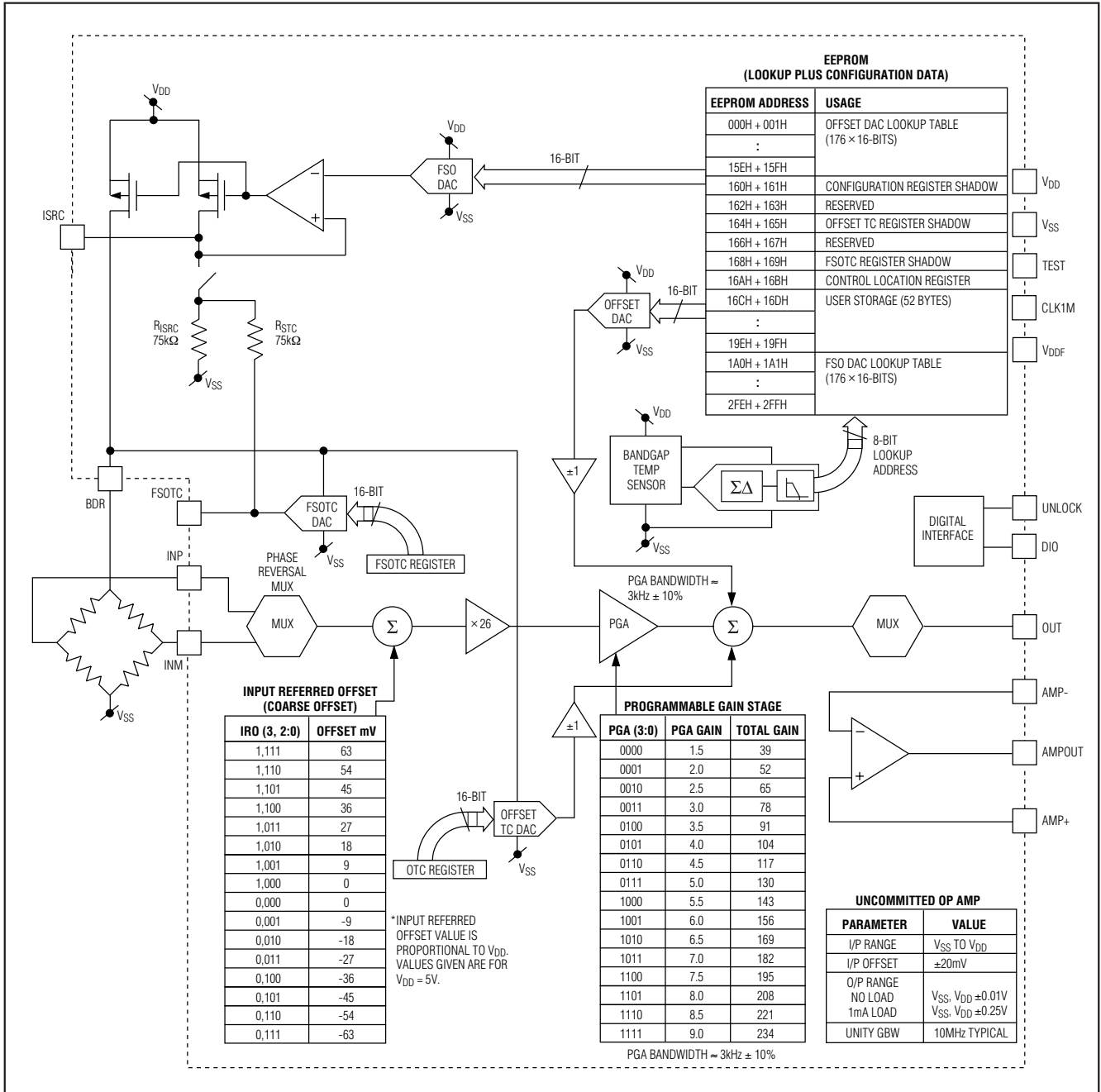
TRANSISTOR COUNT: 67,382

SUBSTRATE CONNECTED TO: V_{SS}

低価格 高精度センサ信号 コンディショナ

MAX1452

詳細ブロック図

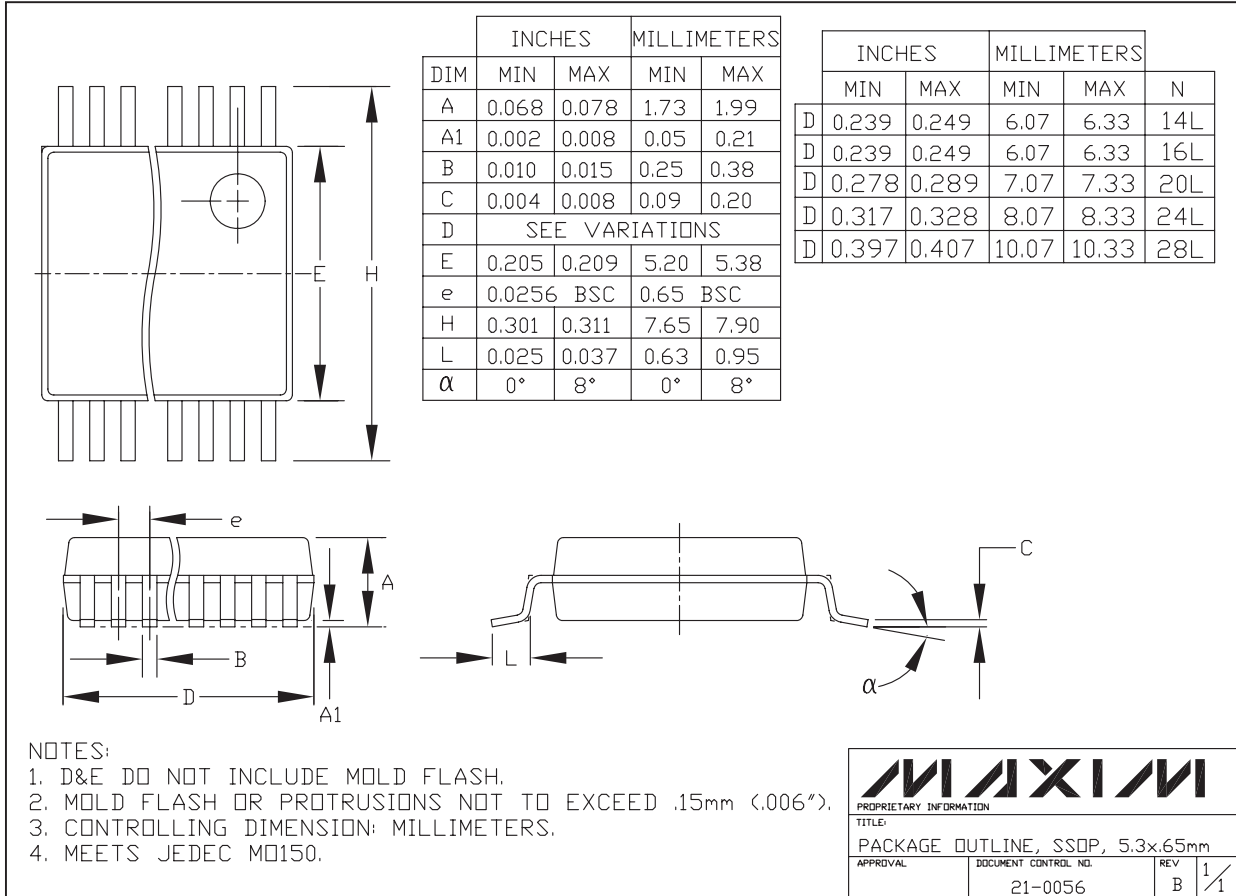


低価格 高精度センサ信号 コンディショナ

MAX1452

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



SSOP1EFS

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

24 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600