2/4チャネル、I²C可変電流DAC

概要

DS4402とDS4404は、それぞれ2個と4個のI²C*可変電流DACを搭載しており、電流のソースまたはシンクをすることが可能です。各出力は、I²Cインタフェースによってプログラムされる31個のシンク設定値と31個のソース設定値を持っています。外付けの抵抗によって、各出力のフルスケールの範囲とステップサイズを設定します。

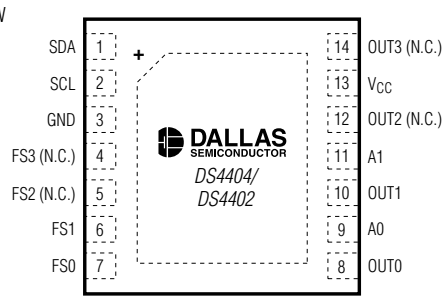
アプリケーション

電源調整

電源のマージン調整

可変電流シンクまたはソース

ピン配置



TDFN
(3mm x 3mm x 0.8mm)

( ) INDICATES FOR DS4402 ONLY.

特長

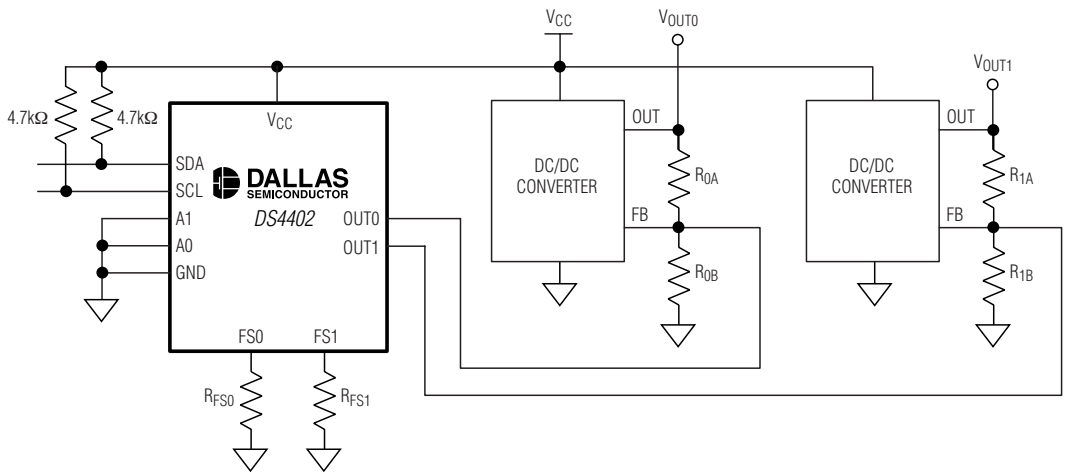
- 2個(DS4402)または4個(DS4404)の電流DAC
- 外付け抵抗で決定される各DACのフルスケールレンジ
- シンクとソースモード用の各31個の設定
- I²C互換のシリアルインタフェース
- 2個の3値アドレス端子によって同じI²Cバス上に9個のデバイスを配置することが可能
- 低コスト
- 小型パッケージ(14ピンTDFN)
- -40℃～+85℃の温度範囲
- 1.7V～5.5V動作

型番

PART	TEMP RANGE	PIN-PACKAGE
DS4402N+	-40°C to +85°C	14 TDFN (3mm x 3mm)
DS4402N+T&R	-40°C to +85°C	14 TDFN (3mm x 3mm)
DS4404N+	-40°C to +85°C	14 TDFN (3mm x 3mm)
DS4404N+T&R	-40°C to +85°C	14 TDFN (3mm x 3mm)

+は鉛フリーパッケージを示します。
T&Rは、テープおよびリールのパッケージを示します。

標準動作回路



*Maxim Integrated Products, Inc.または二次ライセンスを受けている同社の関連会社からI²C部品を購入することにより、これらの部品をI²Cシステムで使用するためのPhilips社のI²C特許権に基づくライセンスが許諾されたことになります。但し、システムがPhilips社により定義されたI²C標準規格に合致していることを必要とします。

本データシートに記載された内容はMaxim Integrated Productsの公式な英語版データシートを翻訳したものです。翻訳により生じる相違及び誤りについては責任を負いかねます。正確な内容の把握には英語版データシートをご参照ください。

無料サンプル及び最新版データシートの入手には、マキシムのホームページをご利用ください。http://japan.maxim-ic.com

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, SDA, and SCL Relative to Ground.....-0.5V to +6.0V
Voltage Range on A0, A1, FS0, FS1, FS2, FS3, OUT0, OUT1, OUT2, and OUT3 Relative to Ground .....-0.5V to (V_{CC} + 0.5V) (Not to exceed 6.0V.)
Operating Temperature Range .....-40°C to +85°C
Storage Temperature Range .....-55°C to +125°C
Soldering Temperature .....Refer to IPC/JEDEC J-STD-020 Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED OPERATING CONDITIONS

(T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V_{CC}	(Note 1)	2.7		5.5	V
Input Logic 1 (SDA, SCL, A0, A1)	V_{IH}		0.7 x V_{CC}		V_{CC} + 0.3	V
Input Logic 0 (SDA, SCL, A0, A1)	V_{IL}		-0.3		0.3 x V_{CC}	V

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +2.7V to +5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Supply Current	I_{CC}	V_{CC} = 5.5V (Note 2)	DS4402			500	µA
			DS4404			500	
Input Leakage (SDA, SCL)	I_{IL}	V_{CC} = 5.5V				1	µA
Output Leakage (SDA)	I_L					1	µA
Output Current Low (SDA)	I_{OL}	V_{OL} = 0.4V		3			mA
		V_{OL} = 0.6V		6			
Address Input Resistors	R_{IN}				240		kΩ
Reference Voltage	V_{REF}				1.23		V

OUTPUT CURRENT CHARACTERISTICS

(V_{CC} = +2.7V to +5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage for Sinking Current	$V_{OUT:SINK}$	(Note 3)	0.5		V_{CC}	V
Output Voltage for Sourcing Current	$V_{OUT:SOURCE}$	(Note 3)	0		V_{CC} - 0.5	V
Full-Scale Sink Output Current	$I_{OUT:SINK}$	(Note 3)	0.5		2.0	mA
Full-Scale Source Output Current	$I_{OUT:SOURCE}$	(Note 3)	-2.0		-0.5	mA
Output-Current Full-Scale Accuracy	$I_{OUT:FS}$	+25°C, V_{CC} = 4.0V; using ideal R_{FS} resistor		2.5	5.0	%
Output-Current Temperature Drift	$I_{OUT:TC}$	(Note 4)		70		ppm/°C

OUTPUT CURRENT CHARACTERISTICS (continued)

(V_{CC} = +2.7V to +5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output-Current Power-Supply Rejection Ratio		DC		0.33		%/V
Output Leakage Current at Zero Current Setting	I_{ZERO}		-1		+1	µA
Output-Current Differential Linearity	DNL	(Note 5)			0.5	LSB
Output-Current Integral Linearity	INL	(Note 6)			1	LSB

I²C AC ELECTRICAL CHARACTERISTICS

(V_{CC} = +2.7V to +5.5V, T_A = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f_{SCL}	(Note 7)	0		400	kHz
Bus Free Time Between STOP and START Conditions	t_{BUF}		1.3			µs
Hold Time (Repeated) START Condition	$t_{HD:STA}$		0.6			µs
Low Period of SCL	t_{LOW}		1.3			µs
High Period of SCL	t_{HIGH}		0.6			µs
Data Hold Time	$t_{DH:DAT}$		0		0.9	µs
Data Setup Time	$t_{SU:DAT}$		100			ns
START Setup Time	$t_{SU:STA}$		0.6			µs
SDA and SCL Rise Time	t_R	(Note 8)	$20 + 0.1C_B$		300	ns
SDA and SCL Fall Time	t_F	(Note 8)	$20 + 0.1C_B$		300	ns
STOP Setup Time	$t_{SU:STO}$		0.6			µs
SDA and SCL Capacitive Loading	C_B	(Note 8)			400	pF

Note 1: All voltages with respect to ground. Currents entering the IC are specified positive, and currents exiting the IC are negative.
Note 2: Supply current specified with all outputs set to zero current setting with all inputs (except A1 and A0, which can be open) driven to well-defined logic levels. SDA and SCL are connected to V_{CC}. Excludes current through R_{FS} resistors (I_{RFS}). Total current including I_{RFS} is I_{CC} + (2 x I_{RFS}).
Note 3: The output-voltage full-scale current ranges must be satisfied to ensure the device meets its accuracy and linearity specifications.
Note 4: Temperature drift excludes drift caused by external resistor.
Note 5: Differential linearity is defined as the difference between the expected incremental current increase with respect to position and the actual increase. The expected incremental increase is the full-scale range divided by 31.
Note 6: Integral linearity is defined as the difference between the expected value as a function of the setting and the actual value. The expected value is a straight line between the zero and the full-scale values proportional to the setting.
Note 7: Timing shown is for fast-mode (400kHz) operation. This device is also backward compatible with I²C standard-mode timing.
Note 8: C_B—total capacitance of one bus line in pF.

端子説明

端子		名称	機能
DS4404	DS4402		
1	1	SDA	I²Cシリアルデータ。I²Cデータの入力/出力。
2	2	SCL	I²Cシリアルクロック。I²Cクロック入力。
3	3	GND	グランド
4	—	FS3	フルスケール較正入力。これらの端子のグランドに接続した抵抗は、各出力のフルスケール電流を決定します。FS0はOUT0を制御、FS1はOUT1を制御、FS2はOUT2を制御、FS3はOUT3を制御します。(DS4402は、FS0とFS1の2入力のみを持っています。)
5	—	FS2	
6	6	FS1	
7	7	FS0	
8	8	OUT0	電流出力。I²CインタフェースとFSxに接続された抵抗によって決定した電流をシンクまたはソースします。(DS4402は、OUT0とOUT1の2出力のみを持っています。)
10	10	OUT1	
12	—	OUT2	
14	—	OUT3	
9, 11	9, 11	A0, A1	アドレス選択入力。3値入力(V_{CC}、GND、接続無し)は、I²Cのスレーブアドレスを決定します。9個の利用可能なデバイスアドレスについては、「詳細」の項を参照してください。
13	13	V_{CC}	電源
—	4, 5, 12, 14	N.C.	接続なし
—	—	EP	エクスポーズドパッド。浮かせたままにするか、GNDに接続します。

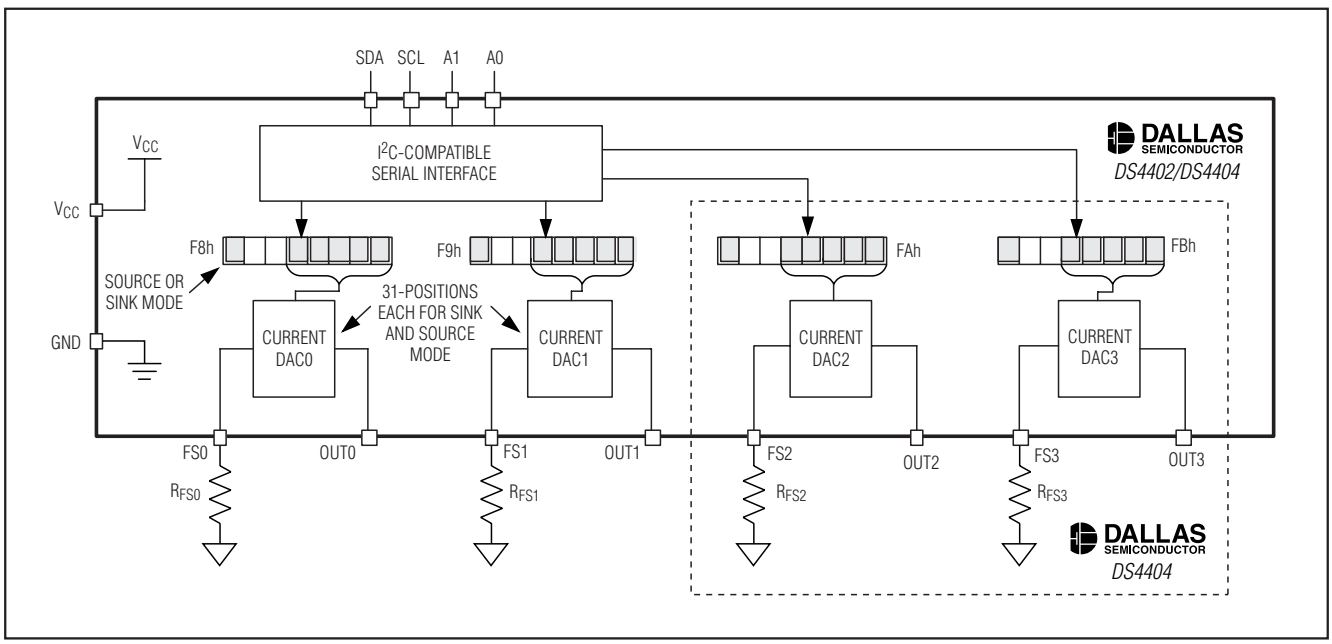


図1. ファンクション図

詳細

DS4402/DS4404は、2/4個のI²C可変電流ソース(図1)を内蔵しており、それぞれは電流のシンクとソースが可能です。各出力は、I²Cインタフェース経由でプログラムされる31個のシンクと31個のソース設定値を持っています。出力のフルスケールの範囲(及び対応するステップサイズ)は外付けの抵抗で決定され、4:1の範囲にわたって出力電流を調節します。各々の出力用の外付け抵抗の値(R_{FS})を決定する計算式は、次式になります。

式1:

$$R_{FS} = (V_{REF} / I_{FS}) \times (31 / 4)$$

ここで、I_{FS}は要求されるフルスケールの電流です。

DS4402/DS4404は、電源投入時にゼロ電流を出力します。これは、システムのホストコントローラがデバイスの設定を修正できるようになる前に、誤った電流をシンクまたはソースすることを防止するために行われます。

機器または他の回路にバイアスをかけるためのソースとして、DS4402/DS4404は、制御用のI²Cインタフェースを持った簡単で安価な電流ソースを提供します。調節可能なフルスケールの範囲は、アプリケーションが5ビットのシンクまたはソースの分解能を最大限に活用できるようにします。

可変電源のアプリケーション(「標準動作回路」を参照)に使用すると、電源の投入時にゼロ出力電流をデフォルトとしているため、DS4402/DS4404は、電源投入初期の供給電圧に影響を及ぼしません。DS4402/DS4404は、フィードバック用電圧ノードに電流をソースまたはシンクすることで、レギュレータが安定状態の動作点へ到達するために必要とする出力電圧値を変化させます。出力電流のレンジを設定するための外付け抵抗を使うことにより、これらのデバイスは、フィードバックネットワークのインピーダンス調整や、電源が制御あるいは制限される範囲を調整するための柔軟性を提供します。

I²Cスレーブアドレス

DS4402/DS4404は、2つの3値アドレス入力で決定される9個のI²Cスレーブアドレスのうちの1つに応答します。3値入力の状態は、V_{CC}に接続、グランドに接続、もしくは接続なしです。接続なしの状態を判別するために(図2)、アドレス入力は内部抵抗によるウィーク接続を持っており、端子を中間電圧に引っ張ります。

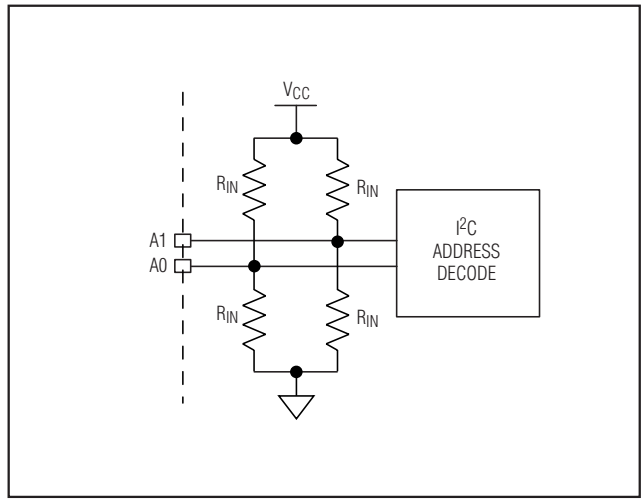


図2. I²Cのアドレス入力

表1は、アドレス入力の組み合わせで決まるスレーブアドレスの一覧表です。

表1. スレーブアドレス

A1	A0	SLAVE ADDRESS (HEXADECIMAL)
GND	GND	90h
GND	V_{CC}	92h
V_{CC}	GND	94h
V_{CC}	V_{CC}	96h
N.C.	GND	98h
N.C.	V_{CC}	9Ah
GND	N.C.	9Ch
V_{CC}	N.C.	9Eh
N.C.	N.C.	A0h

メモリ構成

DS4402/DS4404の電流ソースを制御するには、表2にリストされたメモリアドレスに書込みます。

表2. メモリアドレス

MEMORY ADDRESS (HEXADECIMAL)	CURRENT SOURCE
F8h	OUT0
F9h	OUT1
FAh*	OUT2*
FBh*	OUT3*

*DS4404用のみ。

各々の出力制御レジスタのフォーマットは下記で与えられます。

MSB							LSB
S	X	X	D_4	D_3	D_2	D_1	D_0

ここで:

ビット	名称	機能	電源オン時のデフォルト値
S	サインビット	DACがソースをするかシンクをするかを決定します。シンクにはS = 0で、ソースにはS = 1です。	0b
X	予約済	予約済みです。双方のビットからは、ゼロが読取られます。	00b
D_X	データ	DAC出力を制御する5ビットのデータワード。00000bの設定は、サインビットの状態に関係なくゼロ電流を出力します。	00000b

例: I_{FS0} = 800µAで、レジスタF8hには値92hが書き込まれているとします。必要な外部抵抗の値を計算し、このレジスタ設定での出力電流の大きさを計算します。

$$R_{FS} = (V_{REF} / 800\mu A) \times (31 / 4) = 11.9k\Omega$$

出力レジスタのMSBは1のため、出力は12hの位置(十進数で18)と一致する値をソースしています。出力電流の大きさは、次の値に等しくなります。

$$800\mu A \times (18 / 31) = 465\mu A$$

I²Cシリアルインタフェースの説明

I²Cの定義

以下の用語はI²Cデータ転送の説明に一般に使用されます。

マスタデバイス：マスタデバイスはバス上のスレーブデバイスを制御します。マスタデバイスは、SCLクロックパルス、START条件、およびSTOP条件を生成します。

スレーブデバイス：スレーブデバイスはマスタの要求に応じてデータを送受信します。

バスアイドルまたは非ビジー：SDAとSCLの両方が非アクティブでロジックハイ状態にあるときのSTOP条件とSTART条件の間の時間。。バスがアイドルのとき、バスアイドルまたは非ビジーは、頻繁にスレーブデバイスを低電力モードにします。

START条件：START条件は、スレーブとの新たなデータ転送を開始するためにマスタが生成します。SCLがハイの間にSDAがハイからローに遷移すると、START条件が発生します。適切なタイミングについては、図3を参照してください。

STOP条件：STOP条件は、スレーブとのデータ転送を終了するためにマスタが生成します。SCLがハイの間にSDAがローからハイに遷移すると、STOP条件が発生します。適切なタイミングについては、図3を参照してください。

反復START条件：マスタは、1回のデータ転送の最後に反復START条件を使用することによって、現在のデータ転送に続いて新たなデータ転送を直ちに開始することを表します。反復スタートは、データ転送を開始する特定のメモリアドレスを識別するために、通常、読取り動作中に使用されます。反復START条件は、通常のSTART条件と同様に送出されます。適切なタイミングについては、図3を参照してください。

ビット書込み：SDAはSCLがロー状態の間に遷移することが必要です。SDAのデータは、SCLの全ハイパルス期間およびセットアップとホールドの時間要件を満たす期間中、有効かつ不変の状態を保つものとします(図3)。データは、SCLの立上がりエッジの間にデバイスにシフトインされます。

ビット読取り：書込み動作の最後に、マスタはビット読取り中のSCLの次の立上りエッジの前に、適切なセットアップ時間(図3) SDAバスラインを解放する必要があります。デバイスは前のSCLパルスの立下りエッジでSDAの各データビットをシフトアウトし、このデータビットは現在のSCLパルスの立上りエッジで有効になります。マスタは、スレーブからビットを読み取っているときを含め、すべてのSCLクロックパルスを生成します。

確認応答(ACKとNACK)：肯定確認応答(ACK)または否定確認応答(NACK)は、常にバイト転送中に送信される9番目のビットです。データを受信するデバイス(読取り中のマスタ、または書込み中のスレーブ)は、9番目のビット中にゼロを送信することによってACKを返します。デバイスは9番目のビット中に1を送信することによってNACKを返します。ACKとNACKのタイミング(図4) は、その他すべてのビット書込みと同じです。ACKはデバイスがデータを正しく受信していることの確認です。NACKは読取りシーケンスを終了するために使用されるか、もしくはデバイスがデータを受信していないことを表します。

バイト書込み：バイト書込みは、マスタからスレーブに転送(MSB先頭)される8ビットの情報と、スレーブからマスタへの1ビットの確認応答で構成されます。マスタが送信する8ビットはビット書込みの定義に従って行われ、確認応答はビット読取りの定義を用いて読み取られます。

バイト読取り：バイト読取りは、スレーブからマスタへの8ビット情報転送とマスタからスレーブへの1ビットのACKまたはNACKからなります。スレーブからマスタに転送(MSB先頭)される8ビットの情報は、前記のビット読取りの定義を用いてマスタによって読み取られ、マスタはビット書込みの定義を用いてACKを送信し後続のデータバイトを受信します。スレーブがSDAの制御をマスタに戻すためには、マスタは最終バイト読取りに対してNACKを返して通信を終了する必要があります。

スレーブアドレスバイト：I²Cバス上の各スレーブは、START条件のすぐ後に送信されるスレーブアドレス指定バイトに応答します。スレーブアドレスバイトは、上位7ビットにスレーブアドレスを含み、最下位ビットにR/$\overline{W}$ビットを含んでいます。DS4402/DS4404のスレーブアドレスは、A0とA1のアドレス端子の状態によって決定されます。A0とA1の状態に対応するアドレスは表1に示されています。

R/$\overline{W}$ビットが0 (A0hのように)のとき、マスタがスレーブにデータを書き込むということ示しています。R/$\overline{W}$ = 1の場合(この場合はA1h)、マスタがスレーブから読み取ることをを示しています。不正なスレーブアドレスが書き込まれた場合、DS4402/DS4404は、マスタが別のI²Cデバイスと通信していると判断し、次のSTART条件が送信されるまで通信を無視します。

メモリアドレス：I²C書込み動作中、マスタはメモリアドレスを送信してスレーブがデータを格納すべきメモリ位置を指示する必要があります。メモリアドレスは常に、スレーブアドレスバイトに続く書込み動作中に送信される2番目のバイトです。

I²C通信

スレーブへの書込み: マスタはSTART条件を生成し、スレーブアドレスバイト(R/$\overline{W}$ = 0)を書込み、メモリアドレスを書込み、データのバイトを書込み、そしてSTOP条件を生成する必要があります。マスタは、全てのバイト書込み操作中にスレーブの肯定応答を読取る必要があります。

スレーブからの読取り: スレーブから読取るために、マスタはSTART条件を生成し、R/$\overline{W}$ = 1でスレーブアドレスバイトを書込み、転送の終了を示すためにNACK持ったデータバイトを読取り、そしてSTOP条件を生成します。

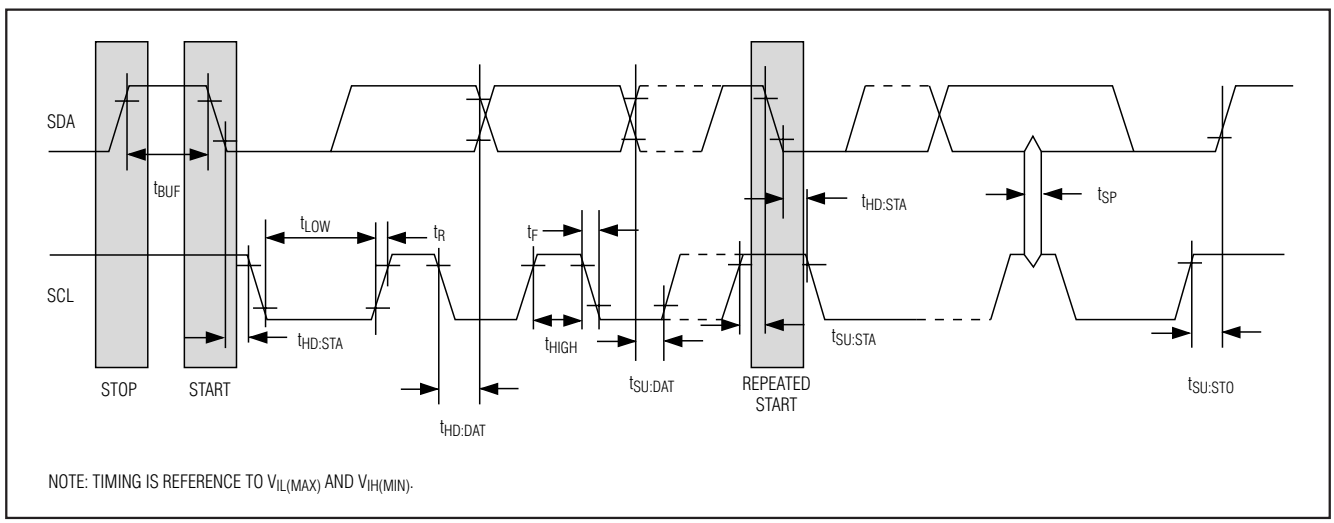


図3. I²Cのタイミング図

アプリケーション情報

調節可能な電源用の計算例

標準回路を使い、標準出力電圧が2.0V、フィードバック電圧が0.8V、R1 = 500ΩとR2 = 333Ωで、フルスケール電流を[(0.2 x 2.0V) / 500Ω = 800μA]に等しくなければならない電源を20%調整またはマージンすると仮定します。式1を使って、R_{FS}は、[R_{FS} = (V_{REF} / 800μA) x (31 / 4) = 11.9kΩ]と計算することができます。この構成の電流DACは、63個の設定値を使って1.6Vから2.4Vまで直線的に出力電圧を上下させることができるようにします。これは、1ステップが12.7mVの分解能に相当します。

電源のフィードバック電圧

調節可能な電源用のフィードバック電圧は、電圧を調整するための電流を正しくシンク/ソースするために、DS4402/DS4404では0.5VとV_{CC}-0.5Vの間になければなりません。

アドレス変更でのI²Cリセット

I²Cのスレーブアドレスを定義することに加えて、DS4402/DS4404のアドレス選択入力は、代替えの機能を持っています。アドレス選択入力を変えることで、I²Cのインタフェースをリセットします。この機能は電流のトランザクションを終了させ、SDAドライバーをハイインピーダンス状態にします。このハードウェアリセット機能は、ソフトウェア経由で行うために、必要とされることはありませんが、必要な場合にはI²Cのインタフェースをリセットする代替えの方法として提供されます。

V_{CC}のデカップリング

DS4402/DS4404を使用する際、最良の結果を得るために、0.01μFまたは0.1μFのコンデンサで電源をデカップルしてください。できれば高品質のセラミック表面実装コンデンサを使ってください。表面実装部品は、リードインダクタンスを最小限にして性能を向上させ、セラミックコンデンサは、デカップリングの応用において十分な高周波応答を持つ傾向があります。

レイアウト上の注意

DS4402/DS4404下部の配線パターンがエクスポーズドパッドと絶対にショートしないように注意しなければなりません。エクスポーズドパッドは信号グランドに接続されるか、あるいはフローティングにすることができます。

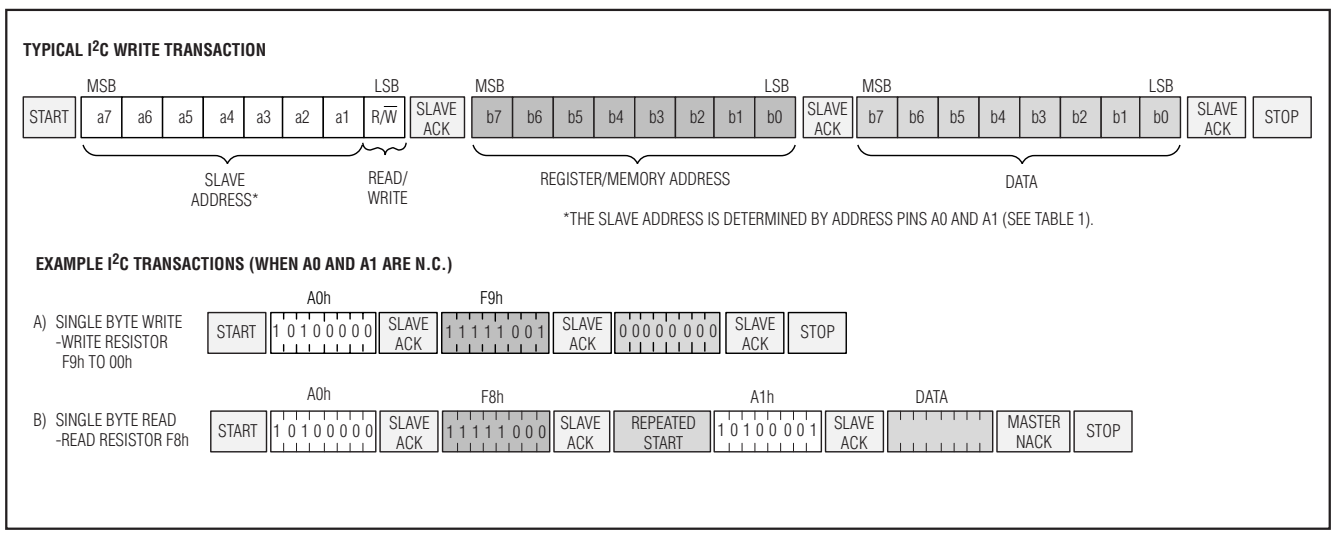


図4. I²Cの通信例

チップ情報

TRANSISTOR COUNT: 10,992

パッケージ

最新のパッケージ情報は、**japan.maxim-ic.com/DallasPackInfo**をご参照ください。

マキシム・ジャパン株式会社
〒169-0051東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。
マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

MAXIM is a registered trademark of Maxim Integrated Products, Inc.
DALLAS SEMICONDUCTOR is a registered trademark of Dallas Semiconductor Corporation.
© 2006 Maxim Integrated Products, Inc. All rights reserved.