

双路、非易失、可变电阻器， 带有用户 EEPROM

DS3902

概述

DS3902是双路、非易失、低温度系数、256级用户可选的可变数字电阻器。DS3902能够工作在2.4V到5.5V的宽电压范围内，可通过I²C兼容的串行接口与其通信。内部地址设置允许将DS3902从设备地址编程设置为128个可能地址之一。DS3902价格低廉，体积小巧，是替代传统机械调节电阻器的理想产品。

特性

- ◆ 双路256级线性数字电阻器
- ◆ 可提供50kΩ/30kΩ 或 50kΩ/15kΩ阻值
- ◆ 电阻设置保存于非易失存储器
- ◆ 低温度系数
- ◆ I²C兼容串行接口
- ◆ 宽工作电压范围(2.4V至 5.5V)
- ◆ 软件写保护
- ◆ 用户EEPROM存储器
- ◆ 从设备地址可编程
- ◆ 工作温度范围：-40°C至+95°C
- ◆ 小型 8引脚μSOP封装

应用

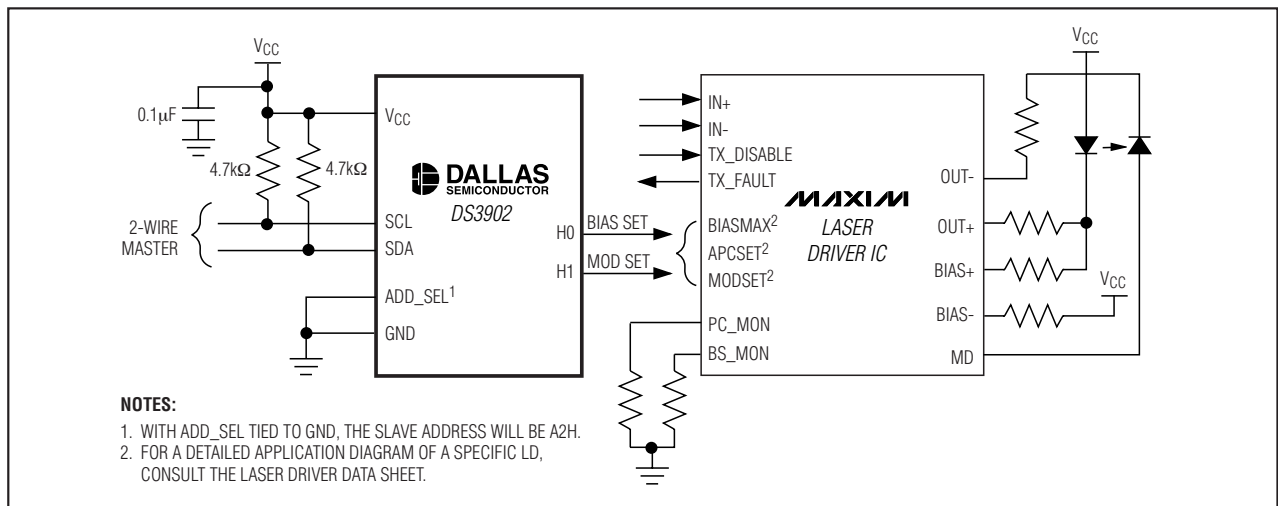
- 光收发器
- 光转发器
- 仪表与工业控制
- 射频功放
- 音频功放偏置
- 替代机械式可变电阻和DIP开关

订购信息

PART	RESISTOR VALUES (R0, R1)	TOP MARK	PIN-PACKAGE
DS3902U-530	30kΩ, 50kΩ	3902A	8 μSOP
DS3902U-515	15kΩ, 50kΩ	3902B	8 μSOP

订购信息(续)在数据资料的最后给出。

典型工作电路



引脚配置在数据资料的最后给出。

双路、非易失、可变电阻器， 带有用户 EEPROM

ABSOLUTE MAXIMUM RATINGS

Voltage Range on V_{CC}, SDA, SCL, H0,
and H1 Relative to Ground.....-0.5V to +6.0V
Voltage Range on ADD_SEL Relative
to Ground-0.5V to (V_{CC} + 0.5V), not to exceed 6.0V
Resistor Current3mA

Operating Temperature Range-40°C to +95°C
Programming Temperature Range0°C to +70°C
Storage Temperature Range-55°C to +125°C
Soldering TemperatureSee IPC/JEDEC
J-STD-020A Specification

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED DC OPERATING CONDITIONS

(T_A = -40°C to +95°C)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}	(Note 1)	+2.4		+5.5	V
Input Logic 1 (SDA, SCL, ADD_SEL)	V _{IH}		0.7 x V _{CC}		V _{CC} + 0.3	V
Input Logic 0 (SDA, SCL, ADD_SEL)	V _{IL}		-0.3		+0.3 x V _{CC}	V
Resistor Inputs	H0, H1		-0.3		+5.5	V
Resistor Current	I _{RES}				3	mA

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = +2.4V to +5.5V, T_A = -40°C to +95°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Standby Current	I _{STBY}	(Note 2)			200	μA
Input Leakage	I _L		-1		+1	μA
Low-Level Output Voltage (SDA)	V _{OL1}	3mA sink current	0		0.4	V
	V _{OL2}	6mA sink current	0		0.6	

ANALOG RESISTOR CHARACTERISTICS

(V_{CC} = +2.4V to +5.5V, T_A = -40°C to +95°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Resistance Tolerance		T _A = +25°C	-20		+20	%
Position 0 Resistance				160	250	Ω
Absolute Linearity		(Note 3)	-1		+1	LSB
Relative Linearity		(Note 4)	-0.75		+0.75	LSB
Temperature Coefficient		At position FFh. (Notes 5, 6)	-300		+300	ppm/°C
High-Impedance Resistor Current	I _{RHIZ}	H0, H1 = V _{CC}	-1		+1	μA

双路、非易失、可变电阻器， 带用户 EEPROM

DS3902

AC ELECTRICAL CHARACTERISTICS (Figure 1)

(VCC = +2.4V to +5.5V, TA = -40°C to +95°C, unless otherwise noted. Timing referenced to VIL(MAX) and VIH(MIN).)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}	(Note 7)	0		400	kHz
Bus Free Time Between STOP and START Conditions	t _{BUF}		1.3			μs
Hold Time (Repeated) START Condition	t _{HD:STA}		0.6			μs
Low Period of SCL	t _{LOW}		1.3			μs
High Period of SCL	t _{HIGH}		0.6			μs
Data Hold Time	t _{HD:DAT}		0		0.9	μs
Data Setup Time	t _{SU:DAT}		100			μs
Start Setup Time	t _{SU:STA}		0.6			μs
SDA and SCL Rise Time	t _R	(Note 8)	20 + 0.1 × C _B		300	ns
SDA and SCL Fall Time	t _F	(Note 8)	20 + 0.1 × C _B		300	ns
Stop Setup Time	t _{SU:STO}		0.6			μs
SDA and SCL Capacitive Loading	C _B	(Note 8)			400	pF
EEPROM Write Time	t _{WR}	(Note 9)			10	ms
Input Capacitance	C _I			5		pF
Startup Time	t _{ST}	(Note 6)			2	ms

NONVOLATILE MEMORY CHARACTERISTICS

(VCC = +2.4V to +5.5V, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EEPROM Writes		+70°C (Note 6)	50,000			

Note 1: All voltages referenced to ground.

Note 2: I_{STBY} specified for the inactive state measured with SDA = SCL = VCC, ADD_SEL = GND, and with H0 and H1 floating.

Note 3: Absolute linearity is the difference of measured value from expected value at resistor position. Expected value is from the measured minimum position to measured maximum position.

Note 4: Relative linearity is the deviation of an LSB resistor setting change vs. the expected LSB change. Expected LSB slope of the straight line is the typical operating curves from the measured minimum position to measured maximum position.

Note 5: See the *Typical Operating Characteristics* section.

Note 6: Guaranteed by design.

Note 7: Timing shown is for fast-mode (400kHz) operation. This device is also backward-compatible with I²C standard mode.

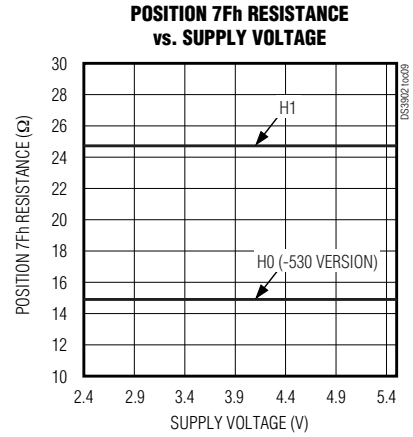
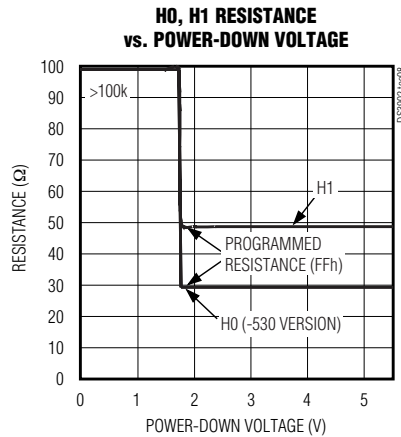
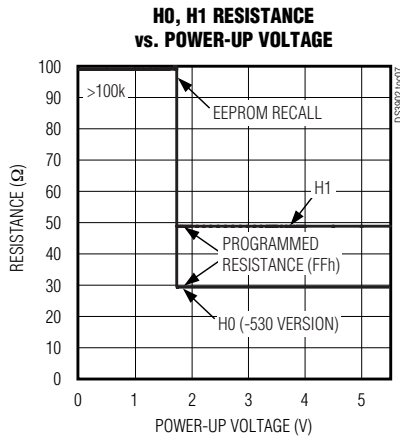
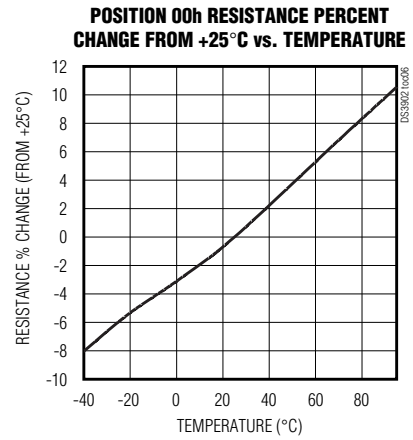
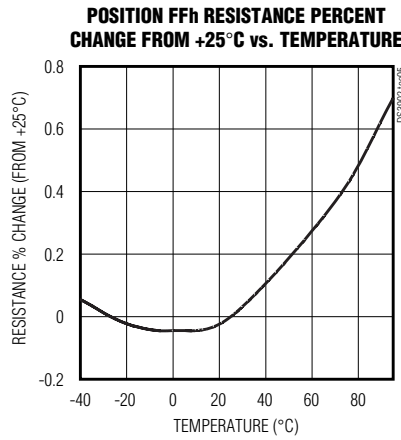
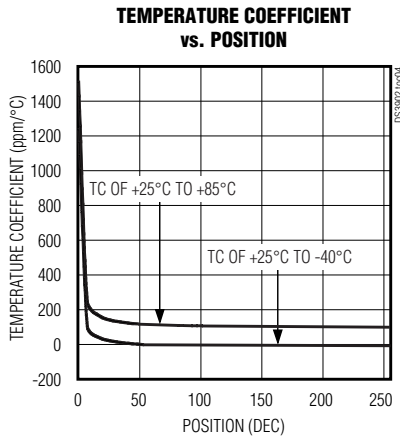
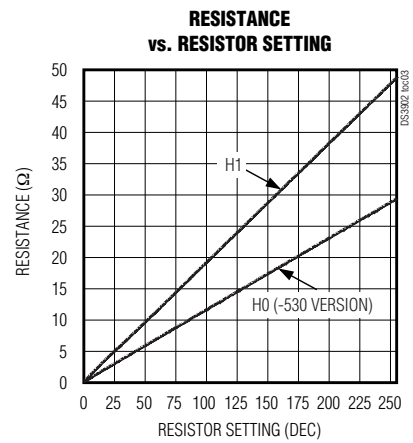
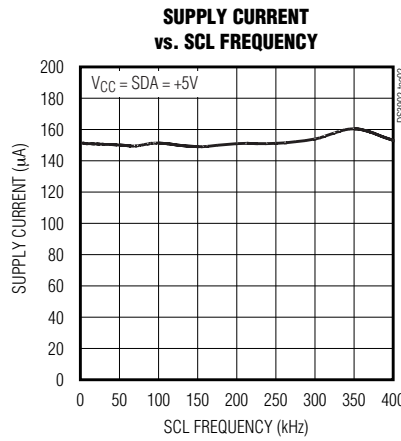
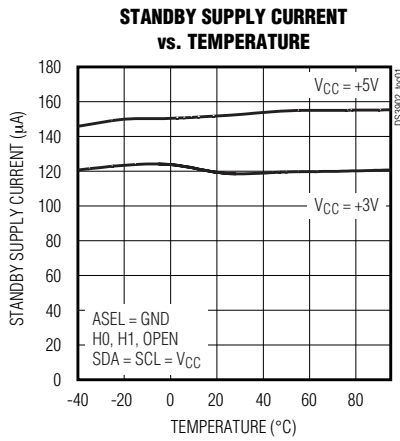
Note 8: C_B—total capacitance of one bus line in picofarads.

Note 9: EEPROM write begins after a STOP condition occurs.

双路、非易失、可变电阻器， 带用户 EEPROM

典型工作特性

($V_{CC} = +3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)

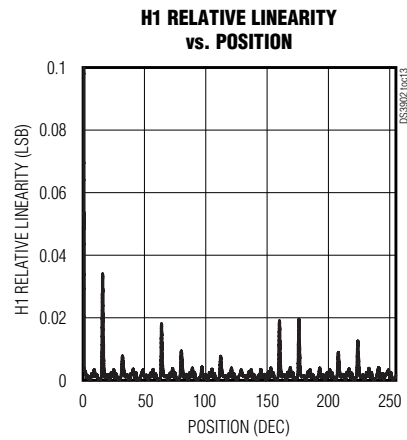
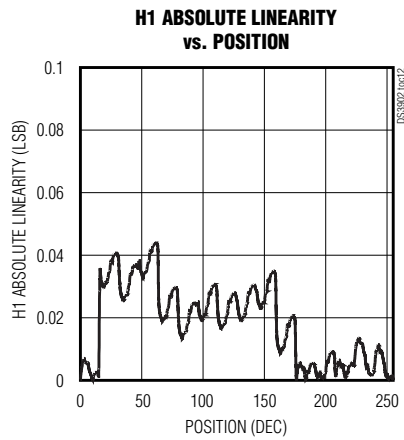
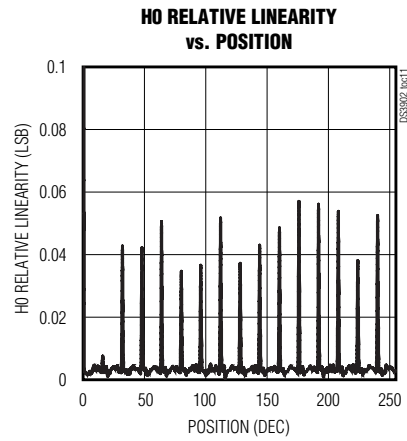
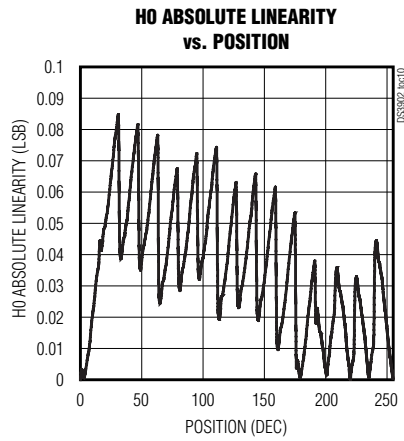


双路、非易失、可变电阻器， 带用户 EEPROM

典型工作特性(续)

($V_{CC} = +3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

DS3902



双路、非易失、可变电阻器， 带有用户 EEPROM

引脚说明

引脚	名称	功能
1	H0	电阻器 0 高端。
2	SDA	I ² C 串行数据漏极开路输入/输出。
3	SCL	I ² C 串行时钟输入。
4	GND	地。
5	ADD_SEL	地址选择。
6	H1	电阻器 1 高端。
7	N.C.	没有连接。
8	VCC	电源电压。

详细说明

DS3902 结构见原理框图部分，其主要部件的详细说明如下：

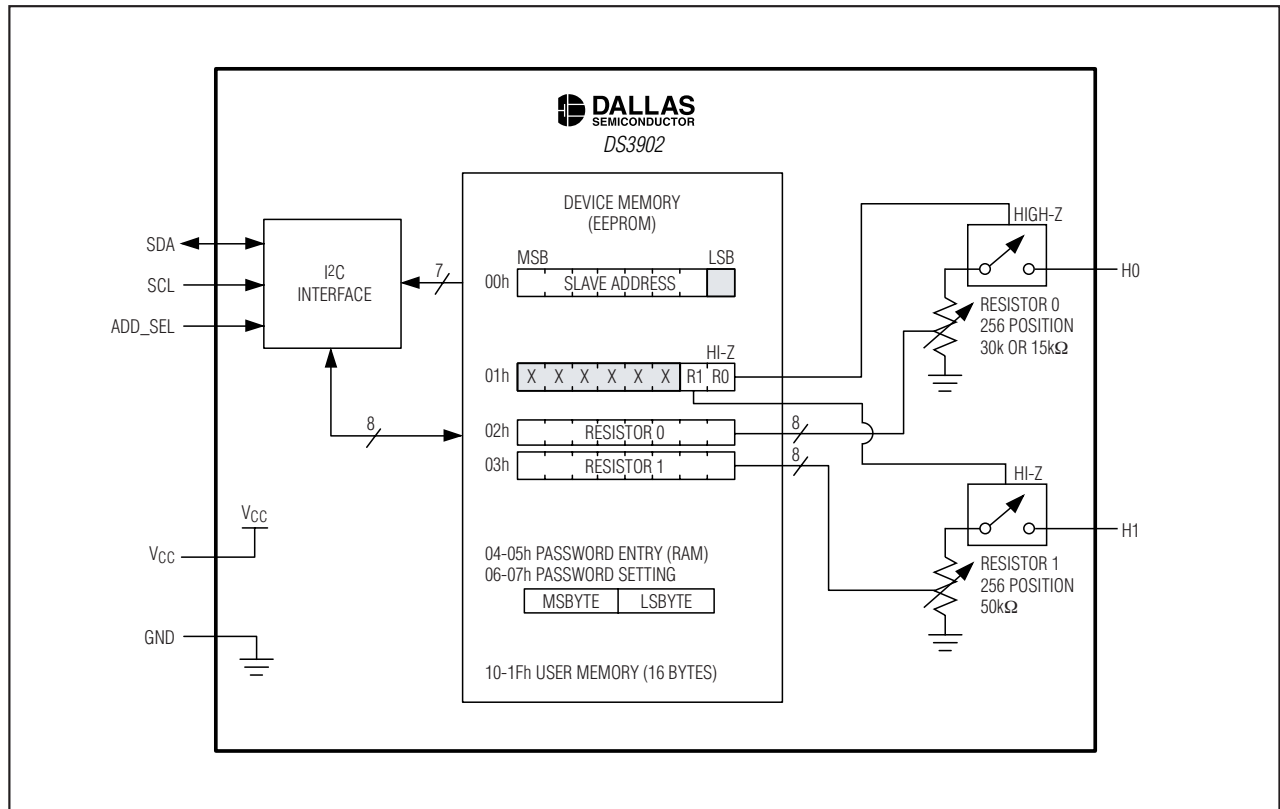
存储器图

DS3902 的存储器图见表 1。

电阻器

DS3902 包括两个、256 级(和高阻状态)、非易失、可变数字电阻器。引脚 H0 和 H1 分别是电阻器 0 和电阻器 1 的高端。两个电阻器的低端都已在内部接地。电阻器阻值能够通过 I²C 串行接口编程设置(见存储器图中电阻器 0 和电

原理框图



双路、非易失、可变电阻器， 带有用户 EEPROM

DS3902

表 1. 存储器图

DESCRIPTION	ADDR	BINARY								FACTORY DEFAULT	ACCESS		TYPE	
		MSB				LSB					W/O PW	W/PW		
Slave Address	00h	SLAVE ADDRESS								X	A0h	R	R/W	EEPROM
Configuration	01h	X	X	X	X	X	X	X	R1	R0	00h	R	R/W	EEPROM
Resistor 0	02h	b7	b6	b5	b4	b3	b2	b1	b0	7Fh	R	R/W	EEPROM	
Resistor 1	03h	b7	b6	b5	b4	b3	b2	b1	b0	7Fh	R	R/W	EEPROM	
Password Entry	04h	PW MSB								FFh	W	W	RAM	
	05h	PW LSB								FFh				
Password Setting	06h	PW MSB								FFh	—	R/W	EEPROM	
	07h	PW LSB								FFh				
No Memory	08h–0Fh	—								—	—	—	—	
User Memory	10h–1Fh	16 BYTES OF GENERAL PURPOSE EEPROM								ALL FFh	R	R/W	EEPROM	

X = 无关。

阻器 1 对应的寄存器)。分别用配置寄存器的第 1 位(R0 和 R1)来设置使能两个电阻器的高阻状态。如果其中某位被置 ‘1’，则相应的电阻器被置为高阻状态，若该位被清 ‘0’，电阻器又恢复到编程设置的阻值。将电阻器 0 或电阻器 1 寄存器置为 00h 时，对应电阻器设置在最小位置(最小阻值)。具体阻值可从 *Analog Resistor Characteristics* 电气特性表中查到。将电阻器 0 或电阻器 1 寄存器置为 FFh 时，电阻器阻值设为最大值。电阻器的标称阻值(以欧姆表示)可在本数据资料开始处的“订购信息”表中查到。

DS3902 上电时，电阻器瞬时升到高阻状态，然后恢复到 EEPROM 中存储的阻值。

从设备地址和 ADD_SEL 引脚

DS3902 在 I²C 总线上的从设备地址取决于 ADD_SEL 引脚的状态。如果该引脚为低电平，则从设备地址为 A2h。如果该引脚为高电平，则从设备地址由存储在 EEPROM 地址 00h 处的值决定。参考存储器图可得到出厂设置的从设备地址。其中高 7 位(LSB 为 R/W 位，未使用)用来编程设置 128 个可能的从设备地址之一。关于 I²C 接口的详细说明见本资料的后续部分。

软件写保护

设置一个双字节密码，并将其写到密码设置寄存器(06h 到 07h)中，可实现软件写保护。处于写保护状态时，可以读取所有存储器区域，但只能够写密码入口寄存器(04h 到 05h)。只有输入密码正确时，才可写存储器其他区域。参考存储器图，可知哪些寄存器的读/写需要密码，哪些不需要密码(PW)。出厂时密码设置为 FFFFh。同样，每次上电时，密码入口寄存器(为 RAM 而不是 EEPROM)缺省设置为 FFFFh，可以实现全部访问功能。如果不需要写保护功能，则可以保留密码设置寄存器的出厂设置，并忽略密码入口寄存器。

I²C 串行接口说明

I²C 定义

以下术语常用于描述 I²C 数据传输。

主设备：主设备控制总线上的从设备。主设备产生 SCL 时钟脉冲、启动和停止条件。

从设备：从设备根据主设备的要求发送和接收数据。

总线空闲或者非忙状态：当 SDA 和 SCL 均为无效且为逻辑高电平时，处于停止和开始条件之间。总线空闲时，通常为从设备启动低功耗模式。

双路、非易失、可变电阻器， 带用户 EEPROM

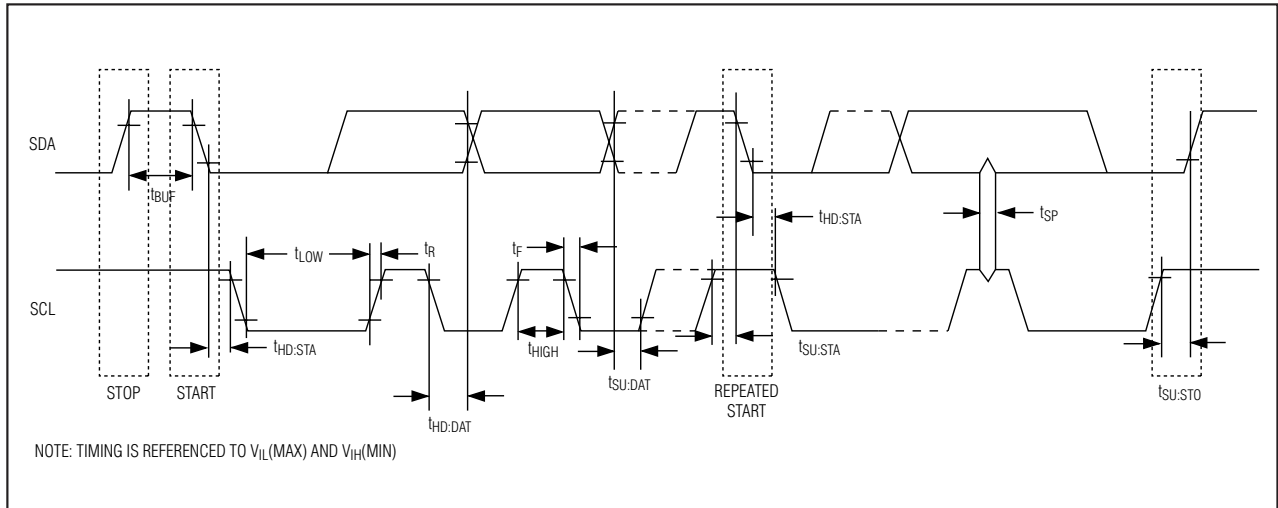


图1. I²C时序图

开始条件: 主设备产生开始条件，启动与从设备之间的数据传输。SCL保持高电平时，SDA从高电平跳变为低电平将产生一个开始条件。正确的时序请参考时序图。

停止条件: 主设备产生停止条件，终止与从设备之间的数据传输。SCL保持高电平时，SDA从低电平跳变为高电平将产生一个停止条件。正确的时序请参看时序图。

重复开始条件: 在一次数据传输结束后，主设备可以使用重复开始条件，说明它会在当前传输结束后立即启动一次新的数据传输。重复启动通常用于读操作，以识别特定的存储器地址开始数据传输。重复开始条件的触发与标准的开始条件一样。正确的时序请参考时序图。

写位: SDA的跳变必须发生在SCL低电平期间。在整个SCL高电平期间、并在建立时间和保持时间要求的范围内，SDA数据须保持稳定有效(见图1)，在SCL的上升沿数据移入设备。

读位: 写操作结束后，主设备必须释放SDA总线，在SCL上升沿之前(读位时)保留适当的建立时间(见图1)。在SCL脉冲下降沿，设备逐位移出SDA数据，数据位在当前SCL脉冲的上升沿时有效。注意：主设备产生所有的SCL时钟脉冲，即使是从从设备读各位数据时。

应答(ACK和NACK): 在每次字节传输中，应答(ACK)和非应答(NACK)总是位于发送的第9位，接收数据的设备(读操作时的主设备或写操作时的从设备)通过在第9位发送0执行ACK。设备通过在第9位发送1执行NACK，ACK和NACK的时序(图1)与其它位的写操作一样。ACK为设备正确接收到数据后的应答。而NACK用于终止读序列或者指示设备没有在接收数据。

写字节: 写字节操作包括从主设备到从设备传输的8位信息(MSB在前面)加上从从设备到主设备的1位应答，主设备按照写位定义完成8位数据的发送，并按读位定义读取应答信息。

读字节: 读字节操作包括从从设备到主设备传输的8位信息加上从主设备到从设备的1位ACK或者NACK。主设备根据上面定义的读位操作读取从设备传输到主设备的8位数据(MSB在前面)，然后主设备按照写位定义发送ACK以接收其它数据字节。主设备读完最后字节后必须发送NACK来终止通信，这样从设备将SDA的控制权返回到主设备。

双路、非易失、可变电阻器， 带有用户 EEPROM

从设备地址字节：I²C总线上的每一个从设备对开始条件后的从设备地址字节进行响应。从设备地址字节包含高7位的从设备地址和最低位的R/ \overline{W} 位。

DS3902的从设备地址取决于ADD_SEL引脚的状态。如果ADD_SEL引脚为低电平，则从设备地址字节为A2h，从设备地址字节的LSB为R/ \overline{W} 位。如果R/ \overline{W} 为0(如A2h)，则表明主设备将向从设备写入数据，如果R/ \overline{W} = 1(此时为A3h)，主设备将从从设备读取数据。如果写入不正确的从设备地址，DS3902假设主设备在与I²C总线上的其它设备通信，并忽略这次通信而等待下一个开始条件。

另一方面，如果ADD_SEL引脚为逻辑高电平，则其从设备地址字节由EEPROM中的从设备地址寄存器(地址为00h)所存储的值决定。由于该寄存器的LSB为R/ \overline{W} 位，故未使用。要获取更多信息请参考从设备地址和ADD_SEL引脚。

存储器地址：在I²C写操作期间，主设备必须发送存储器地址来指明从设备存储数据的存储器位置。存储器地址总是位于写操作中从设备地址字节之后的第二个发送字节。

I²C通信

向从设备写单个字节：主设备必须产生开始条件，写从设备地址字节(R/ \overline{W} = 0)、写存储器地址、写数据字节、产生停止条件。注意：在所有写字节操作中主设备必须读从设备的应答信息。

向从设备写多个字节：要向从设备写多个字节，主设备产生开始条件，写从设备地址字节(R/ \overline{W} = 0)，写存储器地址，写最多2个字节的数据，产生停止条件。

DS3902在一次写操作中只能写入1或2个字节(1页或行)。这可通过内部地址计数器控制，该地址计数器允许数据写入到连续的地址中，而不用在每个数据字节发送之前发送存储器地址。地址计数器限制一次只能写入一个2字节页。没有发送停止条件就尝试写其它存储器页的操作，将会导致地址计数器返回到当前行的起始位置。每一行都起始于存储器偶地址。

为防止地址从当前位置返回，在每页结束时主设备必须发送停止条件，然后等待总线空闲或者EEPROM写周期结束。然后主设备才能产生新的开始条件，在继续写数据之前，首先写从设备地址字节(R/ \overline{W} = 0)和下一个存储器行的第一个存储器地址。

应答轮询：写入EEPROM页时，DS3902在停止条件后需要一定的EEPROM写时间(t_w)，以向EEPROM写入该页的内容。在EEPROM写操作期间，从设备由于任务忙而不会对其从设备地址作出应答。可利用这一特点，重复对DS3902进行寻址，以便在接收数据就绪后写入下一页数据。应答轮询之外的另一种方法是在再次写入数据之前等待最大的 t_w 周期。

EEPROM写周期：进行EEPROM写操作时，即使只更改存储器页上的一个字节，DS3902也需要写入整个EEPROM存储器页。不修改页上所有2个字节的写操作是允许的，不会破坏相同页上另一字节数据。由于整个页被写入，在写操作时页上没有被修改的字节仍然经历了一次写过程。这将导致整个页在重复写入单个字节时受到损耗。一次往一页里写入一个字节对EEPROM损耗的速度是一次写入完整一页的两倍。DS3902的EEPROM写次数由非易失存储器特性表给出。该指标是工作在最差的温度条件下的值。在室温下可承受10倍于表中数据的写次数。

从从设备读单个字节：与写操作中使用存储器地址字节来指明写入的位置不同，读操作读取存储器地址计数器当前值指向的位置。为了从从设备读单个字节，主设备产生一个开始条件，使用R/ \overline{W} = 1写从设备地址字节，读数据字节，用NACK指示传输结束，并产生停止条件。

灵活利用地址计数器进行读操作：可以利用一个空写周期将地址计数器强制为一个指定值。为了达到该目的，主设备产生开始条件，写从设备地址字节(R/ \overline{W} = 0)，写需要读的存储器地址，产生重复的开始条件，写从设备地址字节(R/ \overline{W} = 1)，读取数据，并产生相应的ACK或NACK，最后产生停止条件。

双路、非易失、可变电阻器， 带用户 EEPROM

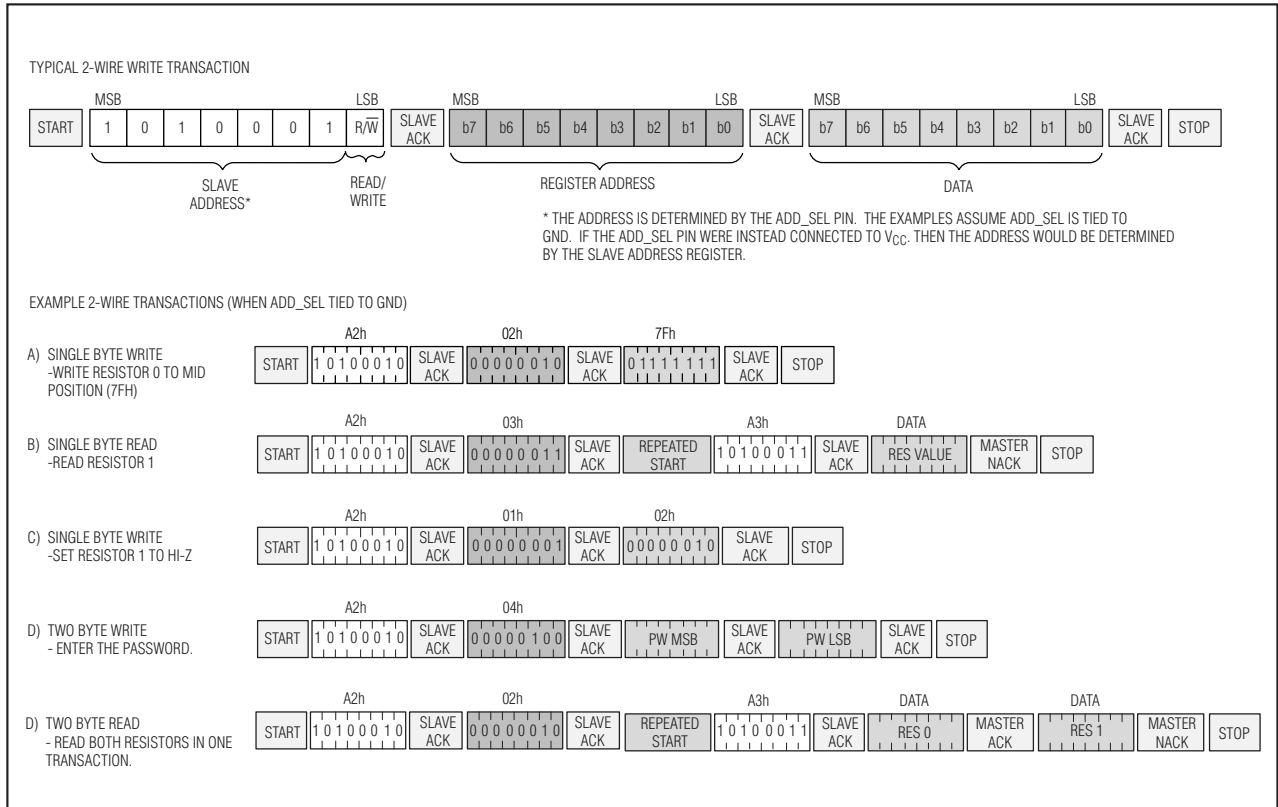


图2. I²C通信范例

图2所示为一个用重复开始条件指定起始存储器位置的读操作范例。

从从设备读多个字节：读操作可以一次读多个字节。当从从设备读多个字节时，如果主设备在终止传输之前还需要读取另外一个字节，只需简单地对已收到的数据字节作ACK应答。在主设备读最后一个字节后，发送NACK指示传输结束，然后产生停止条件。在读周期之前是否更改地址计数器位置均不影响此操作。

应用信息

电阻器用作开关

利用其高阻状态，电阻器可用作数控开关。当电阻器设在0位置时，相当于逻辑低电平。外接一个上拉电阻，将电阻器设到高阻状态时，可产生逻辑高电平。

电源去耦

为获得最佳效果，建议在IC的电源引脚并联一个去耦电容。去耦电容典型值为0.01μF和0.1μF。采用高品质的陶瓷、表贴电容，将电容安装在尽可能靠近V_{CC}和GND引脚的地方，以使引线电感降到最小。

双路、非易失、可变电阻器， 带用户 EEPROM

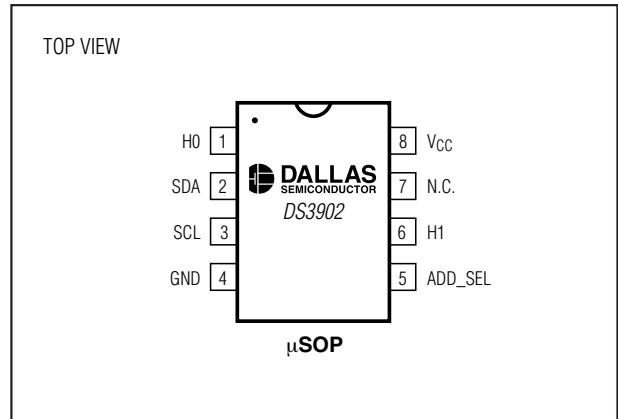
DS3902

订购信息(续)

PART	RESISTOR VALUES (R0, R1)	TOP MARK	PIN-PACKAGE
DS3902U-515+	15kΩ, 50kΩ	3902B	8 μSOP
DS3902U-515+T&R	15kΩ, 50kΩ	3902B	8 μSOP
DS3902U-530+	30kΩ, 50kΩ	3902A	8 μSOP
DS3902U-530+T&R	30kΩ, 50kΩ	3902A	8 μSOP
DS3902U-530/T&R	30kΩ, 50kΩ	3902A	8 μSOP

+表示无铅封装。
T&R表示卷带包装。

引脚配置



芯片拓扑

TRANSISTOR COUNT: 11252
SUBSTRATE CONNECTED TO GROUND

封装信息

如需最近的封装外型信息，请查询
www.maxim-ic.com.cn/DallasPackInfo。

MAXIM北京办事处

北京 8328 信箱 邮政编码 100083
免费电话：800 810 0310
电话：010-6211 5199
传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600 11

© 2006 Maxim Integrated Products

Printed USA

MAXIM是Maxim Integrated Products, Inc.的注册商标。

 是 Dallas Semiconductor Corporation 的注册商标。